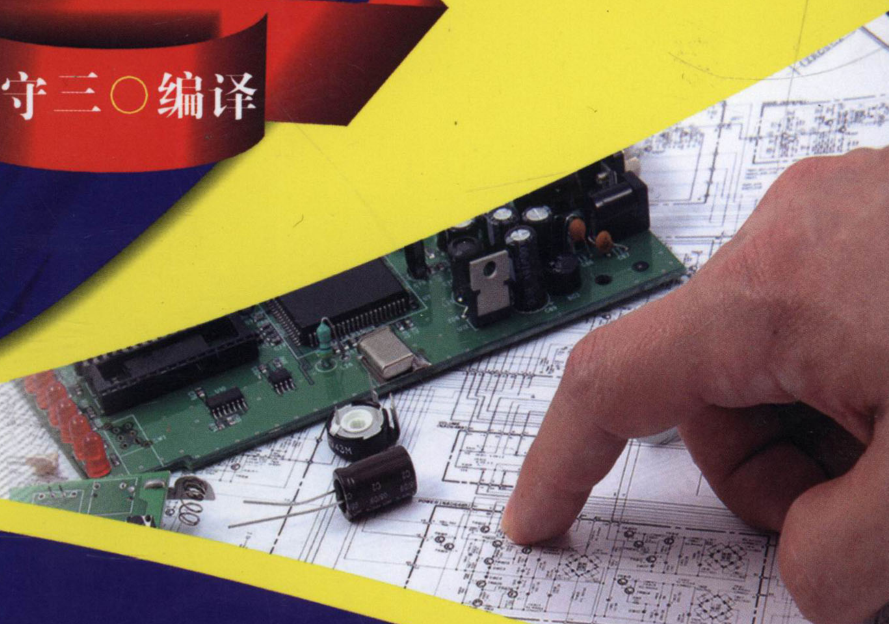
# 电磁兼容设计与测试实用技术

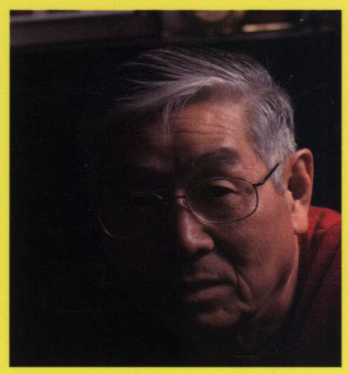
王守三○编译



机械工业出版社
CHINA MACHINE PRESS

VISIT…

LANZAROTE Caliente.com



**王守三**　1966年毕业于原上海科技大学无线电系无线电物理专业。毕业后曾在原上海仪表电讯工业局仪器仪表工业公司从事多种电子仪器的开发和研制。1975年复旦大学指名调入化学系从事电化学电子学测量方法的科研与教学工作。1983年赴美国康涅狄克州立中央大学物理系计算机实验室工作。并分别于1986年和1992年以优异成绩获得康涅狄克州立中央大学硕士学位（M.S.）和康涅狄克大学哲学博士学位（Ph.D.）。主修多媒体技术及高等教育管理。其间还通过考试获得美国视听工程学会工程师证书和美国国家无线电和电通讯学会多学科一级（最高一级）工程师证书（National Association of Radio and Telecommunication, Engineer of First Class, Master Endorsement）。目前担任康涅狄克州立中央大学多媒体中心工程部主任（Tenure），并在该校教授计算机电子学等课程。从1992年起至今，还兼任美国国际教育多媒体杂志编委（Member of Editorial Board, International Journal of Instructional Media）。主要兴趣领域有：数模转换技术，计算机网络，计算机辅助教学，多媒体技术和应用，电磁兼容原理、测量和技术等方面。并在相关领域编纂和发表了多篇论文。

# 电磁兼容设计与测试实用技术

王守三　编译

机械工业出版社

本书共分为4篇，分别为电磁兼容的实用设计与技术（包括电路设计和元器件的选择、电缆和连接器、滤波器和浪涌保护装置、屏蔽）、PCB的电磁兼容设计和技术（包括隔离和接口抑制、PCB与底板的搭接、0V参考面和电源参考面、包含掩埋电容在内的去耦合技术、传输线、包含微化孔在内的布线和层叠技术、PCB设计中最后需要提及的一些问题）、设备和系统安装中的电磁兼容技术（包括设备安装中的EMC技术、产品装配中的EMC技术、滤波和屏蔽技术、正确选用滤波器、良好EMC工程技术在工业机柜设计和构成中的实施、系统设备及其电缆的EMC通用安装指南）和电磁兼容测试方法的设计和技术（包括辐射发射测试、传导发射测试、快速瞬态猝发、浪涌和静电放电的测试、辐射抗扰度测试、传导抗扰度测试、现场EMC测试方法）。

本书适合从事EMC设计、管理人员阅读，也适合参加EMC培训的师生选作教材。

**图书在版编目（CIP）数据**

电磁兼容设计与测试实用技术/王守三编译．—北京：机械工业出版社，2013.6

ISBN 978-7-111-42955-5

Ⅰ.①电…　Ⅱ.①王…　Ⅲ.①电磁兼容性—设计②电磁兼容性—测试技术　Ⅳ.①TN03

中国版本图书馆CIP数据核字（2013）第134014号

机械工业出版社（北京市百万庄大街22号　邮政编码100037）
策划编辑：罗　莉　责任编辑：罗　莉
版式设计：霍永明　责任校对：陈立辉　肖　琳
封面设计：陈　沛　责任印制：李　洋
三河市宏达印刷有限公司印刷
2013年8月第1版第1次印刷
184mm×260mm ·33.75印张·926千字
0001—2500册
标准书号：ISBN 978-7-111-42955-5
定价：89.90元

凡购本书，如有缺页、倒页、脱页，由本社发行部调换

| 电话服务 | 网络服务 |
| --- | --- |
| 社服务中心：（010）88361066 | 教材网：http：//www.cmpedu.com |
| 销售一部：（010）68326294 | 机工官网：http：//www.cmpbook.com |
| 销售二部：（010）88379649 | 机工官博：http：//weibo.com/cmp1952 |
| 读者购书热线：（010）88379203 | **封面无防伪标均为盗版** |

# 前　　言

从2007年起电磁兼容应用技术丛书第一本《电磁兼容的实用技术、技巧和工艺》的出版到2009年年底的第四本《电磁兼容测试的技术和技巧》的出版经历了整整三个年头。在这期间及以至现今，我仍不断收到许多读者对丛书的鼓励和支持。其中有相当一部分是希望能为丛书编纂一本类似于合订本的建议。他们认为这不仅会给阅读和查考带来很多方便，而且还可以很容易进行前后内容的直接对照。编写丛书“压缩版”的想法由此而生。

应该指出，虽然电磁兼容的应用技术在这期间有了相当的发展，但是就丛书中所介绍的绝大多数内容而言，特别是那些最为基本的实用设计、技术、技巧和工艺仍然适合当今的发展需要。所以一本源于丛书的综合性电磁兼容实用设计与技术书籍便有了它的出版基础。但要把一套丛书的全部内容都压缩到一本书中显然是不切实际的，所以必须对原有内容进行有选择的压缩。

为了尽可能地留出足够的篇幅用于讨论关键性的设计与技术内容，又保持有足够的连贯性和完整性，我为本书在内容选择上规定了如下的原则：

1. 所有与应用技术、技巧和工艺无关的内容一律删去，这其中包括丛书中所有有关讨论经济效益、成本核算及市场准入和竞争等的内容。

2. 间接与应用技术、技巧和工艺有关的内容则按照不同情况，以能删即删或进行部分压缩的原则处理。比如大多数章节中的概述和简介就是以此原则处理的。

3. 在丛书中对同一个实际问题提出的多种解决方案尽可能只选择最为实用的一种。

4. 丛书中原有的少量理论讨论和数学推导的内容也基本不再保留。

5. 所有的索引、名词解释、附录和参考文献也不再列出。但在需要对有关内容查询和检索的地方将会特别注明。比如，请查阅丛书的索引、名词解释、附录和参考文献等。

事实上，对产品不同层次上的实用技术的直接内容的保留与否也作了选择。比如说，PCB层次上的设计与应用技术，特别是设计方面的内容，我基本上没有作任何形式的删减。而对产品组件和单元上的则有选择地保留。产品一级上的技术则删节很多。PCB作为当今所有电子产品的最为基础的一个技术层面，对它的电磁兼容设计和技术发展给予足够重视是显而易见的。

最初在编写本书时还曾考虑增加一些原丛书中未能涉及的一些内容。比如，电源设计和生产以及电源质量和评估中所涉及的电磁兼容问题及其解决办法。但仍然是由于本书的篇幅确实很有限而最终未能编入。作为产品的一个重要组成部分，电源的电磁兼容问题解决得好坏将会直接关系和影响到产品本身的电磁兼容性。所以，在可能的条件下，我想今后会为本书的广大读者提供这类后续内容。

最后，我衷心希望本书能切切实实地解决读者所面临的众多实际电磁兼容问题中起到它应有的作用。那么，本书也就体现了它的自身出版价值。

**王守三**

于美国宾夕法尼亚州

# 目　　录

## 第 1 篇　电磁兼容的实用设计和技术


第 1 章　电路设计和元器件的选择 ……… 1
1.1　EMC 数字元器件和电路设计 …………… 1
1.1.1　元器件的选择 ……………………… 1
1.1.2　批次和掩模缩小问题 ………………… 4
1.1.3　IC 插座是问题的根源之一 ………… 4
1.1.4　电路技术 …………………………… 5
1.1.5　扩展频谱时钟 ……………………… 6
1.2　模拟元器件和电路设计 ……………… 7
1.2.1　模拟元器件的选择 ………………… 7
1.2.2　防止解调问题 ……………………… 8
1.2.3　其他模拟电路技术 ………………… 9
1.3　开关模式设计 ………………………… 11
1.3.1　IC 布局和器件选择 ………………… 11
1.3.2　阻尼 ………………………………… 11
1.3.3　散热器 ……………………………… 12
1.3.4　整流器 ……………………………… 13
1.3.5　有关磁性元件的问题及其解决办法 ……………………… 13
1.3.6　用于开关模式的扩展频谱时钟 …… 14
1.4　信号通信元件和电路设计 …………… 14
1.4.1　非金属通信为最佳选择 …………… 14
1.4.2　金属通信技术 ……………………… 15
1.4.3　光隔离 ……………………………… 19
1.4.4　外部 I/O 保护 ……………………… 20
1.4.5　“不接大地”和“浮地”通信 … 21
第 2 章　电缆和连接器 ………………… 22
2.1　频谱的使用和骚扰的可能性 ………… 22
2.2　导体的漏电和天线效应 ……………… 23
2.3　所有电缆都会受其内在的电阻、电容和电感的影响 ……………………… 25
2.4　避免导体的使用 ……………………… 25
2.5　电缆的分离和路由选择 ……………… 26
2.6　如何获得电缆的最佳性能 …………… 27
2.6.1　传输线 ……………………………… 27
2.6.2　选用产品内外导体时的 EMC 考虑 ……………………… 29
2.6.3　发送和返回信号的成对导体 ……… 30
2.6.4　从屏蔽电缆中获取其最佳性能：屏蔽 …………………………… 31
2.6.5　从屏蔽电缆中获取其最佳性能：屏蔽的终止方法 ………………… 32
2.6.6　在电缆两端都完成屏蔽的终止 …… 33
2.7　如何获得连接器的最佳性能 ………… 34
2.7.1　非屏蔽连接器 ……………………… 34
2.7.2　PCB 之间的连接 …………………… 34
2.7.3　屏蔽的连接器 ……………………… 35
第 3 章　滤波器和浪涌保护装置 ……… 37
3.1　滤波器的工作原理 …………………… 37
3.2　软性铁氧体的优点 …………………… 38
3.3　共模（CM）和差模（DM） ………… 38
3.4　选用滤波器的简单经验规则 ………… 40
3.5　电感量随电流的变化而改变 ………… 41
3.6　滤波器技术规范的规定 ……………… 41
3.7　实践中的阻抗问题 …………………… 42
3.8　大地漏电电流和安全 ………………… 44
3.9　有用信号的频率和敏感性问题 ……… 44
3.10　滤波器的接地 ……………………… 45
3.11　滤波器和屏蔽的最佳协调 ………… 46
3.12　滤波器的结构、安装和电缆的敷设 ……………………………… 46
3.13　浪涌保护装置（SPD） …………… 47
3.13.1　SPD 的类型 ……………………… 47
3.13.2　数据线上是否需要 SPD? ……… 48
3.13.3　SPD 和数据完整性 ……………… 48
3.13.4　SPD 的等级 ……………………… 49
3.13.5　SPD 及其熔丝 …………………… 50
3.13.6　SPD 的安装 ……………………… 50
3.13.7　地电位提升问题 ………………… 51
第 4 章　屏蔽 …………………………… 52
4.1　屏蔽的一般概念 ……………………… 52
4.2　较大的和矩形的屏蔽罩性能较好 …… 52
4.3　趋肤效应 ……………………………… 52

4.4　缝隙 …… 53
4.5　低频（磁场）屏蔽 …… 57
4.6　截止频率以下的波导技术 …… 57
4.7　密封衬垫 …… 58
4.8　显示器件和类似器件的屏蔽 …… 60
4.9　通风装置缝隙的屏蔽 …… 62
4.10　使用金属喷涂（导电漆）或电镀塑料进行屏蔽 …… 63
4.11　非金属屏蔽 …… 63
4.12　由于不恰当屏蔽造成的传导测试失败 …… 64
4.13　屏蔽罩壳的安装 …… 64
4.14　使用在PCB一级上的屏蔽 …… 65

# 第2篇　PCB的电磁兼容设计和技术

**第1章　隔离和接口抑制** …… 68
1.1　隔离技术简介 …… 68
1.2　PCB层次上的屏蔽 …… 68
1.2.1　PCB上采取屏蔽措施的原因 …… 68
1.2.2　PCB层次上的屏蔽综述 …… 69
1.2.3　PCB上屏蔽罩壳的类型 …… 71
1.2.4　PCB上屏蔽罩壳的固定和安装 …… 72
1.2.5　PCB屏蔽罩壳的材料 …… 73
1.2.6　屏蔽罩壳上的孔洞和缝隙 …… 74
1.2.7　截止频率以下波导技术 …… 75
1.2.8　近场对屏蔽的影响 …… 76
1.2.9　空腔谐振 …… 77
1.3　互连接和屏蔽 …… 78
1.4　屏蔽和滤波技术的组合应用 …… 79
1.5　屏蔽和散热技术的组合应用 …… 81
1.6　PCB层次上的滤波 …… 82
1.6.1　PCB层次上采用滤波技术的原因 …… 82
1.6.2　PCB层次上的滤波技术综述 …… 82
1.6.3　高性能的滤波要求一个高质量的RF参考面 …… 83
1.6.4　单级低功率和信号PCB滤波器的设计 …… 84
1.6.5　PCB层次上的电源滤波器 …… 89
1.6.6　屏蔽连接器的滤波 …… 89
1.7　离板互连接的设置 …… 89
**第2章　PCB与底板的搭接** …… 90
2.1　PCB与底板的搭接简介 …… 90
2.1.1　什么是“底板”? …… 90
2.1.2　什么是“搭接”? …… 91
2.1.3　混合型搭接 …… 94
2.1.4　“地环路”和传统惯例 …… 94
2.2　为什么要把PCB的0V参考面搭接到底板上? …… 95
2.2.1　降低转移阻抗 …… 95
2.2.2　更好地控制边缘场 …… 96
2.3　所关心的最高频率 …… 97
2.4　PCB和其底板较为靠近的优点 …… 98
2.5　控制PCB与底板间的空腔谐振 …… 98
2.5.1　为什么和怎样会形成空腔谐振? …… 98
2.5.2　波长准则 …… 99
2.5.3　通过增加搭接点的数目来提高谐振频率 …… 100
2.5.4　如果不能使用足够的搭接点该怎么办? …… 102
2.5.5　扩展谐振频率的宽度来降低它的峰值幅度 …… 103
2.5.6　通过设计来避开引起问题频率上的谐振 …… 103
2.5.7　正确地选用电容器 …… 104
2.5.8　使用电阻器来阻尼空腔谐振 …… 104
2.5.9　使用吸波器来阻尼空腔谐振 …… 105
2.5.10　降低容性搭接的阻抗 …… 106
2.5.11　使用屏蔽技术 …… 106
2.5.12　使用全屏蔽PCB组件 …… 107
2.6　子板和小背板 …… 107
**第3章　0V参考面和电源参考面** …… 108
3.1　参考面简介 …… 108
3.2　参考面的设计问题 …… 109
3.2.1　参考面尺寸 …… 109
3.2.2　参考面上缝隙和孔洞的处理 …… 111
3.2.3　网状栅格和铜质充填 …… 114
3.2.4　器件与参考面间的连接 …… 115
3.2.5　隔热衬垫 …… 117
3.2.6　元器件的设置 …… 117
3.2.7　充填和网格 …… 118
3.2.8　0V参考面中的谐振 …… 119
3.2.9　参考面对中的空腔谐振 …… 119

3.2.10　降低来自参考面对的侧面射击发射 …… 122
3.2.11　为主动信号和电源选择正确的通孔位置 …… 123
3.2.12　何时和如何变更线条的层次? …… 124
3.2.13　用于安装 DC/DC 变换器和时钟的元件层面 …… 124
3.3　0V 参考面的分割已不再是一个良好的实践 …… 124
3.4　线条必须跨越一个分割的 0V 或电源参考面的情况 …… 126
3.5　高密度互连接（HDI）、堆焊和微化孔 PCB 技术 …… 128
3.6　全屏蔽 PCB 组件 …… 129
**第 4 章　包括掩埋电容在内的去耦合技术** …… 131
4.1　去耦合简介 …… 131
4.2　使用分立电容器进行去耦合 …… 133
4.2.1　在电路的什么位置上需要使用去耦电容? …… 133
4.2.2　在 IC 和多芯片模块中设置去耦电容的好处 …… 133
4.2.3　需要使用多大电容量的去耦电容? …… 134
4.2.4　去耦电容的类型 …… 134
4.2.5　减小电流环路尺寸的布局 …… 135
4.2.6　去耦电容的串联谐振 …… 138
4.2.7　在去耦合中铁氧体的使用 …… 139
4.2.8　把一个去耦电容分割为二 …… 140
4.2.9　以并联的方式使用多个去耦电容 …… 140
4.2.10　降低去耦电容 ESL 的其他方法 …… 143
4.3　使用 0V/电源参考面对的去耦合 …… 145
4.3.1　使用 0V/电源参考面对的去耦合效益简介 …… 145
4.3.2　一个 0V/电源参考面对的分布电容 …… 145
4.3.3　使用 0V/电源参考面对时的 PCB 0V 和电源布线 …… 146
4.3.4　去耦电容的位置 …… 148
4.3.5　当使用 0V/电源参考面对时如何消除去耦电容的并联谐振 …… 149
4.3.6　在 0V/电源参考面对中的空腔谐振 …… 150
4.3.7　用去耦电容搭接参考面来提高谐振频率 …… 151
4.3.8　由 π 形滤波器向电源参考面岛供电 …… 151
4.3.9　阻尼空腔谐振的峰值 …… 152
4.3.10　参考面的扩展电感 …… 153
4.3.11　20H 规则 …… 153
4.3.12　充分利用去耦电容串联谐振的优点 …… 153
4.3.13　去耦电容壁 …… 154
4.3.14　用于降低发射的其他 0V/电源参考面对技术 …… 154
4.3.15　掩埋电容技术 …… 154
**第 5 章　传输线** …… 158
5.1　PCB 上的匹配传输线 …… 158
5.1.1　简介 …… 158
5.1.2　传播速度 $v$ 和特性阻抗 $Z_0$ …… 159
5.1.3　阻抗非连续性效应 …… 160
5.1.4　保持 $Z_0$ 为恒定值的效果 …… 162
5.1.5　时域反射测量技术 …… 163
5.1.6　什么时候需要使用匹配传输线? …… 164
5.1.7　现代产品中使用匹配传输线的重要性 …… 167
5.1.8　问题的关键所在是信号的真实上升/下降时间 …… 167
5.1.9　噪声和抗扰度问题应该包括在设计考虑之中 …… 168
5.1.10　线条两端的波形计算 …… 170
5.1.11　两种常用类型的传输线 …… 171
5.1.12　共面传输线 …… 172
5.1.13　容性负载的影响 …… 172
5.1.14　PCB 上设置测试线条的需要 …… 174
5.1.15　上升时间和频率之间的关系 …… 175
5.2　传输线的终端法 …… 175
5.2.1　终端法的类型 …… 176
5.2.2　驱动器的困难所在 …… 179
5.2.3　传输线匹配中折中方案的选择 …… 180
5.2.4　带有智能终端器的 IC …… 181
5.2.5　双向终端法 …… 181
5.2.6　非线性终端技术 …… 181

5.2.7　终端补偿 …… 182
5.2.8　传输线端头上的终端器位置 …… 182
5.3　传输线布线的制约 …… 183
5.3.1　一般布线原则 …… 183
5.3.2　通过电缆离开一个产品的传输线 …… 184
5.3.3　产品内部 PCB 间的互连接 …… 185
5.3.4　线条在 PCB 中变更层次 …… 187
5.3.5　线条穿越 PCB 参考面的沟槽或缝隙 …… 189
5.3.6　避免线条形成尖锐的拐角 …… 189
5.3.7　利用通孔或去耦电容来连接返回电流平面 …… 190
5.3.8　通孔短截线的影响 …… 190
5.3.9　通孔周围区域布线的选择和影响 …… 191
5.3.10　PCB 叠层和布线所造成的其他影响 …… 192
5.3.11　有关微带线的一些问题 …… 194
5.4　差分传输线的匹配 …… 195
5.4.1　差分信号简介 …… 195
5.4.2　在差分传输线中的 CM 和 DM 特性阻抗 …… 196
5.4.3　离开 PCB 或穿越分割参考面的差分传输线 …… 198
5.4.4　差分信号传输中的失衡控制 …… 199
5.4.5　布线的非对称性 …… 202
5.5　介质材料的选择 …… 204
5.5.1　编织基板的影响 …… 204
5.5.2　其他类型的 PCB 介质 …… 205
5.6　阻抗连接器的匹配 …… 205
5.7　屏蔽的 PCB 传输线 …… 207
5.7.1　沟道化带状线 …… 207
5.7.2　在 PCB 内部形成一个全屏蔽的传输线 …… 207
5.8　其他的一些有关问题 …… 208
5.8.1　阻抗匹配、变换和 AC 耦合 …… 208
5.8.2　留有安全裕度是一种良好的工程实践 …… 209
5.8.3　滤波 …… 209
5.8.4　CM 扼流圈 …… 210
5.8.5　用串行数据总线来代替并行总线 …… 211
5.8.6　FR4 和铜材的损耗 …… 211
5.8.7　微带线的涂敷所带来的问题 …… 212
5.8.8　搭接导线和插针的影响 …… 212
**第 6 章　包括微化孔在内的布线和层叠技术** …… 213
6.1　布线、层叠和微化孔技术 …… 213
6.2　布线选择技术和技巧 …… 213
6.3　层叠 …… 213
6.3.1　从减小线条与参考面间距中获益 …… 214
6.3.2　从减小元器件与参考面间距中获益 …… 215
6.3.3　铜平衡 …… 215
6.3.4　单层 PCB …… 216
6.3.5　双层 PCB …… 217
6.3.6　四层 PCB …… 218
6.3.7　六层 PCB …… 219
6.3.8　八层 PCB …… 221
6.3.9　多于八层的 PCB …… 222
6.3.10　在工程实践中，PCB 的层次数和成本效益的考虑 …… 222
6.4　使用区域充填或栅格网络形成铜平衡的 EMC 问题 …… 224
6.5　PCB 中的高密度互连接技术 …… 225
6.5.1　什么是 HDI? …… 225
6.5.2　HDI 的 EMC 优势 …… 225
6.5.3　HDI 技术的选用和成本 …… 226
6.5.4　使用 HDI 技术时的 PCB 设计问题 …… 227
6.6　线条的电流容量 …… 227
6.6.1　承受浪涌和瞬态电流的能力 …… 227
6.6.2　PCB 线条所能承受的最大连续 DC 和低频电流 …… 229
6.6.3　在 PCB 电源分配系统中的电压降 …… 229
6.6.4　PCB 线条所能承受的连续 RF 电流的能力 …… 229
6.6.5　关于电流承受能力计算精确度的考虑 …… 230
6.7　布局对瞬态和浪涌电压的承受能力 …… 230
6.7.1　线条与线条以及线条与金属体的间距 …… 230
**第 7 章　PCB 设计中最后需要提及的一些问题** …… 232
7.1　电源与 PCB 的连接 …… 232

7.2　低介电常数的介质 …… 233
7.3　IC 的芯片级封装 …… 234
7.4　在板芯片 …… 234
7.5　PCB 上的散热问题 …… 235
7.5.1　散热器对 EMC 性能的影响 …… 235
7.5.2　散热器的 RF 谐振 …… 236
7.5.3　散热器与 PCB 参考面的搭接 …… 238
7.5.4　屏蔽和散热技术的结合使用 …… 241
7.5.5　其他可利用的散热技术 …… 242
7.5.6　用于功率器件的散热技术 …… 243
7.6　封装谐振 …… 244
7.7　消除用于探针板（BON）或飞行探头测试的测试盘 …… 244
7.8　未使用的 I/O 插针 …… 246
7.9　晶体和振荡器 …… 246
7.10　IC 选用技巧 …… 247
7.11　传输线端头上的终端器位置 …… 247
7.12　电磁能带隙（EBG） …… 248
7.13　PCB 设计中最后两个需要注意的细节 …… 249
7.14　密切注意 PCB 制造厂商对层次布局和叠层的改变 …… 249
7.15　生产过程中对 EMC 设计的检验 …… 250
7.15.1　在设计图上注明用于 EMC 设计的要点或所使用的关键元器件 …… 251
7.15.2　EMC 设计的质量控制步骤 …… 251

## 第 3 篇　设备和系统安装中的电磁兼容技术

**第 1 章　设备安装中的 EMC 技术** …… 252
1.1　装置的分隔和对它们分别供电的必要性 …… 252
1.2　把发送和返回电流通路尽可能地紧挨在一起敷设 …… 253
1.3　网孔化搭接（接大地）网络 …… 254
1.3.1　为什么说星形搭接不是一个良好的实践方法 …… 254
1.3.2　网孔化公共搭接网络（CBN） …… 254
1.3.3　搭接环导体 …… 257
1.3.4　搭接垫 …… 258
1.3.5　隔离的搭接网络 …… 260
1.4　在电缆两端同时完成屏蔽搭接 …… 260
1.4.1　为什么说仅在电缆屏蔽的一端完成搭接已不再是一个良好的实践方法? …… 262
1.4.2　在 CBN 质量很差的情况下应该如何处理? …… 263
1.4.3　当制造厂商的应用指南要求电缆屏蔽仅在一端搭接的情况 …… 263
1.4.4　当相应的安全标准禁止使用这些 EMC 技术怎么办? …… 263
1.5　PEC 的类型 …… 263
1.6　搭接电缆的铠装 …… 265
1.7　电缆分类、分隔距离和布线 …… 266
1.7.1　电缆的分类等级 …… 266
1.7.2　电缆间的分隔距离 …… 267
1.7.3　电缆布线 …… 268
1.8　屏蔽机柜的互连接 …… 269

**第 2 章　产品装配中的 EMC 技术** …… 270
2.1　沿用良好的 EMC 实践 …… 270
2.2　形成一个本机 RF 参考（一个 EMC 大地） …… 271
2.3　最佳化 RF 性能的搭接方法 …… 271
2.3.1　保护性搭接（安全性）导体连接 …… 271
2.3.2　与本机 RF 参考连接用的短导线或编织带 …… 273
2.3.3　金属壳体与本机 RF 参考的搭接 …… 274
2.3.4　使用本机 RF 参考面作为一个保护性搭接导体 …… 274
2.3.5　屏蔽电缆与屏蔽连接器的搭接 …… 275
2.3.6　与本机 RF 参考的搭接 …… 277
2.3.7　尾线 …… 278
2.4　在电缆屏蔽的两端都要完成搭接 …… 279
2.5　滤波器以及它们的设置和安装 …… 280
2.6　罩壳屏蔽 …… 281
2.6.1　屏蔽电缆进入一个屏蔽罩壳的情况 …… 283
2.6.2　非屏蔽电缆进入一个屏蔽罩壳的情况 …… 283
2.6.3　一个已完成内部分隔的机柜 …… 284
2.6.4　门窗、可移去面板、显示和通风装置的考虑 …… 285
2.6.5　屏蔽罩壳之间的互连接 …… 286
2.7　连接器面板 …… 286
2.8　电缆的等级和分隔 …… 286

2.8.1　用于计算技术器件的 I/O 电缆 … 287
2.8.2　当附近存在 RF 发射机时外部电缆的分隔 …… 287
2.9　一个产品内部的布局 …… 287
**第 3 章　滤波和屏蔽技术** …… 290
3.1　滤波和屏蔽技术的应用 …… 290
3.2　在安装过程中分区的重要性 …… 290
3.3　穿越一个区域边界的耦合 …… 291
3.3.1　公共阻抗传导耦合 …… 292
3.3.2　不属于公共阻抗范围的其他传导耦合 …… 293
3.3.3　消除传导耦合的策略和具体做法 …… 293
3.3.4　电容性、电感性和无线电波的辐射耦合 …… 294
3.3.5　穿越一个区域边界的 EM 耦合的归纳 …… 294
3.3.6　屏蔽和滤波的最佳协同应用 …… 295
3.4　设备安装中的滤波技术 …… 295
3.4.1　滤波器的目的——衰减金属化互连接中的噪声 …… 295
3.4.2　CM 和 DM 的衰减 …… 296
3.4.3　源和负载阻抗的影响 …… 296
3.4.4　滤波器产生增益问题 …… 296
3.4.5　滤波器的频率响应 …… 297
3.4.6　滤波器的设置位置 …… 297
3.4.7　滤波器的接大地 …… 297
3.4.8　滤波器的连接 …… 298
3.4.9　大地泄漏电流 …… 298
3.4.10　滤波器安全性能的认证 …… 300
3.4.11　滤波器的额定值 …… 300
3.4.12　滤波器和过电压 …… 300
3.4.13　简单的软铁氧体滤波器 …… 300
3.5　设备安装中的屏蔽 …… 301
3.5.1　区域屏蔽 …… 301
3.5.2　在很低频率上的屏蔽 …… 301
3.5.3　对 10kHz 以上频率的屏蔽 …… 302
3.5.4　对 1MHz 以上频率的屏蔽 …… 303
3.5.5　孔洞问题 …… 303
3.5.6　门是一个大问题 …… 303
3.5.7　屏蔽罩壳间或屏蔽室间的互连接 …… 303
3.5.8　波导技术 …… 305
**第 4 章　正确选用滤波器** …… 306
4.1　滤波器技术指标的计算 …… 306
4.2　阻抗问题 …… 306
4.3　AC 馈电电源滤波器 …… 307
4.4　信号滤波器 …… 310
4.5　滤波器的接地 …… 311
4.6　滤波器和屏蔽的最佳协同应用 …… 312
4.7　滤波器构成、布局和安装 …… 313
4.7.1　概述 …… 313
4.7.2　滤波器的安装位置 …… 315
4.7.3　大地连接 …… 315
4.7.4　滤波器输入和输出导线的布线 … 316
4.8　小结 …… 316
**第 5 章　良好 EMC 工程技术在工业机柜设计和构成中的实施** …… 317
5.1　形成一个 RF 参考 …… 317
5.1.1　RF 参考 …… 317
5.1.2　导线、导电带和编织层的失效 … 317
5.1.3　要求使用不带有聚合物钝化膜的高导电金属镀层 …… 317
5.1.4　形成有效的 RF 搭接 …… 318
5.1.5　有效使用密封衬垫 …… 321
5.2　导线和电缆的布线技巧 …… 322
5.2.1　把发送和返回通路尽量布置在一起 …… 322
5.2.2　把电缆尽量靠近 RF 搭接金属件布线 …… 324
5.2.3　不同类别电缆的分隔 …… 327
5.2.4　如何降低不同类别电缆间的间距 …… 330
5.2.5　使用背板的工业机柜内部的电缆分隔 …… 332
5.2.6　机柜安装设备中的电缆分隔 …… 334
5.2.7　电缆屏蔽与 RF 参考的搭接 …… 335
5.3　电路和单元与 RF 参考的搭接 …… 347
5.3.1　保护性搭接导体 …… 347
5.3.2　具有绝缘壳体的电气/电子单元与 RF 参考的 RF 搭接 …… 350
5.3.3　具有金属壳体的电气/电子单元与 RF 参考的 RF 搭接 …… 351
5.3.4　PCB 与 RF 参考的 RF 搭接 …… 353
5.3.5　电容性和混合型 RF 搭接 …… 354
5.3.6　安全搭接和 RF 搭接的结合使用 …… 354
5.3.7　滤波器的选择以及与 RF

参考的搭接 …… 355
5.3.8 最好采用单一的连接器面板 …… 356
5.3.9 VGA 显示屏与 RF 参考的 RF 搭接 …… 356
5.4 使用屏蔽的机柜 …… 357
5.4.1 简介 …… 357
5.4.2 进出机柜导体的屏蔽和滤波 …… 357
5.4.3 控制屏蔽机柜上的缝隙和孔洞 …… 362
5.4.4 密封衬垫的实际应用 …… 367
**第 6 章 系统设备及其电缆的 EMC 通用安装指南** …… 368
6.1 电磁兼容（EMC）的定义 …… 368
6.2 大地和地 …… 368
6.2.1 接大地 …… 368
6.2.2 接地 …… 369
6.3 电缆连接 …… 370
6.3.1 电缆布线的分类 …… 370
6.3.2 电缆和导线连接的准则 …… 371
6.3.3 降低噪声 …… 373
6.4 机柜间电缆的连接 …… 376
6.4.1 机柜的接地 …… 376
6.4.2 机柜内部电缆和导线的敷设和布线 …… 377
6.4.3 滤波 …… 378
6.5 屏蔽电缆 …… 380
6.5.1 电缆的选择 …… 380
6.5.2 如何形成电缆屏蔽的正确连接? …… 380
6.5.3 应该在电缆屏蔽的哪一端完成终止? …… 381
6.6 已存在设备中的问题 …… 383
6.6.1 IEC 1000-4-4/IEC 801/ENG 1000-4-4 测试 …… 383
6.6.2 铁氧体的使用 …… 383
6.6.3 其他解决办法 …… 384
6.7 整体设计和布局 …… 385
6.8 几个常用概念的定义 …… 385
6.8.1 耦合 …… 385
6.8.2 差模-共模 …… 386


## 第 4 篇 电磁兼容测试方法的设计和技术


**第 1 章 辐射发射测试** …… 387
1.1 辐射发射测试 …… 387
1.1.1 近场探头 …… 387
1.1.2 电流探头 …… 389
1.1.3 故障检测器 …… 391
1.1.4 天线 …… 392
1.1.5 在研制、诊断和质量保障测试中示波器的使用 …… 394
1.1.6 在研制、诊断和质量保障测试中频谱分析仪的使用 …… 395
1.1.7 在研制、诊断和质量保证测试中无线电接收机的使用 …… 396
1.1.8 预符合测试 …… 397
1.1.9 可重复性以及“金产品”测试 …… 401
1.1.10 开放测试场地和封闭测试场地 …… 403
1.1.11 系统和设备的现场测试 …… 407
1.1.12 完整符合性测试 …… 408
**第 2 章 传导发射测试** …… 412
2.1 传导发射测试中使用的感应器（换能器） …… 412
2.1.1 近场探头 …… 412
2.1.2 故障检测器 …… 412
2.1.3 电流探头 …… 412
2.1.4 吸收钳 …… 414
2.1.5 电压探头 …… 415
2.1.6 由于阻抗的变化在非侵入式测量中引入的误差 …… 415
2.1.7 LISN 和 AMN …… 416
2.1.8 在使用 LISN 情况下的 CM 和 DM 的测量 …… 419
2.1.9 瞬态限制器 …… 420
2.1.10 ISN …… 420
2.2 研制、诊断以及 QA 测试 …… 421
2.2.1 使用示波器 …… 421
2.2.2 使用低成本的频谱分析仪 …… 422
2.2.3 使用无线电接收机 …… 422
2.3 预符合测试 …… 422
2.4 系统和设备的现场测试 …… 423
2.5 完整符合性测试 …… 425
2.5.1 电网电源的传导测试 …… 425
2.5.2 通信电缆 …… 426
2.5.3 骚扰电源的测试 …… 427

2.6　非连续性骚扰 ………………………… 427
2.7　传导和辐射发射测试对测量仪器的要求 ……………………… 428
**第 3 章　快速瞬态猝发、浪涌和静电放电的测试** ………………… 431
3.1　快速瞬态猝发（FTB） ……………… 431
3.1.1　标准测试的细节 ………………… 431
3.1.2　完整符合性 FTB 测试 …………… 432
3.1.3　现场测试 ………………………… 434
3.1.4　其他类型的 FTB 发生器 ………… 435
3.2　浪涌 ……………………………… 436
3.2.1　完整符合性测试 ………………… 438
3.2.2　现场测试 ………………………… 439
3.2.3　浪涌测试发生器的选择和替代 … 440
3.3　静电放电（ESD） …………………… 440
3.3.1　ESD 的完整符合性测试 ………… 442
3.3.2　现场 ESD 测试 ………………… 444
3.3.3　其他的一些 ESD 发生器 ………… 444
3.4　抗扰度测试期间如何确定问题所在? … 446
3.4.1　测试仪器 ………………………… 446
3.4.2　局部抗扰度测试 ………………… 446
**第 4 章　辐射抗扰度测试** …………………… 448
4.1　产品可靠性和功能安全性的抗扰度测试 ……………………… 448
4.2　辐射场测试和它的主要问题简介 …… 449
4.2.1　防止泄漏和确保场的均匀度 …… 450
4.2.2　模拟和数字电路对 RF 场的高敏感度和敏感度的非线性 ……… 451
4.2.3　使用已调制的 RF 波形 ………… 454
4.2.4　确定一个工程裕度 ……………… 454
4.2.5　测试期间的性能指标和功能测量 ……………………… 455
4.3　其他替代测试方法 ………………… 456
4.3.1　近场探头 ………………………… 457
4.3.2　电压注入探头 …………………… 458
4.3.3　串扰注入技术 …………………… 458
4.3.4　拥有许可证的无线电发射机 …… 458
4.3.5　传导测试方法 …………………… 460
4.3.6　带状线［横向电磁模式（TEM）器件］ ………………… 460
4.3.7　小型测试单元 …………………… 461
4.3.8　使用 IEC60801-3 测试方法 ……… 463
4.3.9　搅拌模测试室 …………………… 463
4.4　替代测试方法与 EN61000-4-3 间的相关性 ……………………… 464
4.5　现场测试 ………………………… 465
4.6　完整符合性测试 …………………… 466
4.6.1　测试设备 ………………………… 466
4.6.2　信号源 ………………………… 467
4.6.3　RF 功率放大器 ………………… 467
4.6.4　场强的监测 ……………………… 469
4.6.5　换能器 ………………………… 469
4.6.6　测试设施 ………………………… 470
4.6.7　室谐振 ………………………… 471
4.6.8　场均匀度 ………………………… 471
4.6.9　辅助设备 ………………………… 472
4.6.10　测试方法 ……………………… 472
4.6.11　初步检查 ……………………… 472
4.6.12　符合性测试 …………………… 472
4.6.13　扫描速度和步进尺度 ………… 473
**第 5 章　传导抗扰度测试** ………………… 474
5.1　传导抗扰度测试简介 ……………… 474
5.1.1　注入一个合理精度的 RF 电压（或电流） ……………… 475
5.1.2　防止泄漏 ………………………… 475
5.1.3　模拟和数字半导体器件对 RF 的非线性敏感度 ………………… 475
5.1.4　确定一个工程裕度 ……………… 476
5.1.5　对 EUT 性能进行监测，以便防止它的性能在测试过程中会下降过多 ………………… 476
5.2　替代的感应器和测试方法 ………… 477
5.2.1　近场探头 ………………………… 477
5.2.2　电压注入探头 …………………… 477
5.2.3　串扰注入技术 …………………… 478
5.2.4　有运行许可证的无线电发射机 … 478
5.2.5　大电流注入（BCI） ……………… 478
5.2.6　用一个 CDN 直接注入 ………… 481
5.2.7　电磁钳 ………………………… 483
5.2.8　有关测试装置的一些注意事项 … 483
5.3　信号发生器和功率放大器 ………… 484
5.3.1　替代类型的信号发生器 ………… 484
5.3.2　RF 功率放大器 ………………… 486
5.4　替代测试方法与 EN61000-4-6 方法间的相关性 ……………………… 486
5.5　现场测试 ………………………… 487
5.6　完整的符合性传导 RF 抗扰度测试 … 487

5.6.1　发生器 …… 488
5.6.2　感应器 …… 488
5.6.3　校准和电平要求 …… 489
5.6.4　测试装置 …… 491

**第6章　现场EMC测试方法 …… 492**

6.1　简介 …… 492
6.2　范围 …… 493
6.3　参考标准 …… 493
6.4　定义 …… 493
6.5　场地的描述 …… 496
6.6　验收标准 …… 496
6.6.1　简介 …… 496
6.6.2　检收标准 …… 496
6.7　测试期间的条件和状况 …… 496
6.8　文件的编制 …… 496
6.8.1　测试文件的编制 …… 496
6.8.2　测试报告 …… 497
6.9　适用范围 …… 498
6.9.1　简化测试条件1 …… 498
6.9.2　简化测试条件2 …… 498
6.9.3　简化测试条件3 …… 498
6.9.4　简化测试条件4 …… 498
6.10　发射测试要求 …… 499
6.10.1　简介 …… 499
6.10.2　验收准则 …… 499
6.11　抗扰度测试要求 …… 499
6.11.1　简介 …… 499
6.11.2　机壳端口 …… 499
6.11.3　信号、数据和控制端口 …… 500
6.11.4　输入和输出DC电源端口 …… 501
6.11.5　输入和输出AC电源端口 …… 501
6.11.6　功能性大地端口 …… 502
6.12　发射测量的应用说明 …… 503
6.12.1　执行测试的人员 …… 503
6.12.2　测试计划和测试报告 …… 503
6.12.3　执行发射测试前EMC测试设备的检验 …… 504
6.12.4　传导发射测试 …… 507
6.12.5　辐射发射测试 …… 509
6.13　抗扰度测量的应用说明 …… 513
6.13.1　对执行测试的工程技术人员的一点要求 …… 513
6.13.2　测试计划 …… 513
6.13.3　抗扰度测试设备的检验 …… 514
6.13.4　工频磁场抗扰度测试 …… 519
6.13.5　辐射RF电磁场抗扰度测试 …… 520
6.13.6　静电放电（ESD）抗扰度测试 …… 521
6.13.7　传导RF抗扰度测试 …… 521
6.13.8　测试 …… 526
6.13.9　浪涌 …… 527
6.13.10　电压骤降、丢失和中断 …… 528

# 第 1 篇　电磁兼容的实用设计和技术

## 第 1 章　电路设计和元器件的选择

### 1.1　EMC 数字元器件和电路设计

#### 1.1.1　元器件的选择

大多数数字集成电路（IC）制造厂商都至少会生产一种称之为胶合逻辑㊀的低发射系列产品。制造厂商也往往会生产几种不同型号的，对静电放电（ESD）具有较好抗扰能力的输入/输出（I/O）IC。有些厂商还为他们的客户提供一些“具有较好 EMC 性能的”（有些这类的“EMC”微处理器的发射要比普通型号的低出 40dB）超大规模 IC（VLSI）。

我们知道，大多数数字电路都是以方波作为时钟的。但正如图 1-1-1 所示，它们恰恰都含有非常丰富的谐波成分。

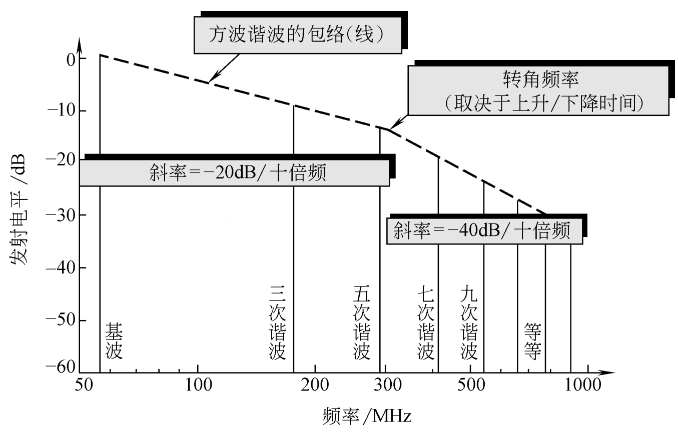



图 1-1-1　一个具有 1ns 上升和下降时间的理想方波的频谱

如图 1-1-1 所示，时钟频率越高、其边沿越陡峭，它的谐波频率和发射电平也就越高。

因此，在满足产品技术指标要求的前提下，要选用最低的时钟频率，并尽可能地采用上升沿和下降沿比较平缓的时钟器件。如果高速 CMOS㊁（HC）可用的话，绝不选用先进 CMOS㊂（AC）。同样，当 CMOS 400 可用的话，绝不选用 HC。

---

㊀ 一种简单的逻辑电路。常被用来作为处理器和其他器件的接口，从而形成可以执行更为复杂逻辑的电路或系统。——编译者注

㊁ CMOS：互补型金属氧化物半导体器件。HC：高速电路，惯用 HC 指代先进 CMOS。——编译者注

㊂ AC：先进的高速 CMOS。——编译者注

要选用具有高度信号完整性和电磁兼容（EMC）较好的IC。下列是一些选择准则和这类元器件的一些实例。

1）选用电源和地参考插针安排得相邻近、并具有多个电源和地参考插针，以及把它们中心化的IC封装。

这些措施都有助于形成电源和地电流通路之间的互感最大化，而又最小化了它们的自感。从而减小了电源电流形成的电流环路区域，以使去耦合变得更为有效。所有这些安排都将会减少EMC的问题和地（电位）起伏。

2）降低输出电压波动以及控制转换速率。

降低输出电压波动以及控制转换速率都可以降低信号的$dV/dt$和$dI/dt$，从而可以将发射降低几个分贝。虽然这些技术改善了发射，但在某些情况下，它们有可能会使抗扰性能变坏。所以在使用它们时，很可能需要采取某种折中方案，使两者都有所兼顾。

3）传输线的I/O匹配。

当高速信号必须沿着导体传送时，IC需要具有与传输线相匹配的输出能力。举例来讲，可用的总线驱动器可以驱动一个25Ω的并联终端负载的话，那么它将可以驱动一个25Ω的传输线（例如，随机存取记忆板：RAMBUS），或者驱动2个50Ω的传输线，或者4个100Ω的传输线，或者6个150Ω的传输线（当采用星形联结时）。

4）平衡信号。

平衡信号传输使用±（差分）信号，而不使用0V作为它的信号返回通路。这类IC在驱动高速信号（例如，时钟频率>66MHz）时是非常有用的。这是因为它们可以帮助保持信号的完整性，同时也可以在某种程度上改善共模发射和抗扰性。

5）低地电位波动。

通常来讲，具有低地电位波动的IC的EMC性能也较好。

6）低发射电平。

正如前面已经指出的：大多数数字IC制造厂商都提供有低发射的胶合逻辑系列。例如，ACQ[一]和ACTQ[二]系列与AC和ACT[三]系列相比，前者具有较低的发射。有些厂商还提供EMC性能较好的VLSI系列。例如，Philip公司至少生产有两种EMC类型的80C51微处理器（CPU），它们要比其他类型的80C51产品降噪40dB。

7）推荐使用非饱和逻辑。

这是因为它们的上升沿和下降沿时间倾向于较为平滑（受控转换速率）。因此，与像TTL这类饱和逻辑相比，它们的高次谐波电平也就相对较低。

8）选用对静电放电（ESD）和其他骚扰现象具有高等级的抗扰性能的元器件。

选用具有抑制ESD和对其他出现在它们插针上的瞬态具有高等级抗扰水平的串联通信器件（比如，RS232[四]、RS485[五]）。假如器件未能达到对它们所规定的抗扰性能指标或仅相当于产品所需要的标准和产品所要求的电平时，那就将需要附加抑制元器件。

9）低输入电容。

当逻辑状态发生改变时，低输入电容有助于降低所产生的峰值电流，从而也就降低了磁场发

---

[一] 具有“安静”输出的先进CMOS。——编译者注

[二] 具有TTL输入和“安静”输出的CMOS。TTL：晶体管-晶体管逻辑。——编译者注

[三] 具有TTL输入的先进CMOS。——编译者注

[四] 计算机系统部件的接口标准。——编译者注

[五] 计算机系统部件的接口标准。——编译者注

射和地回路电流（两者都是数字发射的主要原因）。

10）低电源瞬态电流。

图腾柱（Totem-Pole）输出级中，当两个输出器件从一个状态转换到另一个状态时，存在一个短暂的周期，在该周期中，两个输出器件都会处于导通状态。因此在这个短暂的周期中，电源电压限值会被短路至 0V，并且电源的电流瞬态值可以超过信号的输出电流。该瞬态电流（有时称之为“贯通”电流）和由它在电源限值上引起的噪声是造成发射的主要原因。相关的参数可以包括瞬态电流的峰值，它的 $dI/dt$（或频谱）及总电荷量。所以上列中的任何一个或全部对正确设计电源的去耦电路都是非常重要的。因此只要可能，在设计中就要尽量选用规定有低电流瞬态值的 IC。

11）选用的 IC 输出驱动能力不应大于应用需要值。

一个 IC 的输出驱动电流（特别是如一个总线驱动器的驱动电流）将不再像过去那样非要超过所需要的值。具有较大额定电流的驱动器具有较大的输出晶体管。这意味着在相当程度上，它能够承受较大的电源瞬态。但是，它们驱动能力的增加意味着它们所驱动的（印刷）线条也可能会经历快于它们所需要的上升和下降时间，从而导致过冲和振铃问题的增加。最终破坏了信号的完整性和较高电平的射频（RF）发射的出现。

所有以上所列的项目都应该在它们的数据手册的技术规范中列出所保证的最低或最高（合理的）值（或者至少是典型值）。

不同来源的元器件（即具有相同型号和技术指标，但来自不同制造厂商的元器件），它们的 EMC 性能可以具有巨大的差异。所以有时在产品生产过程中，要控制元器件的来源，以确保继续符合 EMC 性能的要求是十分重要的。我们不推荐在未经 EMC 性能测试的情况下，就使用不同来源的元器件于产品中。所以，最好的办法就是继续使用当初选定的单一来源的元器件。

高技术的 IC 供应厂商往往会为他们的产品提供详细的 EMC 设计指南。如 Intel 公司就为它的奔腾（Pentium）MMO㊀IC 提供这样的设计指南。所以，在对产品进行初始设计以前，就应该向供应厂商索取这类文件，并严格地按照它们的规定去做。能够向客户提供详细 EMC 设计指南，说明制造厂商在他们的产品规范中已将客户的实际需要考虑其中。所以当选择元器件时，这一点也许可以作为整体考虑的一部分。

现在有些现场可编程门阵列（FPGA）器件（也许还有其他一些 IC）都具有对它们的转换速率、输出驱动能力和/或驱动信号的输出阻抗编程的能力。它们的驱动特征可以被调节到以提供较好的信号完整性以及/或者 EMC 性能。这样一来，在设计过程中，就可以大大减少更换 IC、改变印制电路板（PCB）上的元件值或修改 PCB 布局。从而也就帮助我们缩短了研发时间。

在 IC 的 EMC 性能无从得知的情况下，早期设计阶段的最好选择是对各个不同的竞争对手所提供的元器件进行 EMC 性能测试。该类测试可以在一个简单的标准功能电路上完成。测试中，至少要包括时钟的运行以及在高速数据运行下的性能。

发射测试可以很容易地在一个标准测试工作台上，在几分钟的时间内完成。该工作台应带有连接到一个频谱分析仪（或一个宽带示波器）的近场磁环探头。测试结果将会清楚地告诉我们，哪些供应厂商的哪些元器件要明显地比其他一些降噪性能好得多。抗扰测试可以使用连接到一个信号发生器（连续的 RF 或瞬态的）的与上述测试所使用的相同探头。但假如它是一个专用探头（而并不只是一匝短路的导线的话），那么先要检查一下它的功率承受能力是否符合我们的测试要求。

㊀　一种用于手提计算机的低功率奔腾处理器。——编译者注

在测试过程中，需要把该近场探头放在几乎与被测元器件或 PCB 相接触的位置。为了找出它的“最热点”（最敏感点）以及最大化探头取向，首先应该在整个区域中，以沿水平和垂直阵列方式进行扫描（在每个方向上，以相互间为 90°的不同取向手握探头）。最后，将注意力集中在信号最强的区域上。

### 1.1.2　批次和掩模缩小问题

有些 IC，即使它们具有完全相同的型号，并出自同一个制造厂商，但若它们来自不同的生产批次，它们的 EMC 性能也还可能会有很大的差异。

半导体制造厂商总是在尽量地改进他们的生产工艺，以便提高从一个硅片上割取的 IC 数量。其中所采用的一个方法就是 IC 掩模缩小技术。该技术可以使 IC 的几何尺寸变得较小。但与掩模缩小前的 IC 相比，掩模缩小后的 IC 可以有着非常不同的 EMC 性能。这是因为尺寸较小的 IC 意味着：

1）要求较小的能量（即电压、电流、功率或电荷）去控制其内部的晶体管，意味着较低的抗扰能力。

2）较薄的氧化层。意味着对来自 ESD、浪涌或过电压具有较低的抗扰能力和较差的抑制能力，以致易于造成损坏。

3）晶体管的运行速度较快。意味着较高的发射电平和发射频率。

通常使用量大的用户可以通过安排，事先获得掩模将要缩小的警告。因此，他们能够购买足够数量的“老的”IC，以继续用于当前生产的产品中。与此同时，他们有较为充裕的时间按照“新的”IC 性能来修改设计，从而使未来的产品仍能继续满足 EMC 性能的要求。

当然，也可以对每次进货的 IC 的 EMC 性能进行简单的测试，以便发现不论由于何种原因，是否新批次的 IC 在 EMC 性能上有所不同。这样做的好处是不仅可以尽早地发现问题，而且节省了不必要的开支。

另外一个办法是，要求对系列生产的产品进行 EMC 性能抽样测试，以便尽早发现问题，并制止制造厂商继续供给不符合要求或不可靠的产品。但使用这种办法来检查出 EMC 性能的变化所需的花费，通常要比按常规进货检查来得高。

### 1.1.3　IC 插座是问题的根源之一

IC 插座对 EMC 性能来讲，是一个非常糟糕的部件。所以，我们推荐使用直接焊接的表面安装 IC（或 IC 和导线，或类似的直接 IC 终止技术）⊖。带有较短小的搭接导线、引线框和尺寸较小的 IC 的 EMC 性能较好。再配以网格焊球阵列（BGA）封装或类似类型的 IC，则是可能的最佳选择。

经常一个良好的设计就是因为安装在插座上的非易失存储器的发射和敏感性损害了 EMC 性能，从而造成设计的失败（包括备用电池在内的插座性能更差）。在这种情况下，我们则推荐使用直接焊接在 PCB 上的现场可编程的扁平型表面安装（SM）非易失存储器 IC。

使用安装有零插入力（ZIF）插座和簧片安装散热器的处理器（以便允许方便地更换和更新）主机板，虽然在滤波或屏蔽上将要求附加的花费，但由于表面安装 ZIF 插件的内部金属接触件的长度最短，所以我们仍推荐选择使用对改善性能有所帮助的表面安装 ZIF 插件。

---

⊖　泛指任何一种将 IC 的插件直接焊接到 PCB 上的技术。——编译者注

### 1.1.4　电路技术

1）推荐使用电平检测（而不是边沿检测）控制输入和键入。

对所有的输入和键入控制，推荐使用电平检测 IC。边沿检测 IC 对像 ESD 这样的高频骚扰非常敏感（假如必须使用这类速率非常高控制信号的话，那么就 EMC 而言，就应该像对待其他高速通信连接线那样来处理它们）。

2）只要是可能的地方，就应该使用尽可能慢和平滑的数字边沿速率。特别是当 PCB 线条和互连导线很长时。（在不损害时滞限制的前提下）。在时滞不是问题的情况下，则应选用非常慢的边沿（若局部需要的话，可以用施密特（Schmitt）触发器再将其“方波化”）。

3）允许在原型 PCB 上对逻辑边沿速度和带宽进行控制（比如在被驱动端带有铁氧体磁珠（环）、串联电阻、RC 或 T 形滤波器）。

许多 IC 的数据手册中根本就没有对它们的输出上升和下降时间作出规定（或仅列出规定的最大时间，而未指出典型速率）。因为经常要对所不希望的谐波加以抑制，我们建议做好需要对逻辑边沿的速度或带宽进行控制的准备（至少在原型 PCB 上应如此）。

通常，串联电阻或铁氧体磁珠是控制边沿速率和不希望谐波的最好抑制方法。但在使用有传输线的地方，也可以使用 R-C-R T 形滤波器，此时甚至可能会对谐波抑制得更好（简单的对地电容可以导致输出瞬态电流和发射的增加）。

4）保持低负载电容。

保持低负载电容将有助于降低当逻辑状态发生改变时所产生的峰值电流。从而也就帮助降低了磁场发射、地电位跳动以及在地参考面和电源中的瞬态电压降。所有这些对 EMC 来讲都是非常重要的。

5）把用于集电极开路驱动器的负载（正偏）电阻尽可能地安置在它们输出器件的附近。并选用仍能使器件正常工作的最高阻值。

这样做将有助于降低电流环路的区域以及降低最大电流值，从而也就帮助降低了磁场发射。然而，在某些情况下，这样做将会损害抗扰性能，所以需要针对个案进行权衡和折中。

6）保持高速器件远离连接器和导线。

在金属化元器件、搭接导线和一个 IC 的内部引线框以及其他邻近的导体之间会产生耦合（比如串扰）。这些串扰电压和电流在高频时将会大大地增加共模（CM）发射。所以，要尽可能地使高速元器件远离任何一个连接器、导线、电缆和其他导体。唯一例外的是 IC 专用的高速连接器（比如主机板连接器）。

当一个产品最终被装配在一起时，在产品内部的各种柔性导线和电缆所处的位置和它们的形状可能是千变万化的。但无论在什么情况下，都要确保没有任何导线或电缆靠近高速器件（无论如何，没有内部导线或电缆的产品，通常都会较容易满足 EMC 性能要求）。

散热器是一个典型导体的例子。正像其他导体一样，散热器也会携载来自 IC 内部的耦合信号。但显然不能把它安置在远离用它来散热的 IC。常用的技术是采用导热体来使散热器和 IC 隔离（在满足散热指标前提下，它的厚度越厚越好）。然后，把散热器通过许多非常短小的“接地”线接到位于该局部的地参考面（利用机械嵌固件作为这类接地方式也是一种常见的方式）。

7）要求有良好的质量监测系统，以不断地对产品的各个环节进行监测。

突然暴发的骚扰经常会延续几十毫秒到几百毫秒。一个监测手段仅被设定用来重新启动一个处理器是不够的。因为这等于讲，该系统允许同一个突发骚扰信号的后续部分造成处理器终止它的处理能力或永久性的损坏。在理想化的情况下，该监测系统应该是一个无稳态电路系统，而不

是一个单稳态电路系统。从而它将保持使处理器不断地暂停和复位，直到检测到一个成功的再启动为止（不要忘记，该监测系统的暂停周期必须长于处理器的再启动时间）。

对来自微处理器上的可编程接口的AC耦合输入进行监测，可以帮助确保可靠的监测运作。

8）需要一个精确的电源监视器（有时称之为“断电”监视器）。

电源（电压）的跌落、短暂下降、中断，以及停电都可以使逻辑IC限栏值跌到维持其正常运行所要求的电压以下，从而导致误动作。有时，甚至会对记忆区域进行错误的改写而造成正确指令或数据的丢失。所以，为了保护记忆和防止错误动作的发生，就必须有一个精确的电源监视器。只用一个简单的阻容“电源复位”电路几乎可以肯定是不合适的。

9）绝不可采用可编程的监测系统或电源断电监视器。

这是因为可编程器件本身可能会由于干扰而造成它们的程序出错。所以，绝不可以将可编程器件用于监测系统或电源断电监视器。

10）要求电源断电监视器和监测系统采用正确的电路和软件技术。

这样，它们就可以妥善处理大多数取决于产品危急程度的不测事件（这一点的进一步讨论已超过本书的范围）。

11）对一个IC上的每一个电源或参考电压插针来讲，电源的高性能RF旁路（去耦合）是至关重要的。

12）在任何情况下，若逻辑信号边沿的上升/下降时间短于PCB线条中的“双向传送时间”的话，则推荐使用传输线技术。

经验数据：在每毫米长度的线条上，信号双向传送的时间等于13ps。即便是传送时间短于这个经验值时，为了获得最佳EMC性能，仍可能需要使用传输线技术。

13）推荐使用非同步处理技术。

非同步（当然是时钟控制下的）技术与同步逻辑相比，具有远为降低的发射和电源耗损。Acron公司已经从事开发生产ARM（Advanced RISC Machines）非同步处理器多年。现在其他制造厂商也开始生产非同步产品。在设计非同步IC时，往往受到的一个限制是缺乏适当的设计工具（比如时延分析仪）。但目前至少有一个非同步IC设计工具已经商品化。

有些数字IC自身就发射高电平场。我们往往可以把它们单独屏蔽在一个焊接在PCB地参考面的小金属盒内来降低这类影响。在PCB一级上进行屏蔽的花费很低。但对那些在运行中产生热量和需要进行空气散热的器件来讲，这种方法有着它的明显局限性。

就发射而言，时钟电路通常是我们的最大“敌人”。加之它们在PCB上的线条往往又是PCB上最关键的网络，所以不仅要求通过调整元器件的布局来使得时钟线条的长度尽可能地短，并且要求保持每根时钟的线条都处在各自没有通孔的层面上。

当一个时钟的线条必须延伸相当长度，以达到它的若干负载时，建议在接近负载处插入一个时钟缓冲器，这样虽然线条（或导线）长度较长，可是将只有较小的电流在其中流通。在时滞相对不是问题的地方，在长线条中流通的时钟信号边沿应尽可能地减慢，甚至变成正弦波。然后，在接近负载的地方再通过缓冲电路加以方波化。

### 1.1.5　扩展频谱时钟

所谓的“扩展频谱”时钟是一个较新的技术。它可以在相当程度上降低发射。实际上，它并没有降低瞬间发射功率。所以，就某些快速响应器件上，仍然会引起相同电平的骚扰。该技术是将时钟频率进行小范围的调制，如1%～2%。这样一来，瞬间发射功率就被扩展到时钟频率

周围的一个小的谐波频率范围。从而在 CISPR16[一]或 FCC[二]测试中，给出较低的峰值测量值。所测量到发射的降低取决于测试接收机的带宽和积分时间常数。所以，这个技术的使用带有一些取巧的性质。但是它已被 FCC 所接受，而且在 US（美国）和 EU（欧共体）已被普遍采用。使用该技术的前提是：只要在音频带宽中的调制率不会损害到时钟方波的指标即可。

图 1-1-2 所示为一个时钟谐波发射改善的例子。

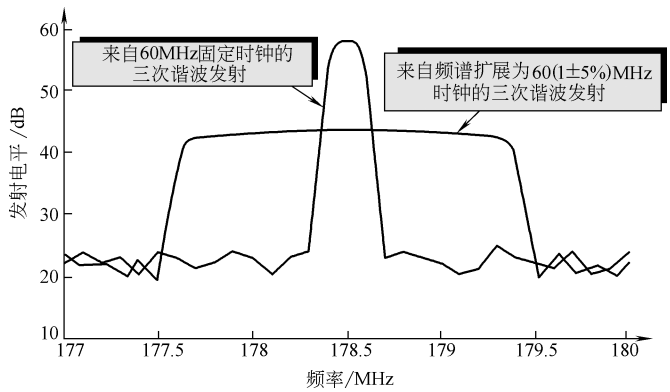



图 1-1-2　频谱展开后的时钟脉冲

有关扩展频谱时钟对复杂数字 IC 可能产生影响的争论仍在继续中。供应商认为，这个问题并不存在。而一些专家则呼吁必须小心从事。但目前，至少有一个高质量 PC 主机板制造厂商仍使用这种技术作为他们新产品的标准。

扩展频谱技术不应该用于对同步有严格要求的通信连接。诸如以太网（Ethernet）、光纤频道、光纤分布式接口（FDDI）、异步传输模式（ATM）、同步光纤网络（SONET）和非对称数字用户环线（ADSL）就都属于这类通信。

来自数字电路的大部分发射问题都与同步时钟有关。非同步逻辑技术［比如 Steve Furber 教授领导的小组，在曼彻斯特大学（UMIST）所研发的 AMULET 微处理器］[三]将会大大地降低发射总量，并且获得了真正的扩展频谱，而不是集中在狭窄时钟谐波上的发射。

## 1.2　模拟元器件和电路设计

### 1.2.1　模拟元器件的选择

对用于 EMC 的模拟元器件的选择不像数字元器件那么直观。这是因为模拟信号的输出波形千变万化。在高频模拟电路中，为了获得低发射，一般准则是：在保证获得所要求的正常运行前提下（还应包括元器件和电路的允差、温度等因素），尽可能选用所需要的最低转换速率、电压波动和输出电流驱动能力。

但对于大多数低频应用中的模拟 IC 来讲，最大的问题是它们对处于它们的线性运行带宽以外的射频信号解调的敏感性。并且几乎没有任何数据和技术指标可以被用来作为解决这个问题的指南。现今，许多国家都已制定了或正在制定完整的 IC 抗扰测试的规范和标准。在不久的将来，

[一] 对所使用的测量仪器、设施和方法做出规定的 EMC 标准。——编译者注
[二] 美国联邦通信委员会。——编译者注
[三] 一种非同步处理器。它由一系列执行 ARM（先进精简指令集计算机）处理器设计的微处理器组成。——编译者注

完全有可能根据应用所需要的 EMC 性能指标来选购所需要的 IC。

就发射和抗扰性能而言，前面已经指出，不同批次、不同来源或不同掩模的模拟 IC 可以有非常不同的 EMC 性能。重要的是要通过设计、测试或选购来控制这些问题，从而确保在大批量生产过程中能继续满足 EMC 性能要求。其中所涉及的一些技术已在前面有所介绍和描述（请参阅本章的“IC 布局和器件选择”一节）。

生产灵敏的和高速模拟元器件（以及数据转换器）的制造厂商往往会公布他们产品的 EMC 性能指标、信噪比，以及应用于电路设计和 PCB 布局的注意事项。这通常表明了他们对自己客户的实际需要给予了相当的重视。这一点在作出决定选择哪个厂商的产品时会有所帮助。

## 1.2.2　防止解调问题

大多数模拟器件的抗扰问题是由 RF 解调所引起的。

不论是采用何种反馈方案，运算放大器的所有插针对 RF 骚扰都非常敏感（见图 1-1-3）。

虽然就模拟电路而言，解调是一个更为普遍的问题。但对数字电路而言（当软件出现错误时），解调却能造成灾难性的影响。事实上，所有的半导体器件都会对 RF 解调。

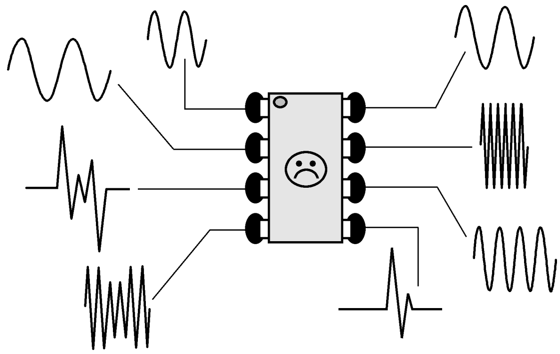


图 1-1-3　解调发生在所有的半导体器件中，并且所有的插针都是敏感的

即便是速度较慢的运算放大器也会对高到诸如手机使用频率，甚至更高的频率进行解调。图 1-1-4 所示为对真实产品进行测试的结果。为了有助于防止解调的发生，在骚扰发生期间，模拟电路需要保持其线性和稳定性。这对反馈电路来讲是一个特殊问题。所以在测试过程中，首先要把所有的输入和输出负载以及滤波器全都去掉，然后将上升沿极快（小于 1ns 上升时间）的方波注入到输入端（并可能需要通过小电容注入到输出和电源），来单独测试反馈电路的稳定性和线性性能。测试信号的幅值被设置为最大输出峰值的 30% 左右，以防钳位。测试信号的基频应设置在被测电路设计通带的中心频率附近。

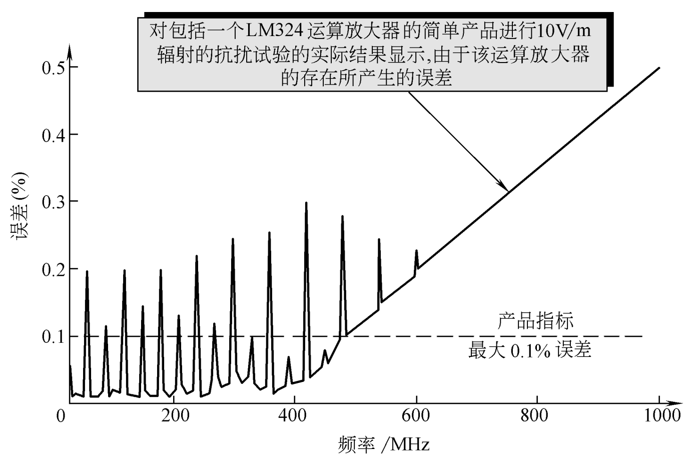



图 1-1-4　运算放大器能对射频进行很好的解调

这里需要使用一个带宽为 100MHz（至少）的示波器和探头来对电路输出的转换速率、过冲和振铃现象进行观察。即便是对音频或仪表电路也需如此。对于那些速度较高的模拟电路，则要使用速度与之相应或更快的示波器，并要特别小心地选用适当的高速探测技术。

通过对反馈电路进行调节，可以获得最大的转换速率和低过冲（当过冲高度超过信号标准高度的 50% 时，则表明可能出现不稳定）。任何长周期的振铃（比如说长于两个周期）或振荡的猝发也都是出现不稳定性的表现。

不同批次的 IC 的稳定性能可以有着巨大差异。最为简捷的模拟试验是将被测器件置于一个温度变化很宽的、从冷到热的环境中（比如说 -30 ~ +180℃）进行测试。以此来确保获得在整个温度范围内，被测电路可能达到的最快速度和稳定范围。

测试也可以使用扫频的方法来进行。但要注意的是，不要造成频谱分析仪输入端的过驱动。

## 1.2.3　其他模拟电路技术

为了获得反馈电路中的良好稳定性，通常要求使用一个置于反馈环路以外的小电阻或扼流圈来缓冲容性负载。

积分器反馈电路通常需要一个小电阻（经常使用的大约为 560Ω 左右）与一个电容量大于 10pF 的积分电容相串联。

就 EMC 来讲，绝对不能使用带有有源电路的滤波器或试着控制 RF 带宽。所能使用的只有处于反馈环路以外的无源滤波器（推荐使用 RC）。积分器反馈方法只有当运算放大器工作在它的开环增益远大于它的电路所要求的闭环增益的频率上时才会有效。在较高频率上，它不能控制频率响应。

对一个已经获得稳定和线性的电路，所有它的连接可能需要通过使用无源滤波器或其他抑制方法（比如光隔离）来加以保护。同一个产品中的所有数字电路，在其所有的内部互连接上都会引起噪声，而所有外部连接将会受到外部电磁环境的骚扰。

滤波技术将在本篇的第 3 章中加以讨论。所有与 IC 有关的滤波器都应连接到它所处的局部地区的 0V 参考面上。在产品设计中，滤波器设计可以与电隔离（比如变压器）设计结合在一起考虑。从而可以提供频率从 DC 到吉赫数量级的保护。使用平衡（差分）输入和输出可以帮助减小滤波器尺寸，同时仍然保持对低频的良好抑制性能。

任何与外部电缆连接的地方，都要设置输入或输出滤波器。但是，假如运算放大器之间的连接是通过 PCB 上专门设计的 0V 参考面上的线条完成的话，这类滤波器则并不总是必要的。而任何在未经屏蔽的罩壳内的有线互连接，由于它们的天线效应，滤波器的设置则是必需的。与此类似地，若屏蔽罩内包括数字处理电路或开关模式转换器的话，则罩内有线互连接同样具有天线效应，所以也可能需要进行滤波。

模拟 IC 的所有电源和参考电压插针都需要具有高性能的 RF 去耦合。这一点和数字 IC 是一样的。RF 去耦合技术将会在后面的有关章节加以讨论。

由于电源中模拟元器件的噪声抑制比（PSRR），通常会随着频率的上升而下降。当频率上升到 1kHz 以上时，PSRR 就会变得非常之差。因此，模拟 IC 往往需要低频电源旁路。所以，对每个运算放大器、比较器或数据转换器上的每个模拟电源限栏值进行 RC 或 LC 滤波就变得非常需要了。这类电源滤波器的转角频率和斜率将会对器件的 PSRR 转角频率和斜率有所补偿，以获得在整个所关心的频率范围所要求的 PSRR。

传输线技术（参阅第 2 篇第 5 章）是决定高速模拟信号（比如 RF 信号）的通信连接长度和最高频率的关键。即便是低频信号，使用传输线技术来进行互连接也会改善其抗扰性能。这是因

为正确匹配的任何长度的传输线，都会使它无法形成为一个良好的天线，并且不会产生谐振。

大多数 EMC 设计指南都不太会提及 RF 设计。这是因为大多数 RF 设计工程师一般都能非常有效地处理连续 RF 现象。然而实际中，仍然经常还会出现本机振荡或 IF（中频）泄漏过度的现象，所以很有必要对屏蔽和滤波给予更多的关注。

要避免使用非常高阻抗的输入和输出。因为它们对电场非常敏感。由于空气的波阻抗为 377Ω，因此电场在一个发射源近场的外部占主导地位。

由于大部分来自产品的发射是由共模电压和电流所引起的，而且还因为大部分环境电磁场造成的威胁来自共模（抗扰测试所模拟的结果），所以就 EMC 来讲，在模拟电路中使用平衡发送和接收技术有着许多优点，况且同时还降低了串扰。平衡电路在两个导体上驱动两个反相（±）信号，从而也就避免了使用 0V 系统作为电流返回通道。该技术有时也被称之为差分信号技术。

比较器必须具有滞后作用（正反馈），以防止由于噪声和干扰所造成的虚假输出转换。与此同时，也防止了接近于跃变点的振荡。不要使用输出转换速率大于实际所需要值（即保持它们的 $dV/dt$ 为较低值）。

有些模拟 IC 本身就对辐射场特别敏感。正如前面所指出的，若把这类 IC 单独置于一个小金属盒内，并采用将屏蔽焊接到 PCB 地参考面的方法加以屏蔽的话，这对降低辐射场对该 IC 的影响是相当有效的（但要注意提供适当的散热方式）。

图 1-1-5 所示为一个简单的运算放大器电路（反相放大器）。这个电路应用了一些前面所讨论的技术。即便是该电路使用了单端非平衡信号方式（即使用 0V 作为信号返回通路），当将共模扼流圈使用于输入和输出滤波器情况下，一般讲，仍会改善 EMC 性能。

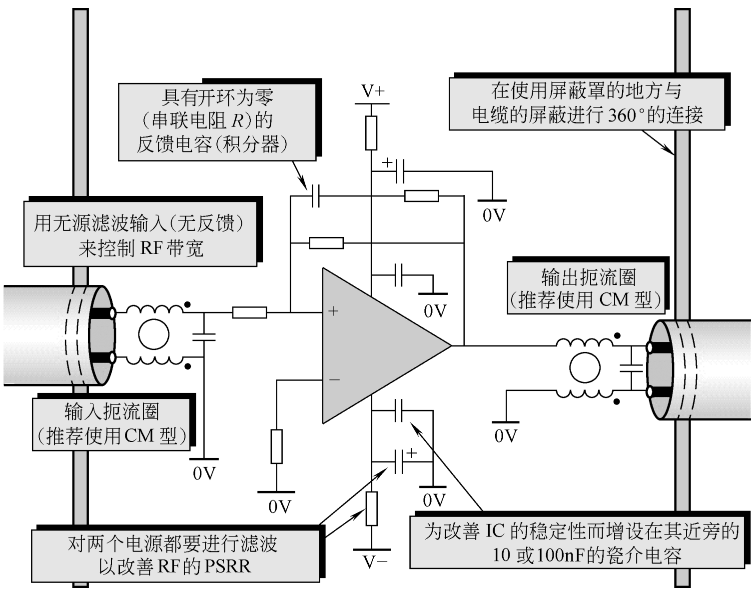



图 1-1-5　一个简单模拟电路的实例

一般而言，在有外部电缆连接的地方，输入和输出滤波器总是必要的。但如前面已讨论过的，当运算放大器是通过一个专用的 0V 参考面上的 PCB 线条与其他运算放大器相互连接时，则这些滤波器并非总是必需的。需要再次指出的是，任何未经屏蔽的罩壳，若其内包括有数字处理电路或开关模式转换器的话，则其内部的有线互连接仍可能需要滤波装置。即使在一个已屏蔽的罩壳内部，它们的有线互连接也仍可能需要滤波。

## 1.3　开关模式设计

产生电磁骚扰和噪声是这个技术（开关模式）本身所固有的。所以，正如下面所要阐述的，若不加以严格控制，将必然会造成并产生许多干扰。下面所讨论的这些技术将会帮助我们使得来自开关模式电源的骚扰和噪声降低到足以满足对电源敏感的模拟电路要求。

### 1.3.1　IC 布局和器件选择

首先，电源的开关过程要尽可能采用渐变过程，而不是突变。这也就是说，在任何时候都要保持 d$V$/d$t$ 和 d$I$/d$t$ 尽可能的低。目前有若干个电路布局技术可供选用。它们都是通过降低 d$V$/d$t$ 和/或 d$I$/d$t$ 来获得最低发射的产生。与此同时，这样做也会减小对开关晶体管的应力。这些技术包括：零电压开关（ZVS）变换电路技术、零电流开关（ZCS）技术、谐振模式（ZCS 的一种）、单端一次电感转换器技术（SEPIC），Cük㊀等。

在传统的（骚扰电平较高）布局技术中，若电源器件不是在零电压或零电流处进行转换的话，那么认为降低开关时间总会导致效率的改善，这种提法并不正确。因为在射频范围内，所有的系统、电路和元器件（特别是线绕元件）都具有其固有的谐振频率。当一个包括频谱元件的电路所使用的波形接近于这些固有谐振频率时，将会“激发”它们的谐振，并引起振铃、寄生振荡和发射，以及电压过冲，从而增加了功率开关器件的功率损耗，甚至造成它们的损坏。

为了抑制这些寄生谐振，就要求使用阻尼技术。而这些技术通常都是有损耗的，并往往要求昂贵的元器件和占有一定的 PCB 面积。因此，在开关速率不断增加（这意味着高频成分的增加）的同时，实际上会导致效率的逐步消失或使元器件的可靠性降低。就整体来讲，最为合适的设计是以器件的 1% ~2% 功率损耗的增加来换取“软”（较慢的）开关技术的使用。这样一来，不仅大大降低了滤波和屏蔽的成本，而且使得使用最小尺寸的散热器成为可能的同时，仍保持其原有的良好可靠性。

从 EMC 的观点出发，较快的开关边沿意味着谐波中所包含的能量也就较大，因此就需要较大和更为复杂的滤波器和屏蔽。在设计较差的开关模式电源转换器中，谐波成分可以高达 1000 倍于其基本开关速率，从而往往导致测试结果不能满足发射限值要求。

使用开关电源场效应管（FET）的主要问题之一是它们的漏（极）电压变化速率与它们的栅极电压之间存在的是一个非线性函数关系。当设计栅极驱动电路时，“栅极电荷模型”的使用㊁提供了要好得多的精确性，从而它们有效地控制了在漏极的 d$V$/d$t$。

### 1.3.2　阻尼

通常之所以要求阻尼，是要用它来保护开关晶体管免受电路元器件中由寄生成分的谐振所产生的峰值电压。图 1-1-6 所示为一个典型的隔离变压器中的杂散漏电感和绕组间的寄生电容。

由这些寄生成分形成的谐振电路往往会引起很高的过冲。这个过冲越高，它的开关电流就越陡峭。在一个发射频谱中，这些谐振经常被看做仅是发射包络中的一个正常变化而已。

就变压器的情况而言，阻尼电路通常被跨接在过冲要被抑制的绕组之间。有许多不同类型的

---

㊀ 人名。以发明人名字命名的一种集总的磁布局技术。——编译者注

㊁ 这包括来自 $C_{dg}$的“密勒（Miller）效应”。$C_{dg}$：场效应管的漏极和栅极之间的电容。——编译者注

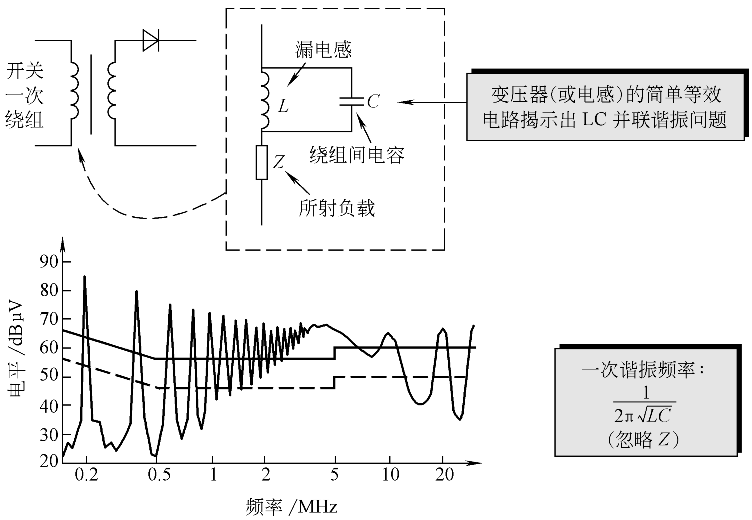



图 1-1-6　开关模式电路中阻尼的需要

阻尼电路。就 EMC 而讲，一个电阻和电容的串联（RC 型）往往是最好的，但它的发热量要比其他类型的高一些。

若在阻尼电路中使用有电感元件的话，那么不仅要特别小心，还要做好某些折中选择的准备。这是因为电感元件会损害阻尼电路的某些性能。所以，要选用电感量非常低的功率电阻以及脉冲额定电容。并且要使它们接到所关心绕组的引线非常之短。

## 1.3.3　散热器

一个 T0247 电源器件，在它的散热器与集电极或漏极之间的电容值大约为 50pF。对于其他形式的封装来讲，也会存在相类似数量级的电容。可见，散热器与集电极或漏极的 $dV/dt$ 存在着强耦合。并且通过它们自身的寄生电容能够产生很强的电场发射。这类电场发射既能对产品内部的其他元件形成干扰，也能成为外部环境的一个骚扰源。通常，最好的办法是把一次开关器件的散热器直接连接到一次 DC 电源中的一根干线上，并要考虑到所有的安全要求。这包括要在该散热器上或其邻近的地方安置一个醒目的“电击危险”的警示牌。

当然，也可以把散热器以容性方式连接到具有危险的（电源 DC）干线上，以改善安全性能。甚至可以通过调整电容引线的长度作为“调谐”电容的方式来跟踪具有最小可能造成“麻烦”的频率。

重要的是要将注入到散热器的 RF 电流（通过它的 50pF 左右的电容）尽可能快地返回到它的源。与此同时，还应尽可能地缩小它的环路面积，以避免刚刚解决了电场发射问题，却又造成了一个磁场发射问题。总之，先要在一个样机（板）上进行反复试验，以找到最佳抑制散热器发射的方法（例如，哪一个 DC 干线是散热器应连接的最佳点）。

另一个方法是使用屏蔽的散热绝缘体。它的屏蔽内层与适当的 DC 干线相连接。散热器本身既可以保持绝缘状态，也可以与机柜相连接。虽然这是最安全的办法，但是花费不菲。

类似的问题也会“折磨”二次整流器的散热器。但它们的散热器通常可以接到它们局部区域的 0V，而不会造成任何安全问题。

## 1.3.4　整流器

用于一次续流的整流器和二次整流器，由于它们的反向电流流动，可以引起巨大的噪声（和由此而造成的发射）。

较快的开关器件需要的反向充电较少（电流乘以时间），所以只会引起较小的噪声。但假如它们是硬开关类型的话，则它们可以在开关器件中激发谐振（特别是隔离变压器），并引起额外的过冲和发射。

就 EMC 而言，最好是使用图 1-1-7 所示的，既具有快速运行，又具有“软开关”特征的整流器类型。

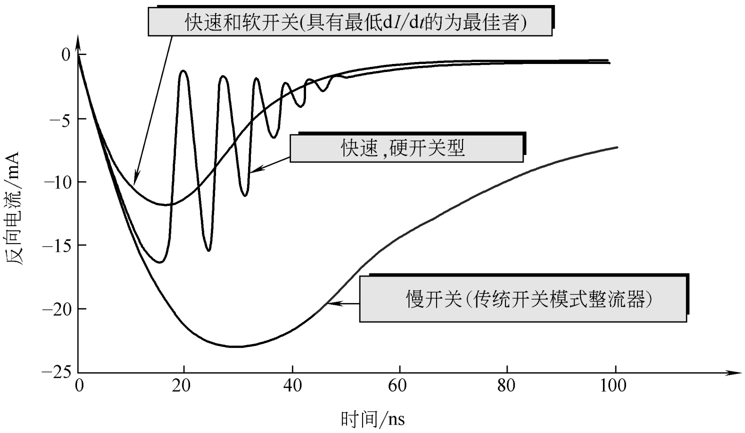



图 1-1-7　由于采用快速恢复软开关整流器而产生的性能改善

## 1.3.5　有关磁性元件的问题及其解决办法

对由环形或无间隙磁心所构成的电感器和变压器的磁路的使用要给予特别的关注。由铁质粉末制成的环形磁心可以用来作为能量储存磁性元件。它们内部具有均匀分布的有效空气隙，因此它们的发射要比有间隙的磁心来得低。

假如使用诸如 C 形、E 形或弧形（带凹槽和开口的磁心）这类有空气间隙的磁心时，则可能需要有一个完整的短路匝，以降低泄漏场。这里的“完整”是指，该短路匝环绕整个变压器体。因此，它仅是针对泄漏场的一个短路匝，而不是其他。

一次开关噪声是通过隔离变压器绕组间的电容注入的。它在二次绕组中造成了共模噪声。对这些噪声电流的滤波是相当困难的。并且由于它们的行径距离也较长，所以它们所包围的环面积也就较大（使 Kirchhoff㊀感到欣慰）。结果造成了发射问题。

在隔离变压器中采用绕组间屏蔽，可以抑制在二次绕组中所出现的一次开关噪声。即便它是仅有的屏蔽层，它的效果也会相当明显。并且还应该把它与一个一次 DC 干线相连接。事实上，多至 5 层的屏蔽也并非没有，但通常最常见的设计为 3 层。当使用 3 层屏蔽时，邻近二次绕组的屏蔽通常会连接到共模输出的地（假如有一个这样的“地”存在的话），而处于中间的那层屏蔽往往应与罩壳相连接。所有上述这些都应在样机（板）上反复进行试验，直至找到它们的最佳连接方法为止。

㊀ 基尔霍夫定律的发明人。——编译者注

直接安装在 PCB 上的变压器已变得越来越普及。而为这些变压器进行屏蔽也只是简单地增加 PCB 的层数而已（要注意的是，不论制造厂商的允差如何，设计时都要确保有足够的爬电距离和净空间隙）。

另外一个非常有用的技术是在二次地和一个一次电源干线之间跨接一个小电容量的电容（事实已证明这样做是安全的！）。这样就为这些电流提供了一个自身的局部回路通道。

当然还要确保这类电容不会造成超过有关安全标准中所规定的总的大地泄漏电流指标。

此外，这类电容还会有助于设置在二次绕组中的任何一个滤波器工作得更好。这是由于它们的存在，使得发射源阻抗有所降低，结果是共模扼流圈的作用也会更为有效。

就上面所讨论的两种技术而言，由于隔离变压器绕组间电容的存在，不仅会使得出现在输入端的二次噪声有所下降，也会使得在输入端的滤波变得更为有效。

图 1-1-8 所示为一个简单的开关电路。它带有一个单层绕组间屏蔽和一个跨接在一次和二次间的“桥”电容。

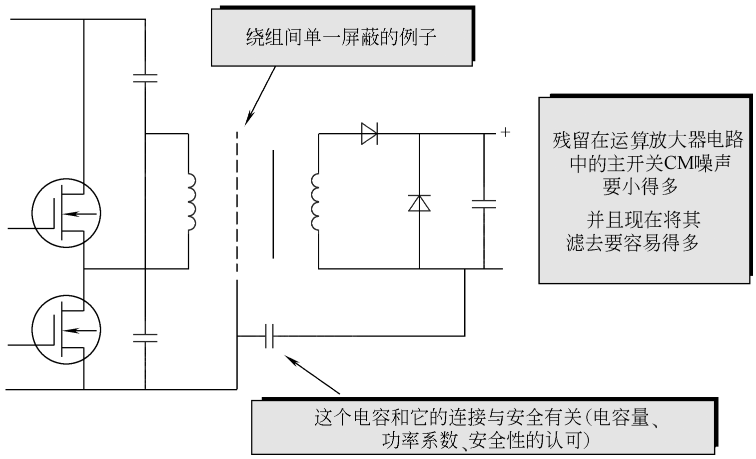



图 1-1-8　隔离变压器绕组间电容的两种补偿方法

### 1.3.6　用于开关模式的扩展频谱时钟

正如在 1.1.5 节中所讨论的，扩展频谱时钟技术也可以用于某些开关模式布局，以通过扩展单个谐波的发射频谱来降低它们在 EMC 测试中所获得的测量值。在商业和工业发射测试中，在 150kHz ~ 30MHz 频率范围内，使用的带宽为 ±9kHz。所以，若把一个谐波扩展到 ±90kHz，其发射的测量结果显示可以有大于 10dB 的下降。

扩展的范围往往可以远大于 1% ~2%。有些高功率转换器制造厂商使用的几乎就是白噪声。

## 1.4　信号通信元件和电路设计

### 1.4.1　非金属通信为最佳选择

就 EMC 目的而言，最佳通信手段是通过自由空间（比如 IRDA[⊖]）或光纤进行的红外或光通

⊖ IRDA：红外数据协会所开发的一种无线计算机接口。——编译者注

信。它们的发射器的发射能力不能设计得太大，而它们的接收器却又要求有足够的抗扰能力。但这些问题与长电缆所造成的 EMC 问题相比控制起来要容易得多。如今，要获得金属罐式屏蔽的发射器和接收器并不是什么困难的事情。而要做到将非金属光纤电缆直接穿通屏蔽罩壁与其内部 PCB 或模块直接相连接，不仅完全是可能的，而且也不会由此而损害其屏蔽性能。然而金属化通信则不然，它们的金属导线和电缆在穿通屏蔽罩边界时，不仅需要经过滤波，并且/或者还要使用 360°屏蔽搭接方式。

无线通信是另一种可供选择的方式，但是它们使用的是射频频谱，所以有时会与附近的电子设备形成相互干扰，而且它们本身也会由于电磁环境的骚动而受到干扰。

就性价比来讲，初看起来，导线和电缆好像是最为合算的。但当一个产品的 EMC 问题最终获得解决以及项目完成时，往往会发现：后悔当初没有采用非金属化选择。不仅造成花费更为昂贵，而且时间周期也更长。推荐使用非金属化通信的另一个原因是它可以获得其固有的非常高的电隔离值。光就这一点来讲，非金属化方式就会大大改善产品（通信）的可靠性，而且不必再为 EMC 测试可能会失败的风险而担心。

这里要再次指出的是，就性价比而言，若导线和电缆全部都设计安置在全屏蔽的罩壳内是最为合算的。即便如此，产品的“内部 EMC”问题以及较慢的电缆传输速率仍然会使得选用红外或光纤具有较大的吸引力（但不要忘记，在设计时要将红外或光收发器本身的延迟考虑在内）。

## 1.4.2　金属通信技术

不论就发射还是抗扰而言，单端信号通信技术的 EMC 性能都会非常差，所以最好只限用于低频、低数据传输率或短距离的应用。通常在满足下列的情况下，它们的应用不应会有什么大问题。那就是只要它们仅局限在一个 PCB 上，而该 PCB 又带有一个安置在所有线条下面的完整地参考面，而又不需要任何连接器或电缆的话。总而言之，单个 PCB 产品的性价比通常是最佳的。

为了获得良好的信号完整性和 EMC 性能，高频或长距离信号应以平衡信号进行发送或接收（有时，就是在 PCB 上也应如此）。这个问题将是本小节中讨论的主要问题。

图 1-1-9 ~ 图 1-1-11 所示为用一根电缆将一个转换器的毫伏级输出连接到一个放大器的具体例子。三个图分别图示了最差、较好和最佳的三种具体做法。

一般来讲，把一根电缆的屏蔽连接到一个电路的 0V 是非常错误的做法。这正如仅在电缆的一端通过一根尾线把电缆屏蔽接地是错误的一样。一些较老的教科书中，把电缆分为低频和高频两种类型。而就每一种类型，又有它自己的屏蔽-搭接规则。但是，如今的电磁环境已被 RF“污染得”如此严重（这正像前面所指出的，即便是“慢”的运算放大器也会对高于 500MHz 的信号解调），以致许多信号都会受到来自产品内部的数字处理器的 RF 共模噪声所“污染”。所以，

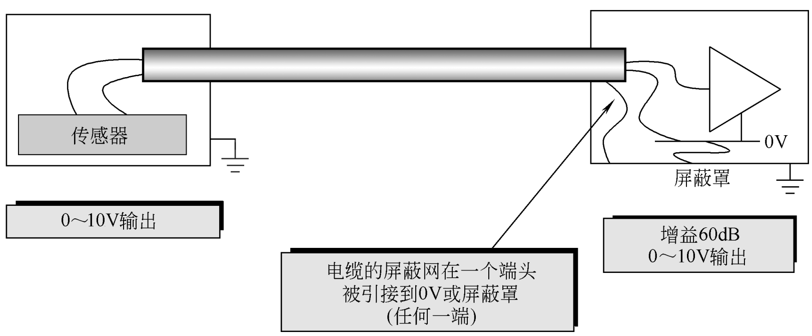



图 1-1-9　通信中差劣实践的实例

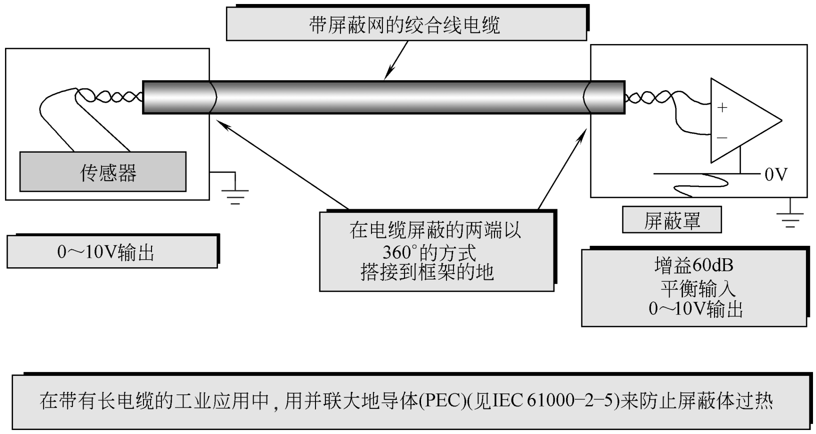



图 1-1-10　通信中较好的实践实例

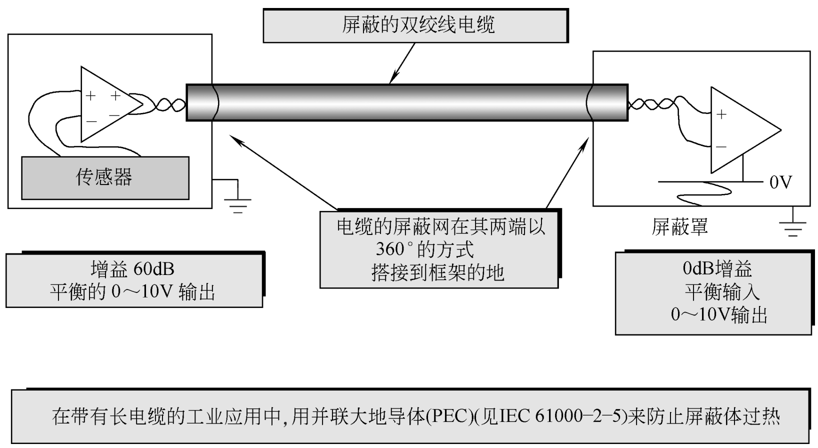



图 1-1-11　通信中最佳的实践实例

现今的所有电缆都应以高频型进行处理和对待。

图 1-1-9 ~ 图 1-1-11 还显示了三个不同性能层次的、用于连接一个转换器的系统，从图 1-1-9 所示的性能最差的系统及图 1-1-10 所示的较好系统到图 1-1-11 所示的最优系统。但下述系统的性能将会更好。即在图中转换器的屏蔽罩内安置一个 A—D 转换器，然后以高电平的编码数据（带有错码纠正能力）通过图中的相同电缆发送到产品进行解码。一个最为完善的系统将会采用光纤来代替金属电缆传送数字数据。这类系统在工业中的应用正日益增加和普及化。

在大规模或工业规模生产的产品中，电缆散热是必须考虑的一个问题。其最好的解决办法就是把通信电缆与一个与之平行走线的地导体（PEC）排在一起，以分流大部分低频大电流（因为这类低频大电流总是沿着具有较低电阻的通路进行流通的）。从而不会使电缆一端的屏蔽连接电平被“提升”。也就是说，电缆的屏蔽效果不再会由于该端的电平“提升”而遭受损害。作为一种设计技术，我们并不推荐在电缆屏蔽的一端串联一个电容的做法。这是因为要使一个电容搭接在整个频率范围都有效的工作是相当困难的。

就低频信号而言（比如说低于 100kHz），为了抗扰的原因，在通信连接线中采用较高的电压电平较好。但是，当信号频率高于 10MHz 时，高电压会导致高电平发射，此时往往推荐采用较低的电压作为最佳的折中办法［比如使用发射极耦合逻辑（ECL），低电压差分信号（LVDS），

以及通用串行总线（USB）]。在信号频率高到什么程度时采用较低的电压，则取决于电缆的长度、类型和 EMC 性能（特别是它的纵向变换损耗），当然还取决于发射和接收电路的设计。

就高速模拟或数字信号来讲，传输线技术恐怕算是最基本的技术了。但对该技术的依赖程度，则还要取决于它们的连接长度和通信信号的最高频率。

通常就 EMC 而言，最好的电缆类型是它的每一根信号导体都有着它自己的专用回路导体，而且任何所使用的电缆屏蔽都仅是用来控制干扰而设立的。虽然有些电缆需要单独的成对信号导体，但总体来讲，并不推荐使用同轴电缆。非常重要的一点是要在整个所关心的频率范围内获得一个良好的平衡。这就意味着，它具有一个良好的共模抑制比（CMRR）和由此而改善的发射和抗扰性能。虽然平衡发送/接收 IC 是很好的选择，但对隔离变压器进行附加的电隔离也将会受益匪浅（高到它们被击穿的那一点为止）。并且还要将共模范围延伸到远远超过 DC 电源总线。

平衡结构的双绞对或双轴电缆，通常具有最佳的发射和抗扰性能，而且其性价比也最为合算。但要注意的是，此时即便是存在很小的绞合差异也都会对电缆的性能变化有着重要的影响（甚至包括用作绝缘体的彩色填充料的介电常数）。在高性能电路中，平衡是如此的重要，甚至需要使在相同层次上的 PCB 布局的几何平衡（镜像）。

变压器以及平衡发送/接收 IC 的性能都会受到由于 RF 所造成的失衡而变差。它们往往要求增设一个串联的共模扼流圈来保持在整个所研究的频率范围内的良好平衡。这个 CM 扼流圈总是设置在要么最靠近电缆，要么最靠近产品边缘的连接器。

所有诸如变压器隔离、平衡驱动和接收，以及 CM 扼流圈都将有助于我们从所使用的电缆获得最佳 EMC 性能。

图 1-1-12 中显示的两个例子都能被用来为任何速度或频率范围的数字或模拟信号通信提供良好的发射和抗扰性能。

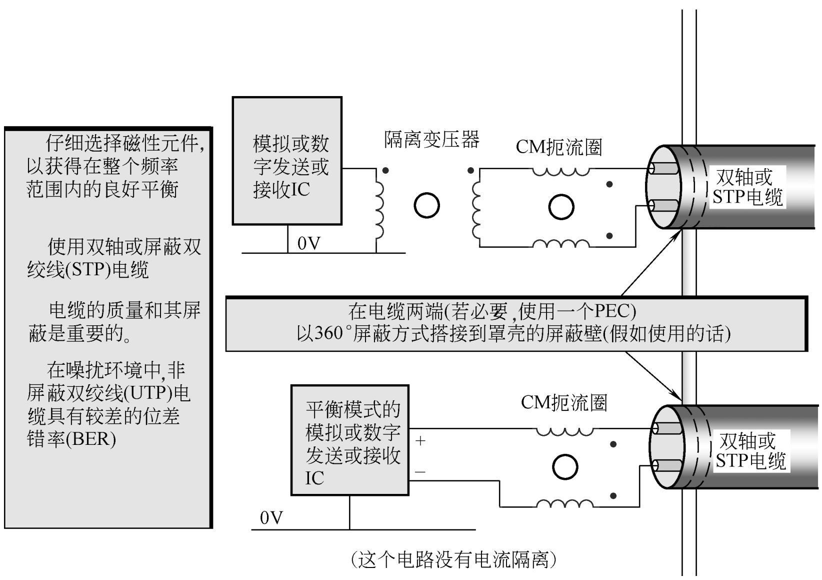



图 1-1-12　用于高速数据的设计良好的实例

图中没有显示（但有可能需要）传输线匹配电阻、RF 滤波、瞬态抑制

这些电路是理想化的。其中的一个平衡发送或接收电路（一个例子是来自一个变压器，另一个例子则为一个带有平衡输出和输入的 IC）通过一个扼流圈被连接到一个平衡通信媒体（双轴或双绞线电缆）。

图 1-1-13 所示为一个如 Ethernet（以太网）这样一个高速数据的例子。图中的曲线显示的是为了在整个频率范围内获得良好平衡，应如何通过设计一个扼流圈的 CMRR 来配合所使用的变压器。一个类似的设计技术则被用于平衡 IC 的设计。

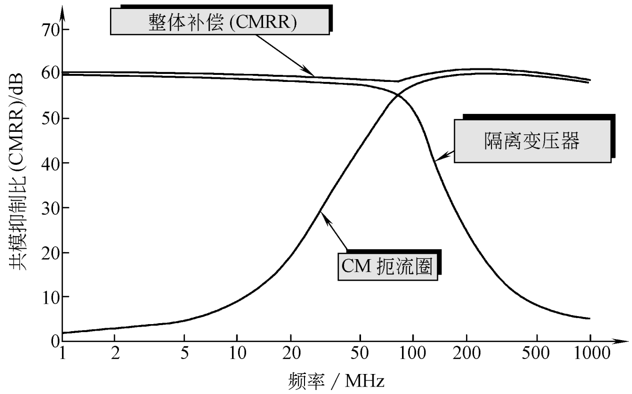



图 1-1-13　基于整个频率范围来选择磁性元件以获得最佳补偿

一个专用音频通信连接线中的信号频率向下往往可以延伸到 20Hz，甚至更低。因此，隔离变压器的体积将会变得十分庞大。它的绕组间的庞大寄生电容会在频率达到 1MHz 以前就会使它的 CMRR 下降到零。因此，为了提供频率下降到 100kHz 或更低时所要求的 CMRR，所需要的 CM 扼流圈也就会变得较大。要找到一个能在频率范围为 100kHz ~ 1000MHz 之间提供良好的 CMRR 的扼流圈是相当困难的。因此，往往需要选用两个具有不同频率响应的扼流圈加以串联来覆盖整个频率范围。

在使用同轴电缆来代替双绞对或双轴电缆的地方，EMC 和信号的完整性将会受到损害。图 1-1-14所示的技术将能够帮助我们从所使用的电缆中获得它们可能的最佳性能。

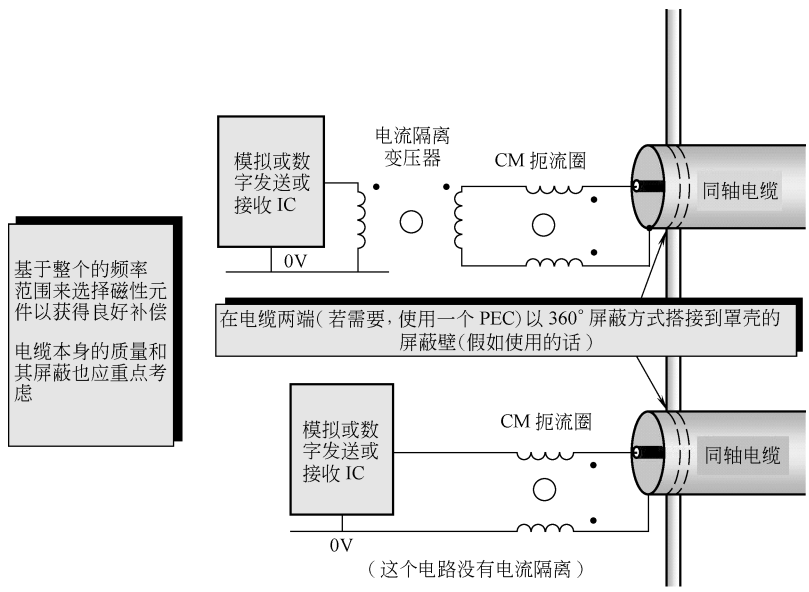



图 1-1-14　使用同轴电缆的电路性能较差

由于这个电路没有采用隔离变压器，在频率较低时，它的抗扰性往往会变得更差。

由于许多通信至今仍采用低频或低转换率，所以它们的信号并不易引起发射或遭受干扰。举例来讲，一个 8 位 A—D 或 D-A 转换器就不像一个 12 位的同类转换器那么敏感，而一个 16 位或更高位数的转换器将的的确确地变得十分敏感了。

为了节省成本，这些信号通常是使用多导体电缆中的单根导线进行传送的。图 1-1-15 显示的就是这样的例子（一个 RS232 应用的实例）。

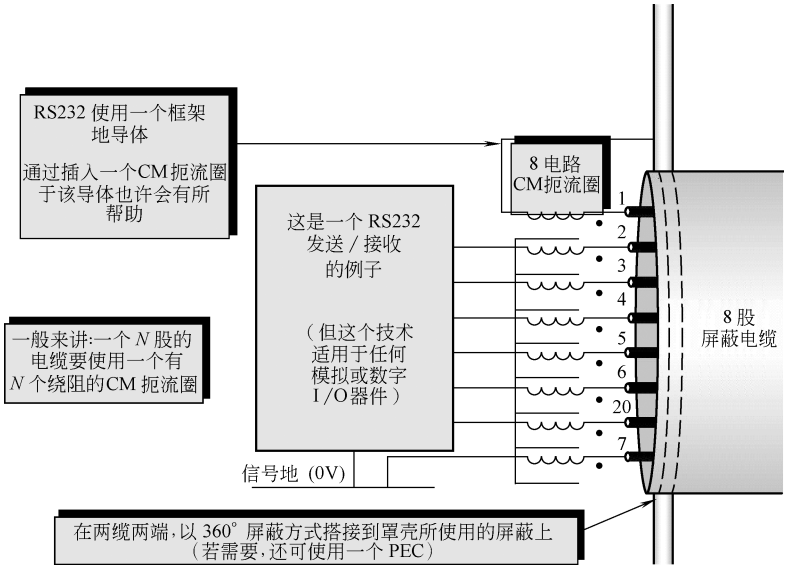



图 1-1-15　用于低速数据通信的电路实例

图中未显示 RF 滤波器，浪涌和 ESD 保护，和传输线匹配，但也许是需要的。

当一个导体有 $N$ 股芯线的话，在将它们连接到电子设备时，最好是在它的每一端都串接一个带有 $N$ 个绕组的 CM 扼流圈。图 1-1-15 所示就是一个 8 股电缆使用了一个带有 7 个绕组的扼流圈。因为根据 RS232 标准，电缆中的一个芯线被指定用于“机柜接地”（因为 RS232 一般仅使用于短距离通信的情况，所以这个机架接地引线通常不太可能携载很大的电流，因而也就不太可能要求一个 PEC）。

RS232 之所以仅适用于短距离的情况，是因为当它们以发射形式辐射它们能量的同时，它的单端信号会迅速地丧失它们的完整性。所以，图 1-1-15（以及图 1-1-14 下部所示的例子）看起来相当容易，但在真正应用于单端信号时，则将要求注意所使用的 CM 扼流圈、电缆和连接器的质量。

使用输出沿非常慢的驱动器（推荐对转换速率进行限制）将能大大地降低发射问题。另一个方法是，为了降低它们的高频成分，对标准驱动器进行无源滤波。

## 1.4.3　光隔离

就数字信号而言，光隔离是一种常用的技术。但是典型的光隔离器的输入-输出电容大约为 1pF，这将会在频率超过 10MHz 时形成一个相当低的阻抗。而这个低阻抗又与电路阻抗相互影响，从而破坏了电缆中的信号平衡。

正如前面所讨论的，选择合适的共模扼流圈会使高频情况下重新恢复信号的平衡。这样也就会减少快速沿通信信号的发射和抗扰问题。

图 1-1-16 所示为一个高速光隔离连接中良好 EMC 实线的例子。

类似于图中的例子，CM 扼流圈的 CMRR 的选择原则是要补偿在高频时光隔离器平衡的下降，以使可以在整个频率范围内（本例为 DC ~ 1GHz）保持良好的信号平衡（也就等于是保持良好的 CMRR）。

在许多情况下，CM 扼流圈可以用两个独立的铁氧体代替。虽然曾发现某些产品既没有安装扼流圈，也没有铁氧体磁珠（块）。但是后来的测试结果表明，它们仍然是必需的。

这里再一次指出，既没有设计采用扼流圈，也没有将铁氧体磁珠（块）按设计线路安置在 PCB

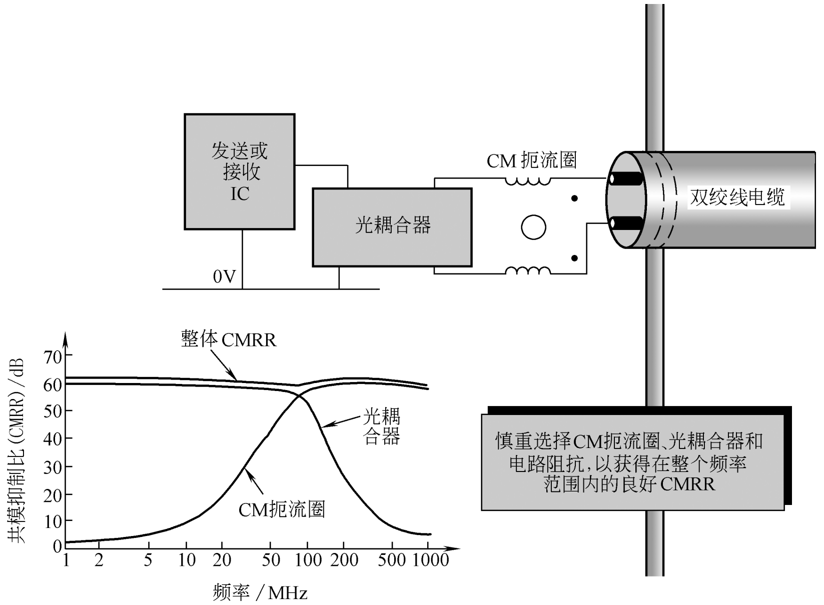



图 1-1-16　高速数据传输的光耦合

图中未显示可能需要的 RF 滤波，传输线匹配，浪涌和瞬态抑制，屏蔽电缆

上的话，那么墨菲法则[⊖]会告诉我们：它们终将是需要的。但到那个时候，很可能就根本没有地方安装它们。其结果无疑会造成必须对整体产品的重新设计，甚至包括它们的塑料罩壳在内。

假如电缆需要加以屏蔽，那么它的屏蔽必须是通过一个屏蔽的连接器，以 360°的或以密封的搭接方式与罩壳屏蔽相连接。在需要的地方，则仍要加用 PEC（请参阅 IEC 61000-5-2）。要注意的是，在必须是电隔离的场合，在电缆两端同时完成屏蔽的搭接是不允许的。此时往往可以在电缆的一端完成容性搭接（该电容的额定电压必须满足全电压的要求，甚至还需要经过安全认可）。或者在其一端，对屏蔽不加任何终止。但这样做的话，很可能导致很差的 EMC 性能。

当使用具有高达 0.1% 线性度的光隔离时，模拟信号也能从中获益（比如说使用 IL300 光耦合器或与其类似者）。在许多光耦合应用中，这样做的结果可以省去必须使用的电压-频率转换器（反之亦然）。

由于作图的关系，图 1-1-16 中并未显示完整的电源干线。但有时会出现下述的情况：即光隔离器两侧的供电来自相同的 DC 电源干线，从而严重地损害了所获得的隔离效果以及 RF 性能。光隔离器的 RF 性能最高只能达到和它们电源间 RF 隔离性能相同，而不会更高。

## 1.4.4　外部 I/O 保护

虽然外部 I/O 通常全方位地暴露在电磁环境中，但对一个给定的信号和半导体器件来说，上列图中的一些设计较佳的电路，则仅需要较少的滤波和保护。

若存在有连续的 EMC 不兼容现象出现，为了降低发射和增加抗扰性能，往往需要增设附加的滤波。

图 1-1-12、图 1-1-14 和图 1-1-16 中的上半部电路对可能出现的 ESD、瞬态和浪涌现象都会受到很好的保护。这是因为提供给它们的隔离变压器或光耦合器都有能力抵御这些现象对电路所造

⊖ 墨菲法则（Murphy's Law）：若经验告诉我们，某件事是错的，则事实往往会证明它的确是错的。——编译者注

成的过电压威胁。RF 滤波对 ESD 或快速瞬态也能提供某些程度上的保护。

如果上述图中的那些电路没有使用隔离变压器或光耦合器的话，则可以肯定地说，它们将需要带有二极管的或瞬态抑制器等这类过电压保护装置。假如数据率或频率非常低的话，那么大功率滤波器也许能满足保护要求。但就控制信号而言，一个尽可能接近于连接器的 10kΩ 或 100kΩ 电阻串联一个 100nF 或 10nF 的电容后，再接到 PCB 接地参考面的做法，将会形成一个足以阻挡几乎所有的 EMC 现象的极佳势垒。可惜的是，它不允许逻辑状态的迅速改变。

正如前面所讨论的，与保护器件仅能防止对半导体器件造成的实际损坏一样。通常的数字通信也都需要一个健全的数字约定，以防止数据的损坏。

在原型机（板）上增设附加保护器件，并对它进行测试，以尽早发现哪些是必需的，这样一个过程是产品设计过程中的一个必须步骤。

## 1.4.5 “不接大地”和“浮地”通信

电隔离的另一个名称是“不接大地”或“浮地”。但要指出的是，这些术语经常会被错误地理解或错误地使用。

前面所描述的那些使用隔离变压器或光耦合器的电路全部都是“不接大地”和“浮地”电路。因为我们已假定没有任何来自通信器件的电流将通过 0V 或机柜在发射器和接收器之间流动。即便它们的电缆屏蔽在电缆的两端被搭接到当地的机柜（屏蔽罩），上述的假定也仍然成立。但事实上，泄漏电流总会通过寄生电容进行流通。特别是，当 CMRR 非常差时，泄漏电流可以达到令人吃惊的地步。

“不接大地”和“浮地”这两个词有时也用于电信号的平衡输入或输出。就像在图 1-1-12 的下部所示的这类电路。虽然具有良好的 CMRR 性能，但仍然会产生通过 0V 或机架的低电流泄漏，但由于这些电路并非是电隔离的，因此内在的更易受到浪涌的冲击。在电平衡电路中的两根导线中的一根偶然被接地的话，它还将蒙受性能不稳定的困扰。

不要忘记，在具体实线中所获得的隔离质量，将受到隔离变压器两侧所具有的隔离性能的限制。

试图通过将设备的保护性接地断路的办法来获得“不接大地”运行，将会对安全造成严重的危害。并且直接违反了强制性安全法规。假如“地环路”是一个问题的话，应通过选用适当的电路和安装技术（比如说 PEC）来加以解决。这里要再次重申：以损害安全为代价来换取问题的解决是绝对不允许的。

在应用中，应尽量避免使用像“不接大地”和“浮地”这样一类容易产生误解的专业行话。代替的是尽量通过说明什么是实际上的要求或直接使用通用电路术语加以表达。

**电缆屏蔽的两端都不允许连接的情况**

在有些应用中，明确规定不允许使用电缆的屏蔽或其他导体来作为设备的地连接。而所关心的设备仍然要连接到供电系统的地。但这种接大地系统是用一个特别方式加以控制的。这一点显然不利于以低成本获得 EMC。从而使得通过在电缆的一端进行屏蔽连接来获得电路和它的导体平衡的方法变得更为重要。要获得一个给定信号的给定 EMC 性能，不仅会越来越困难，而且也会更加昂贵。

就安全性能而言，爬电和净空距离也是十分重要的。在较大型的安装中，当电缆屏蔽不是以两端方式进行搭接时，浪涌可以在未搭接端引起拉弧，并有可能引起火警或产生有毒烟雾。如果此时有人不小心接触到屏蔽金属，还会造成对人体和其他设备的电击。当电缆的屏蔽两端都不存在搭接时，某些电路元器件和电缆上必然会承受到附加的电气和 EMC 应力，从而增加了由浪涌、瞬态和 ESD 所造成损坏的可能性。

# 第 2 章　电缆和连接器

## 2.1　频谱的使用和骚扰的可能性

图 1-2-1 所示为日常生活中最常用的频率。它们的低端起始于 AC 电网频率，然后是音频、长波、中波、短波无线电频率，FM 和 TV 广播频率，直到 900MHz 和 1.8GHz 的手机频率。

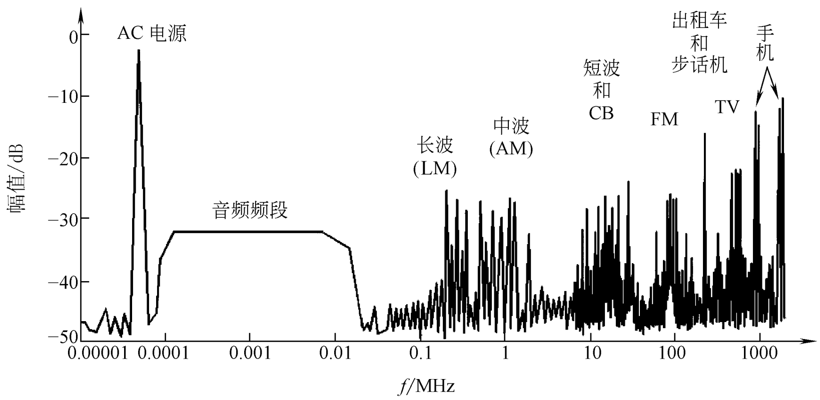



图 1-2-1　我们所使用的频率范围

真实的频谱要远比图 1-2-1 繁忙。事实上，从 9kHz 以上的所有频率，每时每刻都以不同的方式人为地用于某些不同的目的。

由于人类生活中，微波技术使用日益普及，此频谱图将很快需要扩展到 10GHz（甚至 100GHz）。

图 1-2-2 使用了另外一些频率覆盖了图 1-2-1 中所显示的频谱。这个频谱上的频率选自普遍使用的电气和电子设备的典型发射频率。

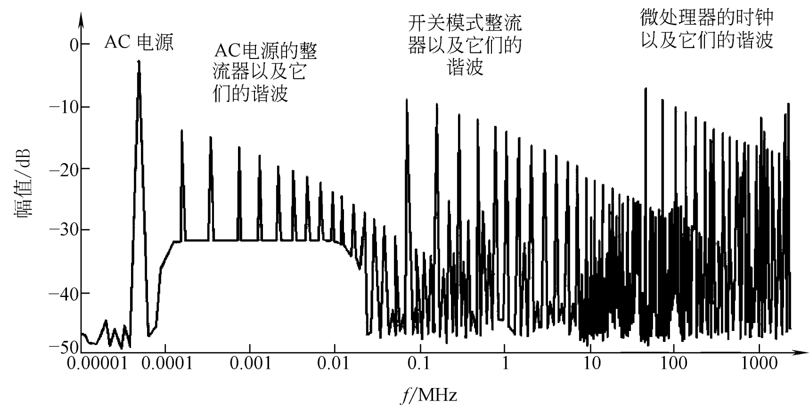



图 1-2-2　加上由于人为造成的噪声发射

AC 电网整流器，根据它们的功率大小，以远高于它们基频的各次谐波频率方式发射开关噪声。

一个 5kVA 左右的电源（不论是线性的或开关模式的），由于它的 50Hz 或 60Hz 桥式整流器可以以 MHz 数量级的频率发射开关噪声，从而会导致传导发射测试的失败。

用晶闸管整流器构成的 DC 电动机驱动器和相位角 AC 电源控制器有着类似的发射。这些发射会很容易造成对长波、中波以及部分短波波段广播的干扰。

开关电源转换器可以使用频率范围为（2～500）kHz 中的任何一个频率作为它的基频进行运行。开关模式转换器以比它的开关频率高出 1000 倍的频率，并具有相当高的电平进行发射并不罕见。图 1-2-2 中包括了一个个人计算机的典型 70kHz 开关电源的发射频谱。这些发射会对无线电通信，甚至对 FM 广播波段造成干扰。

图 1-2-2 中还包括了来自一个以 16MHz 时钟控制的微处理器或微控制器的发射频谱。这些普通器件在 200MHz 或更高频率上超过发射限值也经常见到。目前，诸如在个人计算机中所使用的 400MHz 或 1GHz 时钟，并继续趋向更高频率的情况下，数字技术有足够的“能力”对频谱中所有的和更高频段造成干扰（同时，它们也被其他发射源所骚扰）。

我们之所以罗列上述这些事实，是要指出：所有的导体都是天线。因此，它们都有能力将传导电流转换成电磁场，再以电磁场的形式泄漏到更为广泛的周围环境中。与此同时，这些导体也都有能力将它们周围的电磁场转换成电信号。在我们的宇宙中，不存在不服从这个规律的例外。

由此可见，导体是信号造成辐射发射的基本媒介和方式。同时也是外部场“污染”信号的（敏感性和抗扰性）的基本媒介和手段。

## 2.2　导体的漏电和天线效应

导体上的电压在其所在周围区域形成电场（E 场）。导体中的电流流动（正如它们总是在闭环中流动）在其所在周围区域产生磁场（M 场）。所有的电信号与携载它们的导体一起，既产生 E 场也产生 M 场。所以，所有的导体都会将它们所携载的信号泄漏到外部环境。与此同时，又允许外部场通过导体渗入到它们所携载的信号中。

在距离大于所关心频率波长的 1/6 以外的区域，E 场和 M 场将会形成具有 E 场和 M 场分量的完整的电磁场（EM 场）。

例如：在频率为 30MHz 时，E 场和 M 场会在距离源的 1.5m 处转变为完整的 EM 场；频率为 300MHz 时的转变距离为 150mm；900MHz 时，则仅为 50mm。

因此，随着频率的增高，仅把导体当作独立的 E 场或 M 场发射器和接收器来对待是不恰当的。这一点，在图 1-2-3 中给出了更为清晰的表达。

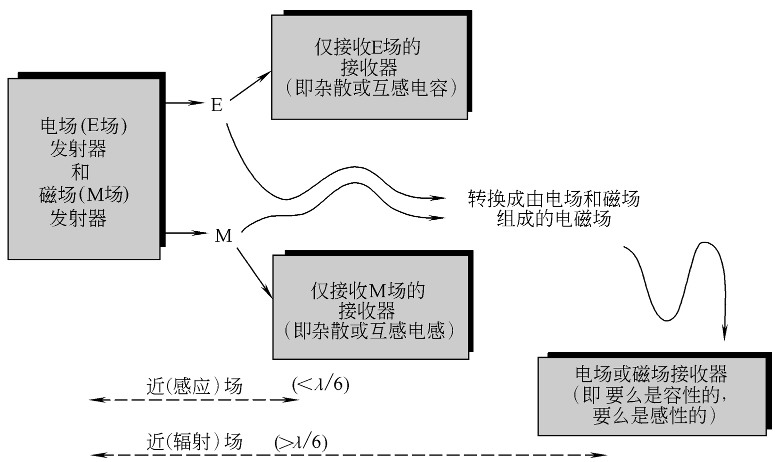



图 1-2-3　电场或磁场在距离大于它们波长的 1/6 处时形成的电磁场

频率增高所产生的另一个影响是，当波长短到可以与导体长度相比拟时会产生谐振。在某些频率上，信号与场之间的转换效率几乎可以达到100%。例如，一个标准鞭状天线，实际上就是一个有一定长度的导线而已。但当它的长度等于信号频率的 $\lambda/4$（$\lambda$ 为信号频率的波长）时，它就变成了一个可以将信号转换为场的完善转换器。

上述仅是一个非常简明的描述。但是，作为电缆和连接器的使用者，我们所关心的重点是：虽然所有的导体都能形成一个谐振天线，但我们希望它们是效率非常低下的天线。我们在这里暂且假定导体就是一个鞭状天线（就我们讨论的目的而言，这已是足够了）。这样，我们就可以使用图 1-2-4 来作为在不同使用频率情况下选用导体长度的一个参考。

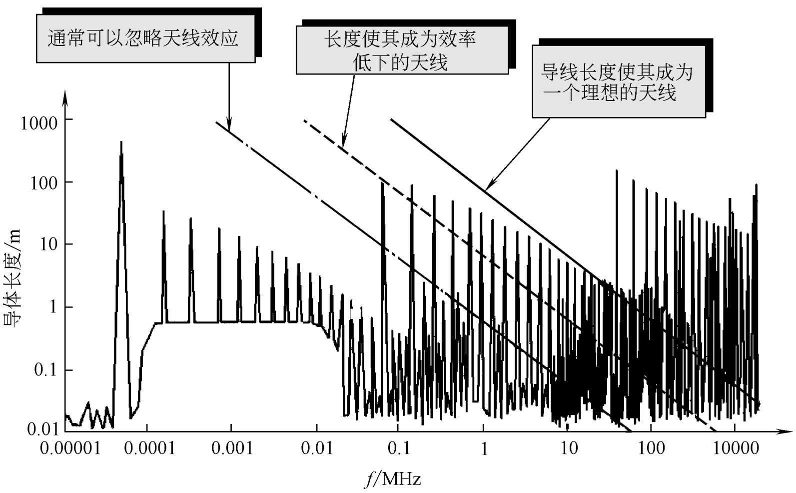



图 1-2-4　电缆和导体是随机的天线

图 1-2-4 的 Y 轴方向所代表的是以米为单位的导体长度，图 1-2-2 中的频谱仍然保留在图 1-2-4中作为参考。图中对角线方向上的最右边的粗实线代表导体作为一个理想的天线，它的长度与频率的关系。

明显地，在通常使用的频率上，即便是很短的导体也可以引起发射和抗扰问题。审视粗实线所代表的导体长度与频率关系，马上可以发现：在 100MHz 频率处的一个信号或场，会使长度为1m 的一根导体形成一个非常有效的天线。而在 1GHz 频率上，一根长度仅为 100mm 的导体就可以形成一个良好天线。这个简单的事实造成了大量“魔幻”式的 EMC 问题。

由于几年以前，常用的频率要比现在使用的低得多，因此典型的电缆长度并不会构成非常有效的天线。这也就是说为什么过去出版和使用的电气导线“消费和实践”手册已趋于过时。

同样，在图 1-2-4 中对角线方向上的中间的那根虚线代表了导线长度在它所覆盖的频率范围内不能形成非常有效的天线，但仍能造成问题。最左边的那根点划线，则表示在它所覆盖的频率范围内，由于导线的长度太短，它们的天线效应基本上可以忽略不计（一些最关键的产品除外）。

你也许不知道有多少次听到人们讲：“行了，我已经把它接大地了”。而在从事 EMC 技术工作的业内人士间常常流行这样一个令人发笑的笑话：RF 信号是一个色盲，所以，当它们在导体中流通时，它们自己并不知道这些带有绿色/黄色彩条的导体⊖是不是一个良好的地导体，结果

⊖　在欧美国家，常常使用绿/黄颜色的彩条表示电气接地导体的绝缘材料。——编译者注

所有的地导体也都变成了天线。

## 2.3　所有电缆都会受其内在的电阻、电容和电感的影响

让我们暂时把场和天线放在一边，先来看几个简单的“肮脏”的例子。这些例子将显示，即便是设计上的一点点不完善，都会使导体所携载的常用频率的信号出现问题。

1）在 160MHz 频率上，一根直径为 1mm 的导线电阻是 DC 时的 50 倍。这是因为在这个频率上，趋肤效应驱使 67% 的电流在导线最外层的 5μm 中流动。

2）一根长为 25mm、直径为 1mm 的导线，其固有空间电荷电容大约为 1pF。在 176MHz 频率上，与一个 1kΩ 负载电阻相比，初看起来并不是什么大问题。但假如这根长 25mm 的导线，在自由空间中，单独使用一个完整的、峰-峰值为 5V、重复频率为 16MHz 方波来驱动它的话，单就该 16MHz 信号的第 11 次谐波来讲，就需要 0.45mA。

3）一个长度为 10mm，直径为 1mm 的连接器插针的自感约为 1nH。同样，初看起来这是一个很小的电感值，但当它被用来驱动一个完整的、电流为 40mA 的 16MHz 方波进入背板总线阻抗时，则在该插针上的电压降将达到 40mV。这个电压损失会严重地影响到信号的完整性和 EMC 性能。

4）当一个自感为 1μH 的、长度为 1m 的导线被用于连接雷击保护装置与建筑物的大地搭接网络时，该电感可以造成雷击保护装置无法正常工作。

5）一根用于滤波器的 100mm 长接大地导线，若其自感约为 100nH 的话，在高于 5MHz 左右的频率上，它能使该滤波器的滤波性能遭受到严重的损害。

6）一根 4m 长电缆的 25mm 长终端屏蔽引线的电感，在高于 30MHz 左右的频率上，足以使电缆完全丧失其屏蔽效果。

直径小于 2mm 导线的固有电容和自感的经验值大约分别为 1pF/in 和 1mH/mm（注意这里单位的混用。但这样做便于记忆）。在大多数的基础教科书中都能找到诸如

$$Z_c = \frac{1}{\sqrt{2\pi f C}} \quad 和 \quad Z_L = 2\pi f L$$

这样一些简单的数学公式。任何工程师都可以很容易从它们中发现，导体的内在非完善性是否会对设计造成重大影响。

## 2.4　避免导体的使用

从 2.3 小节随手列举的那些例子的粗略分析，我们可以得出以下结论：电缆是否成为问题的机率是随着频率的增加而增加的。所以，要让电缆既能恰当地携载信号，又要防止它们的泄漏是相当困难的。

甚至像音频这样的低频信号，也会由于电缆的存在而产生问题。因为所有半导体器件的运行都像是一个“晶体”检波器。即便是在高达几百兆赫的频率上仍可以保持其检波性能（甚至像 LM324 这类典型的运行速度很慢的运算放大器也不例外），从而造成电缆的天线效应不可预测地“污染”着音频信号。

在符合 EMC 性能的前提下，为了获得最佳性价比，对信号、数据通信电缆以及连接器使用上的最好建议是：根本就避免使用金属化导体。推荐使用非金属化通信代之。目前，有许多种类

的非金属化通信方式。它们包括：

1）光纤（推荐使用全非金属类型）。

2）无线［例如，Bluetooth㊀，无线区域网（wireless LAN）］。

3）红外［例如，IrDA㊁］。

4）自由空间微波和激光连接（例如，建筑物之间）。

**取代导体的方法和它们的性价比分析**

许多设计工程师总感到，使用传统的电缆和导线的材料成本会较低。但在实际应用中，往往并非总是如此。正如前面已指出的，当一个项目或产品完成，并生产出可靠的、符合 EMC 要求的产品和系统，并将安装费用也考虑其中时，往往会发现整个所需的花费会高于光纤或无线通信连接。可惜，此时再要修改设计为时已晚。

目前，除了一些最为简单的电子产品之外，信号电缆和连接器的材料花费往往已不再与任何可预测的获利销售价格有关。一个正确的性价比分析，应该将信号的完整性和 EMC 性能的符合与否、惩罚性罚款风险的承担、加上产品可能的高返修率风险、保修期的申诉，还有市场对产品的不良评估而造成的销售下降都要考虑其中。

设计工程师在产品设计过程中，经常会忽略或不愿过多考虑他们设计的商业风险。但是，他们恰恰是能够准确地做到这一点的群体（结合销售人员的市场反馈）。但只要电子设计工程师在他们的设计中坚持仅考虑（产品的）运行性能和材料花费，他们所在的公司就将会承受失去竞争优势和不可预测的商业风险。

## 2.5 电缆的分离和路由选择

虽然电缆的详尽安装原则已超过本章的讨论范围，但产品设计工程师之所以仍需要知道这些基本原则的原因是他们还需要设计产品与外部的连接。下列是 IEC 61000-5-2：1997㊂就这个问题所推荐的一些要点以及许多最新有关的信息技术和电气通信安装标准。

1）所有的建筑都要有一个连接到 BS6651 附录 C㊃或类似的雷击保护系统。而这类浪涌保护装置至少又要以地电平搭接到它们的内部搭接网络。在一个建筑物中，所有建筑钢材、金属构件、电缆管道、通风系统、设备外壳，以及大地导体都要以交叉搭接的方式形成一个三维搭接网络。其网孔尺寸不能大于 4m。

2）至少要将电源电缆和信号电缆分类成从非常敏感到非常噪扰的四个“等级”。

3）要把在设备组件之间的所有电缆按同一个路由布线（所以，每个组件将只有一个连接面板）。同时还要在不同“等级”的电缆之间预留至少是规定所要求的最小空间。

4）以 360°方式在电缆的两端将其屏蔽（以及电缆的任何铠装）与设备的罩壳屏蔽搭接（请参阅后面的有关内容）。除非是转换器或设备的制造厂商特别禁止这样做（前提是要证实符合 EMC 要求）。

5）要防止由于所有的电缆（信号和电源）过于靠近构成大地网络一部分的导体或金属构件，而造成过量的屏蔽电流。

---

㊀ 一种无线通信技术。——编译者注

㊁ 由 Infrared Data Association 开发的一种无线通信技术。——编译者注

㊂ 国际电工委员会关于电磁兼容的标准之一。作为一个指南，该标准主要用于电气和电子系统中的大地连接和电缆的安装以符合与其他设备和系统的电磁兼容性。——编译者注

㊃ 一种浪涌保护装置。——编译者注

6）对没有形成网络的大地网络系统的建筑，则可以使用电缆槽、管道、通风系统。若这些也不存在的话，则可使用称之为平行地导体（PEC）的一根很粗的大地导体。一个 PEC 必须在其两端都搭接到设备的机柜地。并且在它的整个长度上，信号电缆都要和它捆绑在一起。

电缆的分级、PEC 的使用，以及（一般来说）在两端搭接的这类屏蔽的需要会对互连接面板的布局设计、连接器类型的选择和用于搭接粗大的 PEC 的某些方式的规定造成影响。

图 1-2-5 以图示的方式概括了把屏蔽罩壳与屏蔽和非屏蔽电缆连接在一起时，所涉及使用的一些技术和技巧。

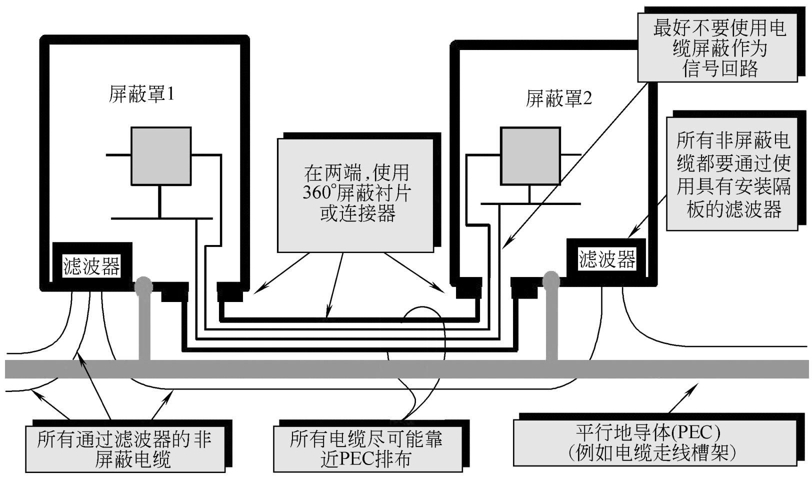



图 1-2-5　屏蔽罩间的相互连接

像 PC 和它的视频显示单元（VDU）、专用打印机、调制解调器（Modem）这类设备之间的短距离连接，只需要满足上述的第 4）项（在电缆两端，以 360°方式将其屏蔽搭接到罩壳屏蔽）即可。但前提是假定了所有互连接的组件电源来自环形电源电路的相同短段⊖。而所有通到建筑物其他部分的长电缆（例如 PC 网络电缆）在电气上是被隔离的（例如 Ethernet）。对于家用高保真度音响（Hi-Fi）和家庭影院系统等，为了满足 EMC 要求，也需要使用这些屏蔽搭接技术。然而，为了保护这类设备免遭雷击的损坏，前面的第 1）项（所有的建筑都要有一个连接到 BS6651 附录 C 或类似的雷击保护系统）往往也是非常有用和方便的。

## 2.6　如何获得电缆的最佳性能

打开任何信号电缆制造厂商的样本，你都会发现，即使用于相类似目的电缆也都会有大量不同的型号。这在某种意义上是在提醒用户：对于一个特定的应用，没有哪根电缆是十全十美的。所以，要选择适用于该应用的最佳电缆往往是一件相当困难的事。经常是要么太贵，要么是太重太大，或者太硬。而且如果要购买 5km 一卷的大卷，还要提前 26 个星期订购。

### 2.6.1　传输线

传输线技术可以用来防止电缆变成一个谐振天线。

当一个信号电流环路中的发送和返回导体在距离上过于靠近时，会产生很强的互耦合。它们

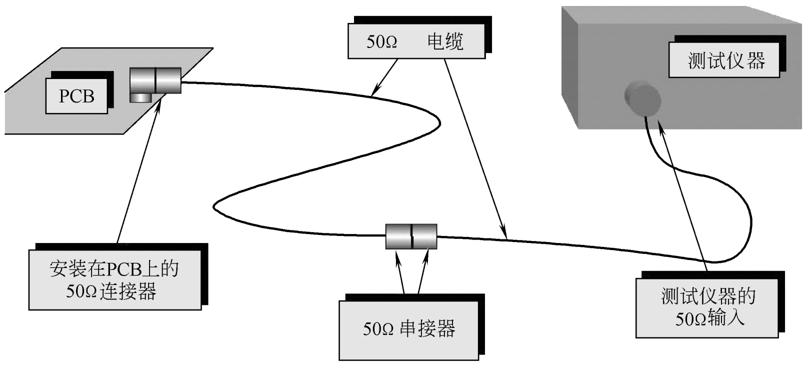
⊖ 相同短段是指由于上述的部件很短，所以只需要满足第 4）项要求。但是，所有这些部件或设备的供电电源都引自一个“大环电流”的非常接近的部位，以使它们只形成很小的环流。——编译者注

的互交电容和电感相结合，形成一个等于

$$Z_0 = \sqrt{\frac{L}{C}}$$

的特征阻抗。这里的 $L$ 和 $C$ 是电缆单位长度上的电容和电感（该单位长度通常是所关心的最高频率波长的几分之一）。不论是电缆或连接器，还有 PCB 线条，都可以通过计算来求得它们的特征阻抗 $Z_0$。

在保持一个互连接电缆在它的整个长度上的 $Z_0$ 为常数，并且当驱动或发送（源或负载）阻抗与 $Z_0$ 相“匹配”条件下，我们说该电缆形成了一个可控阻抗的传输线，并且不会发生谐振现象。此时，由导体的固有电感和电容所造成的问题也会少很多。这也就是为什么 RF 和所有 EMC 测试设备都采用 50Ω 传输线电缆和连接器（请参阅图 1-2-6），以及为什么高速或长距离数据总线和串行通信也都使用传输线（$Z_0$ 通常在 50～120Ω）的原因。




特别是在数据通信中，可选用的阻抗范围为50～120Ω
连接器制造厂商会给出它们的阻抗参数

图 1-2-6　传输线的构成

传输线必须匹配。传统方法是在电缆的源和负载两端都完成匹配。同时，匹配提供了从源到负载的最大功率传输。但它也导致了在每个互连接上 50% 的电压损失。因此，在非 RF 设备中，普通信号的互连接往往并不使用这种传统方法。经常采用的是仅在传输线的一端完成终止。这样做的好处是不会造成电压损失。即便是这样，从 EMC 和信号完整性的观点出发，它也并不是理想的方法。实际上，单端终止法仅是一个故意在工程上取得折中，以换取节省花费的做法。图 1-2-7～图 1-2-9 显示了几种主要的传输线终止法。

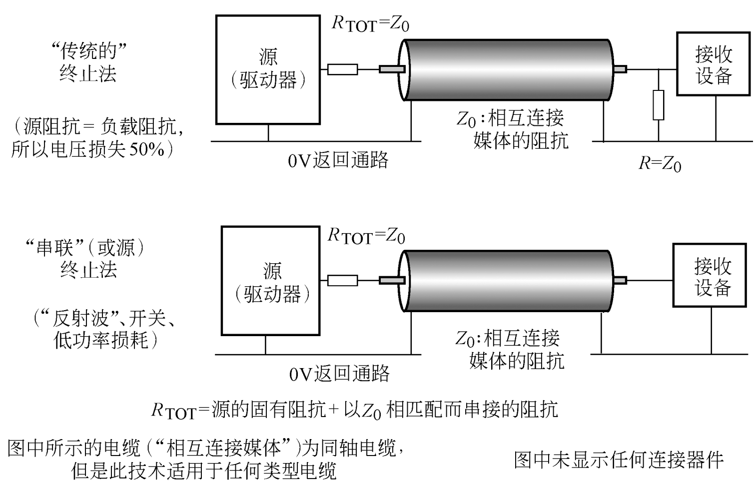



图 1-2-7　传输线的两种终止方法

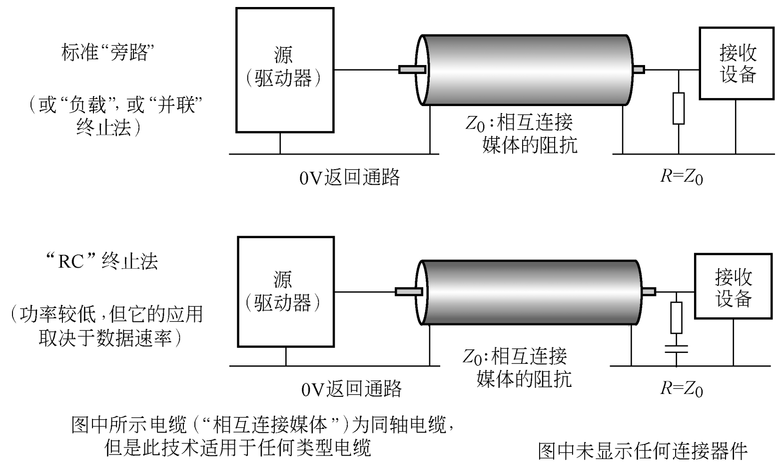



图 1-2-8　用于速度较高的入射波终止技术

（但功率损耗较大）

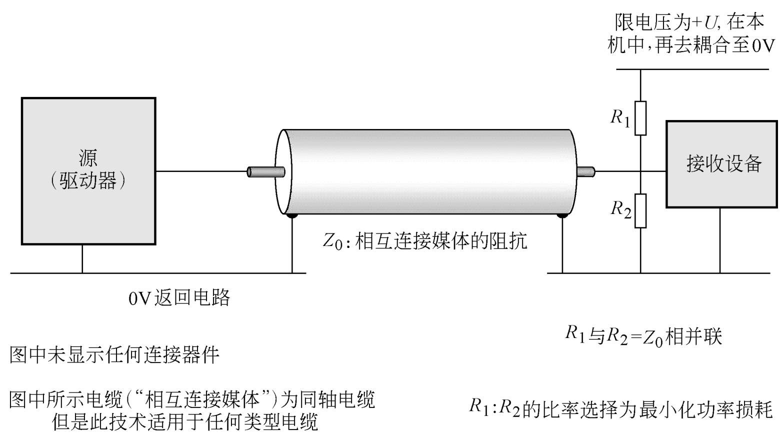



图 1-2-9　戴维南（Thevenin）终止法

（这是一种入射波技术，用来帮助“支持”弱驱动器）

即便不产生谐振，也不能就说哪一种方法是完美的。因为，即使是使用最好最实用的方法，传输线仍会有少许的泄漏。在安装过程中，由于电缆总会存在诸如大角度弯曲、变形、捆绑或夹得太紧、重复伸缩、损坏或采用不恰当的连接器等缺陷而造成 $Z_0$ 的改变。从而造成传输线性能的下降（泄漏的增加）。

不幸的是，在大量使用高频的现代环境中，要形成质量足够高的传输线互连接的成本是很高的。例如，用于微波测试设备的柔性电缆，其价格可高达每米好几百英镑。这就是为什么在吉赫数量级上运行的 Ethernet 仍然采用低成本的 Cat 5 UTP⊖，并不得不通过使用复杂的数字信号处理（DSP）算法来降低数据速率和对它进行随机的扩展。即便上述条件都已满足，它仍然需要四对双绞对。因此，虽然传输线技术的功能十分强大，但在高频环境中，它并不是解决电缆问题的“万灵药”。

## 2. 6. 2　选用产品内外导体时的 EMC 考虑

假如产品使用的是已屏蔽罩壳，并且它的外部电缆的屏蔽和滤波也足够好的话，那么该产品

⊖ UTP：非屏蔽绞合线。——编译者注

内部几乎能够使用任何类型的导线和电缆。虽然不同类型的导线或电缆会对信号的完整性造成的损害程度不同。问题的关键是，对高性能的数字或模拟电子设备的罩壳屏蔽和滤波要求如此之高，以致它们的花费往往要比使用昂贵的内部电缆更贵。

一般来说，为了获得最佳性价比，应完全避免使用内部电缆，并保持所有非光纤信号于插接在一起的 PCB 线条中（推荐使用单板 PCB，甚至使用由柔性 PCB 将若干个刚性 PCB 插接在一起的做法）。为了使这类设计能够正常工作，PCB 要求在所有线条下面使用一个接地参考面。这样做通常会降低对罩壳屏蔽和滤波的要求，从而节省成本，并能以最佳性价比设计出产品。更进一步来说，这样做还会改善信号的完整性，并且往往还会减少设计过程中的迭代反复。

不论产品是数字产品还是模拟产品，其带有单端信号的外部未屏蔽电缆现在变成了一个必须认真对待的不利条件。对数字信号进行滤波，对降低发射不会产生太大的效果；单端驱动在它们自身的信号频率上会产生大量的共模电流，从而造成产品无法通过取决于信号频率的传导和辐射发射测试。况且任何滤波在一定程度上都会滤去一些有用信号。这样做的结果，显然无助于我们的目的。

滤波对低频模拟信号可以工作得相当有效。但当要求的精度超过 ±0.05%（12 数位）时，滤波器的成本和它在板（PCB）上所占据的面积将会迅速增加，况且要求滤波器滤去带内干扰（诸如交流电源的“哼”声）也有相当程度的困难。但是一个设计良好的平衡通信系统将可以很容易地抑制它们。

### 2.6.3 发送和返回信号的成对导体

即便是在不使用传输线的情况下，也总应该采用成对的导体。其原则是要为返回电流提供一个尽可能靠近发送通道的返回通道（而不是通过一个地或屏蔽）。这样做的好处是即使信号是单端信号，并且所有它们的返回导体都搭接在同一个公共参考电位的情况下也能正常工作。磁通补偿效应会促使返回电流在选择它们的电流通道时，优先选择在最靠近发送导体中的通道中流通。我们可以利用这个自然规律来帮助我们缩小电缆的辐射场，并降低电和磁的泄漏。图 1-2-10以图形方式显示了上述的通用基本原理。

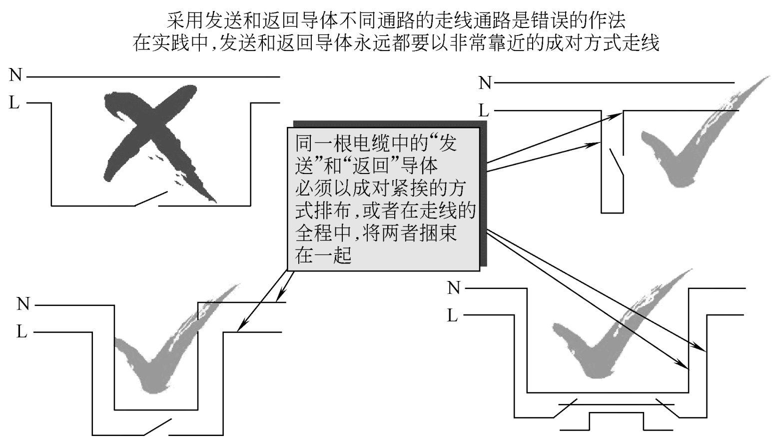



图 1-2-10　一根电缆中导体的走线

虽然图 1-2-10 所示仅为一个 AC 电源在它的一根导线中串接有一个开关的几种不同情况，但这个基本原理适用于所有的信号。

要使一个电路够在它的最高频率上正常工作，在整个电流环路中，发送和返回导体的靠近是

绝对重要的。此时甚至可以先不必担心 EMC 性能是否良好。

由于带状电缆同时携载若干个单端（即参考电位为 0V）信号，所以它的 EMC 性能和信号的完整性都非常差。但是若将它们加以屏蔽的话，结果又会导致使它的柔性变差、变硬，且尺寸也会变大，重量变重，最终还会造成成本的增加。而上述的这些结果又恰恰是柔性带状电缆应该避免的。

将成对技术应用在扁平带状电缆中，可以明显地改善它们的 EMC 性能。带状电缆中导体的最佳安排应为：

返回，信号，返回，信号，返回，等等

另一个安排虽然并不如上述安排那么有效，但却是常常推荐使用的安排：

返回，信号，信号，返回，信号，信号，返回，等等

通过在源端将扁平带状电缆置于铁氧体夹线板中（共模扼流圈），往往可以大大改善电缆性能。这是因为在高频情况下，它们的状态与处在平衡源驱动状态相近似。虽然说平衡恰当的驱动/接收电路会更好一些（请参阅本篇第 1 章的相关内容）。

双绞线的性能要比平行对的好得多。同样地，我们还可以使用三股绞合、四股绞合等。其最终目的是要使信号的所有发送和返回通路处于完全绞合在一起的紧贴状态。

我们极力推荐使用发送和返回导体绞合在一起的电源电缆：把所有的相线和中线导体（单相为两根导体，三相为三根导体，三相加中性线则为四根导体）结合在一个带有慢绞合的单一电缆中。这样做将会大大降低电源线的 M 场发射。不然的话，来自电源总线汇流条或单独布线的相线和中性线电缆的 M 场往往可以使得整个建筑物内都无法使用阴极射线管（CRT）类型的视频显示设备（VDU）。

使用平衡电路（请参阅本篇第 1 章的有关小节）和共模扼流圈的双绞线的使用信号频率上限可高到约为数十兆赫数量级。此外，上述频率上限还取决于电路的“平衡”、电缆和连接器。与平衡电路相比，任何非平衡信号都会将某些我们所需要的信号转换成无用的共模电流，而这些共模电流又会以场的形式泄漏出去。例如，仅为几个微安的共模电流就可以导致发射测试的失败。在高频条件下，绞合得越紧密和越有规律，电缆的性能就越能得以改善。

市场上有着数量巨大、品种和类型繁多的双绞线电缆可供选用。其中有些专门设计用于传输线（此时，制造厂商会对 $Z_0$ 值做出规定）。但是，双绞线技术并不适用于大量终端负载的情况。一种将若干绞合对设计在同一个所谓的绞合扁平电缆内，在一定程度上解决了这个问题。它的平行导体的标准长度为 100mm 左右，并带有可以连接大量负载的连接器，但由于它们的扁平位长度过长，使它的使用会损害 EMC 性能。

### 2.6.4　从屏蔽电缆中获取其最佳性能：屏蔽

我们知道，根本不存在所谓的某个电缆符合 EMC 指令。所存在的只有依赖频率的电缆屏蔽性能。

电缆的屏蔽必须以 360°方式覆盖电缆的整个长度。当前，除了那些不太活跃和不太敏感的信号外，要以少量花费来获得有效的屏蔽日益困难。

特别是使用一个电缆的屏蔽来作为信号回路已不再是最佳做法。同轴电缆的问题是屏蔽既携载信号回路电流，也携载外部干扰电流，并由于趋肤效应使它们保持在屏蔽的不同侧流通（称之为“三轴模式”）。这对于使用实体铜质屏蔽（对你我来讲，就像是铜质管道）的电缆来说，仍可以工作得很好。但是柔性电缆屏蔽对保持这两种电流的分离效果就不如前者。从而造成回路电流的泄漏和外部骚扰电流的侵入。

但是有人会说，所有的 RF 测试设备使用的都是柔性同轴电缆，想必同轴电缆的使用一定是可行的。假如下次你有机会参观 EMC 测试实验室的话，请仔细地察看一下他们所使用的电缆：在处理较高频率信号时，他们所使用的都是那些非常粗、既硬又昂贵的电缆。它们之所以仍被使用的另一个原因是这些电缆至少都具有双层屏蔽。况且他们（实验室）还使用价格昂贵的由螺栓紧固的连接器（例如 D 形连接器）。不仅如此，他们在使用这些电缆时，总是以 50Ω 匹配（两端都处于匹配状态）传输线的构成方式。同时，你还会发现工程师们永远都是小心翼翼地来对待这些电缆。只要其中的任何一项没有处理好，麻烦就会接踵而来。当频率高于一般 EMC 测试实验室设备所能处理的频率以上时，仍然必须使用半刚性或像汽车制动管那么刚硬的刚性同轴电缆。

判断屏蔽电缆抗扰能力的方法有两种：它们分别是，屏蔽的有效性（SE）和 $Z_T$。在这里，$Z_T$是注入到屏蔽中的外部 RF 电流被由它在中心导体上所产生的电压所除这样一个简单的比值。所以，看起来往往只需要 SE 就足够了。但在实际应用中，特别是对一个特定频率，不仅要求有高 SE 值，还希望它有一个低的 $Z_T$值。在理想状态下，在整个所关心的频率范围内的 $Z_T$值应仅为几个毫欧姆的恒定值。

下面让我们就典型的屏蔽电缆的屏蔽质量来做一个非常概括性的回顾。但要记住：在每一个所概括的类型中都有许多性能不甚相同的品牌（制造厂商）和不同的等级。

1）在任何频率上，螺旋缠绕（金属）箔类的屏蔽性能都不是很好，并且随着频率增加到高于 1MHz 以上，性能会更差。

2）纵向箔包裹类的性能要比螺旋箔缠绕型的好。

3）在所有频率上，单层编织类的要好于箔类。但是，当频率逐渐上升到高于 10MHz 以上时，其性能也会随之逐渐变差。

4）编织类的好于箔类。双层编织类或三层编织类的性能都要优于单层编织类。但所有这些类型，当频率高于 100MHz 时，性能都会逐渐下降。

5）两层或多层隔离类的屏蔽性能会更好一些，但频率仅可达 10MHz。在更高频率上的层与层之间的谐振会使它们在某些频率上的屏蔽效果仅相当于使用一层屏蔽。

6）实体铜质屏蔽（例如半刚性、刚性、管道型）要优于编织屏蔽类，并且它们的屏蔽性能会随着频率的增加而得到进一步的改善。这一点与编织类或箔屏蔽类都不同。后两者的性能都会随着频率的增加而变差。圆筒形金属管道可以用来作为改善高频性能的一个极好的屏蔽（铠装也是一种非常有用的屏蔽方式，但仅限用于比如说几个兆赫这样的低频情况）。

7）“超级屏蔽”电缆使用的是含有铁镍高磁导率合金或类似高性能包裹材料的编织屏蔽。这类屏蔽的性能甚至能达到或超过实体铜质屏蔽，而同时仍保持它的某些柔性。但是，这类材料价格昂贵，仅适用于当性能要比价格更为重要的场合（例如航空航天、军事用途）。

8）目前，在欧洲（就我们所知）仅有一家制造厂商提供铁氧体负载的屏蔽电缆㊀。这种电缆在提供改善了的高频性能的同时，仍得以保持很好的柔性，而价格要比超级屏蔽电缆便宜。

为了降低高级产品中使用的高性能屏蔽电缆支出的同时，仍能保持良好的 EMC 性能，需要对每一个信号和它的回路都采用成对导体。正如前面讨论中已指出的：对非屏蔽电缆，则推荐采用双绞线。当然，采用平衡的驱动/接收对改善 EMC 性能也会有所帮助。

## 2.6.5 从屏蔽电缆中获取其最佳性能：屏蔽的终止方法

就一个高性能的数字和模拟产品的发射和抗扰性能而言，若使用同轴电缆，并将它们的屏蔽

㊀ 一种在电缆的屏蔽层上，连续涂有一层柔性铁氧体材料的特种屏蔽电缆。——编译者注

与 0V 线条相连接的话，几乎可以肯定会造成灾难性的 EMC 问题。若发现产品上采用隔离的插入式标准连接器（BNC），则往往是产品整体 EMC 性能不佳的一种迹象。

电缆的屏蔽应总是与产品的罩壳屏蔽相连接（即便是又通过罩壳的屏蔽与电路的 0V 相连接）。除非具有非常有说服力的定量工程学和 EMC 原因告诉我们不应这样做。以“我们总是这样做的”（与 0V 线条直接连接）作为理由是不成立的。

测试的具体做法如下：首先需要在电路研究工作台上，按设计要求装配一个真实结构的产品，并要尽可能近似的包括所有的外部连接。否则的话，有经验的设计工程师往往可以使用工作台上的各种互连接小技巧来使得产品 PCB 在工作台上的测试获得良好的测量结果（我知道，我自己就曾经这样做过）。所以，我们总是建议把测试工作留给实验室的测试人员去完成，而不是设计工程师本人。让实验室的测试人员去证实实际测试和应用的结果和发现 EMC 问题。

假如电缆屏蔽与产品的连接有缺陷，那么，即使是使用高性能的屏蔽电缆也无济于事。电缆的屏蔽需要用 360°的搭接方式完成终止。即以一个完整的圆周连接到它们要穿透的罩壳的屏蔽壁。由此，连接器的正确选用也同时变得非常重要了。

除非屏蔽电缆仅用于两、三个兆赫以下的频率情况，任何时候都不应使用“屏蔽层的引出线”。在非要使用屏蔽层引出线的地方，要在装配技术可能的范围内，使它们尽可能地短。另外从工艺上，还应将引出线分成两半，分别连接到圆周上相反的两个方向（180°）。在 20 世纪 80 年代中期，一个公司为了产品的 EMC 原因，把带有屏蔽层引出线的、安装在机箱上的 BNC 全部更换成卷边压平方式的搭接。虽然购置一套卷边压平工具需要花费 600 英镑左右，但令他们吃惊地发现，由于卷边压平工具的使用，不仅提高了生产效率，而且次品率大为下降。所以，他们很快就收回了成本，并开始从费用的节省中获利。从此例可以看出，屏蔽层引出线的使用不仅会给产品带来不良的 EMC 性能，而且还是不经济的。

讨论至此，电缆屏蔽的“巫术”（连接奥秘）至少可以简单理解为：假如与电缆连接的连接器或罩壳屏蔽具有较低的 SE 的话，那么该电缆的 SE 也将会受到损害（下降）。

成功地使用屏蔽电缆于某些非屏蔽产品仍然是可能的。其前提是，它们不使用内部导线。以及它们的 PCB 完全采用在其下面设有接地参考面的扁平封装元器件。这是因为，像任何其他金属薄板一样，PCB 接地参考面会形成一个降低场强的区域——一个在有限频率范围内的立体屏蔽。要注意的是，这种技术很可能对高性能的数字和模拟产品并不适合。但无论如何，电缆的屏蔽仍需要以 360°的搭接方式与 PCB 的接地参考面相连接。

### 2.6.6　在电缆两端都完成屏蔽的终止

就有些人来看，这种提法简直就是“邪门歪道”。但在大量使用高频信号的当今，若把电缆一端不加终止地浮空着，很有可能造成太多的泄漏。而将电缆屏蔽的两端都完成终止，却会使得屏蔽在磁场的所有方向上都产生作用。

正如我们所知，在电缆的两端连接屏蔽毫无疑问地会造成电缆两端出现地电位差，从而在电缆的屏蔽中形成驱动电流。而这个驱动电流会引起“哼声”的拾波。甚至在电流过高的场合，还有可能熔化电缆。所以，在这类地电流出现的地方，往往是设施的大地搭接很差的表现。它不仅仅会造成接大地的失败，甚至会造成雷击浪涌对由此而未得到恰当保护的电子设备的损坏。事实上，在雷电期间，在屏蔽电缆的未终止端的确会造成电击的危险。

所以，有时推荐采用在电缆屏蔽的一端完成电气搭接，而在另一端则终止于一个小电容。这样做的目的是要防止过大的电源频率电流出现在电缆屏蔽中。虽然这样的设计在某种程度上的确起到了一定的作用，但是要选择一个在非常高频率时仍具有足够低电感的电容绝非易事。况且，

它并未能解决浪涌和拉弧问题。还有一类隔离型 BNC 可供选用。该类连接器的本身就带有一个在屏蔽与机箱之间的跨接电容。但是，这类在 1GHz 频率以上仍工作良好的连接器的价格几乎高达 20 英镑一个。

电隔离通信提供了一种不需要在屏蔽电缆两端都完成屏蔽搭接的方法。但是这种方法在使用过程的细节上要给予特别的关注。特别是在安装过程中，涉及与大地故障和浪涌有关的安全性和可靠性的问题时更要小心。非金属的光纤类型是最好的一种电隔离信号通信方式，并且使用上也非常方便。

在本篇 2.5 节中，概括地列举了目前可以接受的一些电缆安装中的最佳实际做法。它们在获得良好的 EMC 性能（例如，使用一个 PEC 来分流过高的地电流）的同时，既不会造成电缆的过热，也不会牺牲安全性能。更为详尽的相关内容，请参阅 IEC 61000-5-2：1997。

## 2.7 如何获得连接器的最佳性能

连接器和电缆一样会遭受到许多 EMC 问题的困扰。事实上，它们本身就是一些具有刚性壳体的短长度导体而已。

在实际使用过程中，最好把它们分成两类：一类用于内部连接，另一类则仅用于外部连接。这是因为，在浪涌出现或静电放电事件期间，存在着从外部插针（孔）到内部插孔（针）之间拉弧的可能性。这类拉弧往往可以绕过保护装置。

### 2.7.1 非屏蔽连接器

目前，可用于高速背板和电缆的可控阻抗传输线连接器日渐增多。

当然，在不使用传输线时，仍可以采用普通的多路连接器（例如，用螺栓紧固的 DIN41612 端子排）来获得大为改善的 EMC 性能和信号完整性。但在使用这类多路连接器时，必须确保每个“发送”插针旁有一个供“返回”使用的插针，或者至少也必须为每两个发送信号提供一个返回插针。这类连接器以用于平衡信号时为最好。但是在单端信号的情况下，使用这种技术也会对 EMC 性能的改善有所帮助。

### 2.7.2 PCB 之间的连接

若采用在两个 PCB 共享的整个长度和宽度上分布多个 0V 插针的设计，那么 PCB 之间的连接器（例如，子板和主机板之间）的性能将会大为改善。同样，若采用类似的设计于电源连接器的插针安排上，也会大有帮助。通常，为了获得最佳信号完整性和 EMC 性能（用于分享相同电源限拦值信号的情况），插针应按下列格式进行安排：

0V，信号，+V，0V，信号，+V，0V，信号，+V，0V，等等

下列的安排，虽然提供的性能略差，但往往相当实用。况且这种安排所使用的插针数目也较少。

0V，信号，+V，信号，0V，信号，+V，信号，0V，等等

再就是最好将连接两个 PCB 的连接器，在长度上充分延伸到两个 PCB 共享的边缘全长，并将 0V 和电源连接大量地分布在整个长度上。但有某些迹象表明，随机安排插针的位置，有时会因为打乱了驻波模式，反而可以提供较好的性能。而在敏感的和噪扰信号之间增添附加的地连接，将有助于对串扰的隔离。

实际上，我们并不真正愿意在 PCB 上安装连接器。所以，只要可能就应尽量避免使用（这

样做还可以改善可靠性)。正如前面所提到的，在它们（PCB）所有的线条下面设有接地参考面的单个或可弯曲-刚性 PCB㊀的性能较好。同时，要尽量避免使用 IC 插座［尽量使用 PROM㊁］。因为，每一个 IC 插针都是一个小型天线，而且就位于可能是最为敏感或噪扰的位置上。

## 2.7.3　屏蔽的连接器

前面已经指出：并不存在所谓“符合 EMC 指令”的连接器。所有的只是性能随频率变化而改变的连接器。屏蔽电缆必须保持在其整个长度上，以 360°方式形成屏蔽覆盖。这其中还应包括电缆两端的连接器背壳在内。连接器背壳本身也必须与安装它们的罩壳屏蔽使用带有金属弹簧垫圈这一类的紧固件形成 360°方式的搭接。鞍座夹对大多数矩形连接器背壳的应用来说，似乎都能形成很好的屏蔽搭接。但要尽量避免使用那种需要屏蔽层引出线（即便是很短）形成搭接的连接器。图 1-2-11 所示为一个典型的 D 形屏蔽终止方法。

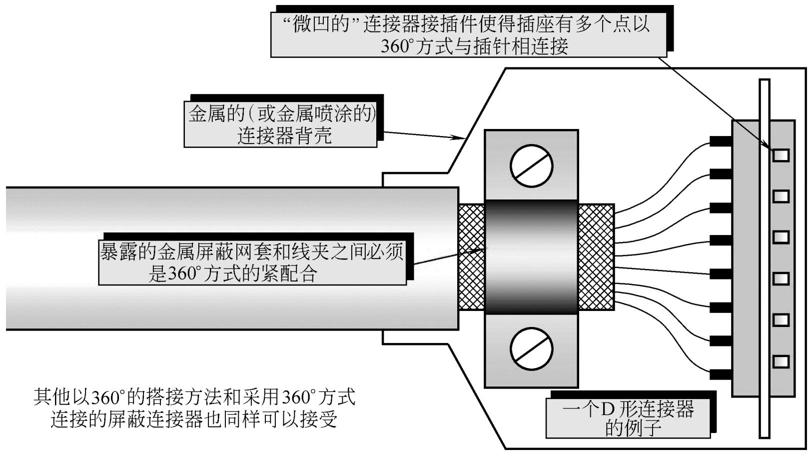



图 1-2-11　一个连接器背壳内电缆屏蔽的 360°终止的例子

在同轴和双轴屏蔽电缆的两端使用的都是用螺栓紧固的金属背壳连接器情况下，往往可以从屏蔽电缆获得较好的性能。在用于相同频率时，它们的性能和可靠性都要比卡口型（如 BNC）的好得多。这也就是为什么我们常常看到在卫星转换器上总是采用这类连接器。

同样，多路屏蔽电缆也最好使用螺栓紧固的圆形连接器。但经常会被规定使用诸如 D 形或更大型的矩形连接器。综合上述的讨论，屏蔽电缆的搭接顺序应为：用 360°的连接方式把电缆的屏蔽与连接器的金属背壳相连接，然后再从连接器背壳接到罩壳的屏蔽。在确定采用哪一个品牌或类型的连接器以前，最好与生产这些连接器的制造厂商进行接触，以确定所要采用的连接器的所有有关性能都已采用有效的测试方法，在出厂前已完成测试。在实际应用中，要特别提防那些使用单个（或长的）簧片、线夹或导线的连接器。如前所述，同时还要密切注意，在高频情况下，屏蔽搭接引线存在的本身就可以限制 SE。

不幸的是，很多工业标准的可用连接器不可能用来正确终止电缆［例如，存在已久的各种 RCA 插头（座）、XLR（一种圆柱形连接器）、1/4in 电话插头（座），以及任何专用型号的连接器］。更甚至新近设计的连接器系统仍然没有适当考虑单个的 360°电缆屏蔽终止方式的需要［例

㊀ 一种用柔性 PCB 将刚性 PCB 连接成一体的一种 PCB 设计方法。——编译者注

㊁ PROM：可编程只读存储器。——编译者注

如，RJ45（一种 Ethernet 连接器），USB（通用串行总线连接器）]。其后果是在与具有低 SE 的罩壳屏蔽和电缆屏蔽同时使用的情况下，造成了对整个连接器系统 SE 的损害。

图 1-2-12 显示了把连接器搭接到屏蔽罩壳时的一些主要考虑。

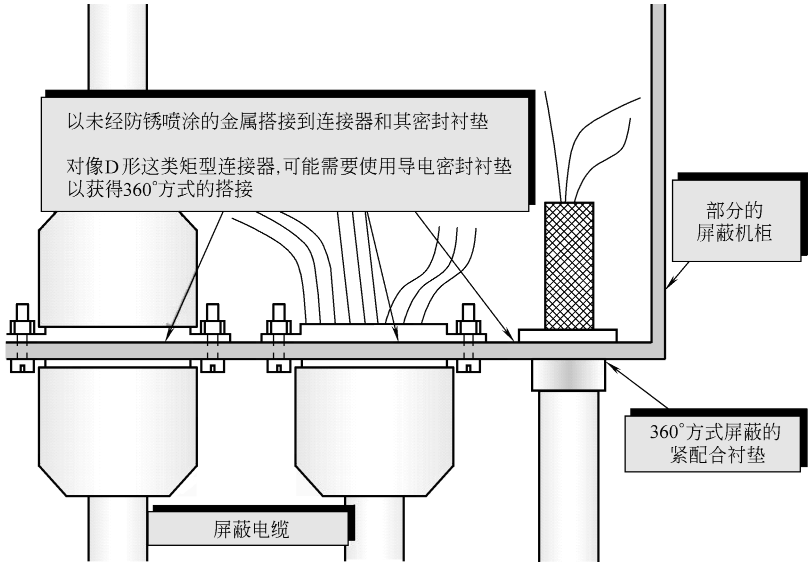



图 1-2-12　进入一个屏蔽机柜的电缆的屏蔽

# 第 3 章　滤波器和浪涌保护装置

## 3.1　滤波器的工作原理

同一个滤波器，在某个情况下可以工作得很好。但在另一种情况下就可能工作得很差。所以，在进一步讨论之前，至少应该对我们所需要使用的滤波器的基本工作原理有所了解。

滤波器是通过对沿着一个导体流动的信号造成阻抗的不连续性来达到对该信号滤波目的的。这个阻抗不连续性越大，被滤波的信号衰减也就越大。假如，一个导体对一个无用信号的阻抗为100Ω，而现在，我们又将另一个1kΩ的阻抗串接其中，其结果是，大约只有该无用信号的10%能得以通过这个高阻抗——一个大约为20dB的衰减。通过使用一个低阻抗与上例中的100Ω导体相并联（分流），也可以达到类似的效果。假如并联电阻的阻值仅为10Ω的话，则这种设计也将能提供大约20dB的衰减。

图1-3-1中显示了各种基本的EMC（低通）滤波器。一些最简单的类型仅为一个电阻或一个电感。它们在电路中的存在，形成了一个串联的高阻抗。这类滤波器的最佳使用场合是无用信号为低阻抗的情况。仅为一个电容的简单滤波器类型，形成的则是并联的低阻抗。当将它们用于无用信号为高阻抗情况下，它们的性能将处于最佳状态。但在实际应用中，很少有可能会达到它们技术数据中所列举的衰减值。这是因为，它们的应用性能还依赖于它们的RF接地完整性（理想化情况下，在所有的频率上，它们都应具有零阻抗）。事实上，这也是永远不可能达到的。

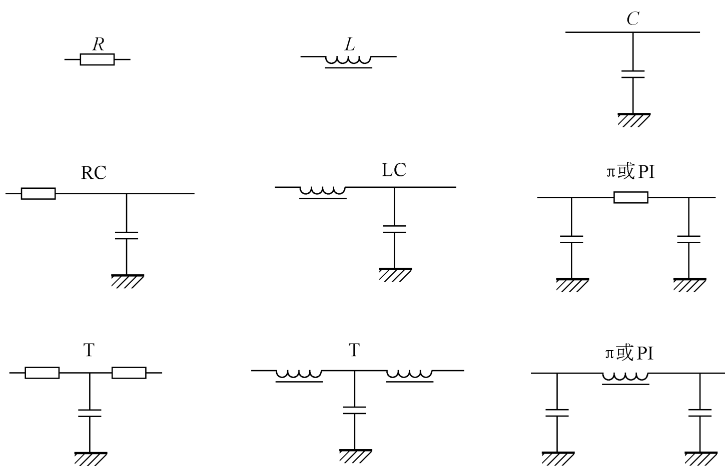


图1-3-1　各种不同类型的单线滤波器

同时，在实际应用中，还会由于电阻本身的寄生旁路电容的存在，在高频状态下，它们会在相当程度上丧失它们的原有电阻性能。而电感也会由于它自身的寄生旁路电容的存在造成其电感性能的变差或大部分丧失。况且，还会由此而引起自谐振，而限制了它们的高频性能。用于EMC的电感，最好是具有闭合的磁路（诸如环形的、圆筒形的等，以及其他不带空气隙的形状）。不幸的是，这意味着在大电流情况下，可能会由于饱和而造成它们的性能下降（将在后面做进一步的讨论）。

电容同样会由于其自身以及引线电感而引起谐振，并限制了它们的高频性能。三引线电容的电感问题较少（关键是它的“地”引线要非常短）。但能够完全消除自身电感影响的恐怕只有馈通电容。馈通电容具有极佳的高频性能。传统的馈通电容是以焊接或螺栓的方式紧固在金属屏蔽壁上的。当今，则多是采用直接将表面安装元器件（SMD）焊接在PCB的接地参考面上。这类SMD在高频状态下，将仍能保持它们的良好性能。

由于 RC 型滤波器不具有很强的谐振倾向，而成为所有 EMC 滤波器类型中，最可就其性能进行预测的一种。而这其中，又以具有高阻值 $R$（比如说从 1～10kΩ）和低电容值 $C$（比如说 10nF 或更小）的性能最佳。最常见的 RC 滤波器是用于将来自一个源阻抗相对较低的 DC 或低频信号输入到一个高阻抗电路的场合。（RC 滤波器的 $R$ 连接到源侧，而 $C$ 连接到电路侧）。在这类应用中，RC 滤波器以相对低的花费，能可靠地提供很高的衰减。

LC 型、T 形和 π 形滤波器与使用电阻构成的滤波器相比，能够提供较高的衰减。但它们是谐振型电路。并且对它们所连接电路的阻抗较为敏感。

目前，将具有电阻的 T 形滤波器（RCR）用于带状电缆或柔性 PCB 电路的应用越来越广泛。这类带状电缆或柔性 PCB 电路主要用来传送计算机主机板与它们的显示器或周边电路之间的高数据速率信号。实际上，这类滤波器也归属电容滤波器类型，它们的两个电阻是为终止电容器两端的传输线而设置的，以保持被传送信号的完整性。两个电阻的阻值通常在 22～100Ω。该类滤波器往往封装成小型 SMD 的外形。

## 3.2 软性铁氧体的优点

LC 型、T 形和 π 形滤波器也会由于它们所使用的电感或电容的内在不完善性以及它们的引线在高频时的杂散分量的影响而损害其滤波性能。结果是，简单的计算（或模拟）结果与它们在实际应用中表现出来的特征有很大的不同。在 EMC 滤波器中使用软性铁氧体电感器将会有助于消除这些问题。

软性铁氧体器件在低频时呈现为电感器。但在高频时，却转变成为有损耗的（电阻性）器件。在典型电缆中，使用由软性铁氧体构成的简单电感器，在没有严重谐振情况下，通常可以提供 3～20dB 的衰减。当将由软性铁氧体构成的电感器用于较为复杂的滤波器时，这类电感器可以提供远为可以预测的性能（虽然有些模拟软件无法将它们的复杂阻抗－频率特性模型化）。当频率高达 1000MHz 时，EMC 应用中使用的标准软性铁氧体材料仍然非常有效。若将它们与一些先进的元器件结合使用，频率范围可以延伸到 2GHz。

市场上有着各种各样的软性铁氧体 RF 抑制元器件可供选用，并且每天都有新品种出现。近来出现的还包括有 SMD 类型的元器件，在频率为 100MHz 时，它们所呈现的阻值仅为 1kΩ 或略高。而它们的 DC 电阻值不会大于 0.1Ω。额定连续电流为 3A。为了正确地选用软性铁氧体，则要求审视它们阻抗的频率响应曲线，以使在所要求的频率范围内，仍具有所期望获得的电阻性阻抗。一个真正的软性铁氧体在它的阻抗曲线中没有非连续点。

## 3.3 共模（CM）和差模（DM）

为了有效地使用滤波器，我们需要知道所使用的滤波元件将要与什么导体相连接。所以，我们需要知道 CM 和 DM 之间的不同。

从图 1-3-2 中可以看到，几乎所有我们所要求的有用（所希望）信号都是 DM 信号：电流通过一个特定的导体流出，而通过另外一个导体返回。并且这两个导体之间存在电位差。有时，一个信号以及它所有的返回通路要求使用多于两个的导体（例如，+5V、信号、0V；三相 AC 电源）。但它们的基本原理是一样的。

另一方面，一根电缆（包括任何屏蔽）所有导体中的 CM 电压和电流是完全相同的，并且它们电流的流向也完全相同。CM 电流的返回通道是通过外部大地系统、其他电缆、金属构件等完

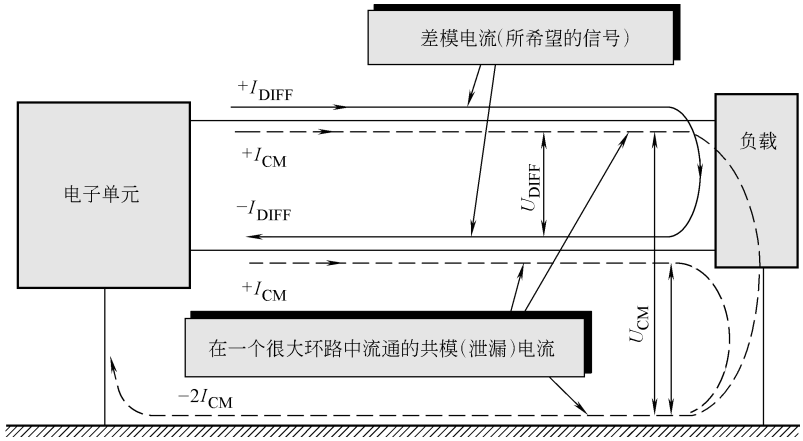



图 1-3-2　差模（所希望的）信号和相对照的共模“泄漏”

成的。虽然，CM 电流和电压在幅值上往往非常小，但是它们在大环区域所造成的 EMC 问题要比等同的 DM 信号大得多。

几乎没有例外，CM 问题是由于设计和结构上的不完善所造成的。这样的不完善往往会把我们所需要的部分 DM 信号转换成 CM 信号，从而引起发射问题。同样还是这些不完善会把部分外部的 CM 干扰信号转换并引入到 DM 信号中。从而造成信噪比或有用信号完整性变差，并引起抗扰问题。电缆是 DM 转换成 CM 的主要媒介。在 EMC 测试中，常使用“纵向转换损耗”来衡量这种类型的转换。

在许多先进产品中所使用的，功能强大的数字集成电路（IC），由于它们信号状态的高速转换会引起地和电源电位的“来回跳动”而产生大量的内部高频开关噪声。这些开关噪声不仅会泄漏到 IC 的所有连接上，并还会耦合到 PCB 线条上，甚至以 CM 噪声的形式出现在 I/O 和所有其他电缆上。这类噪声的频率成分和它们的幅值往往要比我们所希望的有用信号高得多。所以，要对它进行预测也是相当困难的。通常，只有通过实地测量才有可能获得它的定量值。

当一个磁路（如一个铁氧体环）上仅缠绕着一个单一导体时，它将对该导体中的所有电流产生衰减。(而不论它是 CM 还是 DM)。但当一个铁氧体环同时缠绕着一个 DM 信号或电源的发送和返回两个（或所有的）导体时，它将会只对 CM 电流进行衰减。这是由于 DM 的发送和返回电流通道所产生的磁通量会在一个 CM 电感器中相互抵消的缘故。所以（理想情况下），它将不会对有用信号产生任何影响。实际应用中，由于总是存在有漏电感，DM 电流（有用电流）总会有某种程度上的衰减。不难看出，这个技术可以在仅使用一个元件情况下，同时对 CM 和 DM 信号都进行滤波。图 1-3-3 显示了共模扼流圈滤波器技术的一些有关知识。

大多数 EMC 应用中的共模扼流圈都由软性铁氧体制成。共模扼流圈（经常也称之为平衡电流扼流圈）中的 DM 磁通的相互抵消，使我们可以使用体积小型化的元件来获得大的电感值(mH 数量级)。而相同尺寸的 DM 扼流圈却只能达到 μH 数量级。并且，随着电流的增加，DM 扼流圈的几何尺寸将会变得更大。

在同一个磁路中，把一组导体缠绕好几匝可以增加 CM 阻抗。但在高频时，这样做的效果并不那么明显。这是因为寄生电容会将扼流圈“短路”。为了在频率非常高情况下仍能获得较高的衰减，最好是沿着一根电缆串联若干个铁氧体管或铁氧体环，这样该电缆每次只穿过一个铁氧体管或环。(SMD 铁氧体环在高频时仍可获得高阻抗，是因为它们的杂散电容要小得多)。

一种常用的有效软性铁氧体元件是一个纵向分成两半对称的圆筒形元件。它通常还会带有一

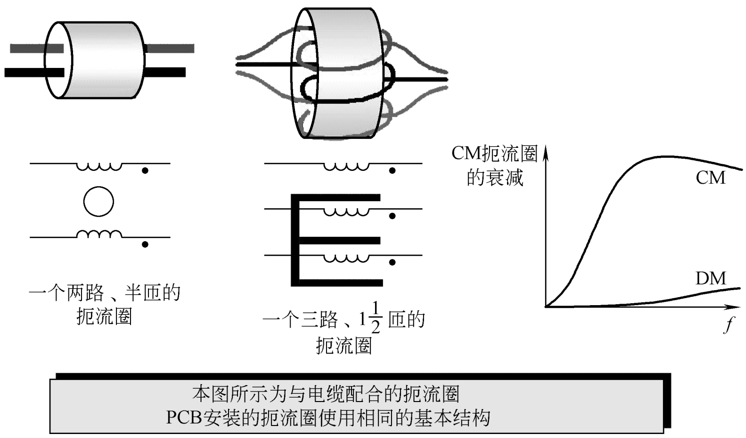



图 1-3-3　CM 滤波

个“用夹子扣紧”的塑料外壳。它们可以非常方便地“夹”用于电缆上（当发现效果不佳时，也可以很容易地将它们去掉）。市场上有着各种各样的尺寸和形状可供挑选使用。其中甚至还包括专门用于带状电缆的扁平形状。几乎所有的 EMC 工程师通常都会随身携带各种类型规格的这类软性铁氧体元件。这样，在需要时，可以随时随地选用它们来诊断和隔离出 EMC 问题，并解决它们。

图 1-3-4 显示了，如何将 CM 和 DM 滤波器结合在一起使用于若干个简单的滤波器中。

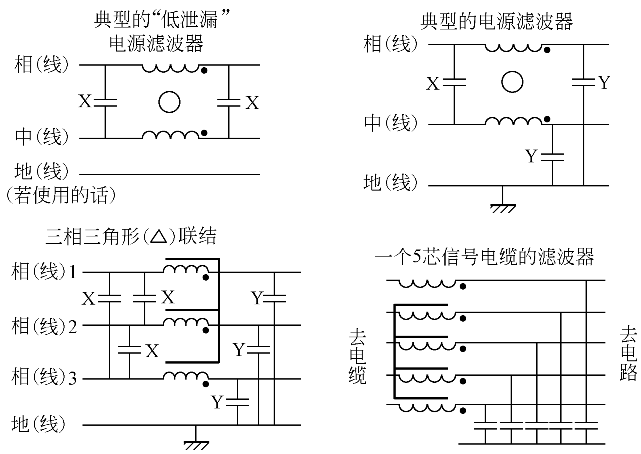



图 1-3-4　使用 CM 和 DM 滤波技术的典型单级滤波器

## 3.4　选用滤波器的简单经验规则

1）假如无用信号是高阻抗的 DM，用一个旁路电容来完成衰减（把它跨接在发送和返回导体之间）。

2）假如无用信号是低阻抗的 DM，用一个串联电感来完成衰减（为了获得良好的高频性能，则要求用相同的电感器，以对称的布局方式。一个串接在发送导体中，一个串接在返回导体中）。

3）假如无用信号是高阻抗的 CM，采用相同的旁路电容器跨接在各自导体与本机地参考之间（通常是机柜）来完成衰减。

4）假如无用信号是低阻抗的 CM，则要求采用一个同时加到所有信号导体上的共模电感来完成衰减。

上列这些应用规则都是非常粗略的。因为所谓的“低”阻抗和“高”阻抗是一个相对模糊的定义。况且，它们还与用来处理有用信号的可用抑制元件本身的阻抗有关。（当然与之有关的还有元件的价格，是否可以从市场上获得，大地参考的质量和与它搭接的难易程度等）。

## 3.5　电感量随电流的变化而改变

当电流增加时，所有电感器的电感量都会因此而降低，一直达到它们的电流饱和值为止（至此，它们的电感量也丧失殆尽）。这是造成简单计算或模拟结果与实际应用中所测滤波器性能差异的一个最普遍的原因。

经验告诉我们：在实际应用中，当所需电流超过电感器额定电流的 20% 时，就必须考虑大电流对电感器的电感量所产生的影响。考虑下述事实：不能满足 EN 61000-3-2 标准的电源，在峰值状态下，它们所汲取的输入电流将高出它们额定的 RMS 电源电流值（均方根值或有效值）的数倍。

## 3.6　滤波器技术规范的规定

为了控制发射：通过比较产品发射频谱和有关的 EMC 标准中的限值来预测所要求的滤波器性能。发射值既可以是预测值，也可以是测量值。但限值则往往是 EN 55022 或 EN 55011 标准中所规定的。

为了控制抗扰性能：通过比较应用中所处电磁环境的恶劣程度与被保护电子电路的敏感性来预测所要求的滤波器性能。所允许的功能性下降程度也是必须考虑在内的一个因素。环境规范通常取自某个 EMC 标准。经常采用的标准是 EN 50082-1（推荐采用 1997 版本）或 EN 50082-2。在诸如工业、科学技术或医疗这类使用高电平的 50Hz 或高功率 RF 环境，或当操作产品时，用户还同时希望使用便携式无线电发射机的场合，即便采用的是 EN 50082-2 这样的标准，往往也还是不够充分的。

在安全处于首位的系统中，在干扰事件期间出现产品性能下降的情况是不允许的。安全综合水平（SIL）应该根据所要求获得的危险水平来加以决定（例如使用新的 IEC 61508 标准），并再以 SIL 来决定所要增加的抗扰测试水平。

所有这些看起来似乎都已搭配得很好了。但为了最大限度地提高性价比，应该在任何一个新项目的一开始就要考虑到产品 EMC 的要求，并将这类要求包括在设计中。由于在我们拥有原型机，并对它进行测试以前，我们往往是无法预知产品的实际发射功率和敏感度的。但当我们获得原型机时，在绝大多数情况下，已是项目进度的后期。再要对设计进行重大修改恐怕已为时过迟。

对上述问题的回答和解决办法是，先假定所有携载信号的导体总需要某种形式和程度上的滤波。当然，我们仍需要知道：它们的频率是什么？要衰减到什么程度？

问题是大多数实际的发射都是由无用的 CM 电压和电流所引起的。抗扰性能也存在类似的情况：虽然我们可以确定频率范围和威胁程度，但出现的大多数问题都是由转换成 DM 的 CM 干扰所造成的，并以此对信号造成“污染”。因为我们知道 DM 到 CM 或 CM 到 DM 的转换是由于设计或安装上的某种不完善所引起的，所以，我们不太容易事先对滤波器的技术指标做出某种规定。（在本书中所讨论的大部分技术，都可以用来减少这种不完善性，从而降低 DM/CM 和 CM/DM 之间的转换问题）。

墨菲法则（法则认为任何可能出错的事，终将会出错）可以保证：你在设计过程中尽可能地考虑到所有方面而不考虑花费的话，你一定会被指责：设计的保险系数过高。倘若你忽略了任何可能出现的问题时，墨菲就会将它暴露出来，你仍然会因为你的做法受到指责。总之，不论我

们怎么做都会受到这样或那样的责难。干脆在我们的原始设计的一开始就包括若干个可供选择滤波器方案，反倒是使我们的工作做起来要容易得多。

在对一个产品进行第一次 EMC 性能测试时（这发生在远早于提供生产工艺图以前），你一定会试着接入各种类型的或所有你所能得到的滤波器。或许会你发现，简单廉价的滤波器就完全可以满足要求。与墨菲的谨慎反其道，则要求设计工程师尽可能多地准备各种类型的、可供选用的滤波器和安装工具，以便在需要时能迅速的更换它们。这也就是为什么所有的 EMC 工程师和测试实验室总是备有各种各样的、来自不同制造厂商的滤波器样品箱以及各类工具箱。甚至还包括已预热的电烙铁随时可以用于焊入、断开试验滤波器。

随着在各种电子技术中使用滤波技术来满足各种 EMC 标准的经验的积累，大多数有经验的工程师都知道，在他们的产品中，哪些滤波器最适用于哪些类型的导体，并可以获得最佳的滤波效果。但由于每个新型的产品都会有它自己的独特性能特征（甚至与它们的机械安装都有关联）。所以，一种滤波器可以在某产品的 A 型上工作得很好，很可能并不适用 B 型产品。总之，应尽可能多地准备（至少在原型机上）一些比你希望要采用的较为昂贵和大型滤波器以备试用。最后，只有在其他部件的设计也都已完成（包括计算机软件，虽然这也许只是一种良好的愿望），并且产品以一个恰当的保险系数通过了它的 EMC 测试以后，再考虑如何处置它们。

我们都知道，同类型的各个产品的技术参数之间不可避免地会存在一定的差异。因此，一个谨慎的设计工程师在设计一个将要连续大批生产的产品时，往往会就它的发射和抗扰测试保留至少 6dB 的“工程宽余系数（宽余量）”。

## 3.7　实践中的阻抗问题

大多数滤波器数据是根据源阻抗和负载阻抗均为 50Ω 的条件下测定的。这给了我们一个非常重要的启示：那就是当你把这些测试的结果与滤波器实际应用中的性能相比，你会发现，为它们所制定的技术指标总是过于乐观。

下面让我们来考虑一个安装在 AC 电源与某个电子装置的 DC 电源输入之间的典型电源滤波器。AC 电源的 CM 和 DM 阻抗在白昼可以在 2 ~ 2000Ω 之间随机变化，这取决于与该 AC 电源相连接的负载和我们所关心的频率。当整流器处在导通，并波形位于其峰值时，AC – DC 转换器电路的 DM 阻抗看起来就像短路一样。DC 电源的 AC 输入端的 CM 阻抗的确是很高，这是为了安全起见，它与大地是隔离的缘故［这也就是为什么大多数 AC 电源滤波器在它的设备一侧的线-地之间都连接有射频干扰抑制电容（Y 电容）。并以此来形成阻抗的最大不连续性］。很明显，这远远不是 50Ω/50Ω 的匹配状态。

前面已指出，滤波器往往由电感器和电容器构成。所以，它们会形成谐振电路。滤波器性能和谐振与否的关键取于它们的源和负载阻抗。因此，往往会发现，一个具有极好的 50Ω/50Ω 性能的昂贵滤波器在实际应用中很可能还不如使用一个廉价的普通型 50Ω/50Ω 滤波器的性能来得好。

单级滤波器（诸如图 1-3-4 中所列）对源和负载阻抗非常敏感。当它们工作在源阻抗和负载阻抗都不是 50Ω 的状态时，这些滤波器很容易变成提供增益，而不是衰减。滤波器的这种增益通常出现在 150kHz ~ 10MHz 范围之内。其增益值可达 10 ~ 20dB。所以，采用一个不恰当的 AC 电源滤波器很有可能使发射或敏感性能变坏。

诸如在图 1-3-5 中所示的那些两级或多级滤波器，通常会在其内部电路的一个节点上维持一个阻抗值。该值与源或负载阻抗没有什么太大的依赖关系。因此，这些滤波器所提供的性能至少

是大致在 50Ω/50Ω 指标范围上下。当然，它们的体积会较大，价格也较贵。

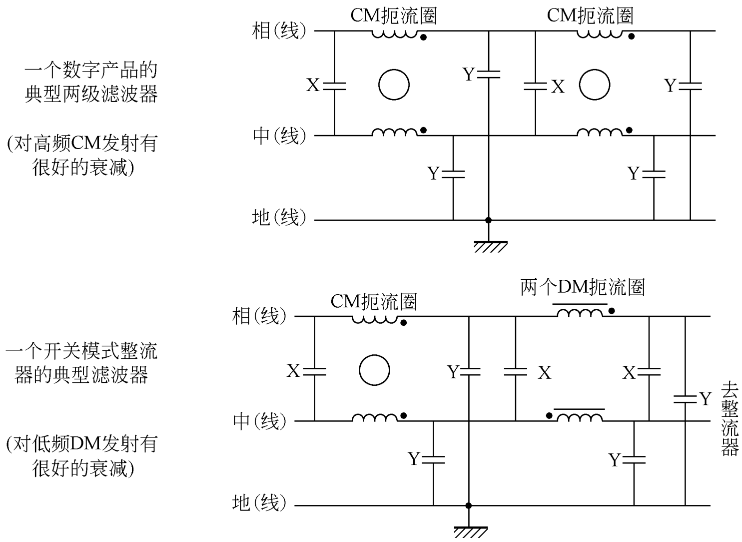



图 1-3-5　一个典型的两级电源滤波器

解决源/负载阻抗问题的最好办法是在选购滤波器时，只选择那些制造厂商已经对 CM（有时称为“非对称性”的）和 DM（有时称为“对称的”）性能指标都做出规定的那些滤波器。这些性能指标不仅应包括在匹配的 50Ω/50Ω 条件下的，还应包括在源和负载阻抗失配条件下的。

图 1-3-6 中的失配曲线是在源阻抗为 0.1Ω 和负载阻抗为 100Ω 或源阻抗为 100Ω 和负载阻抗为 0.1Ω 条件下测得的。使用的是 CISPR17[⊖]测试标准。该图中匹配条件下（50/50Ω 匹配）的测试结果也是使用该标准完成的。图 1-3-6 中的黑体粗线是结合了所有不同曲线的最坏情况所获得的结果。这个结果也是制定滤波器技术规范的依据所在。前提是，滤波器的电流没有过载（正如上面所讨论的），以及已正确的接大地（正如下面将要讨论的）。

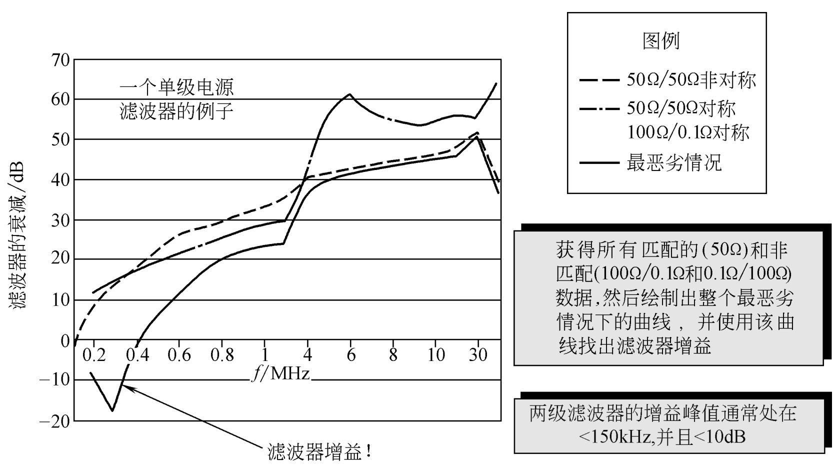



图 1-3-6　从制造厂商给出的数据来获得可靠的滤波器衰减指数

⊖ 一种用于测试无源抑制滤波器和元件的方法。英国标准。——编译者注

## 3.8 大地漏电电流和安全

大多数滤波器在相线和地线之间都使用 Y 额定电容。它的值大约为几个 nF。大地漏电电流限值都以不超过相关安全标准中的规定为准则。在有些情况下，永久性接入的固定设备可以允许有高到相电流 5% 的大地漏电电流（在这种情况下，必须贴有适当的警示标志）。工业用电源转换设备可以有很高的发射电平。所以，经常要求很大的滤波电容，同时也导致了很大的大地漏电电流。在这类的场合下，在考虑 EMC 性能的同时，不可避免地必须考虑安全性能问题。两者之间的关联是相互交织在一起的。所以，在设计和应用的考虑中，必须两者兼顾。当然，安全性能永远都是第一位的！因此，在设计电源滤波器时，必须首先以相关的安全标准为主要依据。还要记住，大多数滤波器电容的允差大都为 ±20%。

那些直接与病人相连接的医疗设备的安全标准所规定的大地漏电电流通常都限制在非常低的水平。所以，不可能使用任何规格的 Y 电容。但为了达到相同的滤波性能，这些滤波器大多倾向使用性能较好的 CM 扼流圈或者甚至是多级型的 CM 扼流圈来替代 Y 电容。但这类滤波器的体积也会相对的较大，价格也较为昂贵。

要知道，在系统中，若使用有多个 Y 电容，那么，即使它们各自的电容值都较小，仍可以形成很大的大地漏电电流。这些地电流又会造成地电位差。这也暗示着交流哼声和不同设备之间电缆上的高电平瞬态的存在。目前，最好的 EMC 做法要求采用等电势三维大地搭接网络。但是，许多较陈旧的安装都没有这类的搭接网络，因此，对计划在一些陈旧建筑系统中使用的一些装置，我们极力推荐采用漏电流尽可能小的滤波系统。

不论在什么时候和场合，选用已经获得独立机构认证的电源滤波器（和其他元器件）永远都是最好的办法。除此之外，还应检查它们的可靠性、型号和差异、温度范围、额定的电压和电流值，以及是否采用了正确的安全标准。

一般来说，用于 50/60Hz 的滤波器，同样也可以用于 DC ~ 400Hz 频率的电源范围，而不会丧失它们原有的性能。但在确定使用前，最好事先向制造厂商进行咨询。同时还要记住，从安全角度出发，当电源频率增加时，大地漏电电流也会随之增加。因此，那些在 50Hz 时满足安全标准的滤波器未必就会满足 60Hz 的电源安全标准。几乎可以肯定地说，使用在 400Hz 电源时，会造成危险。

## 3.9 有用信号的频率和敏感性问题

大多数 EMC 滤波器都是低通滤波器。虽然，电源滤波器有着它们设计上的困难性，但从它们的有用信号（DC 或 50/60Hz）要远低于大多数类型的干扰信号频率这一点上来看，却又是有利的一面。在有用信号是数字或高电平模拟信号的地方，若它们的频率又是非常高或设备又是非常敏感，那么，经常会选用在图 1-3-1 中显示的 R、L、C、RC、LC、T 或 π 形滤波器。

但在发射/抗扰频率与有用信号频率相重叠或非常接近的情况下，使用图 1-3-1 中所列举的那些 DM 滤波器几乎没有什么意义。因为，在滤去造成干扰的无用信号的同时，也滤去了有用信号。在这类情况下，不仅要求良好滤波系统的存在，还要求配合使用屏蔽电缆和连接器。或者干脆就直接采用性能优良的屏蔽电缆和连接器来替代滤波器的使用。

在高数据率的单端信号情况下，即便是采用了非常昂贵的电缆（粗大的和刚性的），事实证明要满足 EMC 性能要求仍然是有困难的。此时，应使用带有平衡电缆的平衡驱动/接收电路（已

在本篇第 1 章 1.4 节中有所讨论）。这样做不仅会使高速率信号的滤波和屏蔽变得容易得多，它还降低了电缆的花费（和使用电缆的直径）。与此同时，它还使得符合 EMC 性能也变得相对容易。与 DM 滤波器不同的是，在有用信号的频谱内仍可以使用 CM 滤波器。这是工程师在产品的设计初始阶段就要就如何缩短项目开发周期和研制费用采取慎重态度的一个很好例子。纵然功能电路的元器件花费未必就是最低的。廉价功能电路的大量采用，反而往往会导致高额的花费和产品生产的推迟。这是因为，要使产品最终得以通过符合 EMC 性能的测试或解决系统中出现的某个发射或干扰问题不仅耗时，而且花费不菲。

在低频仪表、音频和其他敏感模拟信号上，可能需要使用多级滤波器来获得所期望的抗扰性能。除非在整个导体长度上都采用了正确的屏蔽（遗憾的是，一个良好的 RF 屏蔽并不是工业界中采用的“传统”做法：仍然认为电缆屏蔽应该仅在其一端完成搭接。有关内容请参阅本篇第 2.6.6 节）。

只要一个电子模块有一个敏感的输入端，往往在它们的所有输入端、输出端和电源导体都需要设计安装高性能的滤波器（除非已经对它们内部敏感电路已采用了适当的内部滤波，并屏蔽于其他电路）。

## 3.10　滤波器的接地

一个使用电容与大地相连接的 RF 滤波器的“秘密”是它们的性能永远都不会优于它所连接的参考地（几乎总是大地或 0V）的 RF 性能。大多数家用、商业和工业应用中的大地的 RF 性能都非常差，完全不是所谓的理想“无限 RF 吸收器”。

从本章的目的出发，安装滤波器的最佳位置应在产品的“内部世界”和它的“外部世界”的连接电缆交接处。就一个屏蔽的罩壳而言，滤波器应该是以 RF 搭接（即金属对金属）方式完成与外部表面的搭接。推荐选用一个贯通分隔壁㊀型的滤波器。对于一个非屏蔽罩壳而言，一般来说，滤波器最好在 PCB 的一侧搭接到它的接地参考面。

在滤波器中，电容和它们使用的无论什么样的 RF 参考之间的连接都应该是既要非常短，又要非常直接。这样做的好处是在最高频率上，仅有短于它的波长的百分之一的信号会被衰减。而且还要求该连接具有非常低的阻抗。这意味着除非在低频时（比如说 1MHz 以下），该连接导线不能被用来作为滤波器的地。即便它们有着绿色/黄色绝缘材料包裹着（还记得吗？电是“色盲”）。举例来说，假如一个电源滤波器采用一个 2.2nF 的 Y 电容与大地相连接，连接长度为 100mm。那么，当频率高于 20MHz 时，由于该连接线电感的存在，Y 电容将会变得完全无效。当计算连接大地导线影响时，一个相对准确的经验值是，每一毫米导线的电感值为 1nH。滤波器唯一正确的搭接是，在滤波器的金属体与大地参考之间，至少有一个（越多越好）直接的金属对金属的连接。为了安全起见，虽然采用绿/黄导线连接滤波器也是可以接受的。但前提是，它们至少要同时与一个良好的 RF 大地搭接并联使用。

军事用信号倾向于依赖 C 形（只有电容的）和 π 形滤波器。这是显见的：因为大多数传统的军用装备都具有真正的和工程上设计完善的大地参考（在所有机械和车辆的金属体上，都采用坚固的螺栓紧固方式将镀铬压铸盒固定在金属的分隔壁上）。因此，它们的接地电容不会因为很差的 RF 大地完整性而丧失它们的效能。

问题是在家用、商业和工业产品中的 RF 大地完整性经常由于在设计过程中，不断考虑如何

---

㊀ 屏蔽罩的分隔壁。——编译者注

降低成本而会变成一个严重的问题。在上述的这些应用中，最可预见的是采用 RC、LC 或 T 形（使用软性铁氧体作为 L 元件）滤波器。这意味着它们施加给大地参考的 RF 电流电平要比 C 形（只有电容）或 π 形滤波器低。但在军用车辆日益采用较多的诸如碳纤维这类非金属材料的当今，由于这类材料参与构成的大地参考当然不会如金属材料那么有效，因此对他们（军用）来说，与 C 形和 π 形相比，R、L、RC、LC 和 T 形滤波器的性价比就会有较大的吸引力。

在对各种类型的滤波器和屏蔽方式的选择过程中，还应同时考虑与之相结合使用的 D 形或其他类型的连接器的选择。由于在低电流应用和用于信号电缆的情况下，D 形或相类似的连接器的性能往往要比别的连接器来得好。所以它们的正确选择，可以很容易的利用来补救和改善 EMC 性能。大多数这类连接器都是通过电容器将它们的每个信号/电源插针与它们的接大地金属体相连接的。甚至还有一类特殊的 D 型连接器，不仅它们的每个插针都套有一个软性铁氧体管，而且它们的每个插针都单独配置有 LC、T 或 π 形滤波器。但由于插针滤波器就处理 CM 和 DM 电流来说是相同的，所以，若有用信号具有高频时，这类滤波器就不一定适用。

有些 RJ45 连接器和类似的电通信或 Ethernet 连接器本身就带有共模扼流圈。在高速 LAN 中，经常使用平衡转换器和脉冲变压器来抑制低频共模噪声或完成电气隔离。这类转换器和脉冲变压器有时本身就带有共模扼流圈，以便可以更好地抑制高频噪声。

## 3.11 滤波器和屏蔽的最佳协调

假如一个电源滤波器允许一个非常高频率（比如说 300MHz 的数字处理谐波）通过它，并进入产品的电源引线，那么，从该引线发射的这些频率将会损害产品的辐射发射性能。

另外一个改善 EMC 的性价比的诀窍是要把滤波器和屏蔽以最佳协调方式组合在一起使用。不正确的滤波器设计或安装技术和工艺可以很容易地使产品的辐射发射和抗扰性能遭到损害。同样地，不恰当的屏蔽也将会很容易损害到产品的传导发射和抗扰性能。

为了节省成本，有些制造厂商对他们所生产的滤波器的传导发射测试只在 0 ~ 30MHz 频率范围内进行。只要产品在此范围内能够正常工作，他们便认为合格。不幸的是，这类滤波器往往在更高频率情况下，由于它们的滤波性能变差，从而会损害屏蔽罩壳的屏蔽完整性和引起电磁辐射的干扰问题。

## 3.12 滤波器的结构、安装和电缆的敷设

滤波器性能很容易由于它们未滤波一侧的导体与已滤波一侧导体之间的 RF 耦合而遭受损害。许多工程师往往会为只要有一点点机会，高频就会如此容易绕过一个滤波器“到处泄漏”而感到吃惊。

需要在一个外部电缆进入一个屏蔽罩或屏蔽室的位置上设置滤波器。在安装上，不仅要求将该滤波器固定在电缆进入点处的金属分隔壁上，还要求以 RF 搭接方式（金属对金属）搭接到壁的金属构件上。为了在高频时能获得较好的滤波性能和避免损害罩壳的屏蔽效果，还要求在沿着滤波器的整个周边断面配备导电密封衬垫或指簧，以此在滤波器的金属体和金属屏蔽壁之间形成一个低阻抗的电气搭接。

假如安装在屏蔽罩壳内的一个标准 IEC（国际电气工程委员会）输入滤波器本身就是无缝结构，并且又是以 RF 搭接方式与屏蔽金属构件相连接的话，那么它将会在几十兆赫以上的频率上仍能工作得很好。上述的情况，请参阅图 1-3-7。

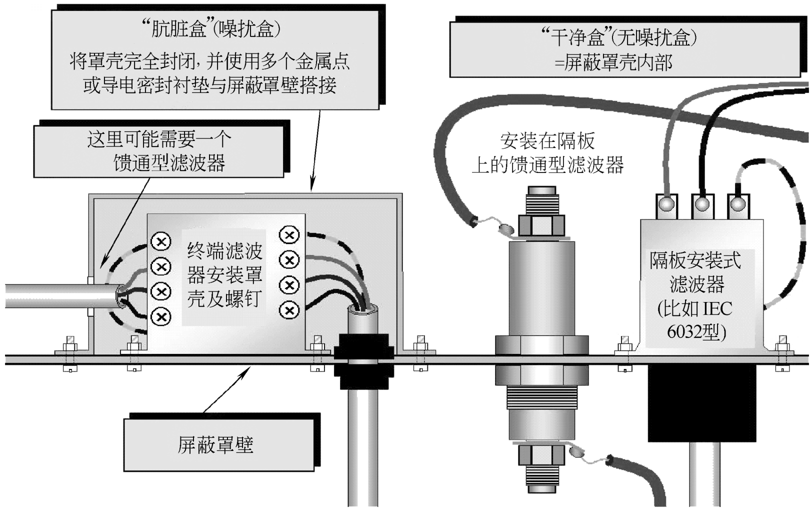



图 1-3-7　安装在屏蔽罩内的电源滤波器

贯通分隔壁式滤波器的性能是最好的。但对有些应用来说，也许过于昂贵。如电流大于 10A 的电源的情况（10A 是 IEC320 型电源连接器的最大额定电流）。可购置到的更高功率的电源滤波器，大多数都是螺栓固定连接的矩形滤波器。从图 1-3-7 中你可以清楚看到，在电源屏蔽罩内（“干净盒子”），这类滤波器拥有自己单独的盒子。并以此来获得良好的高频性能。

“脏盒子”中的滤波器输入和输出电缆必须是非常的短，并要相互远离。即便是这样，非常高的频率仍可以在它们之间形成耦合。此时，很可能需要在其中之一或两者上都安装圆筒形软性铁氧体。

对于那些必须具有最佳性能的非贯通屏蔽分隔壁型滤波器，往往可以通过将它们的输入和输出端包括在它们的金属罩壳（“脏盒子”）内来解决电缆之间的耦合问题。并通过使用标准圆形镀锌导管安装方式将电缆引出。将电缆布线于导管内，有效地将非屏蔽电缆与屏蔽电缆屏蔽开。并且使滤波器在最高频率上仍能有效地运行。这是大多数设计用于 EMC 测试室的电源滤波器所使用的方法。当然，对输入和输出电缆直接加以屏蔽来代替在导管中走线的方式也可以达到相同的效果。

## 3.13　浪涌保护装置（SPD）

### 3.13.1　SPD 的类型

浪涌放电器是一类可变电阻器件。它们的电阻值是所施加电压的函数。它们的作用很像是一个稳压二极管。通过设计，当它们两端所施加的电压超过某个值时，它们将对所施加电压提供一个钳位作用。

SPD 有四个基本类型：

1）气体放电管（GDT）。它基本上是一个火花隙。速度慢，但可以承受很大的功率。

2）金属氧化放电器（MOV）。速度快，有很宽的能量额定范围可供选择。

3）雪崩器件。一种具有稳压二极管特征的半导体器件。速度快，但功率不能做得很高。

4）晶闸管。它是另一种半导体器件。速度慢，但可以承受很大的电流。

图 1-3-8 中绘制了上述四种类型 SPD 暴露在典型浪涌测试波形前沿时的电压/时间响应曲线。我们可以从图中清楚地看到，GDT 和 SCR 器件的抑制作用起始速度较慢。在它们导通前，所施加的浪涌电压必须超过它们的触发电压。在这个期间，它们仍能让仍可能存在潜在危险的浪涌电压通过。它们还具有返送特性。所谓的这种返送特性是指一旦它们被触发，并且仍携载着电流时，在它们的两个端头上的电压会降到远低于它们在触发前所阻挡的浪涌电压。因此，在设计时，必须考虑到，当它们被用于与一个 DC 电流源相连接时，保证它们不会一直导通。

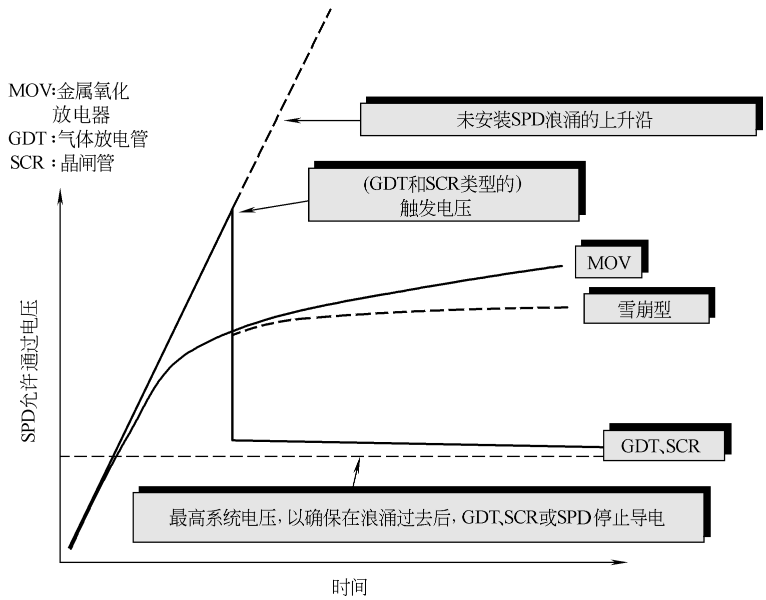



图 1-3-8　浪涌保护装置的时域性能

MOV 和雪崩器件的特性就像一个稳压二极管。它们在它们的拐点电压处开始汲取电流。当通过它们的电流增加时，它们的钳位电压也会缓慢上升。

通常用于电源抑制的固定 SPD，可能不一定适合于信号或数据线的使用。这是由于可能存在太大的泄漏、太大的电容或阻抗失配，以及其他各种问题所致。装有连接器的 SPD 是为用来直接插入各种类型的数字和模拟电缆而设计的。像贯通分隔壁型滤波器那样，它们被安装在接大地的金属构件上。无线电天线和高速数据线使用匹配传输线型的 SPD。这类 SPD 通常使用 BNC 这类的连接器。

### 3.13.2　数据线上是否需要 SPD?

我们经常会看到推荐在数据线上使用 SPD 的建议。实际上，只有在建筑物内部的长电缆上才真正需要使用 SPD。特别是在电缆被用来连接的设备间的地结构很差的情况。这是因为雷击浪涌可以在这类电缆的两端建立很高的电压。在产品电缆离开建筑物（或要连接到一个外部天线）的地方，都应该装有浪涌保护装置。

对于短的互连接导线（例如键盘或打印机与 PC 间的连接），并不存在地电压浪涌差和快速瞬态脉冲的问题。所有剩下来可以造成 SPD 启动的就是静电放电（ESD）瞬态了。使用塑料来防止静电的积累，或使用良好的金属构件的大地搭接是解决 ESD 的最好办法。

### 3.13.3　SPD 和数据完整性

模拟或数字数据的浪涌保护通常不能在其本身上完成。即便浪涌没有引起破坏，被保护电路

也往往会由此而给出虚假值和错码。在没有记忆或程序涉及的地方，比如一个简单的模拟指示仪表，若其读数出现一个短暂的跳动是完全可以接受的（取决于其功能）。但对有些模拟信号以及所有的数字数据而言（如控制信号），一个短暂的错误信号就可以造成所储存数据或操作模式的改变，这通常是不允许的。速率非常慢的数据可以使用滤波器来将这类“尖峰”削减到可检测阈值以下。

在短暂数据故障不可接受的地方，唯一能仍然起到保护作用的就是 SPD 了。它们可以保护设备免遭浪涌的冲击。但在浪涌过去以后，还需要寻找到某种方法来辨认和修复错误信号和数据。通信约定就是一种非常有用的答案。目前有很多这类的约定，范围可以从非常简单的到各类奇特的。若选用不当，它们都有可能带来过高的花费，甚至受到处罚。在实际应用中，最好的解决办法就是购置那些已证明可以完全执行通用约定或特殊应用约定的 IC［例如 CAN（控域网络)］。而不是想象你我都可以随便建立一套自己的，又适合应用的约定。即使对于那些成本核算非常敏感的，而又被大量应用情况也是一样。

## 3.13.4　SPD 的等级

在实际应用中，SPD 的额定值（功率）的选择应与建筑物的设计和它的雷击保护网络一起考虑。BS6651 附录 C 标准中，就如何正确处理这个问题做出了规定。并且就安装在建筑物不同部位的设备所需要的 SPD 额定值也作出了规定。

这个专门用于电子设备雷击保护的标准或类似标准（即 IEEE C62.41-1991）应该用于通用或单个产品的 EMC 标准中，未对浪涌保护做出要求，或它们对浪涌保护要求不完整的场合（例如 EN 50082-1：1992 和 EN 50082-2：1992 中根本就没有对浪涌保护提出要求。而 EN 50082-1：1997 仅适用于电源和 DC 电源接口)。

BS6651 附录 C 就设备电源 AC 电源连接距离大于 20m 的建筑物的 SPD 额定值做出了如下的规定（大多数符合上述距离要求的位置被归于 A 类)：

1）低风险建筑物：2kV，167A

2）中度风险建筑物：4kV，333A

3）高风险建筑物：6kV，500A

在建筑物本身尺寸就小于 A 类中对建筑物要求的场合（即建筑物内部的最大距离小于 20m)，其中包括居民住宅在内。其内部连接的设备都被归纳为 B 类，它们的 SPD 额定值为：

1）低风险建筑物：2kV，1,000A

2）中度风险建筑物：4kV，2,000A

3）高风险建筑物：6kV，3,000A

外部通信电缆和其他信号/数据电缆（不论它们在建筑物内部的布线长度)，以及连接到安装在建筑物外部的电源都被归于 C 类。它们的 SPD 额定值为：

1）低风险建筑物：6kV，3,000A

2）中度风险建筑物：10kV，5,000A

3）高风险建筑物：20kV，10,000A

若保护恰当，一个产品可以经受雷击浪涌的冲击的话，一般来说，该保护装置也足可以保护产品经受如开关装置等其他来源所产生的浪涌。在已知或估计一个应用中的产品已经历过不是来自雷击直接冲击的高电平浪涌的情况下，通常它们将也有能力保护产品免遭高于雷击保护标准的再次浪涌冲击。

一些超导磁铁或发电应用，或核电磁脉冲（NEMP）等所涉及的极端或特种类型的浪涌不在

本书讨论范围之内。

### 3.13.5 SPD 及其熔丝

所有的 SPD 最终都会由于某种原因而失效。例如，大多数产品在它们的电源输入端使用的都是金属氧化放电器型 SPD（它们的失效是由于漏电电流的逐渐增加，最终导致短路所致）。所以，很可能需要为它们增设一个熔丝以防止火警或造成电击危险。

假如只在 SPD 电路中增设熔丝，那么在浪涌事件期间，它的断路会造成 SPD 的失效。从而很可能使它们所保护的设备暴露在浪涌的剩余部分之中而造成损坏。即便是在浪涌期间没有造成损坏，但由于保护系统已由此而失效，使得被保护设备完全暴露在即将到来的下一个浪涌。

若将熔丝串联在电源线中，然后再接到被保护设备。那么，由于 SPD 的失效而造成熔丝的断路，将使被保护设备断电。这对某些关键应用中的设备来说是不允许的。

对 SPD 是否需要增设熔丝和如何连接的问题，并不存在简单的是与否的答案。倘若 SPD 的额定值与设计时预期它所要经历的最大浪涌次数相当的话，一般地说，上述两种连接熔丝的方法都是可行的。这里要再次强调，雷击保护标准此时可以帮助我们完成对基于地理位置和应用的风险的评估。特别是对雷击所引起的浪涌次数和大小的风险评估。据此来正确选用熔丝和连接方式，以获得 SPD 的可靠长期运行。

### 3.13.6 SPD 的安装

像滤波器一样，SPD 可以被用来抑制无用的 DM 或 CM 信号。用从事浪涌保护研究的业内人士的行话来说，DM 浪涌往往被称作为线-线（或对称）浪涌，而 CM 浪涌则常称之为线-地（或非对称）浪涌。

在实际应用中，SPD 基本上总是以并联（旁路）模式出现，以它来“短路”浪涌电压。同样和滤波器一样，SPD 只有在正确安装状态下，才会达到所预期的效果。其中最重要的一条是要避免引线电感。

当浪涌电流在引线电感中流通时，它所形成的电压将导致“让其通行”电压的增加。如图 1-3-9所示，最好的办法是将入侵功率（或信号）直接引到 SPD 的端了上。同时把被保护电路也接到 SPD 的端子上。

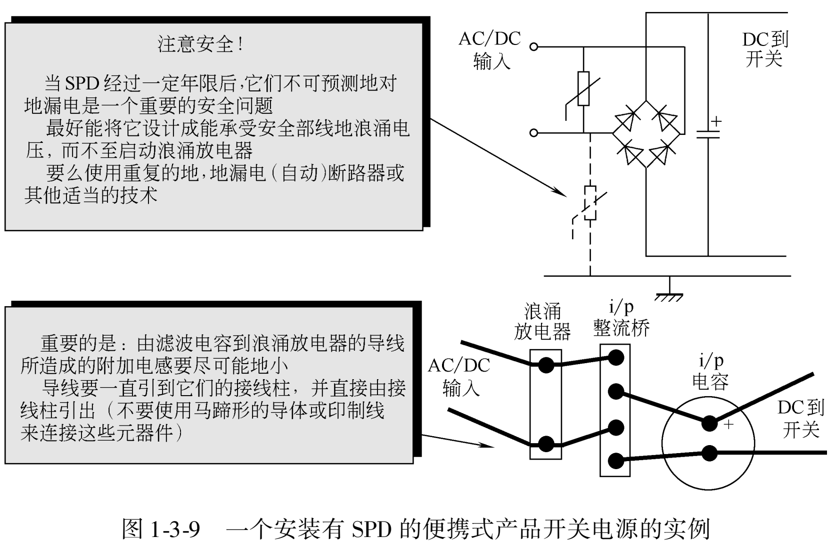



图 1-3-9　一个安装有 SPD 的便携式产品开关电源的实例

图 1-3-9 还显示了必须避免在相-地之间使用 SPD。假如不对此加以禁止的话，在 SPD 变得陈旧以后，SPD 本身的不可预测的地漏电流，将会对便携式或可插入（电源）式（非固定）的设备造成安全问题。因此，最好是采用其他的办法来解决线-地（CM）浪涌问题。

然而，对于那些永久接入（固定）的（电源）设备而言，若是它本身带有保护性地导体的话，那么在它们的相-地之间使用 SPD 也许还是可行的。这样做的好处是：即便其中的一根出现故障，另一根仍然可以对任何可能出现的 SPD 地漏电所造成的人身和设备的电击起到保护作用。通常，在建筑物的设备安装过程中，经常就会按照要求把 SPD 连接到相-地之间，以帮助保护建筑物中的设备免遭雷击（请参阅 BS6651 附录 C 中的相关例子）。但在上述这类情况下，建筑物的接大地结构（它的公用搭接网络）应有足够的保险系数，而不仅仅是仅依赖用于安全保护的某个单根导体。

在工程应用中，还有其他一些类型的浪涌限制器（抑制装置）。它们通常以与被保护设备串联的方式来保护它们。有些类型则主要用于在开关接通状态下以防止浪涌电流形成发射。还有一些类型被设置在设备的电源中，以防止电源中的电流浪涌对设备造成损害。对于这些类型，我们不在这里再做进一步地讨论。总之，不同的应用中，采用的 SPD 类型以及它们的连接方式不尽相同。

### 3.13.7　地电位提升问题

依照相关的安全标准，在一个永久性接入的固定设备的相线和保护性地线之间使用 SPD 是可以接受的。其前提是保护性大地线的搭接必须恰当。但这样做又会由于保护性大地线电感的存在而造成新的问题。一个普通的保护性导体通常具有大约 1μH/m 的电感量。假定雷击浪涌电流为 1kA，上升时间为 1μs 的话，用一个与具有一定长度的保护性导体连接的 SPD 来试图抑制一个电源浪涌，在实际上是不可能对浪涌的起始部分形成抑制的。代之为，它会强迫在地导线（以及在产品机柜）上的电压跟随最初几微秒出现在相导体上浪涌电压。（至少）在航空电子学领域中，这个现象被称之为“地电位提升”。应该说，这个提法很形象地表达了上述的这个现象。

这样做虽然保护了电源输入本身，但在有信号电缆与产品相连接的地方，浪涌电压却出现在接地的产品机柜上。而使得信号电缆暴露在电源浪涌的初期部分，从而很有可能会对与它们相关联的电路造成损害（即便是光耦合也会如此。因为大多数光耦合器的额定电压都仅在 500V 左右）。因此，在电源输入端装有 SPD 来保护相-地浪涌的地方，很可能所有的信号电缆也都需要装有浪涌保护装置。

当把计算机和电通信用的金属机箱（柜）通过每根长度不长于 500mm 的一根或多根重载电缆直接与它们建筑物的公共搭接网络相搭接时，它们也往往会面临“地提升”浪涌问题。在一个系统由几个机柜构成“多模块系统”的情况下，它们之间总会存在信号的交换。在这种情况下，现代先进的做法是构成一个区域 Ethernet 来降低机柜间的地电感。虽然这样做会增加安装成本，但在进入电源和外部 LAN 或电话线上装有 SPD 的情况下，我们可以省掉所有内部通信 I/O 上的重载 SPD。显然，这些接地和搭接技术并不适用于家用或便携产品。

# 第4章　屏　　蔽

## 4.1　屏蔽的一般概念

许多教科书中都介绍了屏蔽的基本工作原理。所以，我们并不打算在这里重复它们。然而重温一下几个常用的基本概念对我们进一步的讨论还是会有帮助的。屏蔽在一个传播辐射电磁波的通道中形成了一个阻抗非连续面：要么将它反射，要么将它吸收。从基本概念上来说，它非常类似于滤波器的基本工作原理：滤波器在一个无用传导信号的通路中也形成了一个阻抗非连续面。阻抗比率越大，SE也就越大。

0.5mm或更厚的一般制造用金属薄板在1MHz以上可以提供良好的SE。在100MHz以上它则可以给出极佳的SE。金属制屏蔽的大多数问题是在频率低于1MHz以下时所采用的金属薄板太薄以及屏蔽上存在的缝隙所引起的。因此，本章的讨论重点也主要集中在这些问题上。

## 4.2　较大的和矩形的屏蔽罩性能较好

一般来说，最好能使所屏蔽电路和屏蔽壁之间保持相当的距离。屏蔽罩外的发射场，以及侵入罩内对罩内元器件进行干扰的场，将往往会由于较大屏蔽空间的存在而被“淡化”。这种提法往往会引起一场哄堂大笑。因为大多数产品的设计往往总是紧凑得再也无法增设任何其他的部件的地步。

若罩壳的相对屏蔽壁为相互平行的话，不仅会形成谐振，而且还会在它们的谐振频率上形成驻波。而且还会引起SE下降的问题。不规则形状的罩壳，罩壳屏蔽壁呈曲线状，或非平行布置（会引起更大的笑声）将有助于防止谐振的产生。在屏蔽罩壳的某两个屏蔽壁为平行的地方，应试着通过改变屏蔽壁的宽度、高度或长度来防止它们在相同频率上谐振的发生。还有，要避免使用立方体形的罩壳，代替使用横截面为矩形者。在尺寸比例上，要避免使用屏蔽壁本身的尺度之间存在的是简单倍数关系。举例来说，假若一个壁的长度是它本身宽度的1.5倍的话，宽度上的二次谐振正好与长度上的三次谐振相吻合。总之，最好使用不规则的比例尺度为好。如古代的Fionacci数列⊖所提供的比例关系。但在实际应用中，由于屏蔽罩内部的PCB、元器件和导线的存在，已不可预测地改变了它的谐振频率。所以，也许不必为这个问题过于担心。

## 4.3　趋肤效应

我们都知道，场通常会以两种形式出现：电场（E）和磁场（M）。电磁场由E场和M场按一个给定的比例构成。（在空气中，给出的波阻抗E/M为377Ω）。电场可以很容易地通过薄金属箔加以阻止。因为电场的屏蔽机理是在一个导电界面上的电荷重新分布。所以几乎所有具有高导电率（低电阻）的材料都会呈现一个相当低的阻抗。虽然在高频时，由于电荷重新分布的速率之快，可以引起相当可观的位移电流，但铝质薄箔就可以很好地解决这个问题。

---

⊖　一种整数系列，其中每个数等于前面两个数之和，古希腊称之为黄金分割。——编译者注

然而，要阻止磁场就要困难得多。它们需要通过在屏蔽材料内部形成涡流，并以此来形成另一些磁场去抵消入侵的磁场。薄铝材并不适用这个目的。对于一个给定的 SE，所要求的电流渗透深度取决于场的频率，用于屏蔽的金属的特性，以及所谓的“趋肤效应”。

在屏蔽材料中，一个趋肤深度是指在该深度上，“趋肤效应”使得由入侵磁场所形成的电流下降大约 9dB。因此说，一个厚度为 3 个趋肤深度的材料，与它的磁场入侵面上的电流相比，它的另一面上的电流要低 27dB。并且，就该 M 场而言，该材料的 SE 为 27dB。

在低频时，趋肤效应变得尤为重要。此时，所经受的场很可能是具有低于 377Ω 波阻抗的磁场占主导地位。计算趋肤深度的公式可以在绝大多数教科书中找到。实际计算时，需要知道屏蔽材料的导电性能和相对磁导率。图 1-4-1 给出了铝和钢在不同频率上的趋肤深度。为了比较起见，图中还给出了铜材的相关数据。纯锌和铝的趋肤深度非常接近。

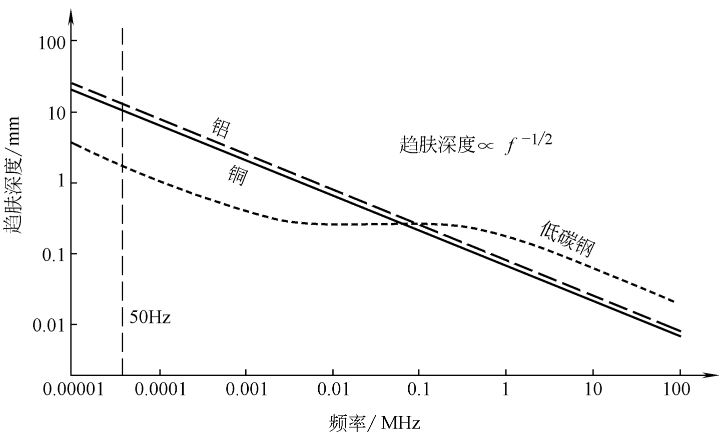


图 1-4-1　铜、铝和低碳钢的趋肤深度

铜和铝材的导电率是钢的五倍。所以，从用于阻止电场的角度出发，它们是很好的材料。但它们的相对磁导率仅为 1（和空气一样）。典型低碳钢的相对磁导率，在低频时大约为 300。当频率增加到 100kHz 以上时，它的相对磁导率将会下降到 1。与此同时，它的高磁导率还减小了它的趋肤深度，使得低碳钢可以以合理的厚度获得比铝材要好的低频屏蔽性能。不同标号的钢材（特别是不锈钢）有着非常不同的电导率和磁导率。因此，它们的趋肤深度也明显不同。

在所关心的频率上，为了获得所要求的趋肤深度，一个良好的屏蔽材料既应具有高电导率，也应具有高磁导率，以及足够的厚度。1mm 厚的，镀有纯锌（比如说 10nm 或更厚一点）的低碳钢材足以适用于大多数的应用。

## 4.4　缝隙

在频率为 30MHz 以上时，采用普通结构的金属构件就可以很容易的获得 100dB 或更高的 SE 值。但前提是它必须具有一个完整屏蔽的封闭容积。除非你已经准备围绕整个屏蔽进行接缝焊接，并且不允许有接缝或缝隙的存在。并且还不准许有外部电缆、天线或传感器存在（这些要求将使得产品变得非常奇特）。所有上述这一切要求使得产品的装配变得相当困难。

在实际应用中，不论是使用屏蔽来降低发射，还是使用屏蔽来改善抗扰性能，屏蔽性能大都会受到屏蔽罩壳上缝隙的限制。图 1-4-2 和图 1-4-3 试用图示的方法来表达上述的情况。

把屏蔽上的一个缝隙考虑作为一个完整屏蔽上的一个孔洞，隐含有它们将起到一个半波谐振“缝隙天线”作用的意思。这就允许我们对一个给定的 SE 来预测允许的最大缝隙的尺寸：对一个单一缝隙：

$$\mathrm{SE} = 20\lg\left(\frac{\lambda}{2d}\right)$$

式中　λ——所研究频率的波长；

　　　d——缝隙的最长尺寸。

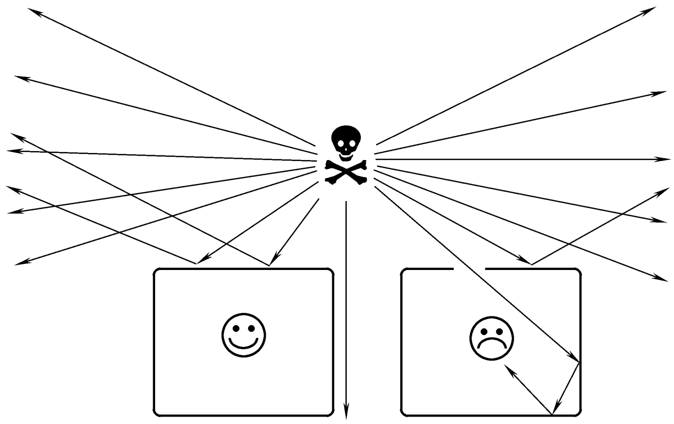


图 1-4-2　抗扰屏蔽

（屏蔽的有效性大都受到孔隙的制约）

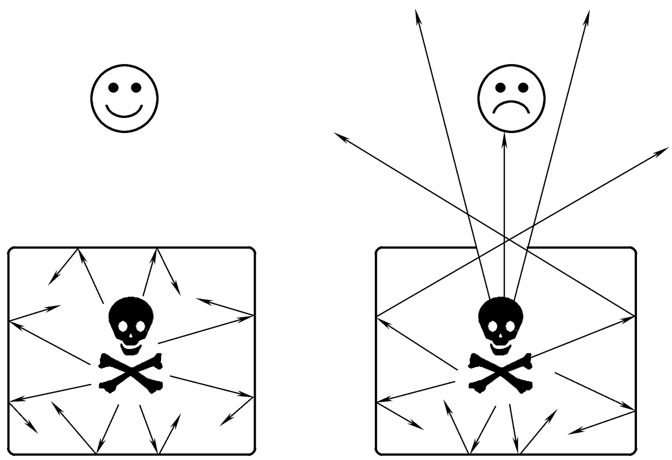


图 1-4-3　辐射屏蔽

（屏蔽的有效性大都受到孔隙的制约）

在实际应用中，虽然这个计算并不总是那么准确，但作为一个估算工具，它具有使用方便的优点。这总要比什么都没有来得好。若在发现由此得出的预测不那么准确的情况下，我们仍可以根据实践经验和针对特定产品上所使用的技术和构成方式进行修正。

缝隙天线的谐振频率是由它的最大尺度所决定的。这个最大尺度也就是它的对角线。至于缝隙的宽窄，以及甚至视线是否可以穿过缝隙，对它的谐振频率几乎没有什么影响。

即便由金属薄板的重叠所形成的缝隙，并有一定厚度的漆膜或氧化膜所覆盖着，它仍然会像一个宽到可以让一个手指都伸进去的缝隙一样，在它的谐振频率产生辐射（泄漏）。

在现代电子产品内部所使用的频率与我们的通讯和广播所赖于的频率范围没有什么不同。如图 1-2-1 和图 1-2-2。

最重要的 EMC 问题之一是要保持产品的内部频率在其内部。以防止由于它们的泄漏而污染外部的无线电频谱。

图 1-4-4 显示了，在屏蔽上的缝隙如何有效地起着类似天线的作用。造成内部频率发射到外部，并干扰无线电频谱。

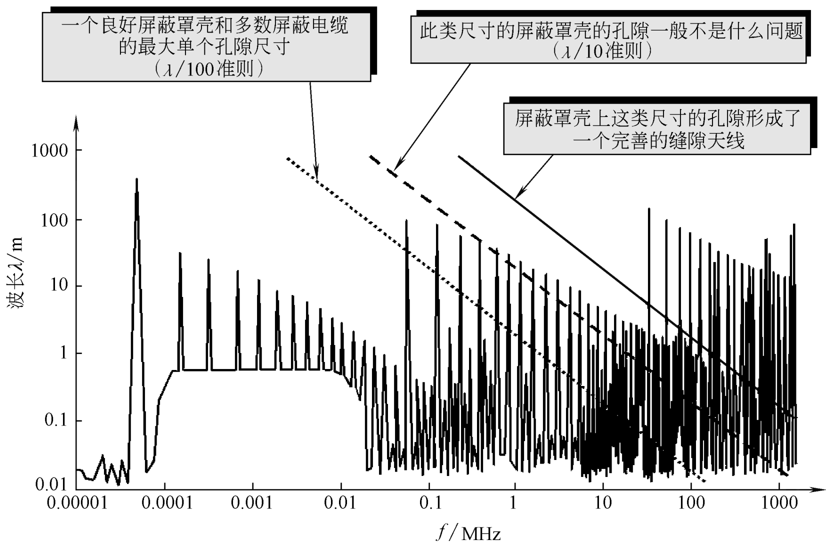



图 1-4-4　一个屏蔽（罩壳）上的空隙是一个有效天线

缝隙天线的半波谐振（前面已列出计算它的经验公式）：

$$SE = 20\lg(\lambda/2d)$$

是图 1-4-4（以及图 1-4-5 中的经验公式）中粗实线使用的基础。

$$v = f\lambda$$

这里　$v$——光速，$3\times10^8$m/s；

　　$f$——频率（Hz）；

　　$\lambda$——波长（m）。

我们发现，位于一个 19in 机架前面板边缘的一个 430mm 长的窄缝，在频率大约为 350MHz 上将形成它的半波谐振。因此，该 19in 的前面板在这个频率上已不再能提供什么有用的屏蔽。即便是将它拿掉，屏蔽性能也不见得会有什么太大的差异。

对一个给定的 SE，要对一个缝隙的最大尺度所能产生的影响进行预测，图 1-4-5 是非常实用的。如需要还可以很容易地改变它的比例尺寸来满足不同尺度要求。

在频率为 1GHz（它代表了大多数标准中的测试上限）上，如果要求的 SE 为 20dB 的话，图 1-4-5 指出，一个缝隙的长度不应大于 16mm。若要求的 SE 增加到 40dB 的话，缝隙长度则不能长于 1.6mm。这将要求我们使用下面讨论的密封衬垫来密封缝隙或使用截止频率以下的波导技术。

在实际应用中，SE 的实际值将取决于罩壳本身的隔离壁之间的内部谐振、元器件以及导体与缝隙之间的接近程度（请记住：要将诸如携载数字信号总线，带状电缆这类噪扰电缆远离屏蔽上的缝隙和接缝），以及用于装配罩壳各个部件所使用的紧固件阻抗等。

只要有可能，就应将所有必需的或不可避免的缝隙分割成若干个较小的缝隙。特别是不可避免的长缝隙（盖子，门等），则需要使用导电密封衬垫或指簧（或其他保持屏蔽连续性的方法）加以密封。下述经验公式告诉我们：若干个小的相互邻近的相同缝隙的 SE 正比于（粗略的）它们的数目。

$$\Delta SE = 20\lg n$$

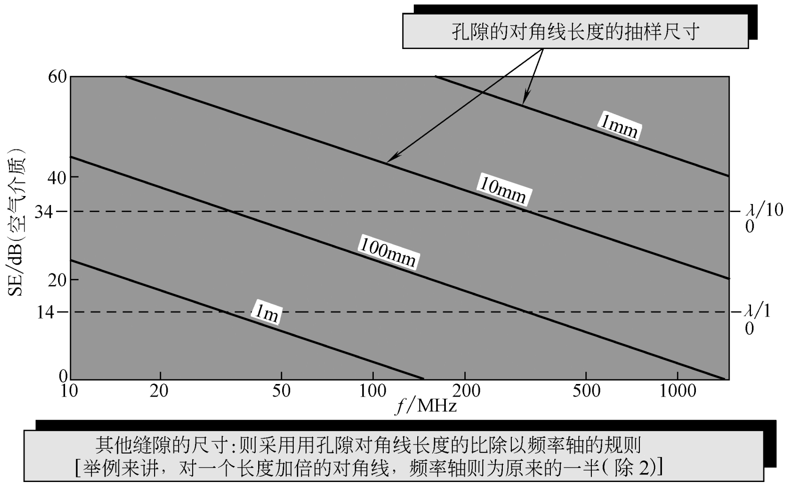



图 1-4-5　用于单个缝隙屏蔽有效性（SE）判断的一般准则

这里的 $n$ 是指小缝隙的数目。所以，两个尺寸相同的缝隙的 SE 值要比单一相同尺寸的缝隙的 SE 值下降大约 6dB。4 个则下降 12dB，8 个则下降 18dB，等等。当所关心频率的波长变得可以与小缝隙阵的整体尺寸相比拟时，或这些小缝隙并不处于相邻近的位置上（与波长相比，它们之间的距离）时，上述粗略的“数目每增加一倍，SE 下降 6dB”的估算方法将解析成相位抵消效应。但好在这个简单估算方法的误差是出现在更为保守的一侧。

当所安置缝隙间的距离大于半波长时，它们总的 SE 值通常不会比单个缝隙所获得的更差。但对几何尺寸相对较小的产品来说，情况会有所不同。举例来说，在 100MHz 这样的低频率时，我们知道其半波长为 1.5m。若在一个小于这个尺度的典型产品上增加缝隙的数目，将会形成使罩壳的 SE 变差的倾向。

存在于屏蔽上的缝隙不仅仅会呈现为一根缝隙天线。而且会由于它的存在，使得屏蔽中的流通电流会被迫沿着缝隙的周边改变它们的通路，从而引起磁场发射。与此同时，在缝隙两边形成的电压差也将会引起缝隙发射电场。作者就曾看到过这样的一个微控制器，在它的 PCB 上安装有一个带有一个直径不大于 4mm 小孔（设计用于安装一个柱形的固定夹）的小型屏蔽罩。就是这个小孔，在 130MHz 频率上形成了电平高得惊人的发射。虽然图 1-4-7 显示，在该频率上，来自那个 4mm 小孔的 SE 值相当不错。但由于来自这样一个特别噪扰的微控制器的发射会在屏蔽罩中引起相当大的电流流通。显然，就是这个原因造成了发射。而不是小孔的天线效应。在涉及长窄形缝隙的地方，有时可以通过想办法改变缝隙的长边与内部电路之间的相对位置，从而改变它们之间的相对方向来降低这类发射。

但要注意的是，上述这些讨论所形成的建议都是非常粗略的。经常会由于电缆之间过于靠近，罩壳内重载电流的流动等因素的影响，而无法达到预期的效果。

为了找出任何一个带有缝隙的复杂罩壳的 SE 值，唯一真正精确的做法就是将其结构，并包括所有 PCB 和导体（特别是那些接近缝隙的）模型化。然后，使用三维场求解器求解 SE 值。现在的这类软件包都有许多用户容易掌握使用的接口，并可以在普通台式 PC 上运行。另一个途径就是通过某个大学或咨询机构，并利用它们的设备、软件系统和技术来完成你所需要的建模。

假如，你不想采用或没有条件使用场求解方法的话，剩下的最好办法就是制作一个与实物尽可能相近似的大模型。它应该包括所有内部电路和其他元器件。然后，将它置于一个 EMC 实验室中进行实地测试。前面已特别指出过，这类测试要在尽可能早的项目开发阶段上进行，以免以后出现不愉快的惊奇。最后还需要强调的是，虽然可用的 SE 测试方法很多，但几乎没有哪一个

或几个已被标准化。

因为 SE 值会随着装配方法和质量、材料以及内部 PCB 和电缆的差异变化很大。在设计过程中，为 SE 留有 20dB 的“保险系数[⊖]”是非常必要的。一旦在项目后期的校验/质量测试中出现问题时，还有改进的余地。

## 4.5　低频（磁场）屏蔽

在图 1-4-1 中，50Hz 频率是被重点突出了的。这实际上告诉我们，在采用普通金属构成的，合理厚度的屏蔽罩壳条件下，要在这个频率上获得良好的 SE 是非常困难的。

类似于镍铁高导磁合金或射电金属这类特殊材料具有很高的相对磁导率。通常，这些材料的相对磁导率都在 10,000 左右的范围。它们的趋肤深度非常之小，但它们仅在高到几十 kHz 频率范围有效。千万注意：在搬动或装配由这些材料构成的元器件时，不要振动或敲打它们。因为这样做会大大损害它们的磁导率，甚至造成废次品。以致必须在氢气环境中重新对它们做退火处理。这些特殊材料的屏蔽机理与普通屏蔽完全不同。它们是以一个类似于通道的方式来改变磁场方向，使其远离被保护容积来达到屏蔽效果的。

所有相对磁导率大于 1 的屏蔽材料，都会在高强度磁场中达到饱和。此时，它们不仅不能正常工作，而且往往会出现发热现象。举例来说，一个为了降低电源变压器哼声磁场的钢制或镍铁高导磁合金屏蔽罩壳就会由于达到饱和，而丧失它应有的屏蔽效果。在这种情况下，通常有必要加大屏蔽罩壳的尺寸，以免它会经受这类局部地区的高强度磁场。

另一个低频屏蔽技术是有源抵消技术。至少已有两个公司已经开发并使用这种技术。并将它应用于电源频率磁场高度污染的环境中来稳定 CRT 和 VDU 的视频图像。

## 4.6　截止频率以下的波导技术

图 1-4-6 显示了倘若我们通过延伸一个缝隙泄漏的波在达到它能自由传播以前所必须通过的以金属壁所围绕的距离，尽管缝隙直径可能大到可以把你的拳头置于其中，我们仍可以获得相当好的 SE 值。这个功能非常强大的技术称之为“截止频率以下波导技术”。其实，真正的蜂窝状金属结构就是由许多个截止频率以下波导并排的排列在一起形成的。它们经常被用于屏蔽室的通风栅网，或类似的高 SE 屏蔽罩壳上。

像任何其他缝隙一样，当波导的内部对角线（$g$）（矩形波导）是半波长时，波导将允许所有进入它的场通过。所以，波导的截止频率由下式给出：

$$f_{cutoff} = \frac{150000}{g}$$

这里，假如 $g$ 的单位是 mm，那么，$f_{cutoff}$的单位为 MHz。在它的截止频率以下，一个波导不仅不会像一个普通的缝隙（如图 1-4-6 所示）产生泄漏，而且还能提供相当好的屏蔽：当 $f < 0.5f_{cutoff}$时，SE 大约为 27（$d/g$）。这里 $d$ 是成为自由波以前，波在波导中必须传播的距离。

图 1-4-7 所示为六个不同尺寸的截止频率以下波导所获得的 SE 值。直径（或对角线）较小的波导导致较高的截止频率。一个 50mm（2in）直径的波导，在 1GHz 频率上，可以获得全部的衰减。深度（$d$）的增加，导致 SE 值的增加。因此，可以很容易地获得非常高的 SE 值。

---

⊖ 宽余量。——编译者注

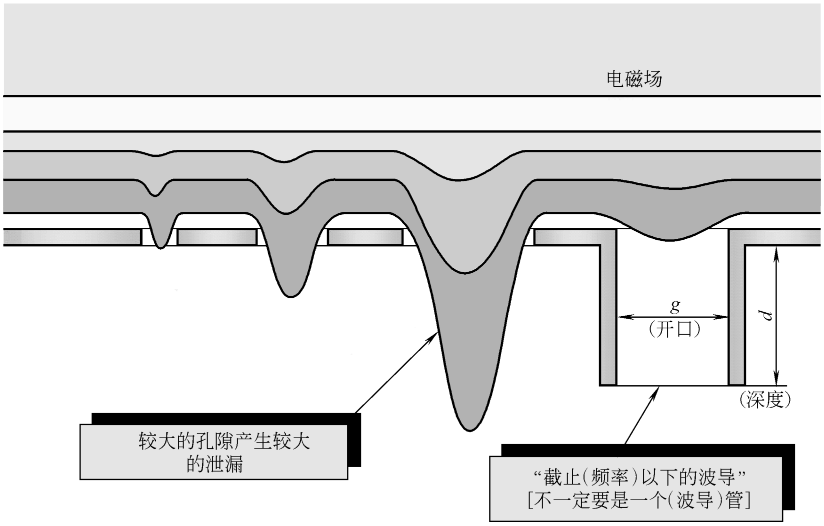



图 1-4-6　截止（频率）以下的波导

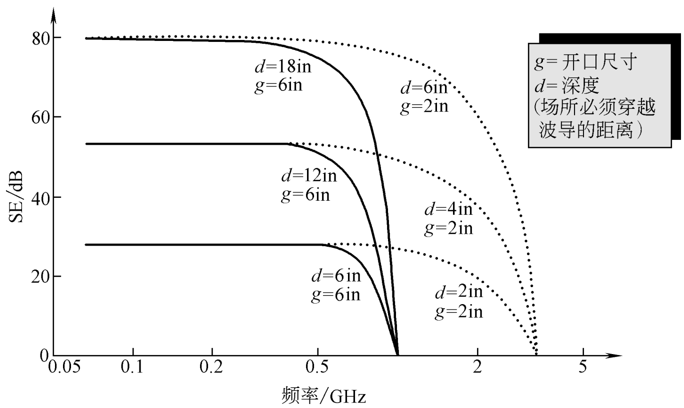



图 1-4-7　截止（频率）以下波导的一些实例

截止频率以下的波导不一定非要是管道状。在实际应用中，可以简单地仅使用深度为 $d$ 的薄金属卷制而成。只要不会由此而造成产品的尺寸增加太多就行。截止频率以下波导作为一种技术仅仅受限于人们的想象。但必须在项目研制的初期就将其考虑其中。通常对一个原本不打算使用它的产品进行这类改造是很困难的。

从工艺的角度出发，无论在任何情况下，任何导体都不应穿越截止频率以下波导。因为这样做会损害它们（波导屏蔽）的有效性。截止频率以下波导可以有效地用于需要塑料轴的场合（例如控制旋钮）。从而，当它们（塑料轴）离开一个罩壳时，不会损害屏蔽的 SE。另一种方法就是使用带有圆周形导电衬垫的金属轴，但它们会由于磨擦或陈旧性磨损而造成问题。

使用截止频率以下波导可以避免连续密封衬垫条片的使用。同时也可以避免使用多个固定紧固件。因此，可以节省材料的花费和装配时间。但是，在实际中它们似乎很少被采用：作为一种机械技术，电子工程师显然不会对它产生太大的兴趣。有多少人看到一个机械设计师选修 EMC 课程？

## 4.7　密封衬垫

密封衬垫是用来防止连接、接缝、门和可移去面板处缝隙的泄漏而设置的。对于那些不需要维修的永久性装配，密封衬垫的设计并不太困难。但是像上述的那些门、开口和可移动和移去的

面板会给密封衬垫的设计带来许多问题。这主要是因为它们必须同时满足一些机械上和电气上相互抵触的要求所造成的。这里甚至还未提及化学上可能出现的问题（例如防锈）。有时，产品还要求屏蔽衬垫具有对环境密封的性能。这进一步地增加了在设计过程中所必须兼顾的各个方面。

图 1-4-8 显示了一个工业用机柜的典型密封衬垫设计。设计中采用了导电橡胶或硅材料。以此在对环境提供密封的同时，也提供了 EMC 屏蔽。在这类应用中，也经常会使用指簧这类弹性构件。

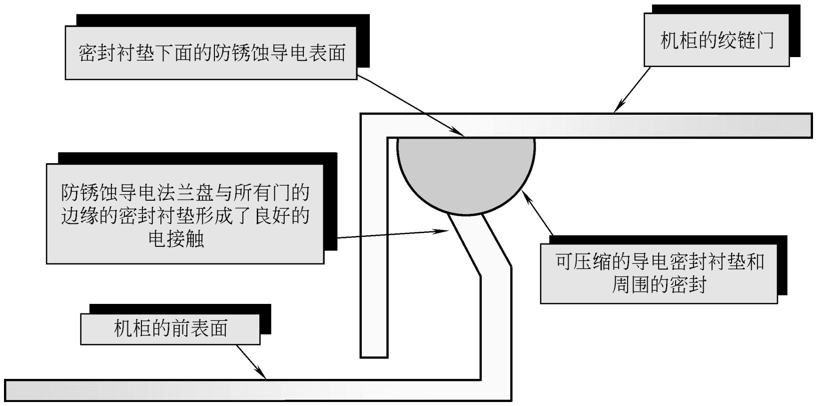



图 1-4-8　屏蔽机柜上的搭接门和可拆卸面板 – 工业机柜上所采用的门的一个实例
（自上而下的水平横截面的俯视图）

当使用绿/黄导线来作为一个门或面板的安全地时，它在几百 kHz 频率以上所能提供的 EMC 性能的改善非常之有限，甚至不值一提。但若换用一个短而宽的专用接地条来代替前面的接地导线的话，这个上限频率也许可以延伸到几个兆赫。

市场上有着来自不同制造厂商的，大量不同品种和规格的密封衬垫可供选用。大多数这些制造厂商也提供用户服务。上述的这个观察揭示了：没有哪一个密封衬垫可通用于各种不同的应用范围。所以，要根据具体的应用来选择不同的密封衬垫。在设计或选择密封衬垫时，应考虑包括以下几点：

1）满足机械标准；

2）压缩变形；

3）锈蚀电阻［与它的配合材料间的低电流电动势（EMF）。并适用于计划使用的环境］；

4）有能力经受预期正常使用的苛刻要求；

5）安装表面的形状和先期准备；

6）易于装配和拆卸；

7）环境密封，烟雾和火警要求。

屏蔽用密封衬垫可以分成四个主要的类型：

1）导电聚合物（添加有金属颗粒的绝缘聚合物）。当用于环境密封时，这类材料可以成双层使用。它们具有低压缩永久性变形特性，但需要有足够的接触压力。所以，将它们使用于没有杠杆力的手动门上是有困难的。

2）导电材料包裹的聚合物（外层具有导电喷涂的聚合物发泡或管）。这类材料可以做得非常柔软，并具有伸缩性。它们同样具有低压缩永久性变形特性，但有些这类材料仅需要较低的接触压力。但它们的环境密封性能可能不是最好，并且它们的导电层易于磨损。

3）金属栅网（任意的或编织的）。通常这类材料都会过于刚硬，且不易弯曲。但它们与金属罩壳的阻抗匹配较好。因此，与上述其他类型的材料相比，它们具有较好的 SE 值。但它们的

环境密封性能较差。但现在，有些这类材料常会与一个环境密封材料搭配在一起使用。这样在一个应用中，就同时具有两种不同特性的材料，从而互补了它们的性能。

4）指簧。通常由铍铜或不锈钢制成。并且具有非常好的依从性。它们使用最多的地方是模件上（和门上）。因为，两者都要求必须容易的以人力方式取出（打开）及插入（关闭）。所以，指簧在应用上有着广泛的使用。它们的擦抹式接触可以获得很好的搭接性能。并且它们对金属罩壳的阻抗匹配也很好。但它们不适用于要求有高压维修的地方（可能每隔几年就要进行凡士林的涂抹）。而且，它们也比较容易由于不小心而损坏。诸如被衣袖勾住、弯曲变形或折断。再就是指簧本身的尺寸和它们间的间距会形成电感。因此，在高频情况下，或关键的地方可能需要同时安装两排。这种设计方式常常可以在大多数 EMC 测试室的门上看到。

需要对产品上使用的密封衬垫就它们的机械技术指标做出适当的规定。以使它们能有效地工作，并容易安装。仅仅简单地把密封衬垫粘在一个表面并挤压在两个配合面之间很有可能达不到预期的效果。另一个常见的错误做法是为了更好的密封，使用过量的安装螺栓。结果在有螺栓的地方造成了密封衬垫由于压缩而变形，并在安装面之间形成若干个凹陷，而造成很大的泄漏空隙。产生这种情况的另一个原因是所选用的配合部件的硬度不恰当。但要使得配合件表面硬到不使用特别加工的凹槽就可以把密封衬垫塞挤进去，在装配工艺上是相当困难的。所以，建议使用如图 1-4-9 中所显示的凹槽形结构。这类凹槽不仅可以帮助修正密封衬垫所处的位置，而且还可以在装配过程中夹持住密封衬垫。

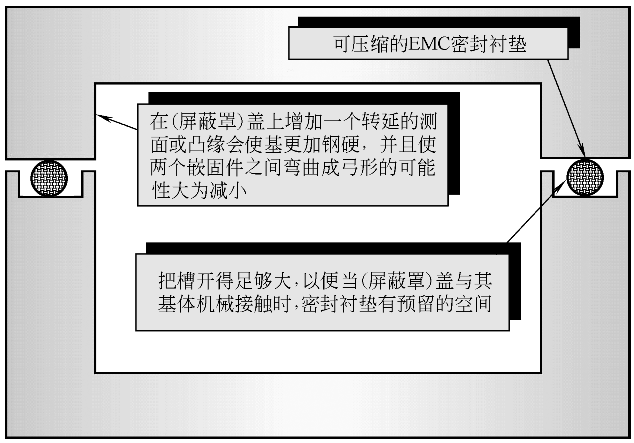



图 1-4-9　密封衬垫的机械保证措施

密封衬垫的接触面不允许有喷涂（漆）面存在（导电漆除外）。它们所使用的材料，它们的准备过程和电镀等都必须从防止电蚀的观点出发给予仔细的考虑。

所有在产品中将要使用的密封衬垫的详细技术指标和规格尺寸都必须在生产工艺图中一一标出。在生产过程中，所有对它们做出修改的建议，都必须先经过可能对屏蔽和 EMC 性能造成的影响进行评估，以确定这些建议是否可行。当更换喷涂面导电漆供应商时，经常会使得密封衬垫变得毫无作用。这是因为在生产工艺图中未标出对屏蔽和 EMC 的要求所致。我们知道，改变喷涂面导电漆的工艺流程和改变喷涂面的材料一样，会由于改变进入没有掩蔽的密封衬垫安装表面的超范围喷涂的程度，而对屏蔽和 EMC 性能产生有害的影响（正如使用不同品牌的导电漆可以造成不良影响一样）。

## 4.8　显示器件和类似器件的屏蔽

显示器件的安装要求在屏蔽罩壳上开孔。由于形成缝隙，从而损害了屏蔽性能。倘若仅是几个小型的 LED 的话，往往并不会形成什么问题（虽然，当使用的罩壳是由塑料压制而成时，它们往往是人体 ESD 的一些敏感点）。若把显示器件安装在屏蔽罩壳之外，则可以避免造成缝隙。但同时也失去了对显示器件本身的屏蔽，而造成如何处置显示数据和电源电缆以及它们对罩壳渗

透的一系列有关问题。

图1-4-10显示了，在一个屏蔽罩隔离壁上开有一个用来安装显示单元的大缝隙的情况。显示单元本身又通过使用安装在屏蔽罩内的一个内部“脏盒子”来限制它（为显示单元的安装而形成的缝隙）所造成的场的泄漏。在“脏盒子”和罩壳内部隔离壁之间的连接，必须以与屏蔽罩壳上其他的连接相同方式进行处理。

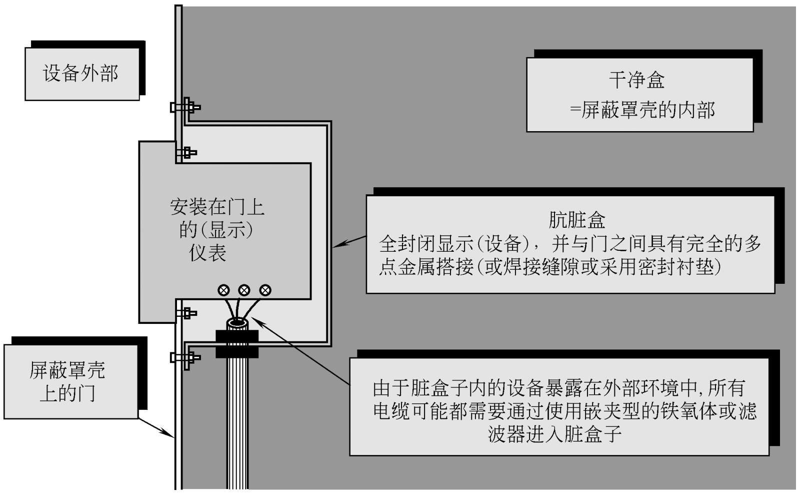



图1-4-10　“肮脏盒”方法

（适用于显示面板或其他安装在面板上的器件）

在对显示器本身需要加以屏蔽的地方，我们需要通过产品上的一个屏蔽罩壳来完成对显示窗口的屏蔽。一些高级CRT可以通过围绕它们前边缘的金属框架来提供对其本身的良好屏蔽。此时，该金属框架要以电气搭接方式沿着安装缝隙的整个周边与前面板搭接。我们发现，原来采用高等级CRT的产品，在改用有源矩阵型LCD后，反而会引起比CRT所造成的更高电平的发射。甚至，在有些原先使用CRT时不需要屏蔽的产品，在改用有源矩阵型LCD后，还需要增设附加的显示窗口屏蔽。

市场上有着各种不同类型和规格的屏蔽窗口可供选用。但它们的屏蔽都基于两个主要技术：

1）喷涂于塑料薄片上的金属薄膜。该金属薄膜通常为铟-锡-氧化物（ITO）。当膜的厚度达到8mm或更厚一些时，它的光学性能下降的程度开始变得不可接受。对于那些由电池供电的产品，向其提供所需要增加的显示背光功率已证明过于困难。请参阅图1-4-1。我们可以看到这类薄膜的厚度，在频率降到100MHz以下时，可能不足以提供良好的SE。

2）嵌入式金属栅网。该类栅网通常采用的是增黑的铜导线构成的细密栅网。与上述金属膜技术相比，在光学性能下降程度相同的情况下，它能提供高得多的SE。但假如栅网的尺寸不正确的话，它们会引起显示像素的莫尔条纹⊖。一种改善这种影响的工艺是将栅网以对角线方向定向。

蜂窝状金属显示屏蔽具有目前可用的最高等级的屏蔽性能。它们是以大量低于截止频率的波导，以并排叠层的方式构成。它们最主要应用于安全和军用设备中。在这些应用场合，它们非常窄小的视角意味着操作者的头部就足以防止其他任何人对显示内容的窥视。

屏蔽窗口的一个至关重要的问题是，它们的导电层（膜、栅网或蜂窝状金属）必须直接搭接

⊖　一种光学干涉现象。——编译者注

接到围绕它们裁剪的四周边缘的罩壳屏蔽表面。

图 1-4-11 显示了一种光学装配方法。该方法可以使用密封剂/胶水来代替所需要的机械固定方法。紫外线干燥导电粘结剂的使用可以使装配时间相当于或短于机械固定装配方法。

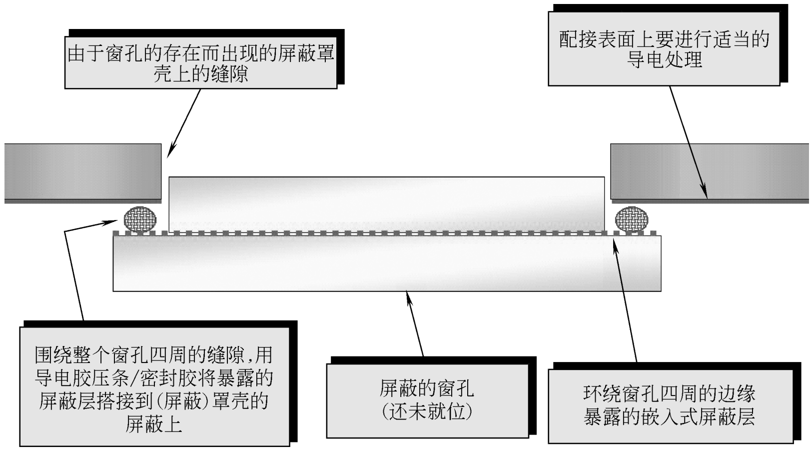



图 1-4-11　窗（孔）的屏蔽搭接

## 4.9　通风装置缝隙的屏蔽

这类屏蔽具有与显示屏蔽相类似的问题。但可以选用的仅有栅网或低于截止频率波导两种方法。正像前面已指出的，它们必须沿着通风装置的缝隙以金属对金属的搭接方式（或用导电密封衬垫）与罩壳屏蔽相搭接。当然，栅网的网孔尺寸与显示屏蔽应用相比可以粗大一些。在有些场合，还可以使用板形金属网。

栅网网孔尺寸的大小必须以不降低罩壳的 SE 为原则。也正如前面已指出的，若干个相互邻近的相同尺寸小缝隙的 SE（大约）正比于它们的数目 $n$（$\Delta SE = 20\lg n$）。因此，2 个缝隙将会比 1 个缝隙的 SE 下降 6dB，4 个缝隙会使 SE 降低 12dB，8 个则降低 18dB 等等。对于一个具有数量巨大小缝隙的典型通风口外罩而言，为了获得相同的 SE 值，与只有一个缝隙的外罩情况相比，它的网孔尺寸要比单个缝隙自己所需要的要小得多。这也就是为什么在较高频率上，当通风口外罩的缝隙尺寸超过 1/4 波长时，上述的“数目每增加一倍，SE 降低 6dB”的粗略估算公式将会导致设计上的“工程保险系数⊖”过大。但是，目前还没有其他更好的估算公式适用于这种情况。

低于截止频率波导技术允许有高速空气流通，而仍然保持它的高 SE 值。蜂窝状金属通风装置屏蔽（由许多狭窄的六角形管以并排叠层的方式搭接在一起构成）用于这类应用已有许多年。据知，至少有一个高度屏蔽的 19in 机架制造厂商声称，仍使用普通薄板金属构件技术于低于截止频率波导技术来对机柜的顶部和底部通风口缝隙进行屏蔽。

用于通风口缝隙的屏蔽设计，可能会由于需要对沉积于屏蔽中的来自空气的尘埃进行清洗而变得复杂化。所以，一些经过慎重考虑设计的空气滤波器，可能会要求将通风口屏蔽以焊接方式或其他永久性的固定方法将其定位。

⊖ 宽余量。——编译者注

## 4.10　使用金属喷涂（导电漆）或电镀塑料进行屏蔽

我们经常会因为手感良好和漂亮的外观而使用塑料作为产品外壳。但对它进行屏蔽往往会很困难。使用诸如添加有研磨成粉末状金属颗粒的导电漆或使用导电良好的金属对塑料罩壳的内表面进行电镀是两种经常用的工艺。这类导电材料会在塑料罩壳内部表面形成一个导电涂层。虽然它有可能提供某种程度的屏蔽，但这类工艺会对技术上提出较高的要求。重要的是要在模具设计期间就要考虑到使用这类材料的有关技术细节。

在实际应用中，我们却往往会发现在需要屏蔽的地方，使用具有内表面导电涂层的塑料罩壳这类设计常常无法达到所要求的 SE 值。塑料装配件之间缝隙的存在是这类设计的一个弱点。它们往往既不能保证无泄漏安装，一般又不易使用密封衬垫来完成导电密封。除此，不仅还需要价格昂贵的附加模具，而且还会推迟产品的市场投放以及新产品的成本回收。

不论什么时候，若新产品要求有一个塑料外壳的话，从经济效益的观点出发，至关重要的是在设计的开始阶段，就应慎重考虑这样做是否能达到必需的 SE 值。

实际应用中，除了上述的一些问题外，喷涂导电漆层或电镀的其他问题还包括有：要保证漆层或镀层在产品的整个使用周期和环境中，始终能保持它与塑料基底的亲和力。假如没有关于这类材料的详细化学和物理性能以及生产工艺过程的专业知识和技术人才，要完全做到这一点是很困难的。倘若在产品使用周期中，导电涂（镀）层从罩壳的内部剥落下来，轻者损害了产品的 EMC 性能，重者有可能导致内部导体的短路，引起不可靠地运行。甚至火警和致命性的电击。所以，对塑料罩壳的导电涂层或镀层处理必须要有在该领域具有长期实践经验的专家或在其指导下进行。

涂有导电漆或电镀的塑料还有一个特别的问题，那就是电压的隔离。在Ⅱ类产品（双屏蔽）的塑料罩壳内部增加一个导电层，会减小它的爬电和间隙距离而损害产品的电气安全性能。同时，对任何使用塑料罩壳的产品来说，在罩壳的内表面增加一个导电层往往会通过罩壳接缝或连接处诱发人体静电放电（ESD）的发生。结果是以造成对 ESD 敏感的新问题来替代想要解决的辐射或干扰问题。从商业角度出发，若可能需要对产品屏蔽的话，而且又倾向使用外观华丽的塑料外壳的话，如前所述，重要的是要在产品设计周期的开始时，就要将使用塑料罩壳的可能性慎重的考虑在设计中。

有些公司在“盒子”的使用上有他聪明之处⊖。仅在产品内部通过使用薄而不那么讨人喜欢的低成本金属屏蔽来屏蔽 PCB 或其他装配件。这样做的结果，就没有必要使用那些漂亮的塑料外壳来执行双重任务了。不仅节省了成本，还减少了很多头痛的问题。但是还是上面已强调的：必须在项目开始时就要这样考虑。不然，到了后期，甚至想要增设一些内部的屏蔽用金属构件都因为没有余地而成为不可能了。

## 4.11　非金属屏蔽

容积型导电塑料和导电树脂通常是将导电颗粒或纤维均匀分布在提供机械强度的绝缘粘合剂中形成的。有时，这些材料会由于在塑料或树脂基上形成一层“肤状膜”而造成不易达到良好的 RF 搭接。解决办法是采用金属攻螺纹、金属螺母或其他方式镶嵌在基础材料中来获得所要求

⊖　双关语。——编译者注

的 RF 搭接。由于绝缘膜的存在，不仅对防止在连接处形成长形缝隙带来困难，而且不易为连接器本身、密封衬垫和滤波器提供良好的搭接。导电颗粒与聚合材料混合物本身的分布不均匀性，不仅可以在罩壳的某些部位形成机械强度较差，还可以造成屏蔽的泄漏。

目前，基于碳纤维的材料（它本身就是导电材料）以及自导电聚合物开始逐步流行。但它们尚不具有如金属那样好的电导率。所以，在给定厚度条件下，不能提供很好的 SE 值。

## 4.12　由于不恰当屏蔽造成的传导测试失败

由于外部辐射环境的关系，传导测试频率下限一般设置为 30MHz。但这并不意味着频率在 30MHz 以下屏蔽就不重要了。一个屏蔽罩壳在低频情况下的超值泄漏也同样可以导致传导测试的失败。

一般来说，若产品的尺度小于 0.5m，并且频率为 30MHz 以下时，它的天线效应相对的不那么有效。此时的大多数问题是由于电缆屏蔽的泄漏所致（当频率在 30MHz 以下时，电缆的长度也往往会足以使它成为一根良好天线）。所以，即便是一个小型产品，倘若它包括有一个强低频场源，它仍可能需要一个在频率为 30MHz 以下时仍然有效的罩壳屏蔽。

## 4.13　屏蔽罩壳的安装

若有一根导线通过屏蔽罩壳上的缝隙进入罩壳，那么，该屏蔽罩壳的原有 SE 将会全部丧失。图 1-4-12 显示了，如何在不损害其 SE 的情况下，安装一个屏蔽罩壳所需要注意的一些主要方面。

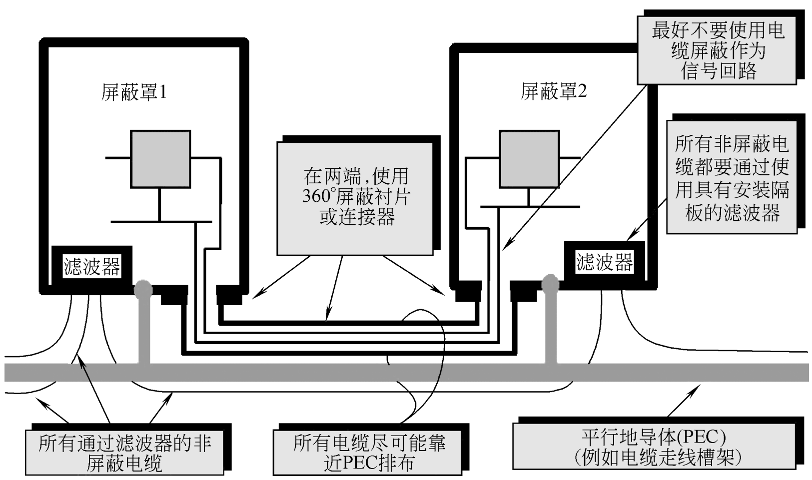



图 1-4-12　屏蔽罩壳间的相互连接

所有要穿过一个屏蔽罩壳的屏蔽电缆的屏蔽和电缆的连接器（或密封衬垫）以及它们 360°的搭接，都如罩壳本身的金属构件一样，是一个完整“法拉第笼”的至关重要的组成部分。用于未屏蔽外部电缆滤波器的正确配置与安装也都是获得良好 SE 的关键所在。上述的这些都已在本篇的第 2 和第 3 章中有所讨论。但在这里仍值得再次提醒读者的注意。

值得顺便再提一下的是，一个带有屏蔽引线的电缆与一个罩壳屏蔽（没有采用 360°的搭接方式）相连接，将会使该罩壳的 SE 从相当低的频率开始（比如，一根短小的引线将从 10MHz

起，引线越长，该起始频率就越低）就会随着频率的升高而逐渐丧失殆尽。

关于工业用机柜（和滤波器）的最佳屏蔽方法，请参阅 IEC 1000-5-6（95/210789 DC）㊀。而关于电缆屏蔽（和接地）的最佳做法，请参阅 BS IEC 61000-5-2：1998-其中还包括为什么屏蔽引线问题和使人们联想到历史教科书中曾认为烙铁必须在火中加热同出一辙。图 1-4-14 显示了，根据上述的两个最佳实践标准，安装屏蔽机柜的一些要点。关于该图中屏蔽电缆的安装详细内容，请参阅本篇第 2 章的有关内容。而关于在非屏蔽电缆上安装滤波器的详细内容，请参阅本篇前面第 3 章的有关内容。

## 4.14　使用在 PCB 一级上的屏蔽

回顾我们最初设定的屏蔽应用原则：为了节省成本和提高屏蔽效果，总是尽可能从初级的装配上开始。所以，我们应该慎重考虑在 PCB 一级上的屏蔽问题。

理想的 PCB 上的屏蔽应是一个全封闭，并带有屏蔽连接器和安装在隔离壁上的馈通滤波器的金属盒。实际上，PCB 的屏蔽罩壳的确就是一个如前面曾讨论过的产品一级上的屏蔽罩壳的缩小版本。这使我们经常称之其为一个模块。它不仅能提供极高的 SE 值，而且往往被用于 RF 和微波领域中。

虽然有可能采用较为廉价的 PCB 屏蔽来降低成本，但它们的 SE 通常都不如设计良好的模块那么好。而所有这些仍都还将在很大程度上取决于所使用的，为 PCB 的一个面提供屏蔽的接地参考面。所以，可以像 PCB 上的任何其他元器件一样，为 PCB 配置一个仅有五面的简单屏蔽盒。把它沿着它周边的多个点上焊接在接地参考面上。从而在所需要屏蔽的电路区域周围形成一个“法拉第笼”。各种规格的这类用于安装在 PCB 上的标准五面屏蔽盒可以很容易的从市场上购置。并且，还有许多制造厂商可以根据用户的需要定制这类精密的金属构件。一种搭锁式㊁的这类盒子不仅可以很容易进行调整，而且，在盖子打开时，很容易对测试点进行测量或更换 IC。这类结构的盒盖也很容易开启关闭。它的周边往往还带有指簧，以便在它们关闭以后可以获得良好的搭接而获得很好的 SE 值。

这类屏蔽方法的明显缺点是在它与接地参考面焊接点间距之间所形成的缝隙，再加上接地参考面本身可能存在的缝隙（比如贯通导线周围和通孔周围的间隙）以及这类五面盒本身存在的任何缝隙。在五面盒的边缘与元器件面上的接地参考面的无缝焊接可以消除其中第一种缝隙。但代价是需要使用非常耗时的手工操作所带来的成本的增加。

为了使成本降至最低，我们希望把所有的信号和电源都以印刷线条的形式直接引入到 PCB 的屏蔽区域。这样就避免了导线和电缆的使用。这也同时意味，我们需要使用与 PCB 等效的隔离壁安装式屏蔽连接器和隔离壁安装式滤波器。

有一种称之为“带状线”的 PCB 印刷线条。它是一个设计在两个接地参考面之间的印刷线条。它的性能等效于一根屏蔽电缆。通常，它的保护性线条会被布置在该“屏蔽线条”的两侧。而这类保护性线条又经常会通过许多通孔将其本身与顶部和底部的接地参考面搭接。当通孔之间的间隙充当屏蔽缝隙的作用时（在高频时，由于保护性线条具有太高的电感量情况下，它将无法提供一个良好的 SE 值），一个限制因素是每平方英寸所能容纳的通孔数目。因为 PCB 材料的

㊀ IEC 1000-5-6 是国际电工委员会制定的主要防护标准之一（草案），它的对等标准是英国国家标准组织（BSI）的 95/210798DC。——编译者注

㊁ 用类似指簧这类结构形成盒盖开启和关闭搭接。——编译者注

介电常数大约为空气的四倍，当我们使用图 1-4-6 和图 1-4-7 来决定通孔的间距时，它们的频率轴应该除以 2（PCB 介电常数的平方根）。有时，设计工程师甚至不考虑保护性线条的问题，而直接使用通孔来“引导”有疑问的印刷线条。还有就是以随机的方式来变化通孔周围所要求的空间来代替成行排列的通孔也许不失为一个好主意。这样做的好处是可以有助于消除谐振。

当带状线进入一个被屏蔽盒所包围的电路区域时，在工艺上，将它们的上部和下部的接地参考面（以及任何保护性线条）的两边都搭接到接近带状线的屏蔽盒的焊接点上就足够了。

对于只有一个单一接地参考面层与印刷线条平行的情况下，印刷线条的一侧将被暴露在空气中。这种结构被称之为“微带线”结构。当一根微带线进入一个屏蔽 PCB 盒时，由于屏蔽盒的隔离壁的存在，它会受到一个非连续阻抗的影响。假如在微带线中的信号的最高频率分量的波长大于屏蔽盒隔离壁厚度（或该盒安装边缘宽度）的 100 倍的话，这个非连续阻抗会由于过于短暂而可以忽略不计。若不是处在这类条件的情况下，则有可能发生性能上某种程度的下降。这类信号最好还是采用带状线来作为它们的通路。

虽然，在有些场合即使没有滤波器的屏蔽，PCB 仍有可能获得相当可观的性能改善，但我们建议：所有非屏蔽线条在它们进入屏蔽的 PCB 区域时，都必须加以滤波。这是由于要对是否需要使用这类滤波器进行预测往往会相当的困难。所以，在设计过程中就将它们的使用考虑其中（至少在原型板上应该这样做。只有在 PCB 布局已成功地通过了 EMC 测试以后，才有可能考虑是否可以将它们移去的问题）。

如前所说，最好的滤波器是馈通型滤波器。但为了节省成本，我们要避免使用有线型的。目前，可用的 PCB 引线安装型可以以普通方式焊接到一个 PCB 上，然后在后续工艺流程中，以手工方式焊接到屏蔽盒的隔离避上。较为快捷的装配方式是把滤波器的中心接点焊接到基础接地参考面上来完成。但要确保在屏蔽盒和同一个接地参考面层之间两边的焊接点尽可能地靠近。这后一种结构也适用于表面安装“馈通”滤波器，从而可以进一步地降低成本。

但即使是表面安装型的馈通滤波器，与简单的铁氧体环或电容滤波相比，仍然显得过于昂贵。为了在 EMC 测试过程中能找到最佳性价比的滤波器，同时又不会过分延误研制周期和避免 PCB 布局的迭代反复，可以很容易地采用下列的任何滤波器或滤波器组合形成多用途滤波组合模式：

1）零欧姆连接（不用滤波器。经常会作为对一个新设计产品的 EMC 测试的起始点）。

2）一个与信号串联的电阻或铁氧体环。

3）一个接到接地参考面的电容。

4）共模扼流圈。

5）电阻/铁氧体/电容的组合（T、π、LC 等。有关详细内容请参阅本篇第 3 章）。

6）馈通电容（即接地的中心插针，不是真正地馈通）。

7）馈通滤波器（T、π、LC 等。接地的中心插针，不是真正地馈通）。

多用途滤波组合模式也意味着，我们并不限制非要使用专用滤波器。我们可以以最低的花费，按照电路（或整机）的要求组合出最符合我们所需要的滤波方式。

至此，不言而喻，理想情况下，所有这些 PCB 安装型滤波器的中心都应该沿着屏蔽盒的隔离壁排列。虽然可能需要对屏蔽盒做一些修整，以便可以容纳所需要的元器件。使用非引线型的表面安装滤波器，可以使屏蔽盒所要修整的尺寸最小化，以改善 SE。

在有困难获得简单滤波器线条的地方，要特别小心，不要让任何未经滤波的线条的走线靠近已滤波的线条。图 1-4-13 就是试图用三维图形的方式显示出低花费屏蔽组合看起来应该是什么样子。

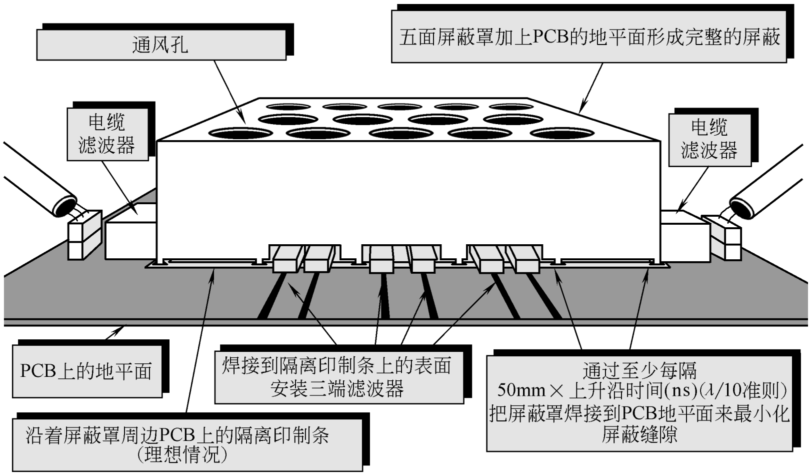



图 1-4-13　PCB 一级上滤波器和屏蔽示意图

当带有电缆的情况下，可能需要将屏蔽和滤波一起使用。较为明智的办法是：预先要为进入一个屏蔽的 PCB 区域的所有“已屏蔽”线条提供已预先设置好的多用途组合模式滤波器布局，或至少准备一个铁氧体环。

# 第 2 篇　PCB 的电磁兼容设计和技术

## 第 1 章　隔离和接口抑制

### 1.1　隔离技术简介

隔离是性价比最佳的一种 PCB 技术。本章中所要介绍的高级隔离技术采用了在内部和外界之间，PCB 上噪声和敏感区域之间接口隔离或抑制的相同分析方法。但强调的重点不同：前者强调屏蔽技术的分析，后者强调的是滤波抑制技术。

一个良好的实践方法应该是在万一需要的情况下，对每个被隔离电路区域可能要求的屏蔽和滤波做最坏的打算。可以对设备在没有屏蔽和仅安装有标准 PCB 滤波器情况下进行“预符合性”EMC 测试。并准备好额外的屏蔽和滤波方案和有关部件（当然希望是不需要使用它们）。一旦需要时，可以试着安装它们以检查被测单元是否可以通过测试。若 EMC 测试失败，则可以迅速选取其他预备方案和元件，在已预热烙铁的帮助下提高屏蔽和滤波的等级。这样做可以使预测试而不会占用过多的时间。通过进行预测试，我们至少可以希望发现所要求的最少配置以节省不必要的成本支出和确定问题所在区域。这个做法与传统的做法或方案相比，至少可以节省数月的时间。因为通常的传统做法总是等到为了要通过 EMC 测试（甚至认证前）才考虑对所怀疑的部件或区域增设设计外的屏蔽或滤波，此时往往会要求对 PCB 的部分或全部设计“重新返工”。既费时，又费工！

屏蔽和滤波技术结合起来互补使用可以形成高性能的隔离效果。没有滤波技术的介入将不可能获得高性能的屏蔽。反过来，没有屏蔽技术帮助也不可能获得高性能的滤波。

### 1.2　PCB 层次上的屏蔽

在本书的第 1 篇中，我们曾就一般屏蔽问题做过一些介绍。该篇中所介绍的 PCB 屏蔽与一般屏蔽有着相同的通用设计和技术要求。但本节以及本章的 1.3 ~ 1.5 节中所要讨论的是针对高级 PCB 隔离问题而展开的。所以将会涉及更为详尽的设计细节和所应用的技术。

#### 1.2.1　PCB 上采用屏蔽措施的原因

在 PCB 设计层次上使用屏蔽技术的原因很多。但最为明显的原因之一是基于屏蔽应在尽可能早或低的层次上完成这样一个基本原则。在 PCB 上完成屏蔽不仅节约成本，而且体积小，重量也会最轻。在模块或设备外壳层次上完成屏蔽的花费将会 10 倍于在 PCB 层次上完成屏蔽的花费。

在表面安装元器件（SMD）不断微型化和 PCB 上元器件密集度不断提高的今天，为了获得一个产品中所期望的运行性能水平，使得我们更加需要在一个产品中的不同区域完成相互之间的隔离和屏蔽。

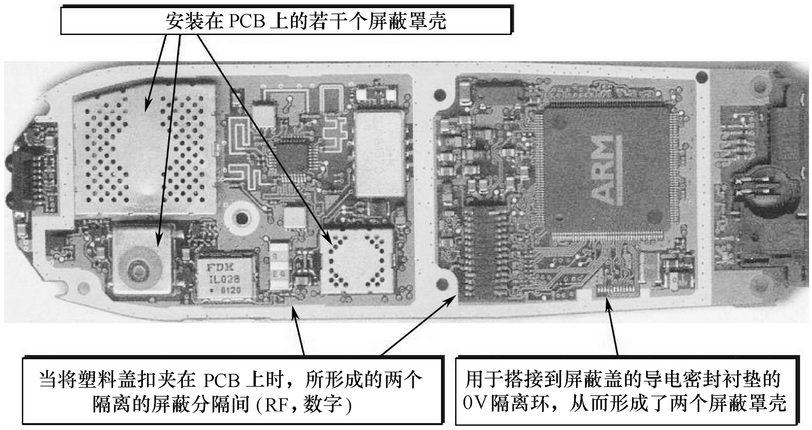



图 2-1-1　在一个手机中 PCB 上安装屏蔽实例

IC 芯片体形尺寸的不断缩小又使得它们对信号的恶化更加敏感。PCB 上的屏蔽是在一个典型现代化电子产品内部的噪扰环境下，确保先进的 IC 可靠运行的最低花费层次。

当一个产品中集成有无线（无线电）通信时，由于非常接近于无意形成的噪扰发射天线会倾向于造成对产品中其他部件上的敏感电路的干扰（模拟和数字元器件都可以是非常敏感的元器件)。而存在有灵敏接收天线，且非常接近于如开关模式转换器和数字信号处理器这类“噪扰”电路时，可能会缩短无线通信的有效工作范围。所以，PCB 上的屏蔽是无线通信中一个非常有价值的技术。

许多现代便携式计算机和类似设备都装备有各种各样的无线数据通信（诸如蓝牙，IEEE 802. 11)，但却都没有明显的可看得见的天线存在。这是因为它们的体积都小到可以被安装在产品内部的缘故。显然，在这种条件下的产品外壳是不能被屏蔽的。所以，必须采用 PCB 层次上的屏蔽技术来加以替代。

法规的如何制定也是一个十分重要的课题。随着 IC 芯片体形尺寸的不断缩小、数字和开关电源器件的开关速度的不断加快，以及数字处理速度也继续不断的提升，这使得现代电子产品在频率超过 1GHz 上的发射电平也急剧增加。因此在 1GHz 频率以上的频谱日益广泛地被用来作为个人通信的同时，法规规定的发射标准也上移到 2. 7GHz（欧洲）和更高来保护无线电频谱。

现代电子产品的外壳为了容纳更大尺寸的视频显示器，安装各种电缆的连接器、各种可移去的存储元器件用的插座，以及通风用窗口而被切割出许多孔洞。因此，这些外壳作为一个整体必须采用有具有多个连接的装配结构构成。在较高频率上，忽略外壳上的结构问题可能严重地损害屏蔽的有效性（SE)。PCB 上屏蔽的使用可以降低对整个外壳的 SE 的要求。有时甚至有可能完全不需要外壳层次上的屏蔽。如前所述，当涉及无线通信的场合，有时甚至无法对外壳进行屏蔽。

## 1. 2. 2　PCB 层次上的屏蔽综述

图 2-1-2 和图 2-1-3 分别显示了与 PCB 屏蔽问题有关联的综合示意图。一个五面体的导电“屏蔽罩壳”被安置在 PCB 的一个电路区域上，并且通过 PCB 上的通孔在沿着它的周边，以多点和电气搭接方式搭接至 PCB 内的一个参考面层。这样就形成了一个“封闭”六边形导电罩壳。如上所述，其中一面（常称之为屏蔽罩壳的第六面）是镶嵌在 PCB 本身的内部中的。

通常使用的参考面层是处于 0V 电位的参考面层。但也可以是任何其他电位的层面。进入或

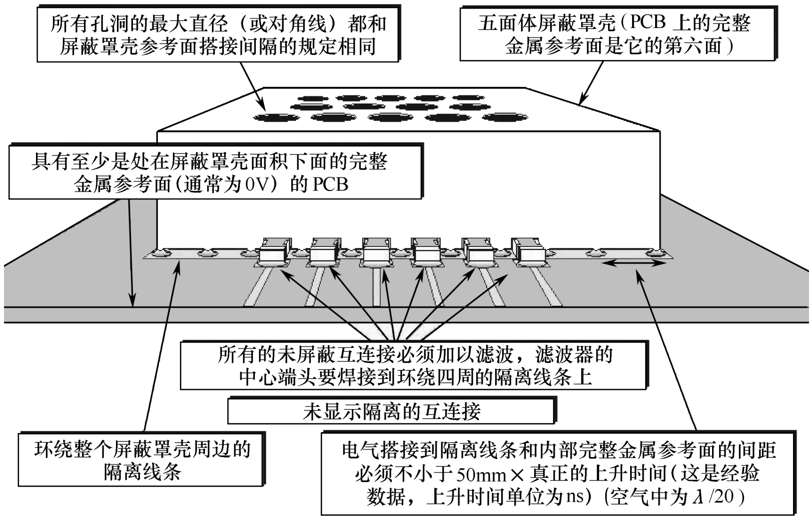



图 2-1-2　PCB 层次上屏蔽和滤波的综合示意图

（进出屏蔽的互连接未在图中示出）

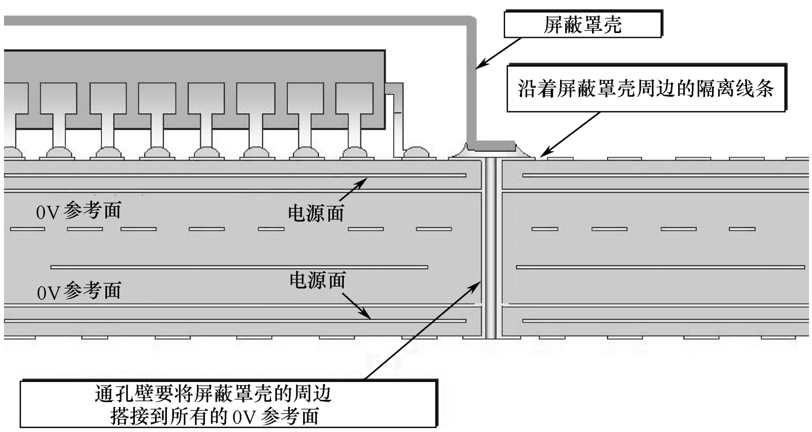



图 2-1-3　一个屏蔽 PCB 区域的部分横截面

（截面通过一个周边上的通孔）

离开屏蔽罩壳的（印刷）线条必须加以屏蔽/隔离或加以滤波（图 2-1-2 中仅显示了滤波过的线条）。假如参考面是处在多层 PCB 的内层，在屏蔽罩壳另外一面上的线条和元器件仍无法受到屏蔽保护。当然，可以在 PCB 最外部的上下两面都安装屏蔽罩壳（此时并不总是要求有 PCB 参考面层）。但是在 PCB 的最外部两面都安装有屏蔽罩壳的场合，装配自动化就会变得相当困难。

在一个 PCB 的上下两面都安装有分别与不同电路相关联的元器件的地方，它们可以通过使用一个内部 PCB 参考面加以相互隔离（或部分程度的隔离）。虽然在自动装配上有难度，但仍然有可能分别对各自的电路区域设置屏蔽罩壳。并且各自的屏蔽罩壳可以使用相同的参考面作为它的第六个屏蔽面。

可惜的是，当使用通孔电镀（THP）PCB 结构时，在参考面层一面上的与电镀的通孔相关联的电路将通过电镀的通孔延伸进入参考面另一面上的屏蔽体中去，从而形成两个电路之间级的“串扰”。另外，由于通孔周围的净空间孔在共用参考面上的穿越将会降低上部和下部屏蔽体之

间的有效性。

微化孔 PCB 技术的应用能够使得一个 PCB 相对两个面上的屏蔽体获得好得多的隔离性能。因为它采用了在垂直方向上并不穿越整个 PCB 的“盲”和“掩埋”镀孔技术。微化孔 PCB 结构的使用（有时也称之为高密集度互连接或顺序结构），从而使得形成无孔洞的参考面层成为可能。图 2-1-4 用图示的方式显示了上述的基本原理。

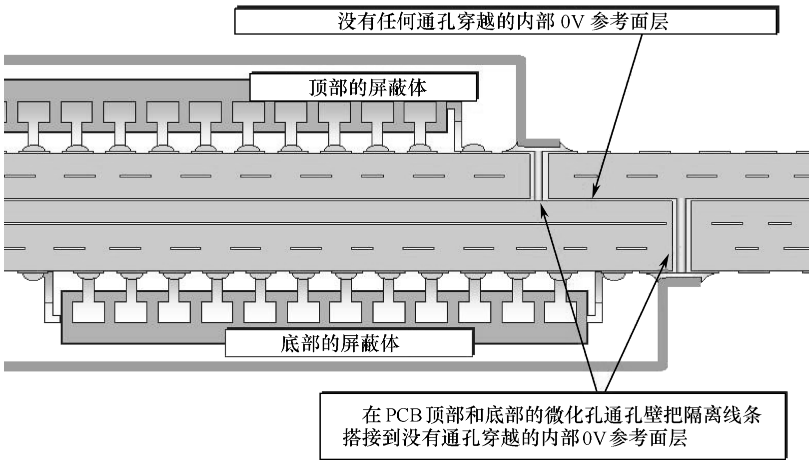



图 2-1-4　使用微孔技术的双面屏蔽示例

使用微化孔技术构成的 PCB 可以在 PCB 的相对两个面上所构成的电路之间形成的隔离程度非常之高。而它们之间的内部参考面是一个完整的，不存在任何孔洞的参考面层。

## 1.2.3　PCB 上屏蔽罩壳的类型

传统上，PCB 屏蔽罩壳都用金属薄板制成。诸如镀锡钢、黄铜或铜铍合金等。围绕它们的四周设计有多个插针以用于焊接到镀敷的通孔上。通常它们都会具有一个带有搭扣的盖子，在需要时可以打开对内部的元器件实行更换或测量等。这类搭扣盖的四周往往还加工成型许多指簧来最小化可能导致“泄漏”的屏蔽缝隙。它们也使用于将屏蔽罩壳隔离成两个或多个相互隔离的隔离区。

近几年来，各类材料和尺寸的商品化表面安装金属屏蔽罩壳可以很容易地从市场上购得，并使用得也越来越普及。与其他 SMD 一样，尺寸在 50mm$^2$ 以下的屏蔽罩壳已成功地可以在自动化流水线上安装。为了降低重量和节约成本，最近几年来还出现了其他一些不同种类的设计（有些还正在研制中）。另外还有一类所谓的降低对环境影响的屏蔽罩壳亦已商品化。

不带可移去盖子的金属屏蔽罩壳不仅价格较为便宜，而且重量也较轻。因为它们具有较少的孔隙，所以它们的 SE 也较好。Laird 技术公司将具有可移去盖子的屏蔽罩壳设计成像以前的椭圆形沙丁鱼罐头一样有一个“钥匙”。在打开以后，若需要复原这类屏蔽罩壳的盖子时，则需要用一个新的带有导电胶的盖子压到罩壳壳体上即可。

金属薄板制成的屏蔽罩壳的一种变型是用压铸金属“弯曲”成屏蔽罩壳的罩基，并焊在或加压安装在 PCB 上。它们的顶部边缘具有许多金属销钉。一个周边带有孔洞的平板状金属盖以对准罩基上销钉的方式扣压其上。使用这种技术的一个 PCB 实例显示于图 2-1-5 中。

塑料成型技术过去一些年来已变成 EMC 应用技术中的一个相当活跃的研究和发展领域。压铸成型的屏蔽罩壳多年来都使用喷涂的导电胶，或通过真空喷镀（如阴极真空喷镀）或电镀的

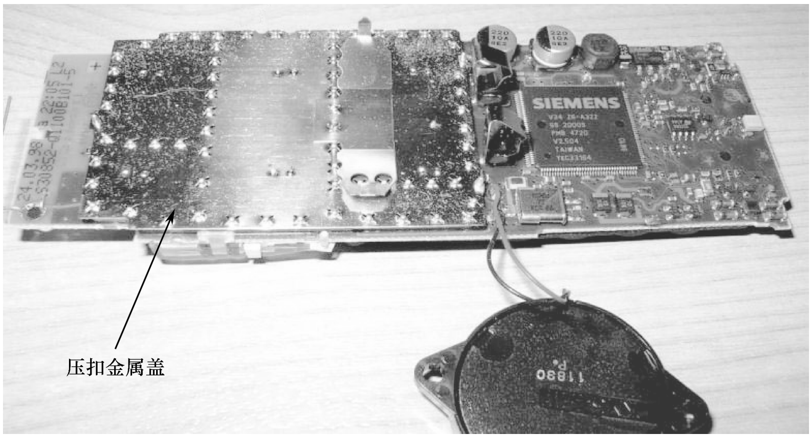



图 2-1-5　用带有压扣金属盖的压铸金属“弯曲”屏蔽罩壳屏蔽
电路区域 DECT 电话（数字增强型无绳电通信）

方式。但是这些方法所使用的自动化导电涂层的设备价格昂贵，要不然则要求花费同样不菲的手工加工工艺。

一种可供选用的为压铸成型的屏蔽罩壳形成导电涂层的工艺是在一个塑料薄板上用像银这样的导电印刷印制成网状或整个层面，或者用其他金属形成一个平板导电层。然后将这类具有导电层的复合薄板切割和热塑成型成所要求的形状。这类设计和工艺的困难是所使用的印剂和金属薄层（膜）必须具有足够的抗拉强度，以保证在制成各种 PCB 上的屏蔽罩壳形状时不会开裂。不然由开裂所形成的孔隙会导致屏蔽罩壳的 SE 的下降。

涂敷有导电层的塑料部件假如具有足够的刚性，可以直接加工使用。但时常有些这类材料需要通过某种方式增加其机械强度。比如夹入某种硬塑料或金属支撑（经常是按照产品罩壳的内部形状成型）。一个借用模型工艺的办法是使用具有导电涂层的塑料薄板制成“预成型”来完成热塑成型。由于它的预成型的屏蔽层被成型于完成的罩壳的内部，所以有时也称这个工艺过程为“模内屏蔽”。这样做的好处是同时避免了手工装配的要求。

有些公司在模内屏蔽处理工艺中使用电镀金属的碳纤维代替使用导电涂层的预成型塑料薄板。(但有些报道指出，在目前的注塑成型工艺中添加导电材料形成可使用的导电塑料材料并不非常成功)。这似乎部分是因为这类材料具有非导电树脂表面的缘故。

## 1.2.4　PCB 上屏蔽罩壳的固定和安装

传统通孔金属屏蔽罩壳经常只能使用手工方式焊接到作为它的第六面的相应 PCB 参考面层上。在批量生产中，虽然常使用波峰焊焊接工艺，但金属屏蔽罩壳的热惯量增加了这类工艺过程的难度。

表面安装金属屏蔽罩壳是设计用自动回流焊装配工艺完成的。通常都具有许多一定模式的小孔以帮助焊接过程中的温度均衡。

高性能金属屏蔽罩壳经常要求将“焊缝”搭接到一个 PCB 顶部的参考面层（或隔离线条）上。与其他类型的表面安装屏蔽罩壳一样，较大尺寸的往往采用两个或多个插针来将它们定位在 PCB 的适当通孔上。

焊接金属屏蔽罩壳时往往要求在屏蔽罩壳上开有孔洞来防止形成“爆米花状”焊接。这种“爆米花状”焊接的出现是由于焊接时温度的变化而产生改变形状的应力，而造成焊接质量变

差。但是，这些孔洞反过来又会影响到所获得的 SE。所以，从这一点出发，倘若能不使用焊接型金属屏蔽罩壳则可以获得某些屏蔽性能上的得益。

导电密封衬垫可以与金属或塑料屏蔽罩壳一起使用。两面都具有导电胶的模具冲压成型密封衬垫或在安装位置上直接成型的导电密封衬垫胶（通常是以硅胶或环氧树脂为基本材料），可以用来使屏蔽罩壳固定在 PCB 上。这类导电密封衬垫也可以用于 PCB 参考面上来完成它们与第六面的电气搭接。

非粘结剂型的导电密封衬垫要求使用其他的一些方式来完成对屏蔽罩壳的固定和安装。如上述的某种塑料搭扣就是这样的一个例子。有时 PCB 屏蔽罩壳是通过产品外壳本身的一些零部件（既可以是座基也可以是覆盖部件）来固定和安装的。假如是这种情况，将产品外壳移去时，PCB 屏蔽罩壳也会一起与 PCB 脱离。当然，密封衬垫并不总是需要沿着一个屏蔽罩壳的四周形成连续的搭接。非连续的，多点搭接也是常用的方法。

导电密封衬垫设计中的一个新的、很有吸引力的发展是一种称之为“Gore 屏蔽 GS5200 热和电气接地垫”技术。它们是一些在它们的上部表面涂有一层热塑料和电气成型的导电密封衬垫材料的可塑层，并通过焊接完成表面安装的元器件。在把它们沿着一个屏蔽罩壳的四周安排的情况下，它们不仅能提供对“第六面”的参考面层的搭接，而且它们还会帮助在屏蔽罩壳内部的元器件进行散热。

另一个将塑料屏蔽罩壳电气搭接到 PCB 的方法是将塑料部件电气搭接导电边缘设计成“高低不平”状，在这些高低不平的边缘具有足够的可塑性条件下，可以单独的与在 PCB 表面上的每个相应的线条和垫盘在一定的压力下，可靠的相接触并完成电气搭接。这个技术不需要焊接和导电密封衬垫，但需要以某种方式将它们固定在指定的位置上。有些这类方法已在前面的非粘结剂密封衬垫方法中有所描述。比如，这类方式包括有：将它们的接触部位设计有一些密封衬垫点，或者设计成不需要密封衬垫的“指簧状”。

若使用可以承受焊接温度的塑料材料，则塑料屏蔽罩壳可以像其他表面安装金属罩壳一样直接焊接到 PCB 上。它们具有不需要“抗爆裂”孔洞的优点。因此能够设计成具有较高 SE 水平的屏蔽。

Gore 公司还研制了他们称之为“速射屏蔽”。这种屏蔽在它的外部使用了一个金属化后的热成型塑料部件。在它与 PCB 相接触的位置上，它具有一个小型的、带孔的法兰盘。为了把它安装到 PCB 上，在它的法兰盘的孔洞位置处的 PCB 上沉积有标准的网格焊球阵列（BGA）焊球。在焊接过程中，通过焊接的毛细作用使得（焊）球“急速地”通过孔洞并与外部的金属层完成焊接。同时又使得屏蔽罩壳保持在固定的位置上。这种覆盖整个普通表面安装的优点是因为屏蔽罩壳的内部表面是绝缘的，所以元器件和线条之间即便是偶然短路的可能性都很小。

### 1.2.5　PCB 屏蔽罩壳的材料

PCB 屏蔽罩壳传统上都是采用冲压成型、拉伸成型或折叠成型的金属薄板制成。当今则有各种各样的材料可供选择使用（还有许多仍正在研制过程中）以在提高 SE 的前提下降低成本、简化安装或减少对环境的影响。屏蔽罩壳可以通过使用在各类基板上印制导电油墨来形成（比如最常用的塑料），在基板上用导电油墨印制成导电网、带有或不带有基板的金属网、在塑料基板上沉积金属膜等多种工艺。

在采用网状屏蔽的场合，在由网格几何尺寸所决定的某个频率以上都会造成 SE 的下降。在网格尺寸、SE 和频率之间存在着一个复杂的关系。但简言之，网格的几何尺寸越大，SE 就会越差。而对频率在吉赫数量级上的屏蔽，网格每边的几何长度几乎可以肯定要求小于 3mm。

在 100MHz 以上的频率上，即便仅为 1μm 厚度的金属膜也会得到很好的屏蔽效果。因此，对 SE 而言，使用何种材料似乎并不重要。然而，任何实用的屏蔽罩壳的 SE 都会受到它们本身所存在的孔洞和互连接的限制。这些问题将在下面进行讨论。

## 1.2.6　屏蔽罩壳上的孔洞和隙缝

在屏蔽罩壳上的孔洞包括有折叠金属结构中的缝隙、用于对屏蔽罩壳内的元器件进行调节所留有的小孔、帮助防止在自动焊接过程中由于热胀冷缩出现“爆裂”的预留孔（如前所述，这类爆裂会使焊接质量变差），以及在屏蔽罩壳主体与在它的第六面上的 PCB 参考面层之间电气搭接间的间隔。在前面的讨论中已提及过这类由环绕电镀通孔周围的净空间孔所引起的问题。

屏蔽上孔隙的尺度必须远小于对要求形成屏蔽的最高频率的波长。具有单个孔隙的一个屏蔽，若该孔隙的最大对角线尺寸为一个波长的百分之一（1/100）的话，那么在该相应频率上，我们所能期望的屏蔽罩壳的 SE 不会大于 34dB。这个值可以很容易的在图 2-1-6 中找到。

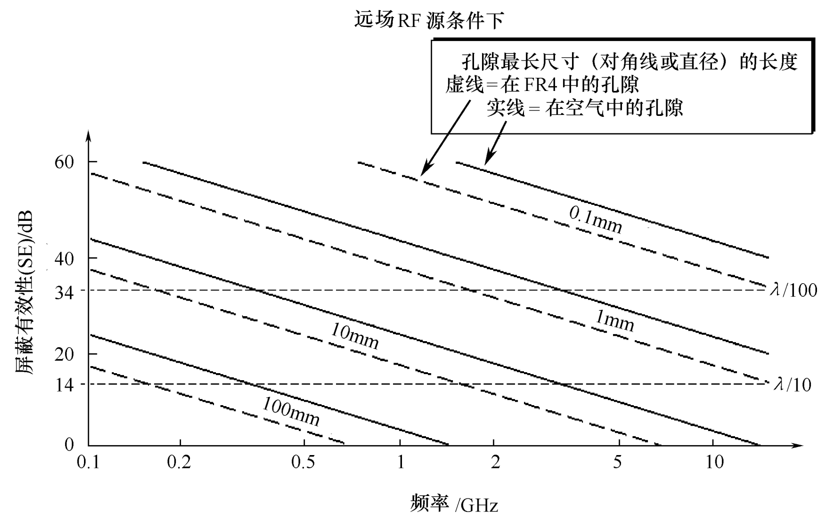



图 2-1-6　单一孔隙 SE 的估算

我们知道，一个频率为 $f$ 的信号，在空气中传播时的波长（$\lambda$）为 300/$f$(mm)（这里频率的单位为 GHz）。而同一频率的信号在 PCB 中的波长大约仅为上述波长的一半。这是因为 PCB 基板（比如 FR4）材料的介电常数将使得在 PCB 中的电磁传播速度降低仅为在自由空间中一半的缘故。

每当在屏蔽罩壳一个面上的孔隙数目加倍时，在垂直于该表面方向上的 SE 将会降低多达 6dB。因此，假如在一个屏蔽罩壳的一个面上若有 8 个相同尺寸的孔隙的话，而每一个孔隙的最大尺寸都是所关心最高频率的 $\lambda$/100，那么在该频率上，垂直于该表面上的 SE 不可能期望会超过 16dB。

由屏蔽罩壳与 PCB 内层面的电气搭接所形成的孔隙，通常会部分暴露于 PCB 表面上部的空气中，部分处于 PCB 内。在给定波长的情况下，如前所述，后者中的波长，仅为前者中的一半。所以，要决定这些搭接所形成的间隔距离，最好是保守地假定每个这样的孔隙都全部处在 PCB 材料中。换句话说，要选用搭接的间隔距离应仅为假定暴露在空气中间距的一半。

例如，围绕一个每边边长为 50mm 正方形的屏蔽罩壳的任何方向上，为了满足在频率为 3GHz 上获得 20dB 的 SE 要求，我们首先会注意到，在这个频率上，它在空气中的波长为 100mm，

而在 PCB 材料中的波长仅为 50mm。所以，在空气中一个单个的直径 1mm 的圆形孔隙或者说在 PCB 中直径为 0.5mm 的圆形孔，将会使该屏蔽罩壳在该面上可获得的最大 SE 限制在不会超过 34dB 的水平上。若具有 7 个这样的孔隙时的 SE 将不会超过 20dB。

因为该屏蔽罩壳的每边边长为 50mm，若采用 0.5mm 作为它与 PCB 内部参考面层电气搭接间距的话，将会导致沿着该边形成 100 个间隔孔隙。这个数目大大地超过了为获得我们所规定的 20dB 指标的最多为 7 个孔隙的要求。在这个案例中的关键是涉及一个参考面层（或宽“隔离线条”）的使用。而这个结果正是由于通过使用一个与屏蔽罩壳的安装处在相同 PCB 表面上的一个参考面层（或一个宽隔离线条），而两者之间的搭接又是采用的将屏蔽罩壳的隔离壁在电气上沿着它的整个长度以多点搭接方式搭接到该层面（或宽线条）上的方式所获得的。解决上述问题的关键就变成如何消除这类多点搭接所形成的孔隙。为此，使用金属屏蔽罩壳“缝隙焊接”的传统做法或使用导电密封衬垫和导电胶都可以达到同样解决问题的效果。

这样做的好处是与 PCB 内部参考面层的电气搭接将不再在 PCB 的表面上部的空气中形成孔隙。但我们仍然还有在隔离线条和 PCB 内部参考面层之间的通孔空间所形成的孔隙问题。使用一般 THP PCB 技术来将这个孔隙直径缩小到 1mm 以下是有困难的。但是截止频率以下波导技术（请参阅以下的介绍）可以在相当程度上解决这个问题，从而改善屏蔽的 SE。

## 1.2.7　截止频率以下波导技术

至此，我们所讨论的孔隙都是假定屏蔽材料的厚度与它们的长度和宽度相比是可以忽略不计的情况。但是在一个孔隙的长度或宽度小于一个波长的十分之一（1/10）的场合，增加材料的厚度将降低该孔隙的“泄漏”，并改善屏蔽罩壳的 SE。

当材料孔隙上的厚度（电磁场从屏蔽罩壳的内部传播到外部所必须经过的距离）与孔隙的对角线或直径尺度可以相比拟的时候，SE 的改善会明显的增加。在吉赫数量级上的一个波导的截止频率是由 $150/g$ 给出。这里，$g$ 是孔洞的最长尺度（对角线或直径）（请注意，这里我们使用的是孔洞，而不是孔隙），单位为 mm。在一个频率仅为截止频率的 60% 以下时，它的截止频率以下波导的衰减估算值约为 $27d/g$（dB）。这里，$d$ 是波导的深度。图 2-1-7 给出了这样的几个例子。

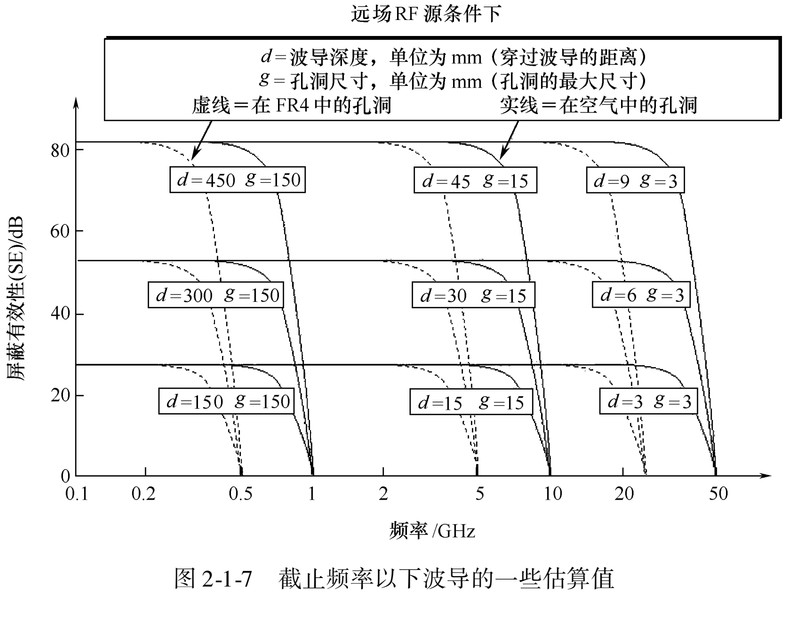



图 2-1-7　截止频率以下波导的一些估算值

倘若要加以屏蔽的频率高于1GHz时，暴露在空气中的屏蔽上的孔洞尺度通常要小于3mm；若在PCB内部，则孔洞的尺度需要小于1.5mm。可见使用截止频率以下波导技术不会牺牲太多的PCB面积。

在上述的屏蔽罩壳的例子中，若屏蔽有效性（SE）在频率为30GHz时定为20dB，我们会面临通孔间的间距问题。从前面的讨论我们已知道，这些通孔是用来完成在PCB顶部表面的（地）参考面层（或隔离线条）与提供屏蔽罩壳第六面的参考面层之间的电气搭接用的。比如，两个所涉及的参考面间的（或隔离线条和参考面间的）垂直距离为1.6mm，而通孔间的横向间距为1mm的话，所形成的对角线上的间隙大约为2mm。那么这个尺度的间隙给出的截止频率大约为37.5GHz（假定在PCB内部的传播速度为空气中的50%）。显然，这个频率将大大高于我们所关心的3GHz的频率。

若在顶部参考面（或隔离线条）和内部参考面之间存在一个横向方向上的6mm的重叠的话，在频率为3GHz时，所形成的每一个这样的间隙将获得大约为81dB的屏蔽有效性（SE）。屏蔽罩壳若采用多点搭接方式，那么屏蔽罩壳的50mm的边长则会有50个这些1mm宽的孔隙。这个数量的孔隙将会使整体SE下降34dB，而使得总的SE从81dB下降到47dB。但与所规定的20dB的指标相比，它仍然是一个非常好的值。上面所讨论的例子告诉我们：截止频率以下波导技术的屏蔽效果非常之好。

要注意的是，由顶部表面参考面（或隔离线条）加上为屏蔽罩壳提供第六面的参考面所形成的截止频率以下波导还能够对它的内外壁进行延伸，从而形成部分存在于波导内部，部分存在于波导外部的结构。

正如截止频率以下波导技术可以用于PCB的内部一样，它也可以应用于屏蔽罩壳的其他部分中来降低屏蔽罩壳上存在孔隙的影响。重要的是，在截止频率以下波导中不允许存在任何导体，否则该导体的存在会将它的SE甚至降低至零。

## 1.2.8　近场对屏蔽的影响

在上面的讨论和附图说明中都假定了：所要屏蔽的场都是“远场”（有时称之为平面波）。当设计一个用来保护设备抵御在抗扰度测试期间（比如，当根据IEC 61000-4-3：2001进行测试时）所产生的RF场就是这类远场或平面波。

但是当孔隙处在源的“近场”区域中时（在所关心频率波长的1/6以内时），屏蔽有效性（SE）的值将会远小于假定在远场条件下计算出来的值。当使用一个安装在PCB上的屏蔽罩壳来降低由PCB上面的元器件以及与元器件有关的线条的发射时，正常情况下，满足的就是近场条件。

为了决定在近场条件下一个带有孔隙的屏蔽罩壳的SE，要求使用带有已为这类目的标定好的（即，在真实条件下已被测试和证明了的）建模软件的复杂计算机模拟（仿真）。当然也可以在实验室中建立一些简单的测试装置，并在正式为PCB设计布局以前就在实验室中预先进行一些基本测试（比如，使用由一个信号发生器驱动的环状或导线天线）。

然而，在有关参考文献中的结果指出三条设计准则：

1）假如要求一个元器件或线条的屏蔽有效性（SE）超过40dB或更高的话，则要使元器件/线条和屏蔽罩壳孔隙之间的间距≫2$L$。这里$L$是屏蔽罩壳上孔隙的最大尺度。

2）使所有的孔隙尺度最小化。

3）保持孔隙之间的相互间隔距离尽可能地远。

当使用THP PCB技术时，一般地说，PCB参考面就自然的形成PCB上屏蔽罩壳的一个面。

而该 PCB 参考面上的通孔周围几乎总是打有带“抗焊盘”的孔（净空孔）。这些抗焊盘一般的典型直径大约为 1mm 左右。由于它们非常靠近其他的线条和 PCB 上安装的元器件，因此，即使屏蔽罩壳上没有孔隙，并且与 PCB 顶部的一个参考面的接缝也被焊接起来，从发射的角度出发，它们将会限制可获得的最大 SE。

为了达到最佳 PCB 屏蔽效果，要求参考面为无孔参考面（完整的实心平面）。这意味着使用高密度互连接技术（HDI），微孔（microvia）PCB 技术，而不是通孔电镀技术（THP）。

## 1.2.9　空腔谐振

假如某些频率的半波长的整数倍正好等于屏蔽罩壳相对的两个边之间的距离时，在一个屏蔽罩壳形成的空腔内可以发生谐振（驻波）。这些谐振频率可以由下式的计算求得：

$$f = 150 \times \left\{ \left(\frac{I}{L}\right) \times 2 + \left(\frac{m}{W}\right) \times 2 + \left(\frac{n}{H}\right) \times 2 \right\}$$

式中　$I$，$m$，$n$——整数（即，0，1，2，3，等）；

$L$，$W$，$H$——屏蔽罩壳的长度、宽度和高度（单位为 mm）。

通常我们最感兴趣的是空腔的最长尺度所形成的最低频率。当 $I=1$，$m=0$，$n=0$ 时，上述的通用公式简化为 $f=\frac{150}{L}$，或者当 $I=0$，$m=1$，$n=0$ 时，上述的通用公式简化为 $f=\frac{150}{W}$。例如，一个 50mm × 30mm 的矩形屏蔽罩壳，它的最低谐振频率将为 3GHz 和 5GHz。这两个频率分别为在它的长边方向（$L$）和宽边方向（$W$）上的最低谐振频率。

屏蔽罩壳内部的谐振会引起它的内部的电场和磁场在屏蔽罩壳内“热点”上的局部放大。由此引起该屏蔽罩壳所覆盖的电路之间耦合的增加。图 2-1-8 所示为一个 PCB 屏蔽罩壳内部所测量到的耦合的例子。

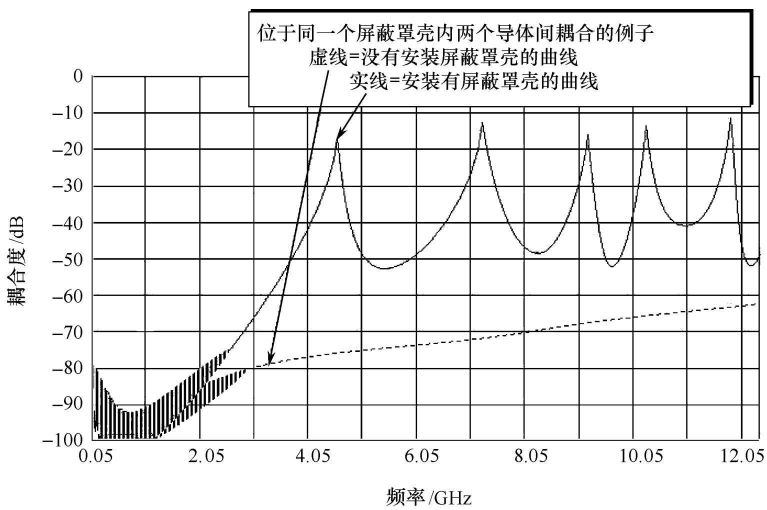



图 2-1-8　一个屏蔽罩壳内部空腔谐振的例子

（选自由 Thomas Clupper 编写的参考文献）

同时，在它的内部谐振频率上，屏蔽罩壳的 SE 也会有所下降。有关参考文献就记录到了由于屏蔽罩壳内部谐振而造成 SE 的 20dB 的下降。SE 的这类降低看来似乎是由于接近孔隙的局部场强的增高（热点）和导体的贯穿形成较大的泄漏所引起的。图 2-1-9 所示为使用在图 2-1-8 中所示的相同屏蔽罩壳所测量到的 SE。

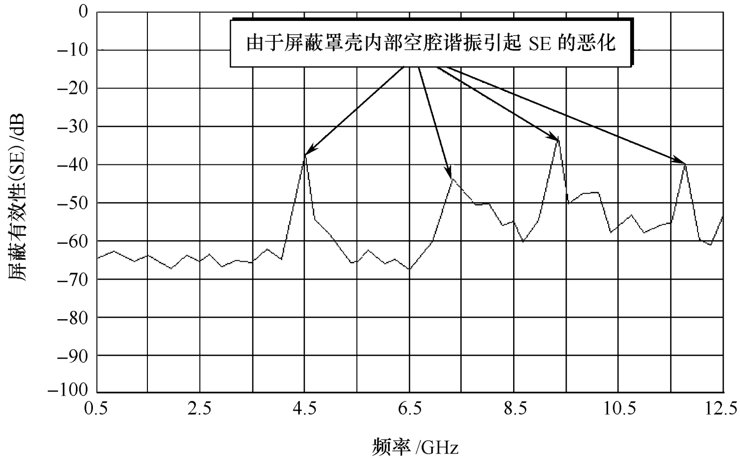



图 2-1-9　空腔谐振对 SE 影响的例子

（选自由 Thomas Clupper 编写的参考文献）

由上所述，为了降低屏蔽罩壳内的空腔谐振，从而来降低耦合度和减轻此类谐振对 SE 的影响，最好是使用几何长度和宽度要比所关心的最高频率上的半波长小得多的屏蔽罩壳。这样可以提高内部空腔谐振的最低谐振频率，以防止在所关心的频率范围内内部谐振的发生。将一个屏蔽罩壳的内部再分割成若干个较小的屏蔽室（舱）的方法不仅可以提高谐振频率，而且也帮助降低了电路之间的相互作用（串扰）。

假如在某个实际应用中无法避免屏蔽罩壳在所关心的频率范围内发生谐振的话，那么就要尽可能避免采用正方形和立方体形状的屏蔽罩壳。比如，尽量避免使用屏蔽罩壳的长度、宽度和高度有着简单比例关系者（例如，3 ∶ 2 ∶ 1）。这是因为由这些形状构成的屏蔽罩壳的长度和宽度结合在一起（或者它们的 *L*、*W*、*H* 尺寸中的任何两个或三个在一起）很容易会在某些频率上因满足空腔谐振条件而形成谐振。在这些谐振频率上，在屏蔽罩壳内部的一些热点上所形成的内部场的放大，而使得内部场强在局部区域特别强。从而可以形成所不愿意看到的结果。

屏蔽罩壳的长、宽、高（*L*、*W*、*H*）之间的比例关系，在理想情况下，应该是诸如 π（3.14159…）或者“黄金分割”（1.618…）这样的无理数（这里指的是两者的比无法除尽），以防止与谐振条件相一致。假如将屏蔽罩壳相对的两个屏蔽壁设计成非平行状态也会对降低谐振的倾向有所帮助。但是这个技术在实际应用中很少被采用。这也许是由于它的不规则形状的存在会给其他元器件的布局带来一些麻烦，而且在装配完成后的 PCB 看起来不太顺眼的缘故吧。

倘若屏蔽罩壳中的空腔谐振对产品的确是一个潜在问题的话，另一个可供选用的有效技术是使用如由 Laird 技术公司所生产的 Q-Zorb 微波吸收材料。这类材料是一类掺有铁氧体颗粒的合成橡胶。一般的厚度为 1 ~ 2mm。在使用时，用粘结剂粘贴在屏蔽罩壳盖的内表面。这类材料的作用原理是将磁场能量转化为热，从而吸收掉屏蔽罩壳内潜在形成谐振的电场和磁场。

## 1.3　互连接和屏蔽

假如要使一个屏蔽体的 SE 不降低，对穿越它的边界的所有导体必须是要么加以屏蔽，要么进行滤波。

在对一个导体进行屏蔽时，必须采取的做法是：沿着它的屏蔽导体的全周长与它所穿越的屏

蔽体的隔离壁完成 360°的电气搭接。因为我们在这里讨论的是在一个 PCB 上的屏蔽，所以所有屏蔽的线条都是在两个参考面层之间布线的。而且从前面的讨论我们已经知道，两个参考面层又是通过所有沿着屏蔽罩壳四周的通孔完成搭接的。因此我们可以说，此时也完成了对线条的屏蔽。这里要强调的是，这两个参考面层完成电气搭接所利用的通孔必须是镀敷孔。而对这些镀敷孔的间隔距离应以不大于 $\lambda/30$ 为原则（例如，在频率低于 1GHz 情况下，它们的间隔距离不应大于 10mm）。如果工艺上允许能更为靠近，则更好。

若是一根屏蔽电缆进入或穿出一个 PCB 屏蔽罩壳的情况下，不仅它的连接器或衬片必须与屏蔽罩壳上沿着穿越该屏蔽电缆的孔的四周形成电气搭接，而且还要沿着电缆屏蔽导体的周长完成电气搭接。正如我们所知，有时也称这类搭接为360°屏蔽搭接。这类搭接方式的最好比喻恐怕是将它与水管工焊接铜质水管时必须沿着管子四周的 360°的任何一点完成金属和金属之间的焊接一样。若水管间未能形成这样的焊接，则不可避免的将会漏水。同样，未能形成360°搭接的屏蔽，将不可避免的导致射频能量的泄漏，而造成 SE 的下降。

总之，通过使用沿着 PCB 四周的通孔壁将 PCB 的顶部和底部的两个参考面层“缝合”在一起，以及将所有暴露的元器件和线条都套在屏蔽罩壳内的办法来形成一个金属屏蔽组件是可行的。当然，这样的一个 PCB 将只能采用 360°屏蔽的离板互连接。

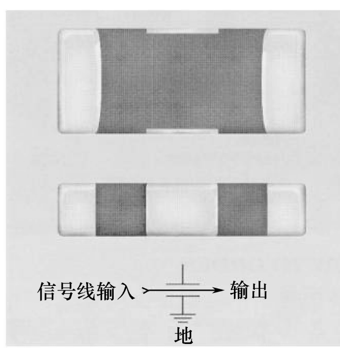
## 1.4　屏蔽和滤波技术的组合应用

在一个导体已滤波的场合，该导体的滤波器的中点位置必须与导体穿越屏蔽体的穿越点对齐。因此，导体的输入端和输出端分别对称地处于屏蔽壁的两侧；一端处于屏蔽罩壳的内部；一端处于屏蔽罩壳的外部。

与此同时，还要求做到的是滤波器的射频电压参考点（经常称之为地）必须位于导体穿越点的屏蔽表面上。并要求使用所谓的馈通或通壁式滤波器。传统上使用的往往是引线型馈通滤波器，它需要由手工装配。随着生产效率的不断提高，现代自动化装配工艺则越来越多地要求使用表面安装元器件（SMD）。图 2-1-10 所示的就是这样两类的馈通滤波器。左图为引线型，右图为表面安装型。



a)




b)

图 2-1-10　引线型和表面安装型馈通滤波器的实际照片

a）引线螺栓型馈通滤波器要求手工安装（这些例子选自 OxleyLtd 公司的产品）

b）表面安装型馈通滤波器适合于自动化安装（这些例子选自 Inc 公司的产品）

引线型馈通滤波器是采用螺栓或焊接的方法安装在屏蔽罩壳上适当尺寸的孔洞上的。但 SMD 类型的则是平卧在 PCB 表面上，并通过开在屏蔽罩壳隔离壁的孔隙伸出到外部。图 2-1-2 中所示的正是这种情况。滤波器穿越用的孔隙或孔洞常称之为“鼠洞”。这个称呼借用了著名卡通

片“猫和老鼠”中卡通老鼠的洞穴之称。

图 2-1-11 所示为滤波器的中心端子必须焊接到沿着屏蔽罩壳四周的隔离线条上。每个馈通滤波器必须安置在它两边通孔的中心位置上。换句话说，馈通滤波器两侧的通孔对称的位于它的两侧。这些通孔将隔离线条和屏蔽罩壳的隔离壁搭接到 PCB 上它的第六参考面（层）。

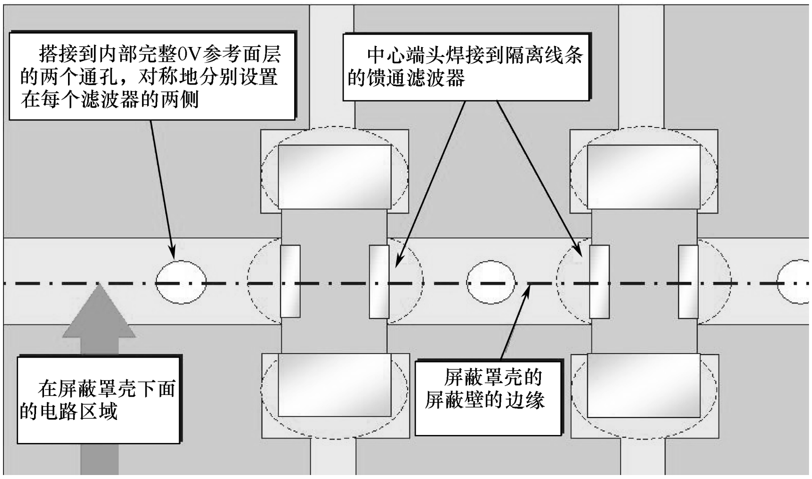



图 2-1-11　焊接到隔离线条的馈通方式

图 2-1-12 显示了由于一个 SMD 型馈通滤波器的良好滤波性能而使屏蔽罩壳的屏蔽效果获得改善的图示说明。此图还告诉我们，当频率高于 1GHz 以上时，为了获得任何满意的滤波性能，这类滤波器必须与屏蔽罩壳结合在一起使用。

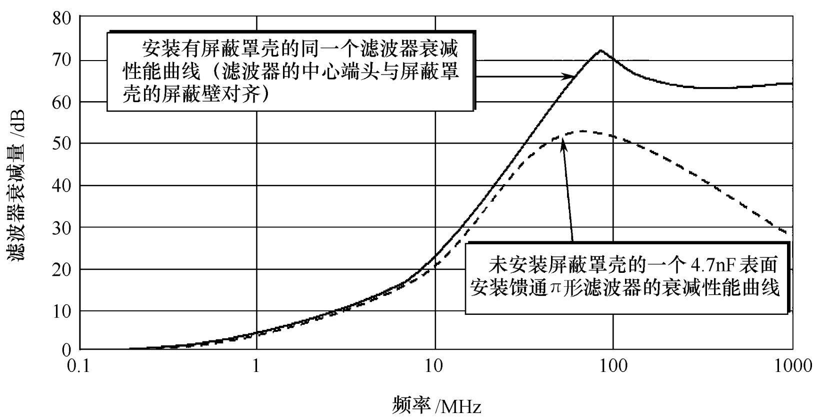



图 2-1-12　一个屏蔽罩壳对馈通滤波器性能的影响

图 2-1-13 显示了一个元器件（诸如一个 A—D 转换器，光耦合器，共模扼流圈或滤波器阵列）穿越屏蔽区域边界的一种可能的方式。当然，作为一个示意图，它显示的仅是元器件的所有输入插针都位于它的同一侧，而所有的输出插针都位于它的另一侧的安排。这样滤波器就可以以“骑跨”的方式安装在 0V 隔离线条上面（并且在屏蔽罩壳的隔离壁上开有一个鼠洞，以便让元器件穿越）。

当要将不易按上述方式安排插针的滤波元器件成功的用在高性能的 PCB 或具有高级 EMC 特性的 PCB 上的情况时，可能会面临较大的困难。因此，在项目的早期选用元器件过程中，就应

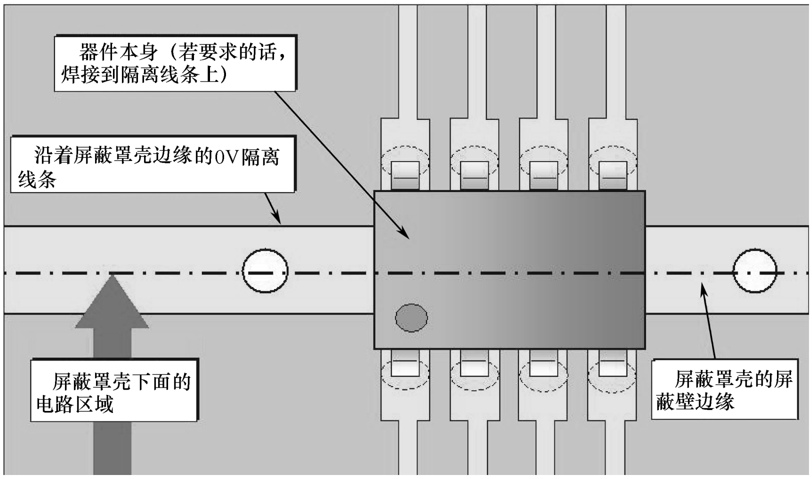



图 2-1-13　一个器件穿越边界的示意图
（比如，A—D 或 D—A 转换器、DC/DC 转换器、光耦合器，CM 轭流圈，铁氧体滤波阵列等）

该将这类“区域互连接”元器件的插针安排方式作为一个重点事先予于充分考虑。

图 2-1-14 是一个典型的既具有屏蔽又带有滤波的 PCB 装配结构示意图。由于它的良好屏蔽和滤波性能，在有些环境中，这样一类的组件甚至可以不再需要任何更进一步的 EMC 测量。但为了防止静电放电直接发生在它的未屏蔽元器件上，要使它尽可能远离一个塑料罩壳或需要采取其他的一些预防措施。

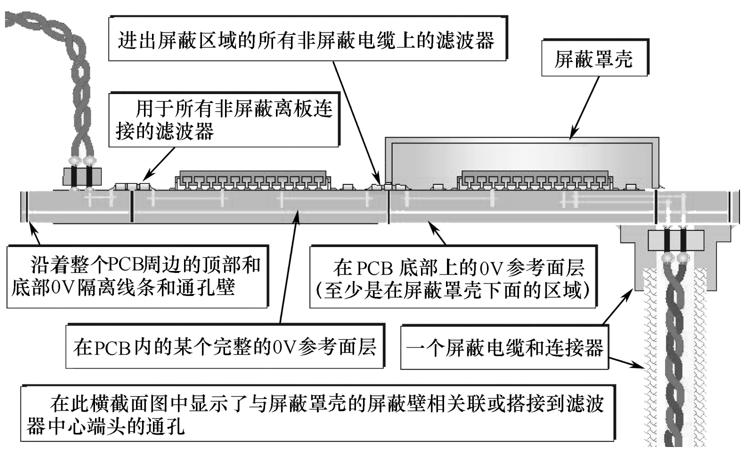



图 2-1-14　一个既带有屏蔽，又具有非屏蔽电缆的部分屏蔽的 PCB 的横截面图

有时仅采用滤波器或屏蔽罩壳中的一种就可以获得满意的 EMC 性能。在进行 EMC 测试期间，值得花费一些时间对使用较低成本的三端滤波器、馈通电容、铁氧体珠环，甚至零欧姆连接进行一些实验，以便帮助确定适用于各种这些类型滤波元器件应采用的焊盘形状和组合。

## 1.5　屏蔽和散热技术的组合应用

有些现代 IC 需要耗散相当大的热量，而要求配置散热器（装置）。在同时要求在 PCB 上设

置屏蔽的场合，通常会将屏蔽罩壳的使用和IC的这类散热器结合在一起考虑。此时散热器的金属基往往也就是屏蔽罩壳的盖子。就屏蔽罩壳本身来说，恐怕只仅是一个稍微考究一点的四个屏蔽壁而已。之所以称它为“稍微考究一点”是因为它还具有一个由PCB参考面层形成的一个底面。而它的顶部（或盖子）则是由散热器的金属基来构成的。图2-1-15所示为基于一个指簧形的“镜框”形屏蔽结构。该屏蔽结构仅由散热器固定在正确的位置上（它可能需要二、三个与PCB的孔洞相配合的定位插针）。用来固定散热器的夹钳或其他结构并未在图中示出。

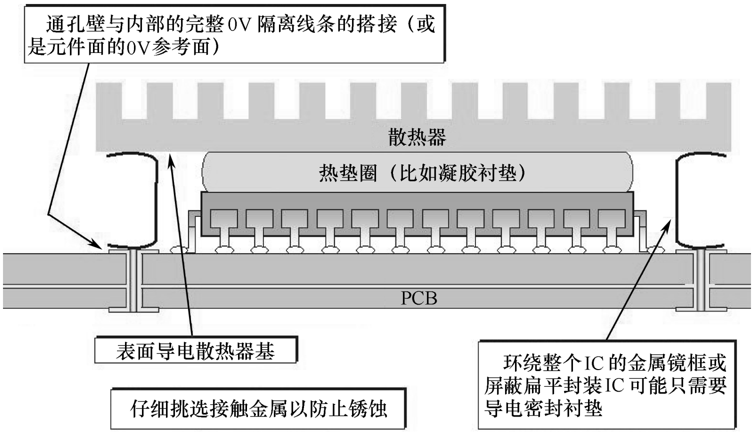



图2-1-15　散热器和屏蔽的结合

散热器基必须选择使用特定的金属材料。它不仅要具有高电导率的表面，而且要能避免在若干年后与屏蔽壁的接触面出现锈蚀而导致电气搭接的失效。为了拆卸方便起见，散热器通常并不以焊接方式搭接到屏蔽壁上（虽然在特定环境下也可以这样做）。

一般地说，所有各类能被用来将屏蔽罩壳隔离壁的固定在PCB上的“压力敏感”技术都能用来将散热器基电气搭接到隔离壁上。散热器基和屏蔽壁之间电气搭接的间距准则和屏蔽壁与PCB的0V隔离环以及内部完整参考面（屏蔽体的第六面）之间的电气搭接规则相同。

# 1.6　PCB层次上的滤波

## 1.6.1　PCB层次上采用滤波技术的原因

在PCB层次上进行滤波的原因与在本章1.2.1小节“PCB上采取屏蔽措施的原因”中所描述的在PCB层次上进行屏蔽的原因基本相同，所以就不在这里重复。

我们曾在本章1.1节“隔离技术简介”中提到，屏蔽和滤波结合在一起应用可以形成高性能的隔离。没有滤波技术介入的屏蔽措施不可能获得高水平的屏蔽效果；而没有屏蔽措施参与情况下的滤波也不会达到高水平的滤波效果。特别是当频率高于100MHz以上的条件下，尤为如此（图2-1-11特别清楚地说明了这个问题）。因此，重要的是要注意到：当有问题的发射和干扰频率不断上升，并超过1GHz时，成本的增加和要求缩短项目或产品研制周期成为一个迫切解决的问题时，对PCB滤波进行认真考虑和仔细设计的要求也将不可避免的随之增加。

## 1.6.2　PCB层次上的滤波技术综述

一般性滤波的考虑，读者可以在许多文献中找到。虽然，PCB上滤波考虑和设计与一般性滤

波考虑和设计基本相同，但本节与本章第 1.7 节“离板互连接器的滤波”中所要介绍的有关考虑，设计细节则更适用于高级 PCB 隔离的滤波考虑。

下列为各类基本的单线信号级滤波器可选用类型：

1）串联电阻（R）或串联电感（L）；

2）旁路（并联）电容（C）；

3）电阻电容（RC）或电感电容（LC）；

4）电阻性 T 形（RCR）或电感性 T 形（LCL）；

5）电容电阻（CR）或电容电感（CL）；

6）电阻 π 形（CRC）或电感性 π 形（CLC）。

当滤波频率超过几兆赫以上时，一般使用软性铁氧体“抑制器”来代替电感器。它们在电路中使用与电感器相同的电路图形符号。

在频率范围为 1MHz ~ 1GHz 之间时，共模（CM）噪声通常是高发射和低抗扰度的主要原因。当对多于一根导体进行滤波时，绕在一个软铁氧体心上的 CM 扼流圈所提供的 RF CM 噪声的衰减一般都会优于一排单个的软铁氧体。所以，在对 PCB 布局时，最好就直接选用可容纳多导体的 CM 扼流圈来代替一排电阻或铁氧体心（请参阅下列的图 2-1-16）。必要时甚至也可以采用两次衰减的办法（一排电阻加上一排铁氧体心）。假如，结果证明必须使用一个 CM 扼流圈的话（虽然由于它的成本较高，希望能尽量不使用它），那么这一点的事先考虑和安排（采用 CM 扼流圈）往往会使可能出现的延迟缩短好几个星期，并节省许多在板的其余花费。

前面所列的滤波器类型可以结合在一起使用，形成具有更高衰减的多级滤波器。用于 EMC 目的的滤波器大多数为低功率 DC 滤波器，模拟和数字信号滤波器似乎很少需要使用多于一级的。但用于设备 AC 电源（电网电源输入）的滤波器、用于脉宽调制（PWM）的滤波器，以及其他用于半导体控制电源输出的滤波器则往往可能需要使用多级串接滤波器，以便能顺利通过法规限值和合同规定的 EMC 测试。

下面在 1.6.4 节“单级低功率和信号 PCB 的滤波器设计”中描述了用于通过离板电缆进出一个 PCB 的所有 DC 低功率模拟和数字信号的 PCB 布局设计。类似的设计考虑适用于所有用于一个 PCB 中的电路区域间线条的滤波器。重要的是，除非由 PCB 的 EMC 专家特别考虑作为整个 EMC 设计的一部分情况除外，0V 参考面永远都不应该留有孔隙或分割开。

参考面中的留有孔隙和整体的分割问题，将在本篇第 3 章中有详细的讨论。所以这个问题将不在这里做进一步讨论。但这里要提到一点：20 年前当出现问题的频率往往都是低于 200MHz 时，参考面中留有孔隙或进行分割也许是一个不坏的主意。但现今，选择这样做甚至不是一个应该提出来的解决方案。尽管事实已证明，完整的实心参考面的存在会大大提高信号的完整性和大大改善 EMC 性能，不幸的是，在微处理器，A—D 和 D—A 转换器，编码和解码器以及类似元器件布局设计中，还有设备的其他应用中似乎仍然停留在传统的老套，并不时有人推荐参考面留有孔隙和对其进行分割。

## 1.6.3　高性能的滤波要求一个高质量的 RF 参考面

PCB 屏蔽罩壳要求有一个完整的实心（无破裂或孔隙）内部金属参考面层作为它的第六面。同样的一个无破裂完整的内部金属参考面层也为一个滤波器提供了一个高质量的 RF 参考面，没有这样一个 RF 参考面的存在，滤波性能将会受到相当程度的负面影响。

我们还可以看到，一个无破裂的参考面层（通常为 0V 参考面层）结构不仅使高级 PCB 隔离技术（采用屏蔽和滤波）得以实施，而且将使 PCB EMC 性能获得许多其他方面的益处。这部分

内容将在本篇第 4 章中加以介绍。

### 1.6.4　单级低功率和信号 PCB 滤波器的设计

一般地说，在相互连接设备的所有组成部件中，没有采用搭接良好的金属平板（正如在典型的舰艇和潜水器使用的）作为参考的场合，对一个非屏蔽离板连接器/电缆进行滤波的最佳类型是使用一个串联电阻或软铁氧体抑制器来作为它离板前的最后元器件。作为一个例子，图 2-1-16中所示的就是在一个 PCB 布局中，所使用的价格低廉的两端电容型 RC 或 LC 完成滤波的一个非屏蔽离板连接器。可以使用 CM 扼流圈来代替电阻和铁氧体的多级衰减布局没有在图中显示出来。

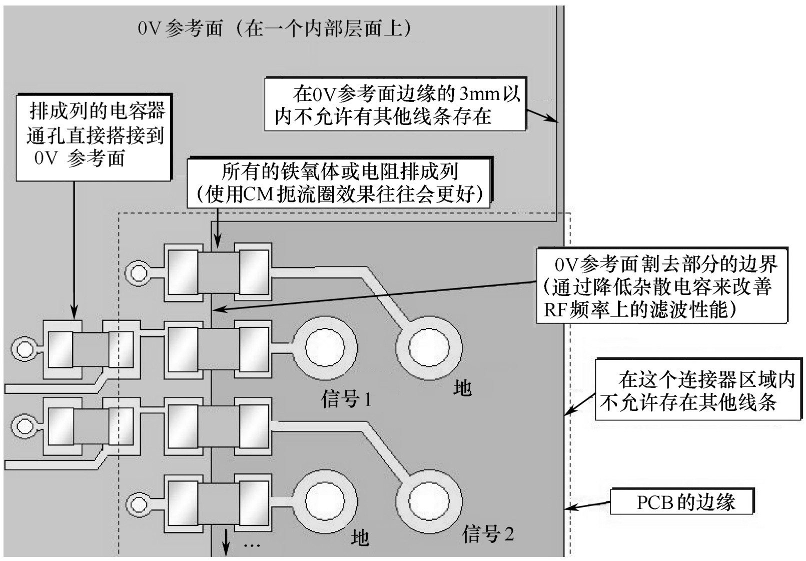



图 2-1-16　一个使用 RC 或 LC 滤波的未屏蔽离板连接器布局的例子

为了简明起见，将单级低功率和信号 PCB 滤波器布局的设计要点罗列如下：

（1）把衰减器元件排列成行

图 2-1-16 显示了如何将连接到离板连接器/电缆的铁氧体排列成整齐的一排。在频率超过 100MHz 以上时，这种仔细的布局方式对最佳化这些器件的衰减性能是至关重要的。由于一些现代新式连接器连接密度甚高，为了节省空间，人们常常想把电阻或铁氧体按交错排列的方式布置。但请千万不要这样做！铁氧体的交错排列布局会引起在它们的已滤波和未滤波端头之间杂散耦合电容的增加。虽然看起来附加的电容出现的不会很大，但它们已足以可能使铁氧体完全丧失滤波作用。

假如无法获得完全整齐排列的电阻或铁氧体布局（比如没有足够的空间等），则要么想办法选用体积较小的铁氧体元件（尺寸较小的0402 铁氧体元件已逐渐普及化），或者使用集总铁氧体阵列。另外可供选用的方案是将铁氧体元件同时安排在 PCB 的两个表面层上（顶层和底层）。这类布局必须做到的是，顶层铁氧体的排列必须与底部的排列在几何上完全对准对齐。

在需要使用一个 CM 扼流圈的场合，把串联电阻和铁氧体正确排列成行，在帮助正确设置这样一个 CM 扼流圈方面也是必要的。重要的是，一定要保持一个扼流圈的输入端和输出端连接分离得越远越好。RC 或 LC 滤波器中的电容也要以整齐排列的方式布置在电阻或铁氧体排行的后面（请参阅图 2-1-16）。而且这些电容器的 0V 端头必须使用尽可能短而粗的线条通过通孔连接到

完整实心的内部 0V 参考面层（这样做的目的是使它们的串联电感最小化和改善电容器的高频性能）。在滤波器电容的端头推荐使用“焊盘中通孔”技术。这一点在使用微化孔 PCB 技术（将在本篇第 6 章“包括微化孔在内的布线和层叠技术”中加以讨论）或波峰焊 PCB 技术时很容易做到。通常来说，焊盘中通孔技术不能用于回流焊技术。但有些 PCB 制造厂商似乎能够做到这一点。而且在不仅不会增加成本，效果也相当不错。

（2）对离板“地导体”（GND）进行滤波

在连接器/电缆中的“地”（GND）连接中也设置有用于安装铁氧体的焊盘。这是因为在一个离板 0V 连接也设有一个与信号通路中安装相同的铁氧体同样会有助于改善滤波性能。因此这些焊盘的设置，可以在需要时帮助铁氧体的安装。假如要求使用 CM 扼流圈的话，则必须要使所有的路由离板导体同时穿越它（至少在具有若干个 CM 扼流圈的情况下，每个信号加上它的指定返回导体应是如此）。因此，在适当的位置上提供一些用于 GND 信号的焊盘将会有所帮助。

（3）减小 0V 参考面

图 2-1-16 显示出在部分滤波器区域割去了 0V 参考面的情况。事实上，割去的部分最远也仅达到电阻、铁氧体或 CM 扼流圈端子的“电路边”的交界处。这样做是因为 0V 参考面接近于这些元件处于连接器区域的连接器/电缆端子会增加它们的寄生电容以及在高频条件下，会降低它们的滤波性能的缘故。割去如图 2-1-16 所示部分的 0V 参考面还会帮助防止外部导体中的噪声与 PCB 的 0V 参考面之间出现不希望的耦合。但在有些情况下，则要求不要割去该部分的 0V 参考面，即便是这样做（保留这部分的 0V 参考面）会在某种程度上牺牲串联电阻、铁氧体或 CM 扼流圈的滤波性能。关于这一点将在本章的第 7 节“离板互连接的设置”中加以讨论。

在这一节中，所有的例子都包括有串联电阻，铁氧体或 CM 扼流圈，并将它们设置在连接器/电缆前面来作为最后的滤波器元件。直接将连接器/电缆通过一个电容连接到 0V 参考面的其他类型的滤波器（比如，π 形滤波器），则不应使用具有割去部分 0V 参考面的连接器/电缆区域。代替的是，0V 参考面应一直延伸到 PCB 的边缘，并沿着连接器/电缆的连接形成网状。这个问题还会在本篇第 3 章“0V 参考面和电源参考面”中作进一步讨论。

（4）连接器区域中不应有其他线条或元件

在图 2-1-16 所示的 PCB 上的虚线区域称之为“连接器区域”。这个指定区域的唯一用途就是用来对离板（外部）连接器进行滤波。如果布局设计不当，这个区域中的滤波器元件和线条之间的寄生电容和互感能够使为离板连接器/电缆提供的滤波作用全部抵消。因此，在多层 PCB 任何层次上的这个区域中都不允许有任何其他线条、元件或电源参考面存在。即便是在上面曾提及的 0V 参考面在该区域中没有被割去的情况下，也必须如此。

（5）连接器区域的屏蔽

假如发现屏蔽是必须的话，“连接器区域”应该由一个屏蔽罩壳所覆盖。这个屏蔽罩壳将需要根据前面“PCB 屏蔽罩壳”一节所讨论的方法进行设计。由于该屏蔽罩壳是用于对一个离板连接器/电缆滤波器区域进行隔离的，所以它不可避免的将会有一个用于安装进出的连接器或电缆的非完整屏蔽面。

在使用由一个金属材料（或金属镀敷塑料）制成的连接器面板的场合，连接器区域的屏蔽罩壳切开的一面（安装连接器面板的一面）必须完成与连接器面板内部表面的多点电气搭接。通常最好是采用适当类型的导电“EMC 密封衬垫”（这样做的好处是，成本一般都会较低）来完成这些搭接。即便仅希望给 PCB 罩上一个普通的，非屏蔽用途的塑料盒的情况。在 EMC 设计考虑时，仍应考虑采用镀有金属表面或金属表面喷涂的塑料来作为罩壳材料，或者可以考虑在盒的内表面敷上一层金属箔，然后像本篇第 2 章“PCB 与底板的搭接”中所介绍的方法与 PCB 的完

整内部0V 参考面完成电气搭接。

（6）使用屏蔽来改善滤波器性能

假如一个 PCB 屏蔽罩壳的隔离壁是与0V 参考面的几何截止边缘对齐的话，在图2-1-16 中所示的串联电阻、铁氧体或 CM 扼流圈的滤波性能将会得以改善。这样做的另外一个附加好处是，串联电阻和铁氧体可以通过为它们开设的“鼠洞”伸出。这类屏蔽罩壳的设计原则应根据本篇的第1.2 和第1.3 小节中的讨论进行。

在一个屏蔽罩壳已经覆盖整个连接器区域的场合，该屏蔽罩壳还应该包括有一个内部的隔离壁将它的内部分隔成两个部分。这个隔离壁在几何位置上应该与0V 参考面的几何截止边缘对齐，并且在它的上面应该开有为电阻和铁氧体伸出用的“鼠洞”。

在屏蔽罩壳没有完全覆盖整个连接器区域的场合，那么用来改善串联电阻或铁氧体滤波性能所使用的屏蔽壁应该是包括滤波器电路在内“PCB 一边”的屏蔽罩壳的一部分（也可能覆盖其他的电路区域），或者是正如上述的搭接到连接器面板的一个连接器面板/电缆屏蔽罩壳的一部分。

（7）T形滤波器

图2-1-17 所示为，如何将上面图2-1-16 所图示的细节，即“设计规则”应用到一个T形滤波器。采用这种滤波器类型的连接器区域至少要延伸到将滤波器电路一侧上的串联电阻和铁氧体几何尺寸的一半加以覆盖。用于改善滤波器性能，开有“鼠洞”的屏蔽罩壳的隔离壁既可以沿着串联电阻，铁氧体或CM 扼流圈排列的中心线安装；也可以沿着电容器排列的中部安装（请参阅图2-1-17）。倘若能将屏蔽罩壳的隔离壁沿着T形滤波器的任何两个，或者甚至全部三个滤波元器件排列都进行安装，滤波器的性能将会更好。假如仅使用一个这样的“鼠洞”的情况下，该“鼠洞”的开设位置最好是沿着电容器的排列位置。

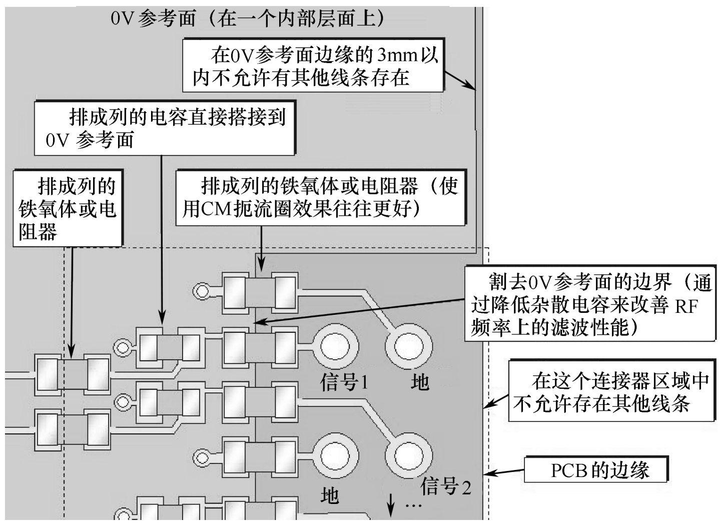



图2-1-17　使用T形滤波器的一个未屏蔽离板连接器布局的例子

图2-1-18 所示是图2-1-17 中T形滤波器的一种变化形式。此图中所使用的是在频率为300MHz 以上时可以改善滤波性能的三端电容。在任何使用三端滤波器的场合，都要求一个0V隔离线条存在，以将滤波器的中心端子与它焊接在一起。同时，还总要求有两个以相等间隔分布在每个滤波元件两侧的0V 通孔以改善它们的隔离性能。用于改善滤波器性能的开有“鼠洞”的屏蔽罩壳的设置要按照图2-1-17 的设计准则进行。但一个与电容器对齐的隔离壁应该沿着它们的0V 隔离线条以及根据上面的第1.2 和第1.3 节介绍的方式完成与0V 隔离线条的电气搭接。

图2-1-19 所示为一种可供选用的性能比图2-1-17 所示的更好的电路设计和PCB 布局。它的性能有时甚至比图2-1-18 所示的更有所改善（这取决于不同的应用）。但该图中与一个T形滤波器的输入端和输出端分别有关联的两个电流环路分享相同的电容。因此，在两个电流环路之间不可避免地存在有磁通（磁力线）耦合。这种耦合必然会降低滤波性能。即便在电容器中，它的

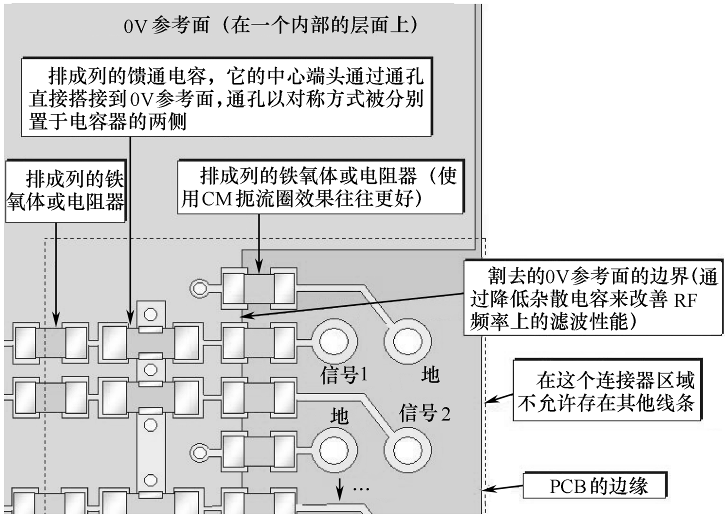



图 2-1-18　使用带有“馈通电容”的 T 形滤波器的未屏蔽离板连接器布局的例子

（比如，Murata NFM18）

线条中或通孔中不存在（事实上，总会存在）电感部分（分量），上述情况也依然存在。图 2-1-19 中通过使用两个间隔很远的半值电容来降低这种耦合。因此，与滤波器的输入电路有关联的电流环路与它的输出环路的磁通耦合就会低得多。

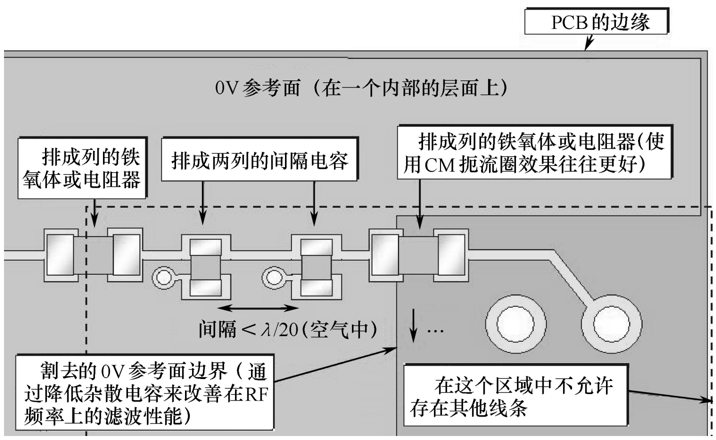



图 2-1-19　使用具有间隔并联电容 T 形滤波器的未屏蔽离板连接器布局的例子

当频率处在要完成滤波的最高频率情况下，图 2-1-19 中的两个半值电容之间的最大间隔距离为 $\lambda/20$（此式使用的是在空气中的传播时的 $\lambda$ 值，若是在 FR4 中，上式则应为 $\lambda/10$）。否则的话，两个半值电容间的电流环路会产生谐振而降低它们的效果。

图 2-1-20 显示的是一个集总 T 形滤波器的正确使用方法。Murata NFE31 滤波器系列就是这类滤波器中的一种。集总 T 形滤波器是一类三端器件，它们的中心端子必须直接焊接到一个 0V 隔离线条上。实际上，这种焊接方式已在图 2-1-2，图 2-1-11 以及图 2-1-18 中分别有所显示。请不要忘记：在隔离线条上还存在有两个 0V 通孔等距的被设置在每个滤波器件的两边。

在希望采用开有“鼠洞”的屏蔽罩壳的隔离壁来改善图 2-1-20 所示滤波性能的场合，隔离壁应该沿着 0V 隔离线条设置。并根据前面所讨论的结果，将电容搭接到 0V 隔离线条上。

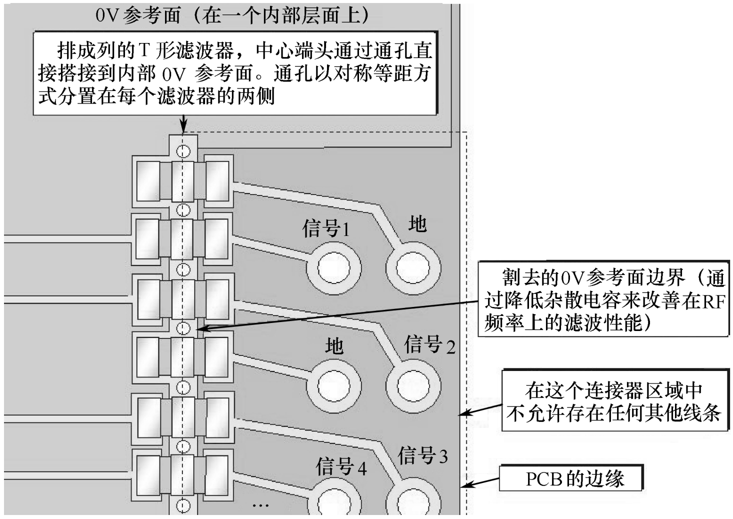



图 2-1-20　使用集总 T 形滤波器未屏蔽离板连接器的例子

（比如，Murata NFE31）

图 2-1-21 所示为使用一个 IC 封装型的集总滤波器。IC 式滤波器可以是铁氧体、RC、LC，T 和 π 形滤波器阵列。它们的主要优点是节省了大量的 PCB 面积。市场上已出现并可购置到使用硅 IC 工艺生产的电阻 T 以及 π 形滤波器（比如，由 California Micro 元器件公司生产的这类产品）。制造厂商并声称由于与这些产品的内部电容相关联的电感有所下降，它们在频率为 300MHz 以上时的滤波性能要优于传统的分立式的同类型产品。目前还不太清楚的是，在 IC 式滤波器的什么位置上设置开有“鼠洞”的屏蔽罩壳壁最为合适。因此，在缺乏其他有关信息和数据资料的情况下，建议仍将隔离壁设置在这类器件的中心部位上。

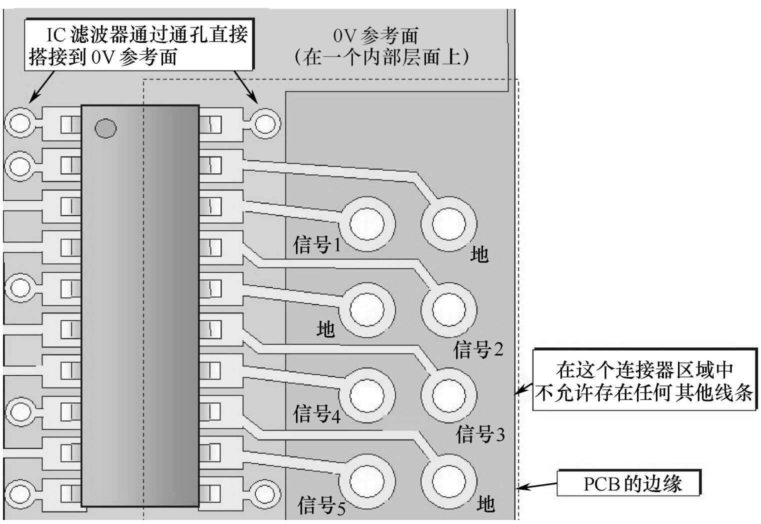



图 2-1-21　使用一个 IC 滤波器的未屏蔽离板连接器布局的例子

（比如，www. calmicro. com）

如图 2-1-20 和图 2-1-21 中所显示使用的那些集总滤波器所能提供可供选择类型的滤波器要少于那些在图 2-1-16、图 2-1-17、图 2-1-18 和图 2-1-19 中所使用的由分立元器件构成的滤波器。但

集总滤波器所要求的 PCB 空间远小于分立式的，所以根据应用的不同和所受到的限制，采取某种折中方案往往是可取的。

### 1.6.5　PCB 层次上的电源滤波器

AC 电源（电网电源）滤波器和类似类型的高功率滤波器应根据与本章 1.6.4 节中讨论的滤波器具有相同的设计考虑。另外，在几何尺寸上还要适当留有更为宽松的宽裕度以备必要时增加元器件的额定功率和散热空间。

安全注意事项：正确的设计 AC 电源和高功率滤波器安全性能的所有方面尤为重要。这些方面包括有：爬电和净空距离、保护导体（大地/地）中的漏电流、经过安全性能认证的元器件等。

### 1.6.6　屏蔽连接器的滤波

当所使用的是屏蔽的离板连接器/电缆，并与 PCB 上的完整 0V 参考面之间具有 360°的屏蔽搭接端头时，在电缆的另一个端头很可能根本就不需要使用滤波器。假如依然认为有必要采用滤波器的话，通常在这个端头上，连接器/电缆导体会首先通过一个电容连接到 0V 参考面，而且随后所采用的也仅是简单的电容，或 RC、LC，或 π 形滤波器。而且在连接器周围的邻近 0V 通道也不会被切去。

## 1.7　离板互连接的设置

在理想情况下，所有的离板导电互连接（比如，电缆连接器）都应该沿着 PCB 的一个边缘设置。并且还要求它们尽可能地相互靠近，且不允许有源电路处在它们之间。有时通过将离板连接器设置在一个 PCB 的两个邻近的两个边上，并尽量使它们靠近 PCB 该角上将也会改善 EMC 性能。这种设置策略的目的是要将离板连接器之间的 CM 电位差降低至最小。我们都知道这个 CM 电位差是引起发射的一个直接原因。

在一个 PCB 上设置一个单一的完整 0V 参考面（经常称之为一个参考平面或 RF 参考面），再加上要确保每一个离板导体都以正确的电气搭接方式搭接到 0V 参考面（直接搭接或容性搭接）是用于降低来自离板导体发射的一个极其有效的技术。这个技术将在本篇的第 3 章中还会做进一步详细讨论。

然而，尽管这些参考面具有非常低的局部电感，但由于使用现代硅元器件的结果，仍有可能在参考面的一部分与其他部分之间形成相当可观的噪声电位差。从而在它们中引起高频电流流动的增加。假如导体进出 PCB 的位置上正好存在着由不同参考面部位所引起的这类电位差引起的噪声电压，它们就具有形成一个“意外天线”的条件，并且将辐射这类参考面噪声。所以也就增加了在板发射。这也就是为什么要在上一节中讨论设置“连接器设置规则”的原因。

假如，由于某种原因，不同的离板连接器不得不安置在远离的不同位置，或者在它们之间的 PCB 区域中存在有源器件的话，那么最好根据实际情况选取折中的办法：在连接器区域中保留 0V 参考面。这样做实际上是用降低滤波器性能作为代价来换取改善参考面电感以降低由于参考面噪声引起的 CM 噪声。在实际应用中，几乎是不可能预测哪一种方案最佳。因此可能要求对每一个可能的设计方案进行初步的实验验证，以找到最佳的折中方案。

# 第 2 章　PCB 与底板的搭接

## 2.1　PCB 与底板的搭接简介

典型的电子设备都是采用将 PCB 固定到一个导电底板的结构。而大多数 PCB 都会在一个层面上设计有一个完整的 0V 参考面（假如没有这样做的话，那么它们恐怕需要有一个这样的参考面。一般地说，上述这类结构都至少会设有一个电气搭接点。而这个（或几个）电气搭接点通常大都设计在将带有 0V 参考面的 PCB 固定在底板的紧固件处。倘若在紧固件附近或其他位置都找不到的话，它们基本上可以肯定是设置在接近于外部电缆连接器的部位。请参阅图 2-2-1 所示。

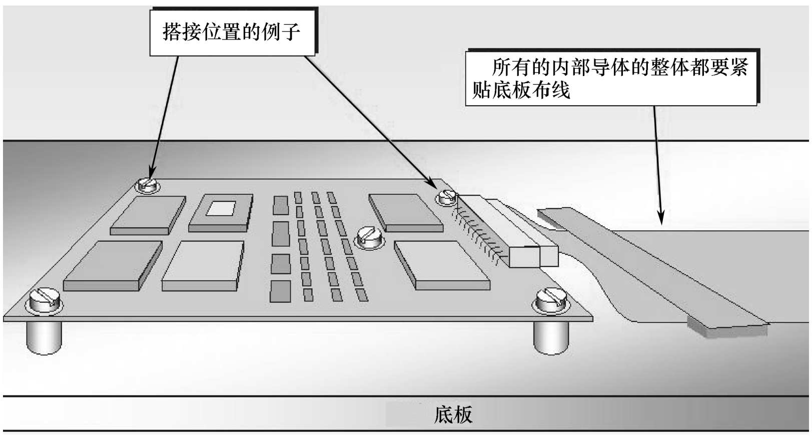



图 2-2-1　一个 PCB 搭接到它的本机底板的例子

有时在一个 PCB 和它的底板之间要求电气上的隔离，这时的搭接则需要通过具有适当额定值（额定电压或额定功率）的电容器完成。本章所要讨论的 EMC 设计问题都与把 PCB 0V 参考面搭接到它们的本机底板相关。

### 2.1.1　什么是“底板”？

“底板”这个词在这里意味着一个 PCB 的一个金属支撑结构。比如，一个金属罩壳的壁或底面等。一个屏蔽的金属罩壳可以为一个 PCB 提供非常好的底板，但一个底板并不需要一定是一个屏蔽的结构，甚至不需要是一个罩壳。他可能仅是一块（片，条）金属而已。例如，有些安装有功率半导体器件的 PCB，整个就靠他的散热器来支撑。在这种情况下，散热器将会考虑为是 PCB 的底板。在个人计算机（PC）工业中，有些公司（如 Intel）推荐把一个主机板搭接到一个薄板金属底板上。有时干脆就把他们称之为一个“底盘”（根据人们对他的用途的全面理解，甚至把它们昵称为“桌布”）。

在本章的上下文中，在用塑料容器、罩壳或者其他结构来支撑一个 PCB 的地方，假如这些支撑结构被制作成为导电的情况下，则它们都可以用来作为“底板”（比如，通过将它们金属化，形成导电涂层，或者使用导体填充材料等）。

将 PCB 0V 参考面搭接到它的本机底板上，一般都会有助于 EMC 性能的改善；使用铸造成型

金属或者薄板金属的底板则提供的搭接效果最好。有时制造厂商就使用普通塑料罩壳，并且加上金属化硬纸薄板或者 PVC，或者在需要时对它们的罩壳的内表面进行导电涂层或金属化处理，来帮助通过 EMC 测试。但把一个金属化的硬纸薄板或类似的情况称之为底板则确实有些牵强。除非它把 PCB 四周包裹起来的场合，会使它看起来似乎更像是一个屏蔽的话，似乎最好还是把他考虑为一个底板较为恰当。

当设计一个设备的完整部件时，我们在这里把底板的讨论是作为和形成有时称之为 RF 参考面的一部分来考虑的。而这个 RF 参考面是通过把所有不同的金属（和导电的）部件使用在所关心的频率上具有非常阻抗连接方式搭接在一起形成的。一个全封闭的屏蔽罩壳形成的则是最好的 RF 参考面，但是屏蔽在这里并不是根本的。

## 2.1.2　什么是“搭接”?

在本章讨论中，我们所关心的搭接是“RF 搭接”。这是为了改善 EMC 性能在所关心的频率上的一个低阻抗连接。虽然，这种搭接阻抗需要低到什么程度取决于不同的应用，但这里所指的“低”一般就意味着它的阻抗要小于 1Ω。在 EMC 目的的应用中，总的来说，关键是要在所研究的频率范围之内，我们要能够获得一个低阻抗搭接。按照上述的定义，它的阻抗就应该至少小于 1Ω，至于在频率低于 10kHz 以下或甚至于是 DC 时，我们往往并不在乎 PCB 和底板之间的搭接提供的是不是低阻抗。

在 RF 频率上获得最低阻抗的搭接方式是以一个金属面压迫在另一个金属表面上所形成的搭接。在相同 RF 频率上，金属之间的点接触则倾向于会比加压金属面之间的接触阻抗要高。因此，在正常情况下，EMC 设计工程师都会尽量避免使用点接触搭接。通常推荐在每个搭接位置上采用直径至少为 3mm，不存在阻焊剂的 PCB 焊盘作为搭接面。然后再通过一个搭接用金属衬垫（套）用紧固件紧固在底板上。往往只需要在 PCB 的最外层面上采用这些衬垫（套）就可以保证具有一个良好的搭接。对于一个内层的 0V 参考面则通常会使用一个通孔环来完成这类搭接。所有上面的描述都已在图 2-2-2 中以图示的方式于以体现。

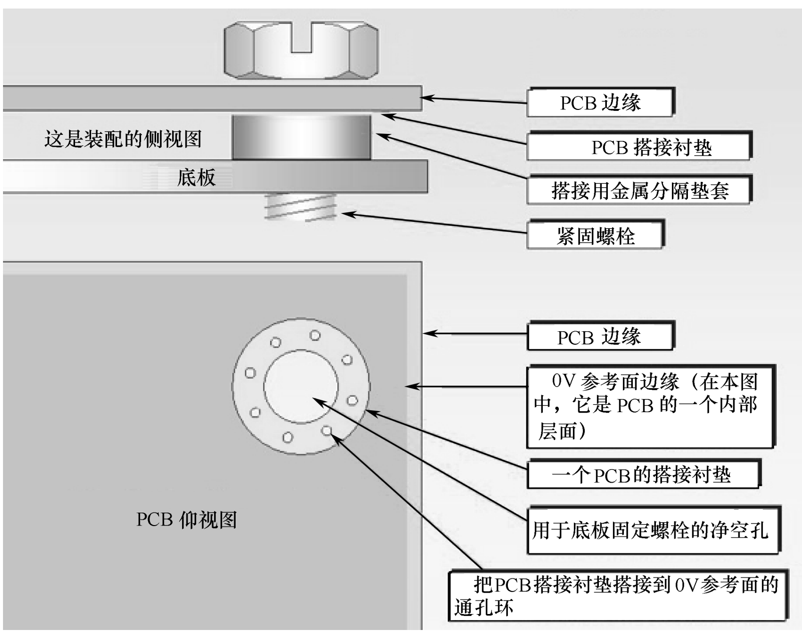



图 2-2-2　PCB-底板搭接的例子

对于所有的金属与金属之间的搭接接触面都要求具有良好的表面导电性。并且在产品的寿命周期中不允许出现锈蚀。因此，最好是对每对搭接部件表面采用如锡这样的相同金属形成镀层。诸如螺钉或螺母等紧固件则不应该被用来作为搭接件。它们仅应用来确保搭接元件的接触面被坚实的挤压在一起。实际应用中，经常还会使用带有攻丝孔的金属衬垫（套）来紧固它们。但是用这种方式拴紧的衬垫（套），在其四周必须与底板表面获得良好的冷焊接，以避免附加阻抗的出现和形成锈蚀。

有各种各样的低成本元件可以用来形成0V参考面和底板之间的搭接。在图2-2-3中所示的导电快速插入并紧固的PCB衬垫（套）就是这样一类的搭接元件。还有其他的一些可供选用的元件将会在后面的讨论中介绍。




图2-2-3　各种规格的用于0V参考面-底板搭接的易搭接，低成本元件
（如图所示的由Kitagawa公司生产的框架搭接分隔器）

通常对0V参考面和底板或机柜之间的RF搭接的最低要求是要把它们设置在尽可能靠近每一个输入端和输出端连接器处，并且其中至少要有一个RF搭接就设置在最高速度或最为“噪扰”（发射电平最高的）元器件的邻近。

在把一个屏蔽电缆连接到一个PCB的地方，通常都会把它的屏蔽导体以360°搭接方式在它进入单元或设备的那一点上搭接到底板或机柜上。换句话说，这就要求采用一个屏蔽的连接器（或要求使用一个带有屏蔽罩壳的连接器）。为了便于安装和减少装配时间，我们推荐采用可以安装在连接器面板切口上的PCB安装型连接器。

对于PCB安装型连接器来说，通过在它们的金属体或罩壳与连接器面板之间夹入导电密封衬垫的“三明治”方式，就可以很容易地实现360°搭接。假如，它们的金属体或罩壳又是以多点方式焊接在0V参考面上的话（通常是焊接在为它们提供机械支撑的套管上），那么0V参考面与底板之间的搭接也是很容易完成的。这个技术有时候也可以在连接器面板和连接器之间没有任何机械紧固件的情况下使用。这样做的好处是在获得良好的EMC性能的同时，可以更进一步减少装配时间。图2-2-4中所示的就是这类装配的一个例子。

即便使用的电缆为非屏蔽类型电缆，不仅仍然可以使用上面所描述的屏蔽的PCB安装型连接器，而且采用这个技术的设计方案也仍然可以获得良好的EMC性能。这是因为它在输入端和输出端连接器附近改善了0V参考面与底板的搭接质量。在这里通常会使用柔软导电密封衬垫材料，以冲切工艺形成连接器设置形状（正如图2-2-4中所示）。典型的这类密封衬垫材料是由一个塑料发泡芯用金属化的纤维加以覆盖构成。但现今，直接使用导电发泡材料来进一步改善搭接性能的类型也已出现，并有商品化产品可供选用（如所谓“Z轴导电”）。

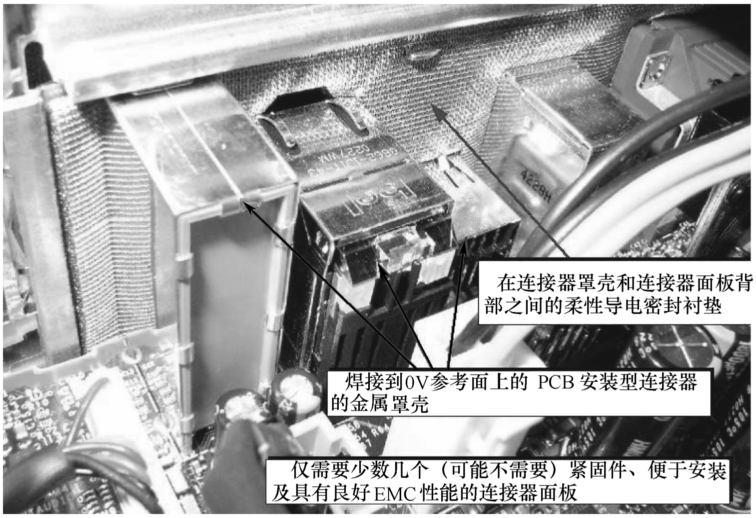



图 2-2-4　在一个连接器面板上搭接 0V 参考面（和电缆屏蔽）的例子

市场上不仅已有用于单个 D 形连接器的标准化指簧密封衬垫，制造厂商还可以根据用户的需要，为客户设计定制特殊规格的指簧密封衬垫。这类根据用户要求特制的指簧密封衬垫可以在大多数现代 PC 的扩充卡插座中看到。可惜的是，有些类型的 PC 并没有在扩充卡区域中采用足够刚硬的连接器面板，在所有指簧结合的压力下会引起面板中部形成弓状的向外突起。这个不良设计所造成的结果是，在降低扩充卡的 0V 参考面与底板搭接性能的同时，还形成了很大的空隙，从而也降低了 PC 外壳的屏蔽性能。

如前所述，从 EMC 角度考虑出发，由于我们并不在乎是否能获得频谱向下延伸到 DC 的低搭接阻抗，有时我们也选择使用电容器来形成容性搭接。当一个 PCB 和它的底板之间要求电气上隔离的场合，容性搭接是唯一的解决办法（此时，要特别注意选用适当的额定电压和额定功率的，并经过安全认证的电容器）。电气上隔离的医疗设备电路可能必须满足非常严格的漏电流技术指标，这就有可能使我们不得不为一个 PCB 和它的本机底板之间所使用的总电容值设置一个上限。倘若真是处在这种情况的话，后面所要介绍的有些技术可能就无法使用。

使用搭接电容的一个重要考虑是不可避免地会形成与它们以串联形式伴随出现的电感阻抗（比如由于线条和通孔的存在）。它们不仅会形成串联谐振，而且仅能在一个有限的频率范围内提供低阻抗。图 2-2-5所示的就是这种情况。

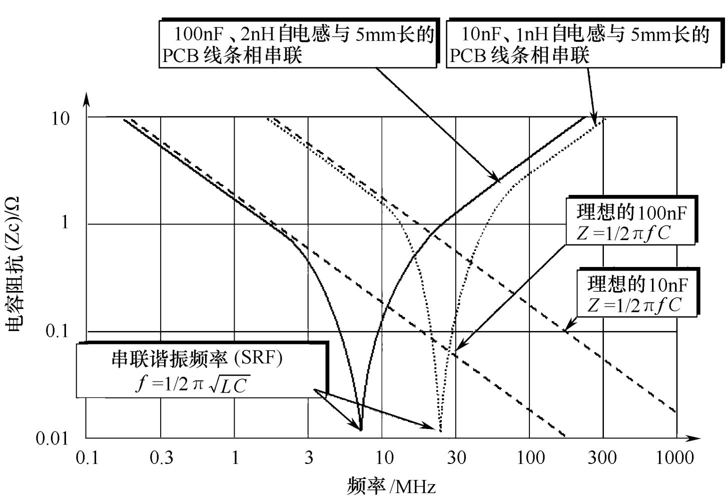



图 2-2-5　电容器 SRF 阻抗的几个例子

在它的自谐振频率（SRF）以上，电容的阻抗随着频率的升高而增加。事实上，这个上升斜率是电容器本身加上它的焊盘、线条和通孔的总电感阻抗。我们都知道，任何电容器

都不可避免地会有一些内部电感。小型的多层瓷介结构，额定电压为 100V 的电容的典型电感值大约为 1～2nH。把电容连接到 PCB 的焊盘、线条和通孔的累积电感可以按照大约每 1mm 长度为 1nH 的数量级进行估算（假如使用引线电容来代替表面安装电容的话，那么它们的引线电感大约也处在相类似的数量级上）。在频率为 1GHz 上，每增加 1nH 的电感量（$L$），PCB 与底板的搭接电感阻抗会增加 6.3Ω（$X_L=2\pi fL$）。

## 2.1.3 混合型搭接

混合型搭接是 PCB 的 0V 参考面和底板之间采用各种混合类型的搭接的统称。根据不同的应用需要，PCB 的 0V 参考面和底板之间既可以采用单一的搭接方式，也可以是两种或两种以上搭接方式的混合使用。

按搭接的类型，它们可以分为：

1）直接搭接（如图 2-2-2 所示）；

2）通过电容形式的搭接（如图 2-2-5 所示）；

3）为阻尼结构的谐振而使用电阻的搭接（请参阅后面的介绍）。

各种方式的搭接都有着它自己的不同应用场合。事实上，尽管一般的容性搭接在应用到宽带 RF 搭接条件下远不那么理想，但在有的应用中有时仍存在有充分的技术原因而采用包括容性搭接在内的混合搭接技术（请参照图 2-2-2）。要事先预测 EMC 测试的结果以及哪种搭接方式有可能会给出最佳整体 EMC 性能往往是相当困难的，有时甚至是不可能的。在每个搭接位置上，都采用在图 2-2-6 中所示的那种多用途的搭接焊盘设计将有助于改善典型 PCB 的实验性测试性能。

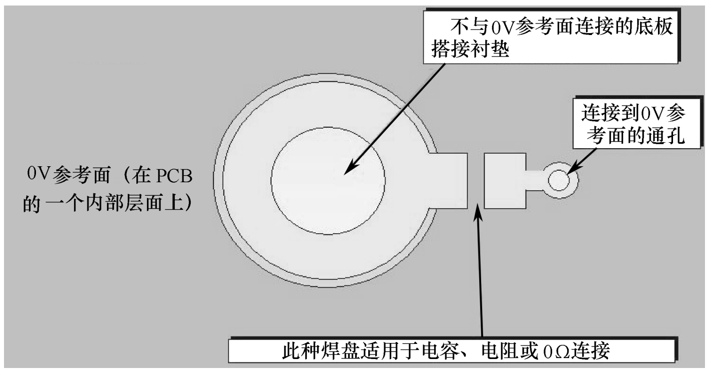



图 2-2-6　提供若干种选择的 PCB-底板搭接布局的例子

我们推荐通过实验性的 EMC 测试（比如，所谓的“预符合性”测试）来找到 DC、容性以及电阻（请参阅后面的讨论）搭接的最佳搭配，或者说在某个具体应用中，最有价值的搭配方式。

## 2.1.4 “地环路”和传统惯例

DC 和低频（LF）测量仪器的设计工程师们已经养成一种传统习惯：即在他们设计的电路中的 0V 参考和底板之间，通过只采用单一的一个搭接来避免“地环路”的放大（比如音频）。而底板本身经常连接到 AC 电源线中的保护性接大地安全导体上。但是同时，RF 放大器和相关的设计工程师都养成了他们所特有的习惯：那就是，在他们设计的 0V 参考面与底板之间形成的大多为多点搭接。当然这些搭接点之间的间距与他们所关心的最高频率的波长相比要短得多。

在过去，DC/LF“阵营”所采用的，他们称之为的单点接地技术（或“星形”接地）几乎就是永远不会更改的一个信条。并往往以似乎无法理解的口吻询问他们 RF 领域中的同行：怎么可能使用会形成多个地环路的多点搭接来设计出良好的 DC/RF 电路？

现今，许多 DC/RF 电路设计工程师们都已知道：为了获得良好的 RF 抗扰性能和顺利通过 EMC 指令标准的符合测试，最终他们还是需要采用多点搭接的方式。

他们中的许多人业已掌握了如何使用在给定 PCB 的一个完好无缺的“实心”0V 参考面完成所有的“接地”。并把 0V 参考面在多个位置上以多点的方式搭接到它们的底板上。总之，这样做不仅会大大有助于满足抗扰性标准，而且也改善了它们电路的运行性能。

在有些专业音频设备中，将传统习惯的单点接地改为具有多个 PCB-底板搭接的完整 0V 参考面已经可以将音频范围的噪声电平降低到要比在一二十年前认为是技术上可获得的最低噪声电平还要低 10dB。一个类似的多点搭接方式也可以用于一个大系统的音频设备中，并且工作得很好。

但是，我们仍然可以发现有些 DC/LF 电路设计工程师选择使用“混合”搭接，以试图一方面保留他们的单点底板搭接的古老传统，而另一方面采用多点容性搭接来获得所需要的 EMC 性能。不幸的是，就信噪比、成本或 EMC 性能上来说，这样做的结果远未能达到预期的效果。同时，就性价比的工程学来说，传统的设计技术从来都不应该在没有获得对问题的完整答案以前就在新产品设计中采用。

## 2.2　为什么要把 PCB 的 0V 参考面搭接到底板上？

### 2.2.1　降低转移阻抗

当一个信号返回电流流经一个 PCB 的 0V 结构时，无可避免地存在有阻抗。它们的存在会引起 PCB 不同部位出现电压差异（即 PCB 的不同位置之间存在着电位差）。这些电压是以共模形式出现的（CM）。我们也还知道，CM 电压和电流是引起 EMC 问题的主要原因。在一个 PCB 中采用一个完整的 0V 参考面给 EMC 性能和信号完整性带来的许多好处之一是在 RF 条件下，它具有较低的阻抗。因此，RF 的 CM 电位差和电场发射都会有所降低。一个将需要（有用）电流（即信号返回）转换成不希望（无用）CM 电压［或者将一个需要（有用）电压转换成不希望（无用）的 CM 电流］的阻抗称之为“转移阻抗”。转移阻抗是 EMC 工程学中的一个非常重要的概念。

在离板导体（即电缆）被设置在 PCB 的不同部位时，0V 参考面变得特别有价值。这些导体本身的长度往往会使它们形成非常有效的“意外天线”。而由于实际连接的需要，它们的长度通常又无法改变，从而尽可能降低它们（离板导体）在 PCB 所处不同部位之间的 CM 电位差也就成为了一个降低它们发射的极佳方法。

由于通过耦合将外部电磁环境的 RF 电流注入 PCB 的条件下（这时离板导体是主要的注入源），若在 PCB 0V 结构中具有较低的转移阻抗的话，它们所导致的信号电压噪声也就会较低，并因此造成干扰电路运行的可能性也就要小得多。

一个设计良好的 0V 参考面的转移阻抗（请参阅本篇的第 3 章）要比一个 PCB 线条或一根导线的小好几个数量级。为了利用参考面具有低转移阻抗的特点，所有的线条、导线或离开一个参考面区域的电缆都必须以 RF 搭接方式搭接到参考面上。这种 RF 搭接方式要么是采用将它们的屏蔽以“360°搭接”，要么通过具有一个电容器连接到 0V 参考面的滤波器完成。

采用多点方式将 0V 参考面搭接到底板上将会使比单独使用一个参考面情况下所获得的转移阻抗得以进一步降低，同时也还改善了 EMC 性能。金属底板所具有的电阻要比一个 PCB 的一个铜质层面的电阻低得多。因此，与参考面本身所能获得的转移阻抗相比，它们在较低频率时还将有助于进一步降低转移阻抗。甚至在 DC 时也是如此。

基于上述的考虑，在一般的 EMC 实践中，至少要在 PCB 的 0V 参考面的四个角上以及在每个离板导体进出点附近将 0V 参考面搭接到它的底板以降低它的转移阻抗，如图 2-2-7 所示。

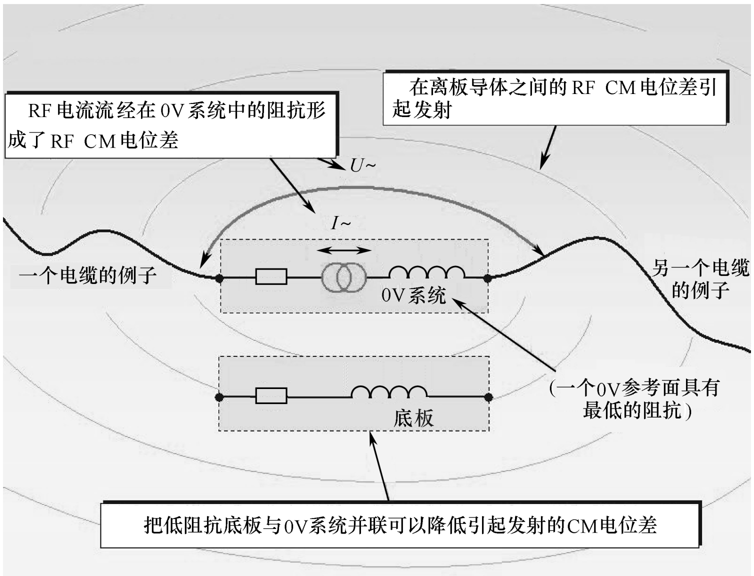



图 2-2-7　PCB-底板搭接降低了转移阻抗

## 2.2.2　更好地控制边缘场

在 PCB 上，由于电路运行所引起的 RF 电压不同于在邻近导电体上的电压。如底板就是这样的一个邻近导电体。这些 RF 电位差导致了发射的产生。图 2-2-8 所示的就是这种情况。在 0V 系统是一个平面的场合，所有的发射都来自该平面的边缘。所以，有时也称这类发射场为边缘场。

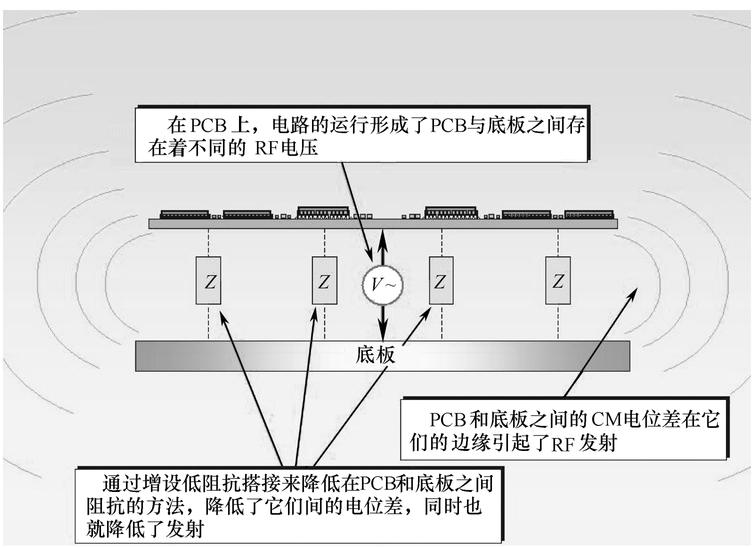



图 2-2-8　PCB-底板结构降低了边缘场

在一个 PCB 上往往存在有若干个 RF 电压源。在 0V 系统中流通的信号返回电流就是一个 RF

电压源（请参阅上图 2-2-8 和图 2-2-7）。RF 电流在电路外部电源（即 AC 电源）阻抗中的流动是产生 RF 电压的另一个源。在电路信号的频谱中可能会或多或少的包含有一些 RF 成分（数字信号总是包括有 RF 成分）。在晶体管和 IC 本身中（特别是安装有散热器的那些）的 RF 电压分量（谐波），在频率增加的情况下，会变得更加丰富。

因此，将 PCB 的 0V 参考面搭接到底板上的另一个原因是试图尽量减少它们之间存在的电位差，换句话说，尽可能使它们之间的电压相等，以降低来自它们边缘场的发射。由于相对应的理由，在 PCB 和它邻近底板之间的 RF 搭接将帮助改善抗扰性。

降低 CM 发射影响是为什么在 PCB 的 0V 参考面和本机底板之间经常会设置有至少一个搭接，并总是处在靠近 PCB 的最高频率噪声发射源的主要原因。PCB 的最高频率噪声发射源往往是一个时钟振荡器或一个诸如一个功能很强的微处理器、门阵列或者数字信号处理器这样一类 VLSI 集成电路。

至此，我们对 PCB-底板间的搭接已具有了基本的理解。下面我们将要把讨论延伸到设计问题上。这些设计技术上的问题不仅是由于在所关心最高频率不断增加情况下出现的，也是由于本篇前一章中已讨论过的设计技术问题所引起的。

## 2.3　所关心的最高频率

在整个本书中，甚至在整套丛书中，一个重要的课题是“所关心的最高频率”。这是因为“所关心的最高频率”支配着大量的 EMC 设计问题。最高频率的选择取决于设备团队的总体设计师（主任设计师）。他/她对最高频率的选择基于下列事实：

1）所设计产品目标进入国市场的最低法规要求；

2）所选择的最高频率是否在实际应用中会对用户造成麻烦或造成产品性能质量很差或不可靠；

3）所采用的技术对所选择的最高频率产生发射的控制能力或在该频率下，产品所能承受的敏感程度；

4）在法规的进一步完善、测试标准不断提高、电磁环境或所使用元器件的改进（比如芯片的缩小）对所选择的最高频率的影响。原则是要避免由于频率的不断提高而造成对产品频繁地进行修改或重新设计。

这里值得一提的是，虽然 EMC 指令已经通告了它们所测试的上限频率的发射标准，但符合 EMC 指令中的基本保护要求明确规定：在 400GHz 以下的任何频率上，任何产品或设备都不允许发射可能会引起对其他产品和设备的干扰。

设备的抗扰性存在着相同的问题。即便产品的抗扰性能已满足 EMC 指令中所规定的电平和频率要求，但对产品还要求符合 EMC 指令的基本保护要求意味着：在 400GHz 以下的任何频率上，产品和设备在它真正使用的电磁环境中要具有足够的抗扰能力。EMC 指令的基本保护要求将 400GHz 频率定为上限频率是因为通常会把高于这个频率的信号沿着频谱向上称之为红外、可见光、紫外、X-射线等。当然，频率仍然可以继续增加，而且也都仍是电磁现象，但它们并不涵盖在 EMC 指令以内。

因此简单地用最为相应信 EN 或 IEC EMC 发射和抗扰性标准的电流版本来对产品或设备进行测试并不足以确保 EMC 指令的符合性，而且也未必能使用户满意。在使用的电子技术能够引起由标准所覆盖的最高频率以上的发射场合，我们推荐完成一些快速测试（至少），以检查发射是否超过标准以及是否需要进行抑制以防出现干扰。

在研究产品抗扰性过程中，关键的问题是设备的操作环境是否存在有足够的环境噪声源，以

及哪些噪声源的频率有可能会高于最为相关的抗扰标准所覆盖的频率。假如是这样，同样我们推荐完成一些快速测试（至少），以检查设备对这些频率是否过于敏感以及是否需要对设备设计进行修改来提高其抗扰度，从而防止在实际运行过程中遭受这些频率的干扰。

## 2.4　PCB 和其底板较为靠近的优点

理想情况下，我们希望在数字、模拟和开关模式电路以及它们的外部电磁环境之间具有零耦合度。那么产品或设备就不会有发射出现并具有完善的抗扰度。但遗憾的是，在实际应用中，我们从来都不可能获得零耦合。但值得欣慰的是我们的设计工程师们在长期的实践中，创造发明了大量的与降低产品发射和提高抗扰性相关的 EMC 设计技术。

事实上，正如前面所讨论的，电路的运行会在 PCB 和底板之间引起电位差而形成边缘场。已有一些 EMC 设计工程师使用传输线技术分析了 PCB 的 0V 参考面和它们邻近底板所构成的结构。他们发现，两者之间越是靠近，它们与外部电磁环境的耦合就越低。图 2-2-9 图示了这种情况。

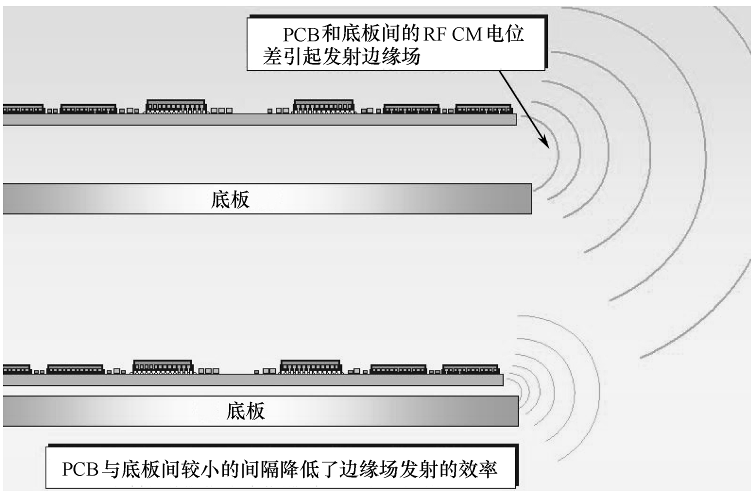



图 2-2-9　PCB-底板间较小的间隙意味着较低的发射

在 PCB-底板之间的间隔大于半波长的场合，减小这种间距有可能使得在传输线结构和外部电磁环境之间的耦合更为有效，并会引起辐射的增加和使抗扰性能变坏。对这个问题的一个解决办法是确保两者的间隔减小到远小于半波长。

PCB 与它的底板之间越是靠近，它们之间的搭接阻抗就越低。我们还知道，电感的改变与长度变化呈线性关系。因此，把 PCB 与底板之间的间隔距离减半，也就意味着将搭接的长度减半（因此本机电感也即减半）。PCB-底板间存在的电感的降低不仅有助于降低整体转移阻抗，并帮助返回 CM 电流更加迅速的返回 PCB。这样的做法从两个方面改善了发射和抗扰性。

最后，减小 PCB 和底板两者之间间隔还会提高形成空腔谐振的频率（请参阅后面的讨论），虽然提高的不多，但是这样做会有所帮助。

## 2.5　控制 PCB 与底板间的空腔谐振

### 2.5.1　为什么和怎样会形成空腔谐振？

随着“所关心的最高频率”继续不断地增高，在电子设备中的许多物理（或称几何）结构

会形成谐振。从而给 EMC 和信号完整性造成许多新的问题。谐振问题是由于随着频率的增高，波长的长度短到可以和结构的几何尺寸相比拟的条件下引起的。这也就是为什么 EMC 设计工程师在考虑频率为兆赫数量级上的信号时，他们所关注的往往是几何尺度在毫米（mm）数量级上的结构。

图 2-2-10 中，带箭头的曲线代表的是一个 PCB-底板结构的几何尺寸测量的例子。在谐振条件下，一个结构的确会与它的外部电磁环境形成很好的耦合，并形成一个非常有效的“意外天线”。由于谐振的存在，在增加了发射的同时，还会使得设备的抗扰性能恶化。这正是我们所不希望看到的。同样在谐振条件下，来自谐振结构的发射可以比邻近的非谐振频率的发射高出 20dB，甚至更高（由于相应的理由，它们的抗扰度可以下降 20dB 或更多）。

同时，谐振的产生也会造成 PCB 上的电路和设备的其他部位之间的耦合也会增加。这个现象经常被称之为串扰。串扰不仅会引起信噪比的恶化，而且还会影响到信号完整性。

我们已在上一章中讨论过在 PCB 上安装的屏蔽罩壳的结构谐振问题。并在该章图 2-1-8 和图 2-1-10 中显示了它们的结构（空腔）谐振对串扰和发射分别造成的影响。由于在 PCB 和它的底板之间形成的空腔所造成的结构谐振会引起完全相同的问题。在这一章里，我们将针对这个问题展开讨论。

假如，PCB-底板间仅有四个搭接点，并且它们分别被设置在一个矩形 PCB 的四个角上。那么我们将只有一个空腔需要加以分析。但在实际应用中，往往会存在有更多的搭接所形成的多个空腔（尺寸较小）。在大多数情况下，我们最关心的是 PCB-底板搭接结构的第一个（最低的一个）谐振频率。并且我们亦已知道这个谐振频率是与该空腔的最长对角线相对应的。

对于一个仅在它的四个角上设置有搭接的 PCB-底板结构所可能产生谐振频率的一个粗略分析和估算是相当容易的。但这里有一个前提，那就是在它的四个角上，PCB-底板之间的间距很小（通常也的确就是这样），那么我们可以使用下列公式来计算出它的最低谐振频率：

$$f_{最低} = 150 \times (L^2 + W^2 - 1)$$

这里，最低谐振频率 $f_{最低}$ 的单位为 GHz，长度 $L$ 和宽度 $W$ 的单位为 mm。

上面所指的长度 $L$ 和宽度 $W$ 分别代表 PCB 0V 参考面的长度和宽度。假如有一个结构，它的构成如下：它有一个 160mm × 120mm 的 PCB 0V 参考面，该参考面处在一个底板上部 5mm 处。两者之间的搭接是通过 PCB 0V 参考面的四个角完成的。根据上式，它的最低谐振频率大约在 0.75GHz 处。

因为上列公式的计算结果是一个四边形金属空腔内部的谐振频率。而我们的结构仅是两个简单的金属平板。它不仅具有开放的边缘，而且仅在少数几个位置上以非零阻抗连接在一起的。所以，上式的计算结果对我们的结构来说，仅是一个粗略的近似值。倘若需要对这样一个结构做更为精确的分析和计算，则要求使用一个三维的场求解器来模拟（仿真）在任何一个指定频率上发生的真实情况。

在一个空腔仅由 PCB-底板的一边（即仅在两个角上），或者在邻近的两个边上（即仅在三个角上）完成搭接的话，它的最低谐振频率的粗略近似值由下式给出：

$$f_{最低} = 75 \times (L^2 + W^2 - 1)$$

这里，最低谐振频率 $f_{最低}$ 的单位为 GHz，长度 $L$ 和宽度 $W$ 的单位为毫米（mm）。长度 $L$ 和宽度 $W$ 仍然分别代表 PCB 0V 参考面的长度和宽度。

## 2.5.2　波长准则

为了避免结构谐振，EMC 设计工程师采用基于 λ/10 作为几何尺度的通用准则（经验法则）。

所关心的尺度可以是 RF 搭接间的间隔距离，也可以是其他几个有关参数。但原则是，只要它们的几何尺度小于 $\lambda/10$，谐振就不会发生。有时为了获得更好的 EMC 性能，设计工程师也可能会采用 $\lambda/20$，甚至 $\lambda/100$ 这样更为严格的准则。

有时，设计工程师仅知道他们所要处理信号的上升和下降时间，但是并不知道所关心的有关最高频率。在这种情况下，由 $\lambda/10$ 准则所给出的几何尺度等效于 100mm 乘以真实的上升时间，单位为 ns（或者是真实的下降时间，取用两者中时间较短者）。至关重要的是使用在 IC 的输入插针测量到的真正上升/下降时间，而不是它们的数据手册中的给出值。由于 IC 中采用的芯片缩小技术，通常会导致实际的上升和下降时间远快于在数据手册中所给出的最大值。对于像 CMOS 和 TTL 这类饱和型逻辑，假如你不知道它们的真正上升和下降时间的话，保守的做法是将它们数据手册中给出值除以 10 来作为你的设计数据标准。对于那些非饱和类型逻辑（如 ECL），将数据手册值除以 4 即可。但在实际应用中，通过测量来获得这些值要远远精确于使用上述的估算值。

在测量上升和下降时间时，要使用上升时间比所要测量信号快得多的示波器和探头（理想情况下，它们的速度应两倍于被测量信号）。并且要正确掌握和使用示波器制造厂商提供的应用手册中所推荐的高频探测技术。再次强调，测量应在 IC 的实际插针或信号源晶体管上完成。

## 2.5.3　通过增加搭接点的数目来提高谐振频率

为了防止在 PCB-底板结构中谐振的发生，通过实际测量所获得的真实时间和最高所关心频率，然后采用上述准则的办法来使 PCB-底板搭接点之间的间隔距离不大于 $\lambda/10$（推荐采用更短一些则更好）。这里所使用的 $\lambda$ 就是所关心的最高频率的波长。我们知道，在空气中，

$$\lambda = \frac{C}{f}$$

这里，$C$ 为光速［$(3.18)^8\mathrm{m/s}^2$］，$f$ 为频率，单位为 Hz，$\lambda$ 为波长，单位为 m。

Mark Montrose 推荐，在所关心的最高频率上，使用的搭接间隔距离应不大于 $\lambda/20$。图 2-2-10 所示的就是基于他所推荐的这个准则的搭接间距。他推荐使用这个估算值的理由是基于双极天线的效率，而不是空腔谐振。$\lambda/20$ 准则给出的 EMC 性能将会优于 $\lambda/10$。但是对于一个给定的 $\lambda$，它需要的搭接数目将是 4 倍于 $\lambda/10$ 准则所需要的。

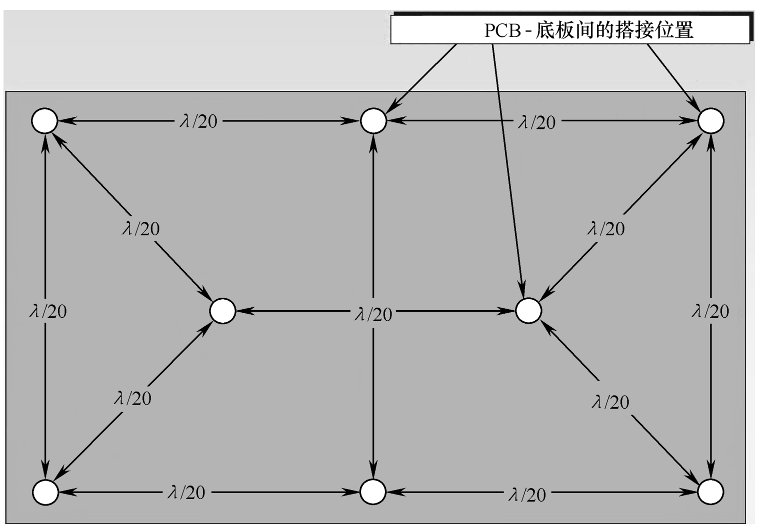



图 2-2-10　PCB-底板的 $\lambda/20$ 搭接准则

一旦一个 PCB 具有足够的紧固件来控制它在冲击和振动条件下的移动，增设附加的 PCB-底板间搭接所造成紧固件数目的增加，将会带来装配时间的增加。然而，目前已有若干不同的技术可以用来增设 PCB-底板间的搭接而不会增加装配时间。其中的方法之一示于图 2-2-11 中。这是一张在一个 PC 主机板和它的底板之间的 PCB-底板搭接位置的照片（可惜的是照片的聚焦不佳）。

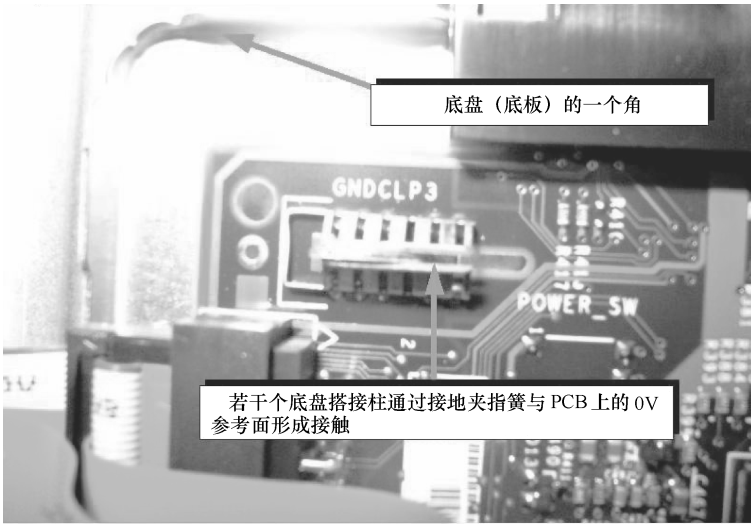



图 2-2-11　一个 PC 的主机板底盘搭接的例子

这个技术使用了一个金属薄板底板。该底板是以半冲压成型工艺形成若干个与 PCB 的槽形切口对齐的垂直凸出件（搭接柱）。装配时，将 PCB 在与搭接柱对准的情况下推压下去，以使金属指簧夹在通过槽形切口并伸出时与这些搭接柱形成接触。在图 2-2-12 中所示的例子特别明显。因为这些突出的搭接柱的特别形状使得一旦被推压下去后，PCB 将会沿着搭接柱的两边为锥形的边沿滑入一个装置，并锁定在每个搭接柱的位置上。这个技术仅需要使用单个的紧固螺钉以防止在冲击力或振动超过设计规范时，PCB 脱离搭接柱的锁扣装置。由此可见，将这个主机板安装到它的底板上的过程是既快而又容易操作。当把一个良好的 EMC 设计技术与降低整个制造成本结合在一起考虑时，回报率是非常可观的。特别是在降低 PCB 成本的呼吁受阻的情况下尤为如此。

另一个技术是在 PCB 的底部提供一些 PCB 导电盘，以使指簧或导电突起能够在导电盘和底板之间形成良好的接触。图 2-2-12 显示的就是这类导电盘的一种设计图案。有各种各样的导电突起可供选用。最常用的是许多小型的可压缩导电衬垫。

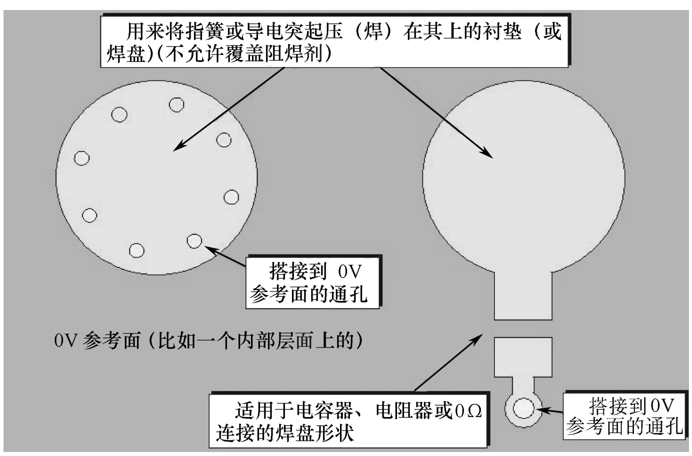



图 2-2-12　不需要用紧固的 PCB-底板搭接的两个例子

指簧或导电密封衬垫既可以设置在 PCB 上，也可以安置在底板上。市场上可以购置到不同形状的表面安装型指簧，并多以焊接的方式焊接到 PCB 的焊盘上。还有许多指簧和导电密封衬垫设计成背部带有导电粘结剂的类型。使得它们对 PCB 或底板的装

配相对容易些。有些生产屏蔽元器件的制造厂商还专门生产特别用于 PCB 0V 参考面与它的底板之间形成搭接的元器件或紧固件。但任何基于线圈状金属弹簧构成的这类元器件都应该避免。除非是用于所关心的最高频率不那么高的场合（比如说根据应用的不同，不高于 50MHz 的场合）。例如，Kitagawa 公司生产的一些非常小的，原设计用于手提电话中的表面安装指簧元器件。

在大批量连续生产过程中，倘若 PCB – 底板的间距小于 25mm 或更小的场合，值得考虑试用在位成形（FIP）技术。该技术工艺可以在指定的搭接位置上自动滴注密封衬垫材料，并自动形成圆块（片）状导电密封衬垫。如今可供选用的 FIP 密封衬垫材料是在滴注后自动发泡膨胀形成较大或较为柔软的密封衬垫突起。

PCB-底板搭接设计中的问题之一是在设计和研制项目初期，往往未能及时对 EMC 和与其有关问题作出考虑，或考虑不周。结果在后期对产品的运作或符合性测试期间才发现问题的存在，从而造成对已完成或部分完成设计的 PCB 布局进行修改，甚至更换。这意味着在原设计中的某些搭接位置也要跟随着作位置上的调整。在 PCB 的搭接是依赖于底板的金属构件的情况下（比如自栓在位的金属间隔器件，半冲压成型突起等），恐怕不可避免的使得底板也要做出某些修改。在这种情况下，可以毫不夸张地说，所带来的成本增加问题，研制周期的延长问题都是冲击性的。但使用指簧或导电突起于 PCB 的搭接就不会产生这类问题。

Mark Montrose 还介绍了使用导电聚合物于 PCB-底板间的搭接技术。这类聚合物通过保持在一个塑料薄板中所冲压出的孔洞内来完成 PCB 和底板之间的搭接。当 PCB 改变时，塑料薄板上的冲孔也会随之改变以满足适配要求。

良好的 PCB-底板搭接性能依赖于在整个设备的寿命周期中所能获得的良好（高的）表面导电性。这一点在使用指簧或导电突起技术的场合尤为重要，因为它们的接触压力要远远小于螺栓紧固件所形成的压力。因此，氧化或锈蚀薄膜对前者所造成的影响要远大于对紧固件所形成搭接的影响。对每一个所涉及和关心的金属构件，最好都使用相同的，诸如锡和金这类高电导率金属对它们实施电镀。对用于防止锈蚀这一点上说，导电密封衬垫材料的选择较为困难。但是任何一个专业 EMC 密封衬垫制造厂商都应该能够提供非常详尽的应用指南和产品测试报告。比如，什么样的密封衬垫材料应该与哪一种金属配合使用等。

### 2.5.4 如果不能使用足够的搭接点该怎么办?

在理想情况下，我们将会减小 PCB-底板间的搭接间距直到最低的谐振频率高于所关心的最高频率为止。接着我们要考虑的是，只要所关心的最高频率不再继续提高的前提下，设计应将注意力集中到确保 PCB-底板间的搭接结构不太可能引起严重的 EMC 问题为原则。换句话说，即便在设计有所变更，元件选用的变化以及制造允差等因素的影响条件下，原设计仍然能满足 EMC 的性能要求。

举例说，在获得一个 3GHz 的最低谐振频率的情况下，应该是任何低于 2.5GHz 的频率都不应存在因为谐振而造成问题。按照前述的 $\lambda/10$ 准则，PCB-底板间的搭接间距将不允许超过 10mm（倘若使用 $\lambda/20$ 准则的话，该间距将不应超过 5mm）。

但在实际应用中，这样密集的搭接间距将会增加 PCB 布局的难度，并且所要求的用于压紧所有指簧或导电突起的总的压力很有可能使得 PCB 或底板弯曲变形。为了解决这个问题很有可能就需要附加的紧固件或使用更为刚硬的材料。

因此，为了控制频率在 500MHz 以上的 PCB-底板间的空腔谐振，我们可能需要采用下面描述的一些其他技术。

### 2.5.5　扩展谐振频率的宽度来降低它的峰值幅度

在实际应用中，往往会遇到为了使得最低谐振频率高于所关心的最高频率，而试图增设足够的 PCB-底板搭接数目已证明在大多数情况下是不现实的。在这种情况下，在安排搭接位置时采用不那么规则的办法往往可以获得意想不到的效果。不规则搭接方式有以下两个优点：

1）在长度和宽度方向上的不同空腔的谐振是不同的；

2）由多点搭接所形成的多个较小空腔的谐振频率也是不一致的。

用这种办法来分散谐振频率将会降低最严重的谐振频率的峰值幅度。所牺牲的是频谱上存在着较宽的谐振（较低的 $Q$ 值）。假如在一个特定的频率上使用这个技术来降低发射或改善抗扰性时，要注意的是，它可能造成在其他频率上 EMC 性能的恶化。

只要能充分考虑到设计改变和元器件差异等因素的影响，这个方法应该说是相当实用的。但是我们极力推荐，要有充分恰当的 EMC 质量保障（QA）和变更控制（请参阅下面的讨论）。

### 2.5.6　通过设计来避开引起问题频率上的谐振

每个空腔谐振总是覆盖着一定的频率范围。图 2-2-13 中的黑色曲线代表的就是一个典型的例子。并且一般地说，只有当 PCB 电路的发射频率位于这个范围时才会引起问题。大多数电路在它们的时钟的基波频率或谐波频率上会有着最高的发射电平。所以通过对 PCB-底板搭接的仔细设计和安排是能够确保它们不会落入任何谐振频率范围之内的。

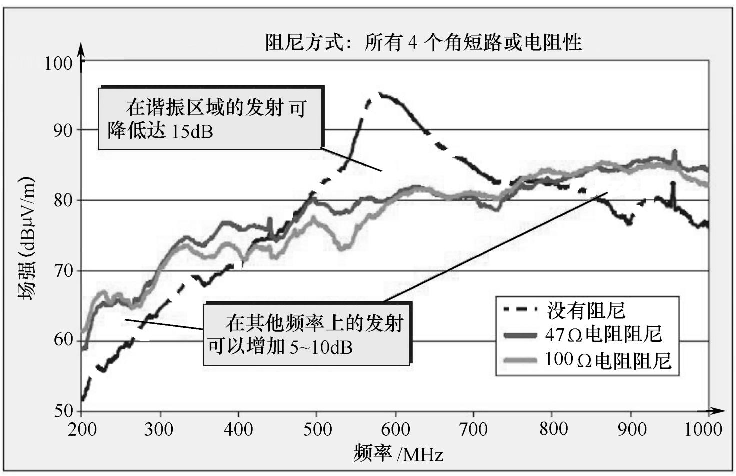



图 2-2-13　使用电阻性搭接形成阻尼的例子

高频率时钟的使用可以使得这个技术更为容易得以使用。假如它们的谐波间隔足够宽的话，那么它们把谐振频段“归类”，而不是落入它们中的任何一个中。在技术实线可行的场合，使得由多点 PCB-底板搭接形成的所有谐振腔在形状和尺寸大小都一致来增加每个谐振 $Q$ 值也是它的一个优点。这与前面所讨论的技术效果完全相反。具体地说，一个较高 $Q$ 值意味着虽然在某个频率范围的发射强度增加了，但是产生发射的频率范围却相对变窄了。因此就较为容易地避开时钟的众多谐波频率。

由于 PCB 上的器件、线条回路、0V 参考面上的孔洞和间隙，加上其他的一些隙缝的存在、形状的变化、电缆间的相互靠近和其他一些事先无法预料的变更的存在和出现都会在不同程度上改变谐振频率。所以仅使用铜质平面薄板在设计早期进行的简单实验可能不足以代表实际应用中

的条件。但是我们同样不希望等到设计上已经可以在相当程度上代表最终设计的时候再来对一个结构进行 EMC 测试。因为我们都知道，这时再要更改设计的成本将会远高于在设计早期进行这样的测试。

虽然这个巧妙的技术（避开问题频率谐振的设计技术）能够帮助我们降低单位制造成本，但是在考虑到性价比的情况下，几乎是毫无疑问的是要在三维场求解器上进行投入（并且还要包括培训技术人员如何正确使用它们在内的成本）。根据作者的多年经验，对于这类计算机辅助设计工具而言，似乎都需要相当长的时间才能掌握和有效地使用它们。但一旦掌握了它们，往常需要数天，甚至数个星期的设计周期可以突然地变为仅需要数分钟或数小时就能完成。在一个项目的早期设计阶段中，一天之内完成一打的设计迭代不仅不是不无理由的，而且也是完全做得到的。这时投入的真正价值就变得十分明朗了。当然，求解器本身将需要在对其输入相当精确的最终设计的描述，才有可能给出缩短项目研发周期风险的有用预测结果。错误的输入将导致错误的输出的基本原理对任何计算机辅助设计工具永远都是适用的。

但是，倘若关心的是设计的变更和元器件的更换，那么，这个设计技术并不是一个非常牢靠的实用技术。因为即便是一个非常小的变化，比如通过使用一个最新的 IC 来改变时钟频率，就完全有可能改变设备的 EMC 性能。因此，恰当而充分的 EMC 质量保障（QA）和对任何设计变更的控制都是非常重要的（请参阅后面的讨论）。

## 2.5.7　正确地选用电容器

在容性搭接和混合搭接中所使用的电容器的电容量可以对 EMC 的性能造成影响。不像上面所介绍的“避开问题频率的谐振设计”技术，这个技术适用于最后一分钟的修改（请参阅图 2-2-6、图 2-2-12、图 2-2-14）。前提是只要完成了设计布局的 PCB 已经在搭接位置上使用了适当的垫盘形状。

通常，设备应被置于预符合性 EMC 测试环境中，然后，对每个搭接上所选用的电容器类型和容量（或零欧姆连接，或电阻器）进行筛选和变化直到找到最佳类型和容量为止。为此，我们还推荐在就近测试室的外部还应该设立一个装备有适当焊接/去焊工具和完整的一套所有可能需要的元器件的装配工作台。在实际应用中，由于可能供选择的数量过于巨大，所以许多工程师都会在性能的进一步改善会过于耗时的情况下停止继续这种选择。

假如零欧姆搭接提供最佳 EMC 性能的话，在 PCB 的后续改版中，底板和 0V 参考面（比如图 2-2-3 中所示的）之间的搭接就可以用直接搭接来代替。但是，一个直接搭接加上它的焊盘和线条、通孔等将会形成足够大的串联电感。所以采用一个直接搭接有可能影响 EMC 性能。因此倘若这样做的话，我们推荐要进行重新测试。

假如发现必须仔细选择电容值的话，那么像“避开问题频率的谐振设计”技术一样，即便是 IC、电路或装配部件或方法的任何微小改变都有可能使 EMC 性能急剧恶化。因此，充分而恰当的 EMC 质量保障（QA）和任何设计变更的控制都是非常重要的。

## 2.5.8　使用电阻器来阻尼空腔谐振

相关文献描述了如何使用电阻性 PCB-底板搭接来阻尼空腔谐振和降低谐振尖峰的幅度。在实际应用中，这个技术就像前面所介绍的混合搭接技术一样，只不过是在具有适当的焊盘结构条件下，使用电阻器代替了电容器而已（或增设与电容器串联的电阻器）（请参阅图 2-2-6、图 2-2-

12 和图 2-2-14）。

一个 PCB-底板搭接的感性阻抗越高，EMC 的得益越少。但是，一个搭接的电阻性阻抗越高，PCB-底板空腔的谐振频率上会具有远为高的电流流过搭接点。我们都知道，电阻是耗散型元件，它把流经它的电流转换成了热。因此，搭接中的任何电阻的存在都将会引起在谐振频率上的较大的损耗。从而也就降低了谐振的峰值幅度（降低了空腔的 $Q$ 值）。

使用电阻器来增加 PCB-底板间的搭接阻抗，具有在非谐振频率上降低 EMC 性能的缺点。因此在使用这个技术来降低在空腔谐振频率上的发射和改善抗扰性能时，要意识到它可能使得在其他频率上原来勉强合格的性能变得不再符合要求。

有关文献还发现，选用阻值为 47 ~ 100Ω 之间的电阻器工作得最好，但这可能是由于实验中所使用的源阻抗为 50Ω 的缘故。实验性的 EMC 测试（即，预符合性测试）总是被推荐用来找出 DC、电容性和电阻性搭接的最佳组合，以及什么是电容器和电阻器的最佳选用值。

尽管设计的改变，元件的选用，以及制造允差的存在，一个设计良好的有效 PCB-底板阻尼结构一般不太可能引起太大的 EMC 问题。但是，我们一贯推荐要具有充分而恰当的 EMC 质量保障（QA）和任何设计变更的控制。

## 2.5.9　使用吸波器来阻尼空腔谐振

掺有碳或铁氧体的材料（通常为合成橡胶）可以用来吸收 RF 能量。这些材料与用来衬砌在 EMC 测试室内表面用来吸收它们的空腔谐振所使用的材料相类似。并且它们也可以用在屏蔽罩壳内部用来阻尼它们的谐振。

当把它们设置于一个空腔的内部，它们能够把电磁能量转换成热，并且（像上面所介绍的阻性搭接），它们还会降低谐振的峰值（空腔的 $Q$ 值）。从而降低了谐振频率上的发射（以及相对应的原因，也增加了抗扰度）。

现在已有许多制造厂商可以提供合用的这类掺有铁氧体的材料。通常是将它们制成柔性薄片（板），并在其背面涂有粘结剂。在低频情况下，较厚的板（片）可以获得较高的阻尼性能。当把掺有铁氧体的合成橡胶材料置于 PCB-底板搭接位置的附近时，由于在谐振条件下该处的磁场强度最强，所以它工作的也最好。就掺碳材料而言（通常制成发泡塑料块），最佳的工作位置（即提供最佳阻尼性能的安装位置）是把它们安置在搭接点之间。因为在谐振条件下的这些位置上，也正是电场场强最强的地方。然而如前所述，为了找到工作最好、价格又最为合理的材料以及它们的最佳安装位置和如何能为结构提供安全支撑，实验性的 EMC 测试永远都是最好的办法。

撇开由于如太硬，太脆易碎和厚度所带来的安装困难不说，似乎找不到任何理由可以说明已使用多年的用于电缆中来抑制 CM 电流的普通铁氧体材料不能用来代替掺碳或铁氧体的合成橡胶材料。也许标准的铁氧体柱或环可能会在用于搭接的金属间隔基上滑动（也许仅使用一小滴硅胶就可以防止振动和磨损）。

铁氧体柱或环以其成本低廉，类型尺寸齐全已被工程师使用许多年。它们所能提供选用的电阻性阻抗的范围也非常之宽。但它们所有的峰值损耗都处在 300MHz 附近。最近新研制的材料已经可以将它们的峰值损耗频率提高到 700MHz 或 2.45GHz 上。就作者所了解到的，固体铁氧体还从来都没有被用作为阻尼一个 PCB-底板谐振的材料或方式。但似乎它的确是一个值得一试的好的设想。

就上述的电阻性阻尼而言，它的吸波器阻尼性能在设计修改、元件选用以及制造允差变化的情况下虽然仍应继续有效。但是我们仍然推荐要进行充分而恰当的 EMC 质量保障（QA）和设计变更控制，以防止由于上述原因引起 EMC 性能恶化的发生。

## 2. 5. 10　降低容性搭接的阻抗

与使用电容性搭接相关联的附加电感（请参阅上述有关小节及图 2-2-6 和图 2-2-12）可以通过使用以辐射状安排在搭接位置四周的多个电容予以降低。这一点可以用图 2-2-14 的图示来加以说明。

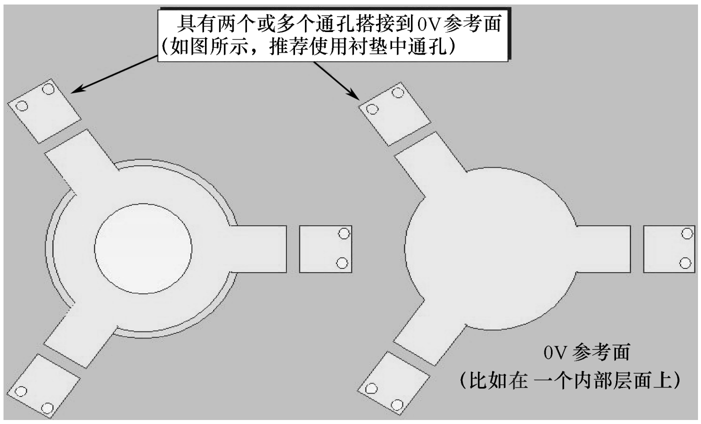



图 2-2-14　在 RF 频率上具有较低阻抗的容性搭接的衬垫形状

与每个电容以及它的焊盘、线条和通孔相关联的所有电感都是以并联方式出现的。使用图 2-2-14所示的辐射状安排确保了它们之间的互感可以相互抵消。因此，它们的总电感仅是一个电容性搭接所形成的电感值简单的被所使用的电容器数目所除。倘若将电容器安排成并联阵列的话，它们间的互感不会相互抵消。因此，所获得的总电感也不会像辐射状安排情况下的那么低。

在图 2-2-14 中，作为一个示意图显示的是三个电容器的辐射状安排。当然在具体的应用中，也可以根据需要选择使用两个、四个或更多的电容器。

## 2. 5. 11　使用屏蔽技术

我们可以使用指簧或导电密封衬垫沿着 PCB 的四周，在 0V 参考面和底板之间形成一个连续性的周边搭接。这样做可以把 PCB-底板间的空腔构成为一个全封闭的屏蔽罩壳。从而相当有效地降低了它的发射（同时也改善了 PCB 电路的抗扰性）。

正像在本篇第 1 章中的图 2-1-8 和图 2-1-9 所示，这样的屏蔽将会增加 PCB 上不同电路之间的串扰，并且在它的结构谐振频率上的发射的降低也可能不会像我们所期望的那么多。在相关文献中描述了用于这个问题的补救办法。该补救办法也同样适用于 PCB-底板空腔。

1）把现存空腔想办法分隔成许多小的空腔，每个小空腔的最低谐振频率都要远高于所关心的最高频率；

2）给空腔增设吸波器，以阻尼它的谐振峰值。

在有些应用中，把现存空腔分隔成许多较小的空腔的做法，实际上就是简单地使用一个网格状导电密封衬垫来与 PCB 底部上的暴露线条完成接触。这些搭接线条代替了在本章中前面所介绍的搭接衬垫。当然它们也还应该按照相关文献中给出的 PCB 屏蔽原则，通过通孔搭接到内部完整的 0V 参考面上。

### 2.5.12　使用全屏蔽 PCB 组件

虽然，搭接到一个完整的实心金属或金属薄板构成的金属底板仍然会有助于降低转移阻抗，但假如使用的是如文献中所描写的全屏蔽 PCB 组（部）件的话，对用 PCB-底板间的搭接来改善 EMC 性能的需要就会降低。尤其是在低频情况下更为如此。

## 2.6　子板和小背板

上面所介绍的每种情况也都同样适用于子板和小背板。对于子板和小背板而言，虽然在它们的主机板上的 0V 参考面能够像一个局部底板一样为它们带来某些性能上的好处，但在它们之间形成的空腔会产生谐振，并导致发射和抗扰性问题。尤其是在有外部电缆与小背板/子板相连接的场合（正像许多设计工程师已经发现的那样，这会给他们的项目造成很大的花费）。因为这些原因，所有已在这里讨论的 PCB-底板间的搭接技术以及它们所带来的种种解决问题的办法也同样适用于小背板/子板-主机板结构。

在有些场合下，把小背板/子板以某种密集度的方式搭接到主机板就已足够了。但通过使用沿着内板连接器的整个长度上把两个板的 0V 参考面采用多个 0V 插针搭接在一起将会进一步改善这类搭接性能。并通过使用各种上面已介绍的技术，一个底板也可以用来改善一个小背板/子板的 EMC 性能。一般地说，假如在小背板/子板和它的主机板之间的搭接又是以直线方式通过主机板搭接到底板时，则效果最佳。

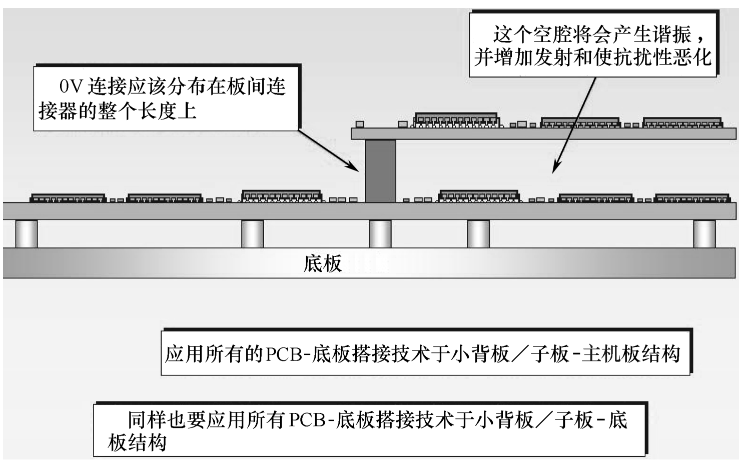



图 2-2-15　小背板和子板

# 第3章　0V参考面和电源参考面

## 3.1　参考面简介

有时把一个设计良好的0V参考面称之为一个大地或地平面（虽然它与安全大地或安全地完全基本无关）。在不断使用更为先进的芯片缩小技术，以及它们所处理信号波形的上升和下降时间不断在缩短的今天，上面提及的这样一个设计良好的0V参考面正日益变为我们设计的关注所在。由于相同的原因，同时还要求我们的设计中具有一个良好的电源参考面。

数字器件的数据手册通常仅仅为我们提供信号的最大上升和下降时间（假如数据手册包括有这些信息的话），这样就会允许IC的制造厂商把他们的器件转换到更先进的，尺寸更小的芯片制造工艺流程中进行生产时，而无需对产品数据进行任何修改。特别是掩模收缩或芯片缩小技术的不断采会为制造厂商节省大量的资金，但却潜在的会给他们用户的产品带来巨大的EMC问题。每次在微处理器供应商完成一次新的芯片缩小生产工艺后，产品和设备制造厂商会不得不花费数以百万美元计的费用来重新设计已存在产品，以保持EMC符合法规或指令要求。

像74HC这类已经具有大约20年历史的胶合逻辑系列器件，它们原先形成的有影响发射频率最高也就是在200MHz左右而已。现今，来自相同的制造厂商的相同型号的这类器件，所引起问题的发射频率发现已可高达900MHz。这使得使用这些器件的制造厂商每隔几年就要对他们仍在生产的“老”产品进行复测，以确保产品仍符合EMC性能要求的做法变得越来越重要了。信号边沿速率继续增快和使用频率不断上升的这种状况，至少在今后的10～15年之内不会有任何减缓的趋势。

在一个PCB上（或PCB中），一个理想的参考面是一个完整的实心铜质薄板。它绝对不是一个“铜质充填”或“地网络”（请参阅后面的讨论）。

可惜的是，在实际应用中，想要在不采用“高密度互连接技术”（HDI）PCB生产工艺的情况下，获得没有一些孔洞的完整平面是不可能的（HDI也经常被称之为微化孔技术。请参阅本章的3.5节“高密度互连接、堆焊和微化孔PCB技术的优点”的讨论）。本章将就如何利用PCB参考面获得最佳EMC性能展开讨论。尽管典型的现代PCB生产技术还存着某些不尽人意地限制。比如，通孔（有时称之为过孔）镀敷技术（THP）就是这样的一种技术。它在PCB上打一个贯穿孔（有时称之为贯通孔），然后在其内壁镀敷上一层导电良好的金属，以便为PCB的顶部表面，底部表面和任何内部的铜质层面之间提供良好的电气搭接。

就单个技术而言，0V参考面明显的是一个可以用于PCB装配层次（或更高层次）上的，并具有最高性价比的EMC措施。可以毫不夸张地说，为了改善EMC性能，无论怎样强调在PCB上使用0V参考面的重要性都不会过分。当要求使用高级PCB EMC设计技术的场合，一个设计良好的0V参考面是绝对必要的。

平面（参考面）可以提供若干个非常有价值的EMC和信号完整性（SI）功能：

1）它们提供的是非常低的阻抗。这意味着在射频（RF）情况下，它们可以为器件和电路提供稳定的参考电压。

就导线或PCB线条而言，我们通常以每1mm长度具有1nH电感值来估算它们的阻抗。比如，按照上面的估算方法，每10mm长的导线或线条在1GHz频率时所应具有的感性阻抗为63Ω。

因此，当我们需要从一个参考电压向各种器件提供高频电流时（正如日益增加的需要那样），我们需要使用一个平面来分布参考电压。

2）在 PCB 上安装有容性滤波器的场合，为了在频率为几兆赫以上的情况下获得良好性能，平面提供的低阻抗返回通路是关键所在。请参阅本篇第 1 章的 PCB 的滤波器设计。

3）它们（平面）会促使 RF 电流沿着发射最低和最不敏感的通路返回。

当一个信号或电源电路中的返回 RF 电流在一个平面导体中形成通路时，它会沿着任何具有最低整体阻抗的通路流通。就是这个通路的存在，使得整个电流环路获得最低的电感值（环路电感）。同样也就是这个通路与发送通路间有着最高的电容值。这样既会把与 DM 电路有关的电磁场集中在一个较小的体积内，又降低了它们与其他结构和电磁环境的耦合度。所以降低了它们的共模发射和改善了电路敏感性。

4）它们相当于一个镜像面。因此，将为那些不那么靠近一个边界或一个裂缝的元件和线条提供了一定程度的屏蔽效应。

即便在镜像面与所关心的电路不相连接的情况下，它们仍然能提供屏蔽作用。例如，一个线条与一个大平面上部的中心距为 1mm，由于镜像面效应，在频率为 100kHz 以上时，它可以导致至少 30dB 的屏蔽效果。元件或线条距离平面越近，屏蔽效果就会越好。所以扁平状的表面安装元件会导致较好的 EMC 性能。

5）当频率处在它们是以 RF 搭接到平面上的范围时，它们降低了来自于 PCB 上电路相连接电缆的 CM 发射。这个问题已在本篇第 2 章中提及过。所谓与一个平面的 RF 搭接，既可以是指在导体和平面之间的一个直接搭接，也可以是指一个容性搭接。而且搭接点就位于由平面所覆盖着的导体离开该区域的那一点上。在导体携载信号的情况下，搭接电容器的电容值要小到以不会损害信号完整性为原则。

简单地从一个外部导体把电容连接到一个 PCB 参考面的做法，将导致外部噪声电流在平面中流通。并增加了来自外部驱动器的 RF 电流。这些增加的 RF 噪声电流在平面中的流动将会增加平面上不甚完好地方上的噪声电压（正如在实际应用中那样，比如在贯穿孔周围存在着净空间的情况）。因此，为了使 PCB 的 EMC 性能最佳化，通常都会在这些 RF 搭接电容的一端或两端上串联有电阻或软性铁氧体。请参阅本篇第 1 章中所讨论过的信号和电源导体进入一个 PCB 中时有关滤波的 EMC 设计问题。

本章的目的不是要描述 PCB 参考面理论。但读者若有兴趣和需要，多个文献已为上列几点提供了非常有用的参考，并且它们还涉及许多有关的数学推导。

## 3.2　参考面的设计问题

### 3.2.1　参考面尺寸

正如上面已经提到的，一个 PCB 上（中）的一个理想参考面应该是一个完整的实心薄板。它绝不是一个“铜质充填”或“地网络”（请参阅后面的有关充填和网络的使用）。

平面必须处在所有与它们有关的元件和线条的下面。0V 参考面应该在 PCB 的所有四边尽可能的向外扩展延伸。甚至仅为了延伸它的 0V 参考面，而值得把 PCB 制作的大到超过 PCB 的元器件安装面（包括布线）范围。

这样做的一个原因是信号或电源的 RF 返回电流也会在与线条相邻近的平面层（或多个平面层）中沿着线条走线流通。虽然密度最高的电流是处在线条的直接下部，但 RF 电流也会在平面

中分布到线条路径的两侧。图 2-3-1 所示的就是在平面中返回电流密度分布的情况。

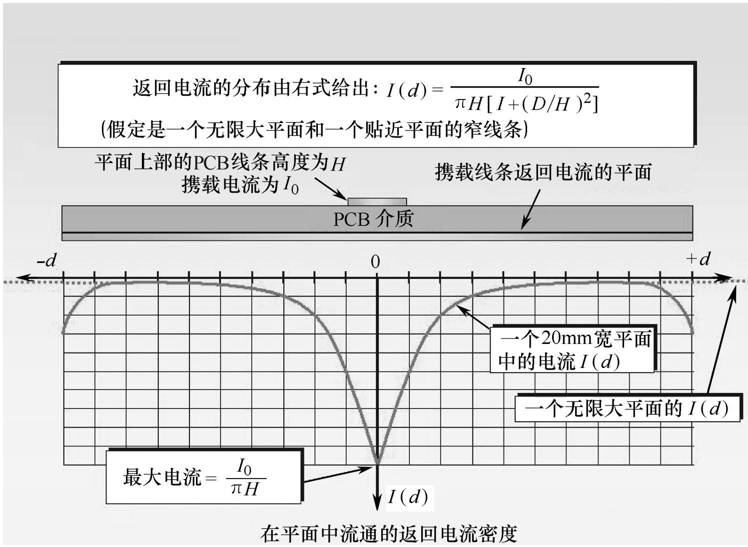



图 2-3-1　在一个平面中一根线条的返回电流的分布

一个中心线处在一个 20mm 宽的返回电流平面上部 1mm 的线条例子（横截面的端视图）

一般地说，都会假定大约有 95% 的返回电流都会沿着线条走线的中心带状区域流通。其宽度大约为线条—平面间隔（$H$）的 3 倍或线条本身宽度（$W$）的 3 倍，取两者中较小者。一个被认为是相当重要的基本 PCB 布局技术，就是在所关心的平面区域中尽可能不出现孔洞，裂缝或边沿。(请注意，在图 2-3-1 的分析中，假设了 $H$ 要比 $W$ 小)。

为了获得更好的 EMC 性能，完整平面的区域甚至应该沿着线条路径下方两侧延伸得更宽。对于频率非常高的模拟信号或具有快于 2ns 上升沿（或下降沿）时间的高速率数据（在实际应用中的实测值，不是数据手册中的给出值），经常推荐的实践是沿着线条路径两侧离开任何平面边沿或裂缝至少 10mm 远。

建议把 0V 参考面延伸得更远的另一个原因是随着平面尺寸的增加，它的 RF 阻抗会随之下降（在 DC 条件下，一个无限大平面具有零欧姆阻抗）。从本章 3. 1 节中所列的大多数由于平面的存在所提供的各种得益都会从平面的继续延伸更进一步得以发挥。

但是，像所有金属导体和结构一样，平面具有自身的固有谐振频率。这个固有谐振频率取决于它们的形状、尺寸和所在环境。因此在实践中，可能需要通过限止一个平面的尺寸来最佳化它们的整体 EMC 效能。平面谐振问题将会在后面的有关章节中做进一步的讨论。

在本篇第 1 章中曾就 PCB 的布局设计中的隔离技术进行过讨论。重要的是要注意到，即便隔离电路几乎总是享用一个 0V 参考面，但第 1 章中所给出的隔离规则仍然完全适用于此（一般地说，现在的实践中并不推荐使用分割了的 0V 平面。这一点将在后面加以讨论)。

电源平面的设计很像 0V 平面的设计，但是它们的使用直接与电源的去耦合策略相关。去耦合技术是本篇第 4 章中所要讨论的课题，所以这里将不再作进一步的讨论。但要知道在一个 PCB 的电源平面上同时存在有好几个区域是很普通的。比如一个电源平面上可能存在有 5V、3. 3V、2. 8V、+12V、-12V 等。即使是 PCB 上的电路已被仔细隔离的情况下，往往仍可能在单个 PCB 层面上同时设置有这些电源区域。

### 3.2.2　参考面上缝隙和孔洞的处理

PCB 平面上任何缝隙和孔洞的存在对 EMC 来说都是有害的。这是因为它们的存在必然会增加阻抗和阻止 RF 返回电流的自由流通。在平面上的缝隙和孔洞（或边缘）离开线条足够远的场合（请参阅上节），从 EMC 角度出发，对所有 PCB 布局设计的总的指导思想是，PCB 上不允许有任何最大尺度大于所关心的最高频率的波长（$\lambda$）的十分之一（$\lambda/10$）的缝隙或孔洞存在（即，最高频率因为 EMC 而受到了限制）。

我们知道，在空气或真空中，$\lambda=300/f$（这里，在 $\lambda$ 的单位是米（m）时，频率 $f$ 的单位为 MHz）。但假如缝隙或孔洞中充满的不是空气或不是处于真空状态，那么充填材料的介电常数 $k$（=相对介电常数）将会使充填材料中传播信号的波长变短：

$$\lambda=\frac{\lambda_{空气}}{\sqrt{k}}$$

例如，平面缝隙或孔洞的充填材料为 PCB 基板材料（除特别指出，总是指 FR4 材料），它在频率为 1MHz 以上时的 $k=4.0$。这意味着，它的波长正好是在空气或真空中的一半：$\lambda=150/f$（$\lambda$ 的单位为 m，$f$ 的单位为 MHz）。

由于在每个通孔周围要求有净空孔（阻焊盘）的存在，现代 PCB 的高密度贯穿孔镀敷制造技术（THP），在所有平面上都会形成大量的贯穿孔。这样高密度的平面钻孔的存在会大大增加平面阻抗，从而大大降低了使用平面所获得的效能。

在改善 EMC 性能，而又不会严重影响产品产量的前提下，阻焊盘应该设计得尽可能地小。然而，有些制造厂商使用成本低廉的 PCB 供应商的产品，它们的精度与当今使用的典型 PCB 的质量要低得多，特别是多层板的层间对位更是很大的问题。为此，这些 PCB 会采用很大的阻焊盘才能保持成本不致过高。在这类情况下，使用高质量 PCB 供应商的产品，不仅在整体上会大大提高性价比，同时 PCB 上的阻焊盘的直径可以小到 1mm 的水平上。

在实际应用中，有一些专业 PCB 制造厂商可以供应阻焊盘直径小于 1mm 的 PCB。但是使用高密度互连接技术（HDI）生产的 PCB 可以大大消除平面的阻焊盘钻孔，并使平面给出它的最佳 EMC 性能。

有关密集 THP PCB 布局的另一个重要问题是阻焊盘不应相互合并在一起，在平面上形成更大的缝隙和槽。这种情况在通孔被安置在过于靠近时经常会发生。并且当使用计算机辅助设计（CAD）系统来绘制平面时，将输入的最小半径定义的太大时也常会出现这种情况。甚至在 PCB 制造厂商对一个平面层原始布局过度曝光时也会出现这种情况。图 2-3-2 显示了出现阻焊盘合并错误的几个例子。

图 2-3-3 显示了如何不在一个 PCB 上形成多个平面的例子。假如使用的微处理器（CPU）是在上世纪 80 年代初购置（生产）的话，则 PCB 可能仍然会给出可以接受的 EMC 性能。但是在这个新世纪中购置（生产）的则绝对不行（即便它们具有相同的类型和型号）。

通过审查布局草图就可以很容易地发现通孔之间是否设置得过于靠近，并应立即予以修改。使用 CAD 绘制平面的规则往往是先把它们设置为一个较大的最小半径以缩短计算机的处理时间，并帮助提高设计效率。这样的做法是完全可以接受的，其前提是只要在最后检查布局方案时不要忘记改用一个较小的半径值，以防止阻焊盘出现归并现象。

为了避免还要对那些过度曝光的平面层光模进行重合对位处理，不应该再选用由这些制造厂商供应的 PCB。因为他们的公司信誉程度明显是有缺陷的。经常还会发现这样的情况：一个 PCB 设计的早期发送的产品所使用的阻焊盘直径正如设计所要求的一样，但是当产品按部就班进行投

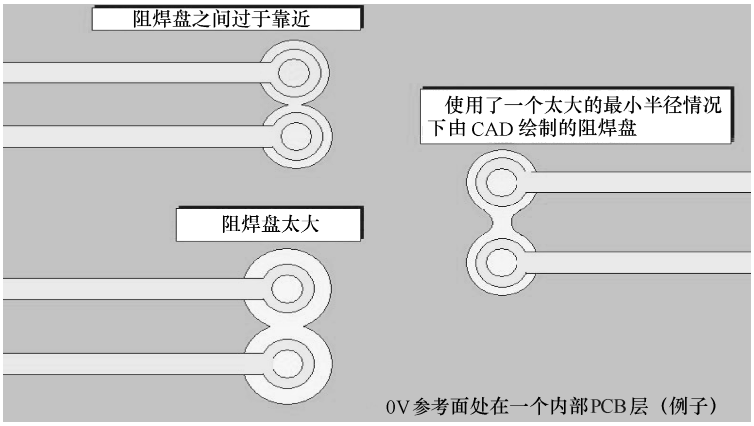



图 2-3-2　阻焊盘错误归并的例子

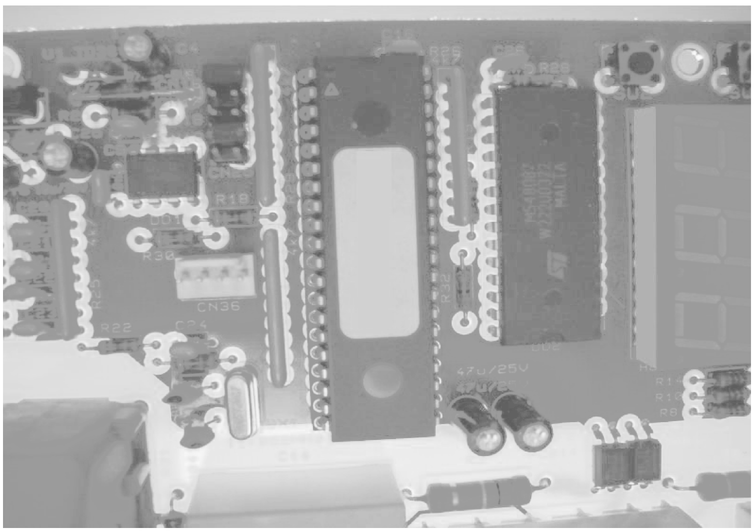


图 2-3-3　如何不在 PCB 上形成平面的例子

产期间，有些供应商为了提高他们自身产品的产量会增大产品阻焊盘。因此，有必要对 PCB 裸板在进仓时进行检查。其中要包括对阻焊盘直径的检查。

当一个 PCB 具有大量的贯穿孔和通孔时，特别要小心防止它们的阻焊盘出现合并或侵占线条的电流返回通路情况的出现（请参阅图 2-3-2）。图 2-3-4、图 2-3-5、图 2-3-6 分别显示了如何通过对布局的仔细设计来克服这些问题。

大多数 PCB 设计工程师都应该有能力进一步改善图 2-3-6 的布局设计，但该图至少图示了改善性能的正确出发点。

图 2-3-7 显示了当线条的布线过于靠近阻焊盘、平面裂缝或边沿时的一些常见错误。所以增加了与这些线条有关的返回电流阻抗，从而也使得 EMC 性能受到影响。请注意，从信号完整性的角度出发，在一个返回电流通路中阻抗的增加与在发送通路中增加阻抗一样，同样会造成信号波形的恶化（比如在信号通路中）。

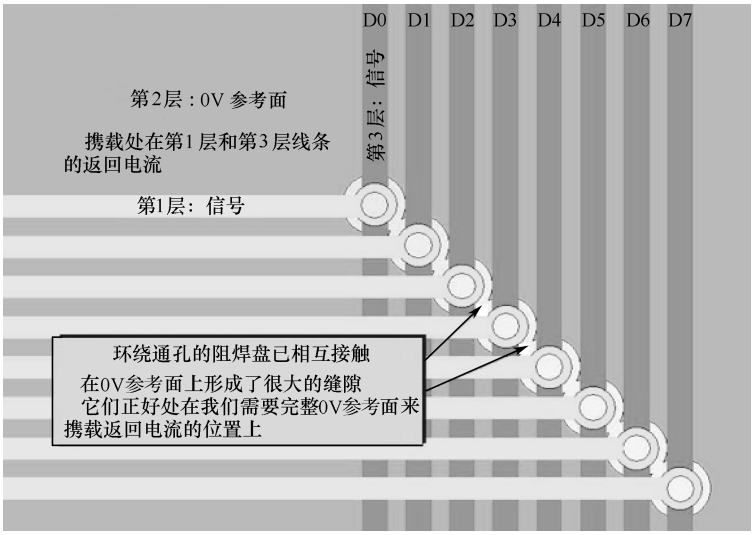



图 2-3-4　一个设计很差的 0V 参考面的例子

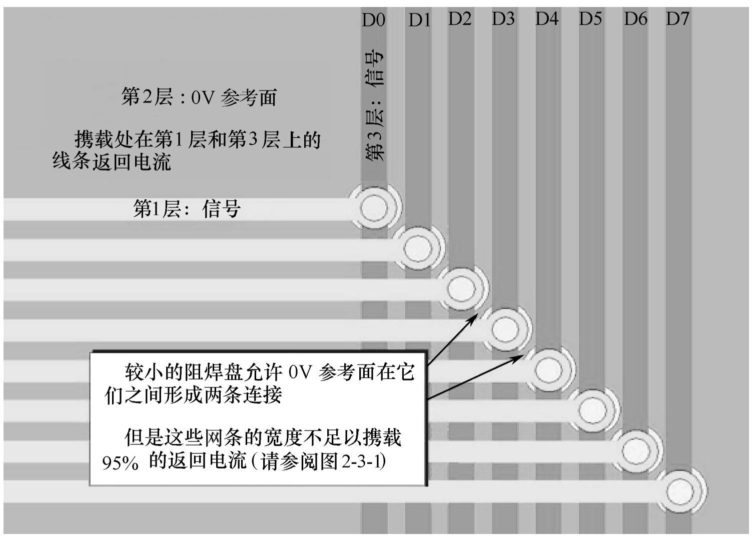



图 2-3-5　一个改进了的 0V 参考面设计的例子

平面层使用的是与信号线条相同的薄铜箔。因此，当应用在重载 DC 或低频电流的场合，它们的电阻有时会引起一些问题。PCB 制造厂商能够将标准厚度的 1/2oz[⊖]或 1oz 的箔片镀敷至 8oz 的厚度，以降低平面电阻。有些 PCB 制造厂商还能够以叠压的方式把金属薄层压入到一个 PCB 中来作为散热器使用（有时称之为热包层 PCB）。在它们的技术工艺允许镀敷的贯穿孔和通孔与金属箔片之间形成可靠电气连接的情况下，平面电阻会有明显的下降。把 PCB 的 0V 参考面搭接到它的底板上也有助于平面电阻的降低。这种技术的使用，请有兴趣的读者参阅相关文献。

---

⊖　1oz（盎司）=28. 3495g。——编译者注

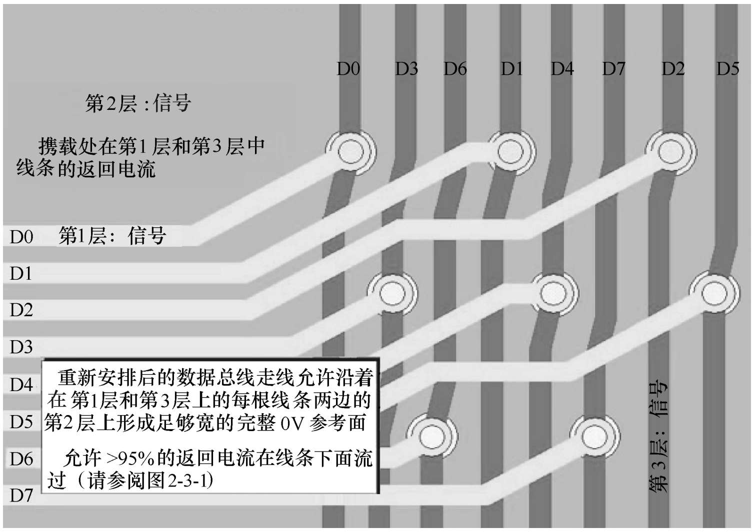



图 2-3-6　一个相当不错的 0V 参考面设计的例子

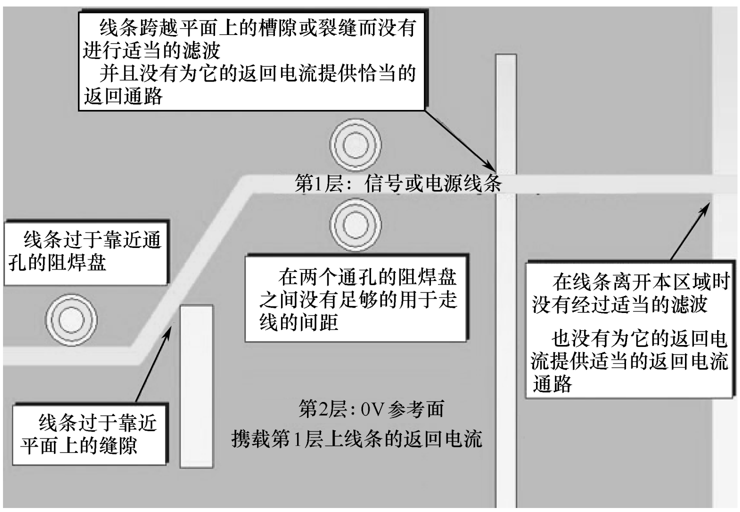



图 2-3-7　常见线条布线错误的几个例子

## 3.2.3　网状栅格和铜质充填

一个铜质充填不是一个平面。它仅是一个无序的 RF 谐振器和天线。它的存在只会使 PCB 的 EMC 性能恶化。假如在一个 PCB 上存在有一个完整的铜质 0V 参考面，那么可以通过通孔把在另一个层面上的铜质充填部分连接到该完整的 0V 参考面上来防止铜质充填形成所不希望的无序 RF 谐振器和天线。但要求至少在每隔 $\lambda/10$（$\lambda/20$ 或更短则更好）的距离上就要有这样的一个连接。这里的 $\lambda$ 仍然代表所关心的最高频率的波长。同样在计算中，还应将 PCB 的介电常数 $k$ 考虑在内（通常把 FR4 材料 $k$ 值定为 4.0）。例如，为了防止在高达 1GHz 频率上铜质充填形成天线，这些填充材料应该沿着它们的长度上以及它们的整个面积上，以每隔 15mm 的距离通过通孔连接到完整的 0V 参考面上（在可能的情况下，若能以每隔 7.5mm 或在更短的间隔上这样做，效果则会更好）。

有时会出现这样一个问题：是否一个平面应该使用一个交叉网状栅格来代替一个完整的实心铜质层面。交叉网状栅格平面区域的使用有助于避免由于 PCB 不同层面上不等量的铜质材料而引起 PCB 在自动焊接工艺流程中弯曲变形（因为在自动焊接工艺中，整个 PCB 都会被加热）（有时将这种做法称之为“铜均衡”）。在 PCB 上形成一定的交叉网状栅格平面面积，在 20 世纪 70 年代是一个常用的技术工艺。那时，在 IC 中所使用的硅技术在速度和频率上都相对较慢，因此我们有可能使用仅具有部分平面区域（不是整个 PCB 上）的双面 PCB。

但即便把一个交叉网状栅格平面延伸到整个 PCB 的面积上，而不仅仅是处在与线条共享的 PCB 部分，从它所获得的效能得益来看也仍然完全无法与一个完整的实心铜质平面所获得的效果相比。因此，在使用完整的铜质平面的情况下，为了获得铜均衡，我们必须注意如何正确形成 PCB 的叠层，以便能以此来形成一个对称结构（PCB 的叠层是本篇第 6 章所要讨论的课题之一）。

但使用平面层来达到铜均衡的目的也有它的弱点：由于信号完整性或 EMC 的缘故，往往会导致不得不使用多于我们认为必需的层次。在这种情况下，有时可能会需要在一个或多个布线层面上增设一些铜质填充，以防止自动焊接过程中的高温使 PCB 的弯曲变形。希望引起读者再次注意的是，铜质充填的所有部分都必须通过通孔以至少每隔 $\lambda/10$ 的距离连接到一个完整的 0V 参考面，以防止由于铜质充填的增设而影响到 EMC 性能。

### 3.2.4　器件与参考面间的连接

在经过克服种种困难以后，在 PCB 上（中）所形成的非常低阻抗（在我们想要控制 EMC 的频率范围）的平面，可以会由于器件与平面之间的连接阻抗而丧失殆尽。因此，我们需要尽可能地使元器件与平面连接所形成的电感最小化。这通常意味着（按重要程度排列）：

1）减短所有线条的长度（焊盘中通孔为最佳）。这一点适用于把元件的焊盘通过贯穿孔或通孔连接到它的平面层线条上。

2）加宽所有线条的宽度（当然也适用于上一点的情况）。作为一个一般性的指导准则，每毫米（mm）长度上的电感将会按照线条宽度增加的平方根降低。比如要将线条长度上的电感值降低一半，则线条宽度需要增加 4 倍。

3）降低在 PCB 叠层中平面和元件的间距。这样做会使携载电流的贯穿孔或通孔的长度（高度）缩短，从而降低它的电感。通常我们都会假定，镀敷孔携载电流长度上增加 1 毫米（mm）所增加的（局部电感）大约为 1nH（25nH/in）。

4）把携载相反方向电流的贯穿孔或通孔（比如，同一个 IC 上的 0V 和电源插针）安排得尽可能靠近（比如，1mm 或实际可行的话，设置更为短小的距离的情况）。

把携载反相电流的通路间距的缩小，可以使两个孔之间的互感最大化，从而有效地抵消了它们相当一部分的局部电感。例如，携载反相电流的两个 0.5mm 直径的通孔，它们的长度（高度）分别为 1mm。假如两者相距 5mm，则总的电感会增加 1.2nH（每个孔为 0.6nH），但倘若它们的间隔缩小为 1mm，则增加的总电感仅为 0.5nH（每个孔为 0.26nH）。

5）以并联方式使用多个贯穿孔或通孔。这样做所降低的电感量比前列的要大得多。它们间隔得越远，效果就会越好。但假如为了增加它们间的间距而采用附加线条的话，那么这些附加线条所带来的附加电感将会降低并联效果。

6）增加一个镀敷孔的直径会降低它的局部电感。作为一个一般性的指导准则，每 1mm 长度（高度）上电感降低是按照直径增加的平方根下降的。比如，要将电感降低一半的话，则要求直径增加 4 倍。所以，为了使用这个措施来试图在相当大程度上降低电感会要求相当大的孔。这也就意味着要求有相应的带有大焊盘的打孔平面。而这样一来就会牺牲某些由于使用那些平面给

EMC 所带来的性能上的改善。

图 2-3-8 所示为如何将上述这些要求应用到某些去耦电容布局的例子。

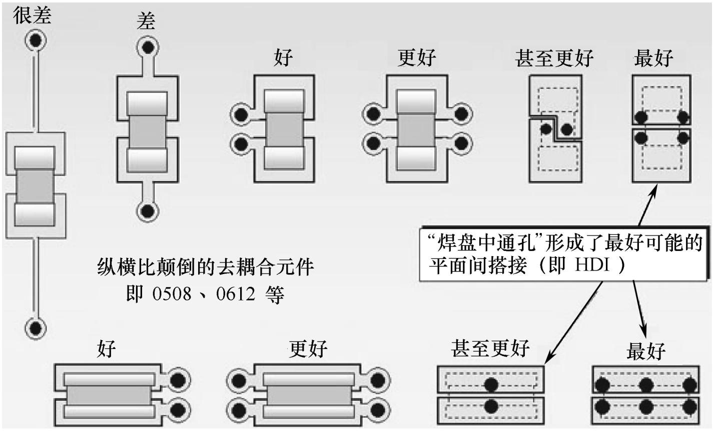



图 2-3-8　一些最小化去偶合电容电感的连接方法

其中有些方法并不是对所有元件都是实用的，并且有些还无法使用自动焊接工艺（图中未显示出焊接掩膜）

图 2-3-9 所示为如何将上述这些做法应用到元件（或 IC）引线或插针连接到平面上去的几个例子。

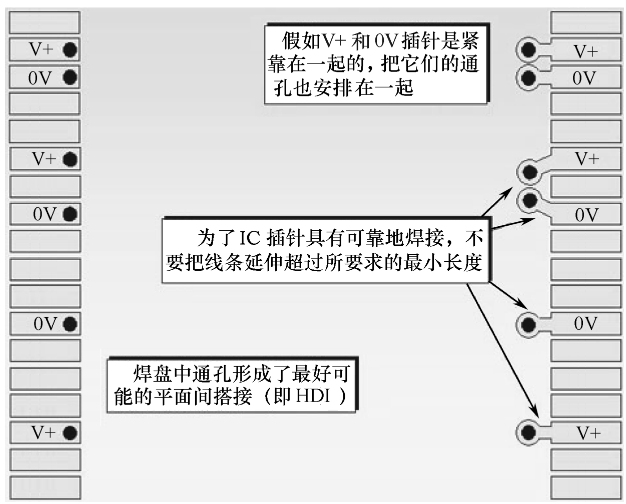



图 2-3-9　一些用于 IC 插针引出的平面连接方法

在前面我们已经提到过"焊盘中的通孔"这个词。它指的是这种镀敷孔会把元件焊盘直接连接到平面上，而孔本身就设置在焊盘面积中。正如使用普通的 THP 技术的 PCB 一样，直接钻通 PCB 的孔在有些类型的自动焊接工艺中仍然能够通过元件的引线汲取焊料。并且很可能因此而导致干焊（不良焊接的一种）和最终导致产品电路的不可靠运行。

通常认为，焊盘中通孔可以用于使用波峰焊的 THP PCB 上，但它不适合使用回流焊接工艺。然而，据知在英国至少有一家电子制造厂商在 THP 板上使用回流焊接工艺，而且没有任何明显的产品质量问题或可靠性问题。因此，看起来是有些 PCB 制造厂商具有其他公司所不具有的技术或使用不同的工艺流程。从而有可能利用这些优势来改善他们产品的 EMC 性价比。

使用高密度互连接（HDI）PCB 技术时（请参阅本章第 5 节），焊盘中通孔的设计是相当普遍采用的实用技术。因为通孔的直径一般都很小，而且是一种"盲孔"。即，它们的一端终止于一个金属壁，而不是贯穿整个 PCB。因此，它们几乎不"汲取"任何焊料。这也就是为什么 HDI 或微化孔 PCB 的 EMC 性能会如此好的原因之一。

### 3.2.5　隔热衬垫

最初在 PCB 上使用平面是元件引线的焊接。但平面的热惯性经常使得连接到它上面的导线难以使用自动焊接工艺。因此使得连接到一个平面的镀敷贯穿孔成为了隔热垫常用的地方。隔热垫使用一个很细的线条（或多个线条）把贯穿孔的圆柱体连接到平面层的平面上。所以减少了在焊接期间由于平面的热惯性所引起的热损失，从而使得使用平面的 PCB 的焊接自动化要容易得多。

上述结果使得许多 PCB 设计工程师养成了使用隔热垫于任何平面连接的习惯。甚至这种做法已在某些 PCB 设计部门成为了一种惯例。隔热垫增加了平面连接的阻抗。虽然在使引线型元件的场合，这些阻抗的增加并不显得那么严重（因为元件引线本身的阻抗要高得多）。但是这种使用隔热垫后的阻抗增加对使用表面安装元件的情况下却是一个严重的问题。现今，一个隔热垫的阻抗足以在所关心的频率范围上降低 EMC 性能。

为了在不牺牲自动焊接工艺的前提下改善 EMC 性能，隔热垫应仅使用于与引线元件相关联的贯穿孔。一般地说，它们不应该用于通孔或表面安装元件的平面连接。虽然，在焊盘中通孔设计中可能需要使用它们。在看起来需要使用隔热垫的地方，应该对它们的使用仔细加以评估，以确定它们是否会对 EMC 性能造成不良影响。有时，可能仅需要对普通自动焊接工艺流程做出某些调整就足以避免对隔热垫使用的需要。

### 3.2.6　元器件的设置

在 IC 和其他半导体中的电气活动会在它们的周围形成强局部场。在这些场与导体形成耦合的地方，将会引起共模（CM）电流。为了最佳化 EMC 性能，这些泄漏的 CM 电流必须尽可能快地返回到最初形成它们的硅结（半导体结）。幸运的是参考面是 CM 电流的极佳返回通路。

因此，正像线条一样（请参阅上面的讨论和图 2-3-6）：IC、其他半导体器件和晶体在任何情况下都不应该布置在平面的边缘、裂缝或缝隙附近。对那些携载实际上升或下降时间短于 2ns 的数字信号的 IC（这里希望再次强调，是实际的上升/下降时间，而不是数据手册中的给出值）或它们携载的是频率高于 200MHz 的模拟信号。通常都会要求使用一个处于 IC 下面，并至少延伸并超过它们周边以外 5mm 的完整平面。

在一个 IC 下面的一个顶部或底部平面可以通过提供一个比 PCB 内部任何一个平面层都更为靠近的镜像面来改善它的 EMC 性能。因此，即便在外部层面上不使用整体平面时，在噪扰的器件（比如，时钟发生器或缓冲器）下面的小面积平面区域也会有所帮助。前提是它们必须具有与一个完整的内部 0V 平面相连接的，分布在它们的整个面积的多个通孔。

通常，在一个 IC 周围具有一个较大面积的完整平面，意味着较好的 EMC 性能：即便是在一个 4 层板上以 16MHz 频率运行的 8 位处理器要求有 10mm 或 15mm 完整平面延伸距离也是常见的。不幸的是，一个最为靠近某个 IC 的平面区域往往恰恰是 PCB 上最可能打有最多孔的面积。这是因为在它上面存在有许多用于 IC 插针引出用通孔有关的阻焊盘的缘故。

至今阻焊盘直径的缩小只能使用传统的 THP PCB 生产工艺。但是器件的插针数目却不断地增加，而造成在 IC 附近平面上钻孔的数目也不断增加。这个问题的存在是必须认真考虑使用 HDI PCB 技术（请参阅本篇有关章节）的另一个原因。

PCB 的正确叠层方式也是十分重要的一个技术手段。因为它使得一个 IC 更加接近与它最为靠近的平面层，从而会有助于改善 EMC 性能。PCB 的叠层问题将在本篇的第 6 章中加以考虑。

### 3.2.7　充填和网格

设计工程师经常会受到来自主管人员的巨大压力来减少使用 PCB 的层数，以尽可能降低裸板的成本。尽管许多工程师，甚至他们的主管也都相信一个产品的可赢利售价与材料费用并没有什么直接的联系。

但无论如何，假如通过减少 PCB 的层数而使它的成本有所降低的话，它的确会提高获益率。但大前提是，倘若层次的减少不会带来信号完整性或 EMC 问题而延迟产品进入市场的时间，或者由于要求附加的滤波器和屏蔽而增加成本，也不会造成产品的可靠性下降或出现非符合 EMC 法规标准的情况。因此，PCB 层次的减少只能作为产品 EMC（发射和抗扰性）以及信号完整性整体设计方案的一部分予以考虑。并且必须在配备有必要手段的技术主管人员的控制下执行。

要理解的另外一点是，在合理数量条件下，以现今的价格来看，4 层 PCB 仅略微高于 2 层的 PCB（典型的大约高出 20%）。但大多数裸板 PCB 供应商所提供的 PCB 标准层次大多为 1、2、4 层，然后是 6 层或更多层次。因此，倘若一个 PCB 制造厂商对一个 2 层板报出最优惠价格情况下，通常 4 层板的报价就会要高一些。公司中的许多使用 4 层或少于 4 层 PCB 的设计工程师通常会放弃增加裸板层次的设想。因为他们也知道：他们的采购部门就这类正常采购而言，仅是向他们的正常供应商询问价格而已，而决不会像他们应该做的要求多家公司报价。

在 PCB 设计中，参考面的使用是可用的单个功能最为强大的和性价比最佳的 EMC 技术。因此，试图通过降低平面层的数目来降低成本的做法往往反而会导致整体成本的增加。伴随的还可能有市场进入的推迟和保修期费用的增加等（这往往是由于在实际应用的电磁环境中产品的不可靠性增加所引起的）。

当使用双层 PCB 时，就 EMC 的角度出发，最佳布局是将所有线条的走线设计在一个层面上（通常是元器件层面）。而尽可能使用第二层形成一个完整的 0V 参考面。在线条要求交叉的地方，最好使用导线跨越连接元器件（“零欧姆连接”，一个制成表面安装型元器件的“零欧姆”导线），而不是采用将线条“潜行”于 0V 参考面中。假如线条必须“潜行”于 0V 参考面中，它们应该是越短越好。这个技术最为容易实现于模拟电路。作者就曾使用这个技术来改善一个安装在一个非屏蔽罩壳内的家用/商用无源红外安全器件的抗扰度。将其在 900MHz 频率上的 5V/m 提高到 50V/m。而使得该安全器件不再由于附近的手机的使用而引起的错误告警。

在 PCB 上无法采用一个完整 0V 参考面的地方，应该建立一个 0V 网格（有时称之为网孔）。在频率高到它的波长（在 PCB 介质中）不小于最大网孔尺度的 10 倍时（网孔的直径或最大对角线 D），一个 0V 网孔面通常可以获得对信号完整性和 EMC 的某种程度的控制。换句话说，由于 FR4 PCB 介质的介电常数 $k=4$，所以，

$$f_{\mathrm{MAX}}=15/D$$

［这里 $D$ 的单位为米（m），$f_{\mathrm{MAX}}$的单位为（MHz）］。

因此，比如一个 FR4 PCB 具有一个 0V 网孔层，网孔的最大对角线 $D=20\mathrm{mm}$。那么这样一个 0V 网孔面应该在频率为 75MHz 范围内都会给出某种程度的有用控制。然后随着频率逐渐地继续升高到 250MHz，这种控制或得益也将随之逐渐消失。在 250MHz 频率以上，它给出的响应是相当复杂的。很可能还包括在某些频率上对发射的放大和使得敏感性变坏。请读者记住，“某种程度的有用控制”的提法，并不意味着在相同区域上使用一个完整铜质薄板所能获得的相同性能。

为了在一个两层的 THP PCB 上获得一个网孔化的 0V 面积（它不能被称之为一个面），通常的做法是把两层的网孔线成垂直交叉布局，然后在两个层面上完成 0V 铜质充填，最后再把上下两层的铜质充填用人为设置的通孔“缝合”在一起形成一个网络。经过上述步骤后会在 PCB 上

形成一些没有网孔存在的大面积。而这些区域往往又都是靠近微处理器的地方，因为在这个区域中的线条密度最高。

不幸的是，为了从 PCB 获得最佳 EMC 性能，我们需要对最为靠近微处理器的区域中出现的最高频率进行最有效地控制。因此，不得不花费一些时间对布局设计进行一些迭代以及对铜质充填进行重新填充和缝合，以及在整个 PCB 上改善网络的质量（减小每个单元网孔的对角线 $D$ 的尺寸）。特别是在靠近微处理器以及它们的晶体和辅助 IC 的地方，尤须如此。

### 3.2.8　0V 参考面中的谐振

所有的导体都有取决于它们边缘周围介质阻抗的电气谐振频率。这正像它们都有声共振频率一样。一根细长导体（比如一根导线或线条）可以在它的一端或两端上通过终止于跨接在它与它的返回导体间的特征阻抗上来防止谐振的发生。但这个方法并不适用于 0V 平面。与前面讨论相类似的，一个矩形平面的谐振频率由下式给出：

$$f_{谐振} = 150 \times \left\{ \left( \frac{l}{L} \right)^2 + \left( \frac{m}{W} \right)^2 \right\}$$

若公式中 $L$ 和 $W$（平面的长和宽）的单位为米（m）的话，这个公式给出的谐振频率 $f_{谐振}$ 的单位是 MHz。公式中的 $l$、$m$ 是整数（0，1，2，3 等），它们取决于各种不同的谐振模式。通常只有第一个（最低的）谐振频率才是我们最为关心的。它可以很容易地由下式：$f = 150/D$ 找出。这里的 $D$ 是平面的最长对角线尺寸（$D$ 的单位为 m 时，$f$ 的单位为 MHz；$D$ 的单位为 mm 时，$f$ 的单位为 GHz）。

在它的谐振频率上，一个 0V 参考面可以表现为一根有效的天线，引起发射的增加和抗扰性的恶化。这一点对暴露在一个高电平 RF 场中的敏感电路明显的是一个主要问题。根据汽车工业的抗扰度要求，对其进行抗扰性测试期间的环境就是这样一个高电平 RF 场环境的典型例子。然而，在许多文献中所描述的其他类型的隔离技术以及在本篇第 4 章中讨论的去耦合技术，加上在相关文献中所介绍的电路设计技术都可以帮助我们降低 0V 参考面谐振的影响。

在 0V 参考面谐振引起问题的场合，可能会需要把 0V 参考面按照一些出现问题的电路分割成一些面积较小的参考面区域。但如何把信号和电源跨越已分割的平面之间的缝隙则是至关重要的。如果这一点做得不好的话，它所引起的发射和抗扰度问题要远大于通过分割平面而获得的一些性能上的改善。低频模拟信号平面间的跨越并不困难。如使用本章 3.3 节中描述的设计良好的 RC 或 LC 低频滤波器（这里 L 是软铁氧体珠），直到所关心的最高频率范围之内，它们却能给出很好的衰减。然而，高频或高速信号平面间的跨越则是非常困难的一件事。

在 20 世纪 80 年代，使用分割的 0V 参考面技术被认为是一种良好的 EMC 实践。在现今的实际应用中，由于大量地使用现代 IC 来获得非常快速的上升/下降时间，使得再使用这种分割技术反而会给 EMC 带来许多麻烦。从 EMC 角度出发，平面的分割是一个非常严重的问题。因为对许多 PCB 来说，在它的整个面积上，使用一个完整的 0V 参考面性能要好得多。由于历史上平面分割是被推荐用于 EMC 性能改善的一个主要技术，因此平面分割是一个不能忽略的非常重要的课题。我们将在本章 3.3 节中还要进行较详细的讨论。

### 3.2.9　参考面对中的空腔谐振

在一个 PCB 上采用两个或多个 0V 平面，使得在它的几个层面上同时使用好几个传输线线条成为可能（请参阅本篇第 5 章）；或者使我们可以采用带状线传输线布线；或者使用铜质均衡来防止自动焊接期间 PCB 本身的弯曲变形。在 PCB 叠层中，经常把 0V 平面和电源平面设置为相邻

的层面，以便向 IC 供电电源提供高频去耦合（请参阅本篇第 4 章）。但是，平面对也具有会形成空腔谐振这样的缺点。这一点与在本篇第 2 章中所描述的：在一个 0V 参考面和一个金属底板之间会形成空腔谐振的情况完全相同。当它们产生谐振时，它们不仅在有些位置上的阻抗可以远远大于正常值，并且在这些位置之间的电压差也要远远高于非谐振条件下的值。

给出一个矩形“平面对”的固有谐振频率所使用的公式与使用于单个矩形平面的，以及用于矩形平面—底板空腔谐振的相类似。但在“平面对”情况下，平面间的空腔填充是具有介电常数 $k$ 的 PCB 基板，所以在空腔中电磁传播的速度要慢一些。也就是说，这使得与一个给定波长相关的频率要低一些。一个充填有介电常数 $k$ 的介质的平面对的谐振频率可以由下式给出：

$$f_{\text{谐振}} = \left(\frac{150}{\sqrt{k}}\right) \times \sqrt{\left\{\left(\frac{l}{L}\right)^2 + \left(\frac{m}{W}\right)^2\right\}}$$

这里：$f$ 为平面对的谐振频率，单位为 MHz；

$L$ 和 $W$ 为平面对的长度和宽度，单位为 m；

$l$ 和 $m$ 为整数（0，1，2，3 等），它们与各个不同的谐振模数相对应。

通常我们最为关心的仅是第一个（最低的一个）谐振频率。对于 FR4 材料而言（$k = 4.0$），可以很容易从 $f = 75/D$ 求出。这里的 $D$ 是平面的最长对角线（若 $D$ 以 m 为单位，所求得的谐振频率单位为 MHz；若 $D$ 以 mm 为单位，所求得的谐振频率单位为 GHz）。

对于那些非简单形状的非矩形平面而言，决定它们谐振频率的最简易办法就是使用计算机模拟（仿真）场求解器，或者对一个测试用 PCB 进行实际测量。但是它们的最低谐振频率仍然可以很容易地使用 $75/D$ MHz 来表达。这里仍然假定使用 $k = 4.0$ 的 FR4 材料，并且平面的最大尺度仍然以 m 为单位。

若从 EMC 考虑出发，为了防止在所关心的频率范围内空腔谐振的发生，所有的 0V 参考面（包括所有小的或分割的平面面积）都应该通过通孔相互连接一起。而它们的间隔距离都不应大于所关心的最高频率的 $\lambda/10$，并还要把 PCB 的介电常数 $k$ 考虑在内。因此，倘若希望防止在频率高到 1GHz 时一个“平面对”的空腔谐振，在整个平面面积上平面连接通孔的间距不应大于 15mm。通孔间的间距越短，所给出的 EMC 性能就越好。

图 2-3-10 所示为对一个小型测试用 PCB 的测试结果。它的顶部和底部都专门留作为完整的 0V 参考面。它并不是一个真正的功能性 PCB。只是用它来测试使用通孔把 0V 参考面连接在一起

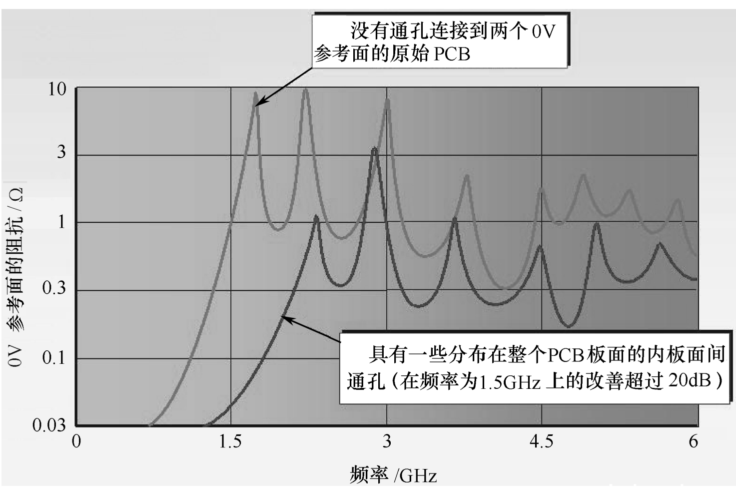



图 2-3-10　在一个参考面对中空腔谐振的例子

（使一个小型 PCB 的顶部和底部层面构成 0V 参考面的情况）

的做法会对空腔谐振频率产生什么样的影响。图中显示，在设置了附加的一些参考面互连接通孔后，大约为 2GHz 频率上的第一个谐振上移到了更高的频率上，并且在 1.5GHz 频率上的参考面阻抗下降了 20dB。这明确地告诉我们：在高到这个频率上的 EMC 性能得以显著地改善。

通孔本身的局部电感（每毫米长度，大约为 1nH）限制了它们在 0V 参考面之间形成理想的短路。特别是要考虑到现代 PCB 中所使用的频率往往是非常高频率的情况。例如，一个 1.5mm 的通孔在 1GHz 频率时的阻抗大约为 10Ω。将这个阻抗值与在 1GHz 频率上的一个实心 0V 参考面的远离谐振频率下的 0.03Ω，以及它处在谐振峰值时的 10Ω 阻抗相对照，读者将会对它们各自的阻抗值得出一个基本的数量级概念。

显然，我们不能把 0V/电源平面对通过通孔把它们缝合在一起。我们代替使用的是经常称之为“退耦电容”的去耦合电容器。可惜的是，分列式去耦电容在 500MHz 频率以上时的效果会受到严重限制。这是由于它们的内部自身电感以及组成它们的电流环路中所存在的焊盘、线条以及把它们连接到 0V 和电源平面的通孔，再加上它们所包括的面积的电感所造成的。

然而，我们可以在 PCB 的叠层中把 0V 和电源平面设置得尽可能靠近些，以此来降低围绕它们边缘的边缘场。这类边缘场是引起一个“平面对”发射的主要原因。一般地说，在其他条件都完全相同的情况下，把 0V/电源平面间的间距减半，发射也可以降低一半。况且，减小 0V/电源平面之间的间距还可以降低一个给定电路的发射（或改善抗扰度）。这一点还要在本篇第 4 章中做进一步的讨论。环绕一个“平面对”的边缘场有时也称之为“侧面射击”发射。

将 0V/电源“平面对”的间距设置为 0.05mm（2‰in）或更靠近的结果之一是它们在谐振频率上的阻抗峰值幅度有所下降。换一种提法就是空腔的“品质因数（$Q$）”下降了。在 THP PCB 中，通过使用远远薄于正常使用的介质层有可能把品质因数降低至 1。也就是说，在这一点上（$Q=1$），由平面所形成的空腔，不论它是什么尺寸或形状根本就不会产生谐振。在本篇第 4 章中将就这个问题做更为详尽地讨论。

由一个“平面对”形成的空腔具有高 $Q$ 的原因之一（在它们的间距大于 1.5mm 的场合）是因为在空腔中几乎没有任何损耗来提供衰减（阻尼）。事实上，真正 PCB 的谐振峰值通常都会有比简单计算或测试板所给出的谐振峰值要低一些。这是因为板面上所存在的电子元件的损耗会形成阻尼的缘故。经过慎重考虑的设计，可以通过使用电阻来替代某些平面间通孔的方法来增加阻尼。这些电阻的阻值通常大约都在 2～10Ω 之间。在 0V/电源“平面对”的情况下，还可以采用为有些去耦电容配置串联电阻的办法。据知，有些元件制造厂商已经生产有特别用来阻尼 0V/电源平面对谐振的，包括一个串联电阻在内的电容器产品。

通常仅需要几个分布在整个 PCB 上的阻尼电阻就能提供足够的阻尼。为了产生最好的阻尼效果，它们应该被设置在产生谐振的“热点”上。在这些热点上，平面间的 RF 电压差有着最大值。对于那些形状简单的平面，虽然由于元器件的存在可以改变“热点”的实际位置，但我们仍有可能预测在哪些位置上可能产生最低谐振频率的“热点”。但对大多数的 PCB 来说，可能要求使用计算机模拟（仿真）或实验来找出阻尼电阻的最佳设置位置。

将铁氧体吸波材料制成颗粒掺入 PCB 的介质中也可以帮助衰减谐振的峰值。这样做还可能会以其他方式来降低发射。但目前这还不是一个普及的技术。因为铁氧体颗粒的存在会增加为 PCB 冲孔或钻孔工具的磨损程度。也许等到激光打孔 HDI 的 PCB 技术普及化后，掺有铁氧体的基板将会变得更有吸引力。

另一个用来降低空腔谐振的方法是仔细考虑设计平面的形状。虽然这样做不会对最低谐振频率产生任何影响（因为它主要是取决于平面的最长尺度）。但是对某些较高频率的谐振会有一些有益的影响。

在一个矩形平面的长度（$L$）是它的宽度（$W$）的整数或简单倍数情况下，比如 $L:W=1$、1.5、2，那么在某些频率上，它的长度和宽度方向的谐振频率将会是一致的。从而会引起具有比通常较高 $Q$ 值的峰值（更为强烈的谐振）。墨菲法则告诉我们：若就在为了获得产品的最佳性能而更换并采用最新型号的微处理器以前改变时钟频率往往会造成比通常要高的谐振。这很可能是因为它的谐振频率正好与一个无法滤去的重要时钟谐波相一致所引起的。它不仅将会带来很高的花费以及非常耗时的设计修改，甚至会造成在不允许任何延迟的情况下，却引起无法通过 EMC 符合性测试。

因此，最好的办法就是避免使用正方形平面和简单的 $L/W$ 比。由于存在有无数个无理数，我们推荐使用“黄金分割”：1.618…等（有时用它的近似值 1.62）。原因之一是因为它会给出一个令人心悦的外表（正如文艺复兴时代的艺术家和古希腊建筑师们所知道的）。细长条状的平面应尽量避免（即 $L:W$ 比永远都不应该大于 3 或小于 0.33）。这样做还会对形成非平行边缘平面提供一些帮助。并避免形成如矩形或圆形这类简单的普通形状。

## 3.2.10 降低来自参考面对的侧面射击发射

当平面对处于谐振状态时，在它们的边缘上出现边缘场发射。就 0V/电源“平面对”而言，如前所述，可以通过降低它们的间距来降低它们的侧面射击发射。但是一般地说，这个技术不适合用于多层结构 PCB。

我们很希望寻找某种方式来降低侧面射击发射，而又不涉及使用成本较高的罩壳屏蔽。有一种有时称之为“20$H$ 准则”的就是这样一种技术或设计技巧。20$H$ 准则要求除了主 0V 参考平面本身之外的所有参考面（0V 或电源）都要比主 0V 参考面小 20$H$。这里 $H$ 是它们的层间间距。这样做似乎仅是改变了边缘场的形状，而并没有充分的证据证明这个方法的使用明显地降低了发射。

使用一个去耦合墙也可以降低 0V/电源平面对的边缘场发射。这些去耦合电容（典型值在 100pF ~ 10nF 范围之间）就设置在电源平面的整个周边上。但要根据主 0V 平面的周边向内缩入 20$H$。

对于任何平面的结合，这里所推荐的通用技术被称之为是一个“PCB 隔离环”。但注意不要把这个隔离环与以前已经使用过的隔离环技术相混淆。这个隔离环要求在 PCB 的两个外部层面沿着主 0V 参考面的整个周边上形成宽隔离线条。不仅这两根宽隔离线条，还有所有的 0V 参考面都要通过一个通孔墙或边缘镀敷连接在一起。

隔离线条越宽，形成的发射就越低。而将平面设置在 PCB 顶部和底部（两个外部层）则效果最佳。在隔离环区域内的 0V 平面必须一直延伸到区域的边界，并且与两个隔离线条的外部边沿对齐（平行）。隔离线条的宽度至少为 3mm，并且应在任何可能的地方将其加宽，并伸展到 PCB 区域中。所有由加宽或伸展隔离线条所形成的隔离环区域都必须通过按要求设置的具有一定间隔的通孔连接到主 0V 平面以防止形成平面谐振。

顶部和底部平面的使用使我们联想起 PCB 完全屏蔽的可能性。这个问题我们会在本篇第 5 章论及。

在一个通孔墙中的通孔将顶部和底部的隔离环与所有的 0V 平面的边界连接在一起。即，所有的 0V 平面区域的周边（通常是 PCB 的外周边）。在通孔墙中的通孔间的间距应小于 $\lambda/50$（并要将 PCB 基板的介电常数 $k$ 考虑其中）。这里的 $\lambda$ 仍是所关心的最高频率的波长。例如，为了控制频率高到 1GHz 的发射，在通孔墙中的通孔间间距不能大于 3mm。这个值等效于（在 FR4 中）10mm 乘以上升时间（ns）所给出的间距（实际上升或下降时间，取两者短者。而不是数据手册

中的给出值）。在隔离环线条足够宽的场合，它们之间不仅应该设置附加的连接通孔，而且在它们的整个面积（隔离环线条）中的所有 0V 参考面都应增设附加的连接通孔。这和前面所讨论的平面空腔谐振的情况相类似。

图 2-3-11 显示了在一个 PC 扩充板上使用一个隔离环的例子。在这个例子中，隔离线条已被设置在除了 0V 参考面区域外的每一个 PCB 层面上。这样做有助于确保不会有线条或电源平面过于靠近 0V 参考面的边界。因此说，这是一个很有用的设计准则。同时它还会稍稍有助于降低侧面射击发射。当然，顶部和底部隔离线条不能在有边缘连接器的地方布线。但是在内部层面上形成隔离线条布线则是能够做到的。这样做还会帮助降低隔离环中的任何缝隙所引起的发射。

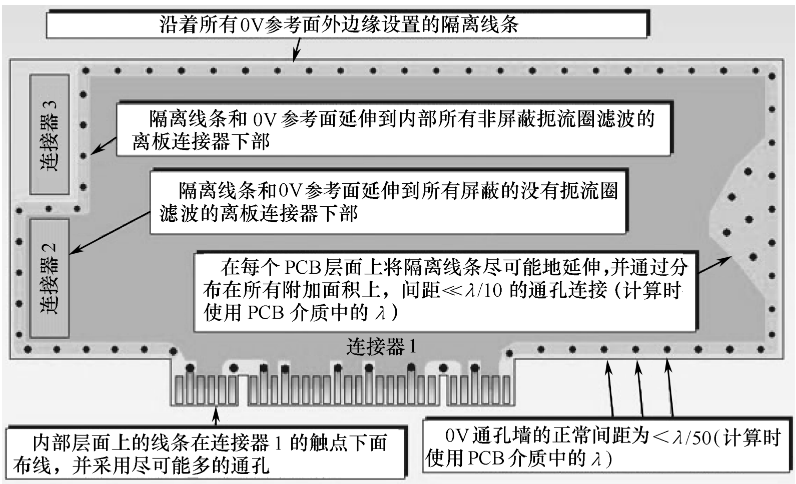



图 2-3-11　环绕每个 0V 参考面区域整个周边的隔离线条和通孔墙
（这是一个 PC 扩充卡的例子）

在图 2-3-11 中所示的例子是在一个 PCB 上仅有单个完整 0V 参考面的情况。在使用分割 0V 参考面的场合，每个平面区域都应该有一个通孔墙环绕着它（正如图 2-3-11 中所示的那样）。因此有些周边隔离线条和它们的通孔墙将会处在环绕 PCB 的周边的内部。

所以，正像在本篇第 1 章中已介绍的，具有分离 0V 参考面的电路区域当然是隔离的电路区域。所有它们之间的互连接导线或线条应按照所建议的技术手段进行处理。请读者再次注意，一般地说，现今并不推荐使用分割的 0V 参考面。这一点在本章 3. 3 节中加以讨论。

代替使用通孔墙，有些设计工程师使用 PCB 侧边镀敷沿着 0V 参考面的周边边缘来把隔离线条和 0V 参考面连接在一起。这个方法使用了与镀敷贯穿孔和通孔圆柱体壁相同的“去涂敷”PCB 生产工艺来为 PCB 的边缘侧面进行镀敷处理。有些公司采用的边缘镀敷工艺没有什么问题，而其他的一些公司的产品却有着这样或那样的问题。所以，看起来并不是所有的 PCB 制造厂商都已掌握了这种生产技术和工艺。

### 3. 2. 11　为主动信号和电源选择正确的通孔位置

与通孔相关联的返回电流激发了在平面对中的空腔谐振。这就是为什么要把所有最为主动的信号（如，时钟和读取脉冲等）尽可能地在单一的一个 PCB 层面上布线的重要原因之一（更为详细的讨论，请参阅本篇第 6 章）。

但由通孔激发的电流可以通过把这些通孔设置在：在所关心的空腔谐振频率上，平面对的谐振引起一些呈现为低阻抗的位置上。从而使通孔所激发的电流最小化并改善 EMC 性能。对于一

个简单形状的平面，有时仅需要检查和进行一些简单的数学计算就能决定在谐振时，哪些位置呈现低阻抗。但是，要决定复杂形状平面上的这些位置，则仍需要 PCB 的计算机模拟（仿真），或对一个测试板进行实验性测量。

为了获得最佳 EMC 性能，最为主动的信号，一般说应按照以三明治方式夹在两个平面之间的带状线布线（请参阅本篇第 5 章）。假如这些带状线保持在单个层面上，则仅需要在它们的端头完成层次变更，并连接到焊接在 PCB 外部层面上的元器件。因此，为了改善 EMC，驱动这些主动线条的器件应被安置在空腔谐振引起低阻抗的地方。

### 3.2.12　何时和如何变更线条的层次?

与线条相关联的 RF 平面返回电流（请参阅图 2-3-1）被趋肤效应强迫在最为靠近线条的平面的表面中流通。当线条变更层次时，它们的表面 RF 返回电流不能通过平面的厚度流通。因此，在一个线条变得靠近相同平面的另一表面布线时，它的返回电流将会沿着为该线条所设立的通孔的阻焊盘的边缘所形成的平面流通到另一个表面。

在一个线条转跳到靠近另一个具有相同电压（通常是 0V）的不同平面布线，并且平面间的电容又不足以形成良好连接时，要求在非常靠近（比如小于 3mm）线条变更层次的位置上增设一个将两个平面连接在一起的通孔。

但是在一根线条转跳到靠近另一个具有不同电压的平面布线的场合，重要的是要在两个平面之间安装去耦合电容，并且其位置应该设置在非常靠近（比如小于 3mm）线条变更层次的位置上。因为返回电流将要通过去耦合电容流通，所以应该仔细选择去耦合电容的电容值、类型以及它的串联谐振频率以与信号的频谱适配。

正如将在本篇第 5 章中讨论的，为了获得良好的 EMC 性能，要对非常高速的信号的返回电流通路进行恰当地控制。要求在沿着一根线条的长度上没有层次的变更，但对线条两个端头为了与器件相连接而必需的层次变更除外。这样的做法经常会导致平面层数目的增加。

### 3.2.13　用于安装 DC/DC 变换器和时钟的元件层面

在 DC/DC 变换器中的瞬态电流可以具有很高的密度。可能由于平面电阻的缘故，即使在一个完整的 0V 参考面的低阻抗中，它也可以形成很高电平的噪声。因此，大多数 DC/DC 变换器的制造厂商都会推荐在元件安装层面的 0V 参考面上形成一个分离的，专门用于 DC/DC 变换器元件安装的小面积 0V 参考面。而且它只以单一一个大孔径的通孔（或若干个较小的通孔，但形成非常靠近的一组）在一个点上与主 0V 参考面相连接。

## 3.3　0V 参考面的分割已不再是一个良好的实践

不要因为我们总是这样做的，或者因为一个 EMC 指南或一个 IC 应用手册中这样建议而分割一个 0V 参考面。过去的传统习惯是按照模拟和数字电路将 0V 参考面分割成两个区域。但自 20 世纪 80 年代初以来，我们已经发现数以百计的 PCB 设计通过采用一个适用于所有电路的 0V 参考面，而获得了较好的信号质量和 EMC 性能。许多其他电子设计工程师也有着相类似的经验。现今，模拟信号的质量要大大优于以前几十年都认为是最新技术结晶的质量。

由于现代 IC 中小型化硅工艺的广泛采用，分割 0V 参考面的采用与否仅可以作为一个完整 EMC 设计方案的一个组成部分加以慎重考虑。并且要由具有很高 EMC 专业知识，并装备有所有必须的 EMC 测试设施的专业人员来执行。在频率为 1GHz 以上时，由 0V 参考面分割所形成的任

何实际宽度的间隙都不会工作得很好。在频率大于 2.5GHz 以上，几乎不具有任何分割所形成的效果。这显然是由于随着频率的增加，跨越在分割面间的杂散寄生电容的阻抗也随着降低的缘故。

重要的是：必须跨越分割的 0V 参考面的线条本身的发送和返回电流的布线一定要非常靠近。这一点并不总是那么容易做到或不需要花费太高成本就能完成的。但假如不能正确的做到这一点的话，结果所导致 EMC 性能的下降将会远远超过使用分割平面的获益。如何正确处理线条跨越分割平面的问题将会在下一节中进行讨论。

判断是否要对一个 0V 参考面进行分割的一个办法是按照设计制作一个可以提供分割和不分割两种选择的原型 PCB，然后分别对两种选择进行测试，以确定哪一个工作得更好一些。

由于在 PCB 上各自隔离的电路区域中电路已布局完毕，按照这些隔离的电路区域来分割 0V 参考面是相当容易的。用于小型电容器、电阻器或零欧姆连接的焊盘结构应按照所要求的间距设置在所有分割平面的周边。这样在需要时，它们可以被用来连接被分割的 0V 参考面两边的平面。这些元件经常被称之为平面缝合元件。图 2-3-12 图示了上述的概念。

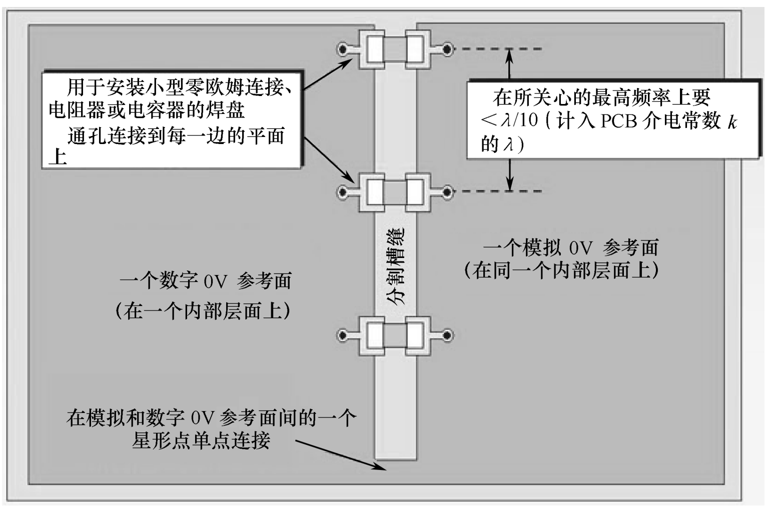



图 2-3-12　缝合分割的 0V 参考面的例子

环绕一个分割平面周边的平面缝合元件之间的间距不应该超过所关心最高频率波长的 $\lambda/10$（在计算 $\lambda$ 时，要将 PCB 介质的介电常数 $k$ 考虑在内）。例如，在一个 FR4 PCB 中，为了对频率高达 1GHz 的信号进行控制，缝合元件的间距不应大于 15mm。

PCB 原型板上采用的计算机测试软件应尽可能地接近最终电路设计和将要使用的软件。并要对它的信号质量（模拟信号）、信号完整性和 EMC 从完全没有使用缝合元件开始进行测试（假如还没有使用线条连接的话，则单个位置上连接分割平面的任何零欧姆连接除外）。这里并不需要像对待最终产品那样进行完整的 EMC 测试。通常仅在一个普通实验室的工作台上，使用近场探头和一个不那么昂贵的，甚至可以是租用的一个频谱分析仪来对发射进行测试就可能完全满足需要。有关近场探头的详细结构，请参阅相关文献的介绍。

接着要进行的是将各种不同容量的电容器（通常使用的范围为 1～100nF）安装在一些或所有的缝合焊盘上，以检查运行性能是否有所改善或发射有所下降（或者抗扰性能有所提高）。在 DC 上的单个平面连接，加上容性缝合可以被认为是一种混合平面搭接方案。这一点与在文献中讨论的混合底板搭接方案相类似。零欧姆连接也可以在某些或所有缝合焊盘上完成。但假如怀疑

可能会引起谐振的话，则值得使用一些电阻（或阻—容串联）来代替它们一试。

应该记住的是，除非安装了所有的缝合元件，在所关心的最高频率上，可能无法获得对信号完整性和发射的恰当控制。在有些情况下，多增设几个缝合元件反而会导致某些频率上发射的恶化。但是缝合元件数量上的增加至少要比初始情况下获得的结果要好。

明眼的读者一定已经会发现可能的缝合范围的实验数目会过于巨大。但大多数设计工程师都会先试用几个最为明显的选择。例如：

1）所有的缝合焊盘都使用零欧姆连接；

2）所有的缝合焊盘都使用电容连接。并围绕每个周边依次使用的电容值分别为 1、2.7、4.7 和 10nF。

最后，根据与仅有基本的 DC 参考面连接的初始实验结果相对照，并进行迭代，以选择出最好的结果。

虽然我们根本就不推荐对 0V 参考面进行分割，但在实际应用中仍然会存在有必须这样做的情况。如电气上要求隔离的电路区域分享同一个 PCB 就是这样一个必须对 0V 参考面进行分割的例子。此时，电气上隔离的 0V 区域应根据上述的准则用若干个分布在分割面周边的小电容缝合到主 0V 面上。图 2-3-13 所示的就是这样的情况。

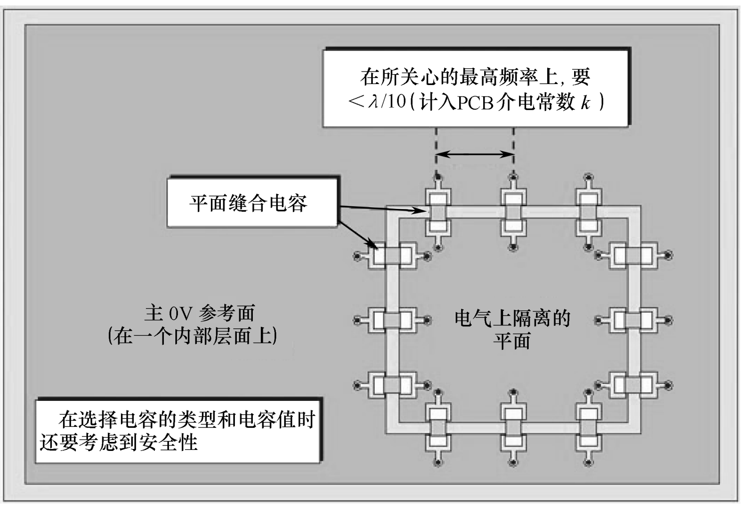



图 2-3-13　电气上隔离的 0V 参考面间缝合的例子

平面分割在 DC 电源线，甚至音频上提供了必需的电气隔离。而在 RF 频率上，缝合电容则尽可能地提供了近乎于设在整个 PCB 上的完整 0V 参考面所能提供的得益。但经常需要选用高额定电压类型的电容来作为缝合电容。在安全性能是一个问题的场合，电容器的类型和电容值通常首先是在考虑到安全性能的前提下，再结合考虑它们的 EMC 性能。

## 3.4　线条必须跨越一个分割的 0V 或电源参考面的情况

只要是可能的场合，绝不要让一根线条跨越一个分割的平面。因为，在不引起 EMC 问题的前提下，要控制线条的 RF 返回电流（它们将在邻近的一个平面或多个平面中流通）是相当困难的。有些设计工程师认为，低频模拟信号或电源并不包含 RF 成分，因此不需要担心这些线条的 RF 返回电流通路问题。但是要知道，这些信号和电源是极易受到 RF 干扰的，所以也应该对这些

信号和电源采用相同的 PCB EMC 设计技术。

在任何情况下，任何采用开关电源转换（比如 DC/DC 变换器或时钟数字电路，比如一个微控制器）的产品都会有共模 RF 电流在它们的所有线条中流通。而且不论这些线条原先打算携载的信号或电源是什么。共模电流是引起 EMC 问题的主要原因。因此在本册中所描述的所有 EMC 设计技术和工艺原则上适用于所有的线条。当然，特别指出的情况或场合除外。

在前面一节中讨论有关 0V 参考面分割问题时指出：原则上应该将平面分割问题作为 EMC 整体设计方案的一个组成部分加以慎重考虑。但其中的电源平面则经常是分割的。对必须跨越分割的电源平面的线条的最好处理办法是在线条和电源平面层之间增设一个完整的 0V 参考面。

假如一根线条必须跨越平面间的一个分割的话，则必须为其提供一个在技术工艺可能达到的最为靠近发送通路的返回通路。即使这样做可能会在跨越分割间形成一个短路。现今，从 EMC 角度出发，在所关心的频率上，保持返回通路紧贴发送通路远比采用分割平面更为重要。

为了帮助维持分割平面的目的，而又不会使 EMC 性能过于恶化，对每根线条的发送和返回电流通路必须加以滤波。从而使得它们的通带限制与它们所携载的信号相吻合（或者需要安装一个 CM 扼流圈）。这样做至少使得分割可以继续提供在其他频率上的隔离。图 2-3-14 显示了跨越分割的发送和返回通路中安装有若干个滤波器的例子。但图中仅显示了每个跨越分割滤波器的串联元件，以使图片清晰和便于阅读。

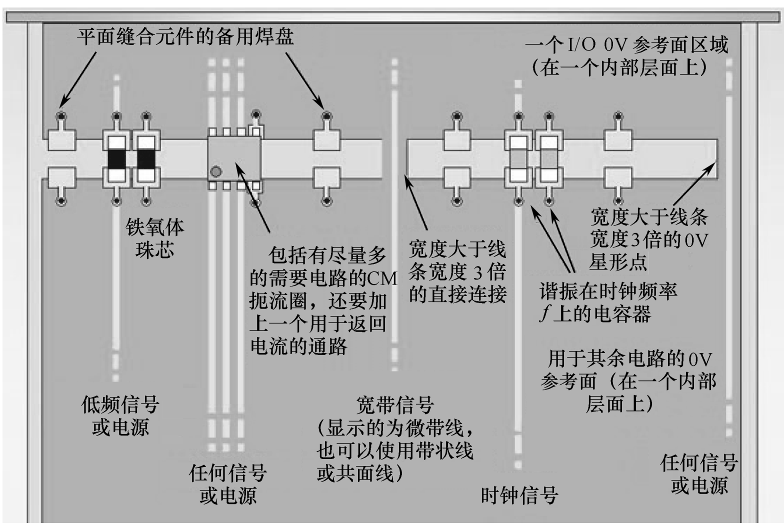



图 2-3-14　跨越裂缝线条的一些滤波方式

一个背板/底板/罩壳屏蔽以多点 RF 搭接方式搭接到一个 PCB 的 I/O 0V 参考面的其他 PCB 中的其他参考面的例子

在带宽必须处于最宽，而无法采用滤波的场合，返回通路线条的宽度必须是信号线条宽度的 3 倍（请参阅图 2-3-1），并要处于一个相邻层面中信号线条下面的中心位置。紧耦合的差分传输线受到跨越分割平面间距的影响最小。对于单端的或差分线，则可以使用共面传输线来代替。关于传输线的进一步讨论，请参阅本篇第 5 章。

CM 扼流圈把发送和返回电流通路以相同的绕向缠绕在一个磁心上。它们对 DM 电流（有用信号）几乎没有任何影响。但是却为 CM 电流的通路设置了一个阻抗。这使 CM 扼流圈成为一个用于信号必须跨越平面分割间隙场合的理想器件。由于它们对 DM 信号的发送和返回电流通路几乎没有任何滤波作用，因此它们帮助保持了平面分割的目的。现在有各种规格阻抗和电流额定值的 CM 扼流圈可供选择使用。新研制的 CM 扼流圈包括有用于 USB2 和类似的高速串接通信的类

型。可惜的是，CM 扼流圈并不是最廉价和体积最小的元件。

在对发送和返回通路提供所有必需的滤波或者安装 CM 扼流圈后，在后期制作的原型板上还应该进行一些有关平面缝合元件数值，数目和位置的实验，以探索发射和抗扰性能是否可以获得进一步的改善。这些简单实验已在前面的有关小节中有所描述。

## 3.5　高密度互连接（HDI）、堆焊和微化孔 PCB 技术

所有上面的这些提法，就 PCB 技术而言是基本相同的概念。在本书中，我们统称它们为高密度互连接（HDI）PCB 技术。HDI PCB 技术使用的镀敷通孔在高度上都不会高于它们所连接的层面间距。一般的传统 PCB 技术工艺是把所有的层面层压在一起后，再钻通整个 PCB 叠层来形成通孔。而 HDI 技术则不同：它首先按设计要求对每个层面分别使用微化孔技术形成非常小的孔并加以镀敷形成通孔。这些微化孔的典型直径通常仅为 0.15mm（6‰in）。由于这些微化孔几乎不占用任何焊料，因此可以使用于焊盘中通孔。HDI PCB 技术还有其他几个方面的 EMC 优势。它们将在本篇的第 6 章中加以讨论。关于 HDI 技术的一个综合性讨论和它所带来的优点，在许多文献中均有介绍。有兴趣的读者可以有选择的参阅。而 HDI PCB 设计的基本标准是 IPC-2315。

仅就本章讨论的目的而说，HDI 技术的主要 EMC 优点是有可能使用它形成密度很高的 PCB，而它的参考平面几乎不包括任何钻孔。使用 HDI PCB 技术可以获得从未获得过的非常接近于理想的完整铜质薄板的平面。

由于上述技术有能力形成高性能的无钻孔平面，它已广泛地应用于诸如手机、功能强大的计算和电通信产品。随着 IC 特征尺寸的不断缩小以及 PCB 上的元件密度的不断增高，HDI PCB 技术将会更加广泛地应用于不同的技术领域。HDI 广泛应用于要求具有高可靠性产品中，是因为它们的微化孔要比直接钻通整个 PCB 的通孔更加可靠和完善。HDI 技术可以使所有要求的面积减少 40%，以及减少 33% 的层次和设计上也要简便得多。

当提到 HDI PCB 技术时，通常的抱怨是 PCB 的成本会增加。但读者也许还记得，当两面 PCB 的概念首次提出时也有着类似的反面意见。自 THP 技术首次引入以来，4 层的 THP PCB 开始变为必需的；然后，4 层 PCB 又逐步变得不足以应付需求。

现在，50% 的 PCB 或全球 PCB 产品的 50% 使用 6 层或更多的层次。它们不仅被广泛应用于个人计算机和手机，而成本却要比使用多年的，较为简单技术的对等产品低得多。因此，当有人对这个新的 PCB 技术的成本核算提出质疑时，基本上可以不予考虑。新的 PCB 技术在 IC 和它们的封装技术发展的强有力驱动下，不断被要求用来创造功能更为强大，成本更为低廉的产品。试图继续使用某种陈旧的 PCB 技术来简单降低裸板的成本可以导致并削弱产品的竞争力。一个产品的赢利销售价格是不能以它的材料花费（BOM）简单的乘以某个预先设定的数目来决定的。

在 2000 年 5 月的一个 IPC 调查显示，几乎可以使用与传统 THP 裸板的相同价格来购买 HDI PCB 板。因此，在批量生产中，不再需要花费高于 THP 的价格来购买 HDI PCB。随着时间的推移，PCB 制造厂商付清 HDI 生产设备贷款以后，即便是更少批量的生产，THP 和 HDI 之间的价格也会持平。

如今使用的 HDI PCB 技术还可以降低 PCB 装配成本（这里还未包括由于降低了对罩壳屏蔽和滤波要求而使整个产品成本的下降在内）。在使用间距小于 1mm 的网格球状阵列（BGA）、芯片缩小、载带自动搭接（TAB）技术或倒装芯片封装技术的场合 HDI 恐怕是信号完整性、EMC 性能以及产品按时投放市场和降低成本的关键所在。

## 3.6　全屏蔽 PCB 组件

这一节的内容并不真正属于专门讨论 PCB 平面技术的本章的内容。但是它的内容很自然的由前面所描述的隔离环技术发展而来，所以把它包括在这里。

一个全屏蔽的 PCB 组件低成本快速获得产品的良好 EMC 性能提供了很大的帮助，并且还要感谢最新的低成本 PCB 技术方面的发展为此所做出的贡献。它们使得全屏蔽 PCB 组件的生产已不再是一件什么困难或高花费的事。而且当今的技术已允许整个 PCB 组件一次性自动完成焊接，而根本不需要任何后续手工装配工艺。

通过把隔离环线条进行广泛的延伸（请参阅上节），就可能使得它们形成屏蔽大部分 PCB 的顶部和底部 0V 参考面。我们将这些最大限度延伸的隔离环称之为隔离平面也许更为确切些。这样一来，使得可能引起 EMC 问题的仅剩下 PCB 上的元器件以及外部导线和电缆。

PCB 安装型屏蔽罩壳以及进出一个 0V 参考面区域的非屏蔽电缆的滤波问题都已在本篇第 1 章中有所讨论。屏蔽电缆需要屏蔽良好的连接器与其配合使用，并且围绕着它们的周边搭接到 0V 参考面或 PCB 屏蔽罩壳的隔离壁上。将隔离平面与这些技术结合起来一起使用就可以形成全屏蔽 PCB 组件。

对 PCB 的顶部和底部层面上的 0V 参考面最大程度的延展还可以防止它们被用来布线。但是隔离平面将会在它们中形成缝隙。比如，在元件焊接到它们的焊盘以及它们的分支走线所要求的短线条和连接到内部布线层的插针引出线条都会在隔离平面上形成各式各样的缝隙。

当然，正如前面所讨论的，顶部隔离平面的所有区域都必须与底部隔离平面（和通孔壁或边缘镀敷）以及所有其他内部 0V 参考面通过分布在整个 PCB 面上的，间距为 $\lambda/10$ 的通孔连接在一起（这里的 $\lambda$ 仍是把 PCB 介质的介电常数 $k$ 考虑在内的所关心的最高频率的波长），以防止谐振的发生。正如我们所知：通孔的间距越短越好。

图 2-3-15 和图 2-3-16 分别显示了通过使用前面所介绍的技术形成的全屏蔽和部分屏蔽 PCB 组件的例子。

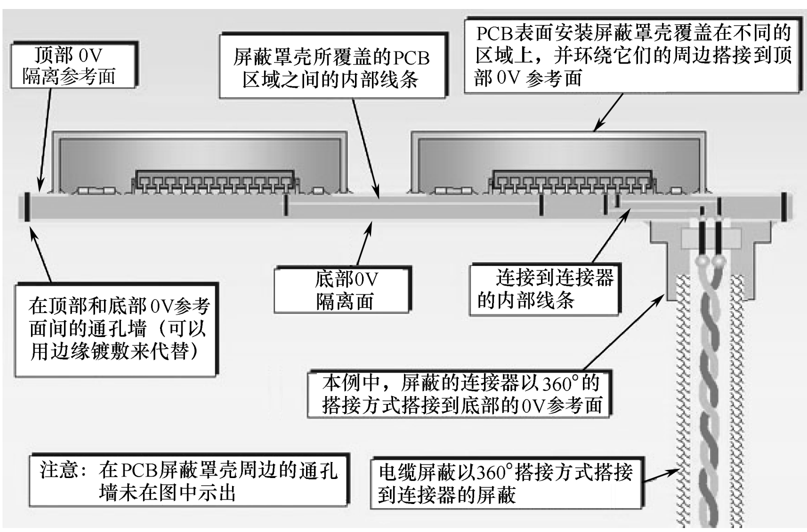



图 2-3-15　一个带有电缆的全屏蔽 PCB 组件的例子

（不要求对离板电缆进行滤波）

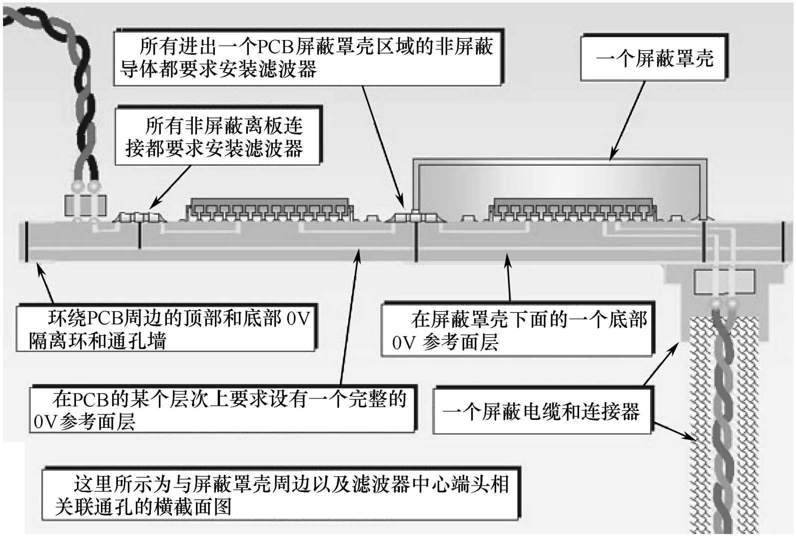



图 2-3-16　一个局部评比的 PCB/电缆组件的例子
（所有未屏蔽 PCB 区域和未屏蔽电缆都要求进行滤波）

# 第 4 章　包括掩埋电容在内的去耦合技术

## 4.1　去耦合简介

我们需要非常低阻抗的电源分配网络（电源总线）以便为在 PCB 上的器件提供 DC 电压。从而使得 IC 和晶体管所要求的电源的波动不会引起电场或磁场的过度发射。这些电流的波动是由下列因素所引起的：

1）与信号负载有关的杂散寄生电容；

2）在图腾柱器件中的穿透电流；

3）核心（处理）噪声。

这三类电流噪声源以及由于它们在电源总线阻抗中流通时所造成的电压噪声示于图 2-4-1 中。

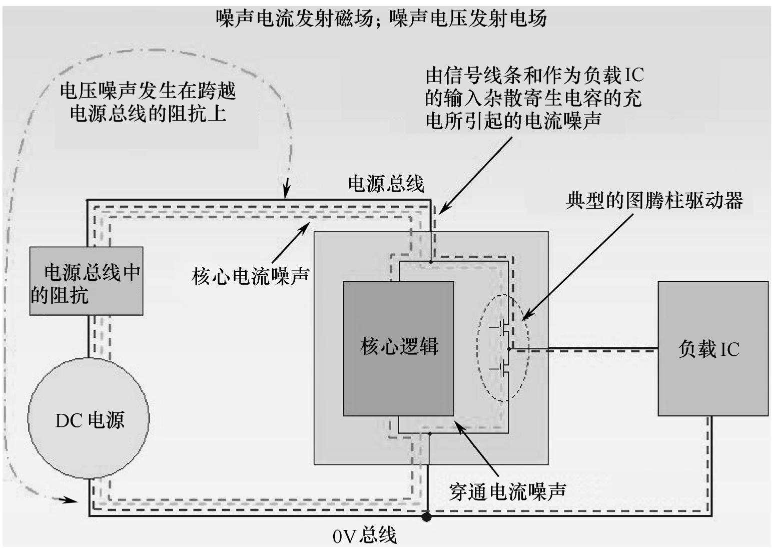



图 2-4-1　电源总线噪声发射源

杂散寄生电容的存在是不可避免的。它们不仅与由器件终端、引线框架、搭接导线所形成的所有信号负载有关，而且还与半导体内部的本征电容有关。在计算时，这些电容必须计入到 PCB 本身的线条和焊盘所形成的杂散电容中去。虽然这些电容所涉及的电容总量非常小，经常仅为几十皮法而已，但当数字信号的过渡时间继续不断缩短的今天，由于这些电容的充放电所引起的瞬态电流与负载的增加有关，所以它们也会造成来自电源总线的发射电平。

在图腾柱类型驱动器电路开关的瞬间会引起穿透电流。这是因为在一个非常短暂的时间内，图腾柱中的上部和下部晶体管会同时导通，造成电源总线的短路。虽然完全可以设计出图腾柱驱动电路中的上部和下部元器件不具有重叠的导通时间，事实上，在大功率开关模式转换器中也经常是这样做的，从而防止在电源总线出现短路状态时所出现的非常大电流所造成元器件的实质性损坏。但这种做法在数字 IC 中并不典型。这是因为合成电流通路中的电感限制了穿透电流的上升速率。否则即便是在穿透期不那么短暂的场合也会引起非常高电平的穿透电流。

在频率超过 30MHz 的情况下，一个现代 74HC 集合逻辑器件的穿透电流可以超过由驱动它输出的信号所形成的电流变化高达 15dB。尽管它的数据手册中规定的最大上升/下降时间为 5ns（最大值），但在频率上升到（并且高于）600MHz 时，这两类电流在电源总线中所形成的噪声都可以达到相当高的水平。

在一个 IC 内部与电源总线有关的电感引起的电压噪声（相对于 PCB 而言）会出现在它的内部 0V 和电压参考上。这些噪声称之为“地起伏”和“限值起伏”（有时也称之为“限值崩塌”）。由于这些噪声会出现在 IC 的所有输入和输出插针上，所以，它们是来自一个器件和来自安装该器件的 PCB 的共模噪声发射的一个组成部分。为了获得一个 PCB 的良好 EMC 性能，重要的一点就是选择具有低地起伏和限值起伏的 IC。但由于器件的选择并不属于本篇所讨论的范围，所以我们在这里不再就这个问题做进一步的讨论。有兴趣的读者可以参阅本书第 1 篇的有关章节。

核心噪声是诸如微处理器和大型现场（用户）可编程门阵列（FPGA）这类甚大规模集成（VLSI）IC 的一个特征。它们通常都会有一个运行速度很高的核心半导体。这些必需驱动信号进入内部电容负载的内部电路也会遭受到穿透电流，所以它们对瞬态电流的要求也会加剧 IC 所要求的整体电流的波动。核心噪声电流的频率要比来自其他两个原因（杂散寄生电容和穿透电流）所形成的噪声电流频率高得多。例如，有些 Xilinx 公司的 FPGA 核心在一个 50ps 期间对电流的要求可以等效于一个至少扩展到 13GHz 的噪声频谱。

磁场发射是通过把 DC 电源电流环路的面积设计得尽可能小的方式来进行控制的。由线条提供 0V 和电源的地方，这些线条必须尽量的靠在一起。通常的做法是把 0V 和电源线条沿着它们的整个长度并排或沿着它们的宽面布线。

在本篇前面的第 3 章中已经讨论过，由于多种原因，一个 PCB 0V 平面的存在对 EMC 是至关重要的。假如我们有一个可用的 0V 参考面的话，我们就可以通过把 DC 电源总线线条（经常也称之为电源干线）在一个邻近于该 0V 参考面的 PCB 层面上布线来构成一个较小的电流环路。它们间的层距越小，环路面积就越小，从而形成的发射也就越低。

我们还曾提到过使用一个 0V/电源参考面对的设计。在 0V/电源参考面对设计中的 0V 和电源是使用在相邻两个层面上的平面来形成的。在 PCB 叠层中，使用这个技术可以获得最小可能的电流环路面积。0V/电源参考面越是靠近，就意味着具有越小的环路面积，也就表示具有越是低下的磁场发射。

电场发射是通过降低电源总线的阻抗方式来控制的。即在 IC 或晶体管汲取波动电流的连接点上，就所关心的频率范围尽可能降低电源总线的阻抗。这样做将有助于降低电流波动所形成的波动电压的幅值。我们知道，较小的电压波动所引起的电场发射也较低。在连接点上获得低阻抗的传统做法是在该点接入一个称之为去耦合电容的电容器，或简称去耦电容。同时，在一个给定的电源总线噪声电压条件下，减小电源总线和它的 0V 返回通路间距也会降低电场发射的程度。

借助于平面（相对于线条而言）的低 DC 阻抗和两个相邻平面之间的高互感来形成一个 0V/电源平面对的分布电容是另一个获得电源总线低阻抗的方法。0V/电源参考面的层距越小，电源总线的阻抗也就越低。

不幸的是，去耦电容从来都不会是理想化的完善电容器。若设计不当，0V/电源参考面对也可以引起一些问题，特别是要对现代 PCB 进行有效的去耦往往更是一个相当困难的任务。本章接下来的其余部分就是要揭示这些问题以及目前可用来克服这些问题的措施。接着还要就掩埋电容技术以及 HDI（请参阅本篇第 6 章）进行讨论。正像目前使用的 FR4 和通孔镀敷技术（THP）一样，这两种技术无可置疑的会在今后的几年中会在 PCB 设计和制造领域中变得无处不在和完全普及化。

旁路是去耦合的同义词。所以，旁路电容是去耦电容的另一种表述。在 EMC 领域中，并不

经常采用旁路这个词，部分是因为去耦电容这个词比旁路电容更能确切表达它的含义和用途。

## 4.2　使用分立电容器进行去耦合

除非特别说明，本节中都假定在所关心的最高频率上，0V 参考面具有低阻抗以及电源分配网络使用的细线条（相对于电源平面而言）。

### 4.2.1　在电路的什么位置上需要使用去耦电容？

由于半导体工业中不断更新芯片缩小技术，现代数字 IC 所能达到的开关速度已非常之高（Moore's Law，莫尔定律）。所以，如图 2-4-2 中所示，在每一个 IC 的每个电源插针上都要求使用去耦电容（即便是老式的逻辑器件也不例外）。而且不论它们连接的是哪一个 DC 电压，所有的去耦电容都应该连接到该器件作为组成部分的电路所使用的 0V 参考面。在第 3 章中我们已就 0V 参考面以及包括如何处理 0V 参考面的电气隔离区域进行过详细讨论，这里就不再重复。

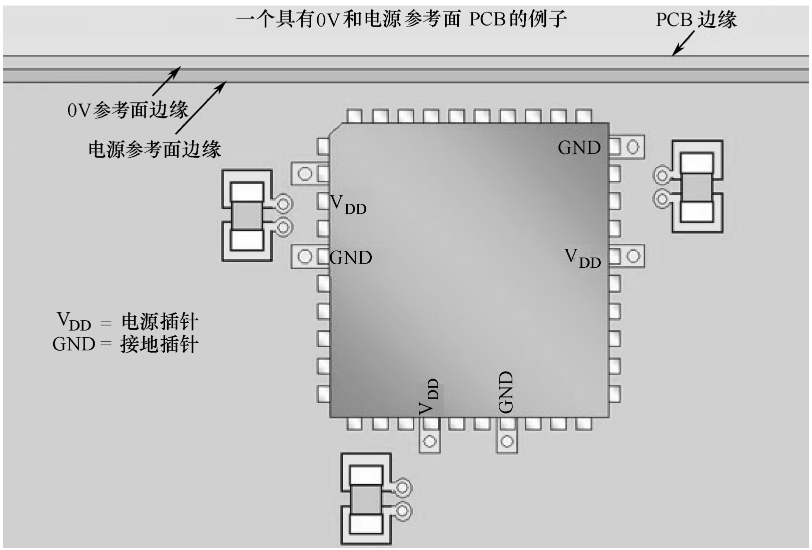



图 2-4-2　每一个电源插针都需要局部去耦合

不论携载的是信号还是电源，在每个离板连接器就近安装去耦电容也会帮助改善 EMC 性能。同样，在运算放大器和比较电路的电压参考点上以及 A—D 和 D—A 转换器的电压参考插针处设置去耦电容也会有助于它们的功能性能和对 EMI 的抗扰性的改善。

### 4.2.2　在 IC 和多芯片模块中设置去耦电容的好处

就去耦电容的每单位皮法所能达到的去耦效果来看，通过在 IC 本身的硅芯片中实际形成硅氮化去耦电容是最为有效的去耦合技术。其次，最为有效的去耦合技术是在一个 IC 的封装内部设计安装去耦电容（混合电路结构）以及在一个多芯片模块（MCM）上安装去耦电容。就有效性来说，Pentium IV™所采用的就是属于这类去耦合技术。

在非常高频率下，上述三个去耦电容的设置布局对防止耦合的控制最为有效。这是因为它们获得了最小可能的电路环路尺寸。因此，当选择元器件或设计 FDGA，特种用途集成电路（ASIC）或者 MCM 时，假如能够尽可能多地把去耦电容嵌入在硅片或安置在 MCM 的封装内，就

会大大地减轻对 PCB 电源总线去耦合设计的要求（和花费）。

假如采用的是分立式去耦电容的话，选用具有非常低 ESL 的分立去耦电容是很重要的一环。例如，AVX 公司的 IDC 和 LICA 元件以及 X2Y®就是这类低 ESL 元件（请参阅本章4.2.4 节）。就这个问题的进一步讨论已超过本书的讨论范围。

## 4.2.3　需要使用多大电容量的去耦电容？

对数字 IC 进行去耦合的基本功能性原因是，不论它们对电流波动的规定和要求如何，都要使电压限值维持在规定的允差范围之内。使用表达式

$$C\Delta U = I\Delta t$$

可以很容易的计算出一个 IC 所要求的去耦电容的电容量 $C$。$\Delta U$ 是实际电源总线电压所允许的降低。单位为伏（V）。所以，换句话说，去耦合的目的就是，即使一个 IC 处在最大电压降低的情况下，该 IC 仍然能正常地工作。$\Delta U$ 可以很简单地从最恶劣条件下电源总线的电压中求得（当然，稳压器的原始允差、温度系数和运行的温度范围、老化系数、由于电源总线和 IC 之间的电阻所造成的压降以及由 IC 数据手册中规定的最低正常运行电压等因素都应考虑其中）。这里的 $I$ 是以安培（A）为单位的要求的最大电流。$\Delta t$ 是这个要求所维持的时间。

问题是对现代 VLSI 器件所要求的 $I\Delta t$ 做出判断和规定是很困难的。因为它是一个取决于器件运行模式和它所驱动负载的波动范围的量。但是，当 IC 处在它的具有代表性的最差条件下运行时，仍然有可能使用一个高频电流探头来测量它的瞬态电流要求。

经常得出的结果是，一个 10nF 去耦电容就足够对集成逻辑器件完成去耦合。但大多数 VLSI 器件所需要的电容值要比该值大，并且它们的制造厂商往往也都会给出推荐值。例如，Xilinx 公司推荐使用远大于 $1/m$ 乘以等效开路电容的电容值。这里，$m$ 是在 IC 的电源插针上所允许的电源总线电压的最大百分数变化。等效开路电容定义为

$$C_{等效} = \frac{P}{fU^2}$$

式中　$P$——IC 所耗散的总瓦数；

$U$——它的最大 DC 供电电压；

$f$——它的时钟频率。

Xilinx 公司指出，一旦决定了等效开关电容，再用远大于 $1/m$ 的值与它相乘来找出 IC 所要求的总去耦电容值。然后还要把它与连接到相同电源总线电源插针的总数相除，来最后求出安装在每个连接到电源总线的所有疑问的插针附近的电容值。

一个值得我们注意的问题是，倘若器件电源总线电流中存在有快速波动时，所使用的去耦电容的类型或由于去耦电容以及与它的有关 IC 所形成的电流环路中的电感会影响到去耦电容的有效性。因此，信誉良好的 VLSI 制造厂商一般都会提供一些关于如何对它们的器件进行去耦合的数据（例如 Xilinx 公司）。

本节至此对去耦合的讨论所涉及的只是有关如何通过去耦合来保障电路运行的可靠性。至于在 PCB 层次上改善 EMC 性能的去耦合则要困难得多。因此，请读者注意，IC 制造厂商所提供的应用注意事项和其他去耦合建议并不一定都适合在本章中所要介绍的最新发展的 EMC 实践。

## 4.2.4　去耦电容的类型

最好的去耦电容是表面安装型的多层瓷介电容（MLCC）。因为瓷介是真正的静电阻挡层（电荷分离元件），它们可以以任何所要求的速率释放它们所有的储存电荷。在实际应用中，它

们的放电速率只受到元件本身的自感［等效串联电感（ESL）］和元件外部电路的限制。实际上，外部电路对所有类型的电容的放电速率都会形成限制。用于高频的特别设计的 MLCC，如 Murata 制造公司所生产的 GRH700 系列。但由于它们的全球采购量不大，所以它们的价格要比一般的 MLCC 贵一些。

塑料介质具有介质吸收的缺点。因此，它们所储存的电荷并不是即时可以利用的。有些介质（比如聚四氟乙烯绝缘材料，聚碳酸酯）的性能要优于其他的一些材料，但它们的价格也相对要贵一些。通常，价格较低的聚酯介质电容的性能会随着使用频率增高到几兆赫时逐渐变差。由于塑料去耦电容本身的结构，它们倾向于具有高于 MLCC 的 ESL。

最近几年中，MLCC 在技术上已经有了十分巨大的突破，在封装尺寸极小的 0201 封装类型中，已有供应商可以提供采用性能优良的 X7R 或 Z5U 介质构成的 100nF MLCC 电容。它们较低的内部阻抗可以使它们在较低频率时的去耦性能做得和电解电容一样的好，但所需要的电容量仅为电解电容的五分之一（1/5）。因此，一个 100nF 的 MLCC 有时可以代替一个 470nF 的电解电容。目前仍然采用电解电容的唯一原因是高电压去耦的场合或者最低成本要求要比尺寸、重量和可靠性更为重要的情况。

一个去耦电容的 ESL 是与它相关联的 IC 以及两者之间的互连接所构成的电流环路电感的重要组成部分。请参阅本章 4.2.5 节和下面的图 2-4-3。在设计中仔细考虑如何降低这个电流环路的电感是非常重要的。由此，正确选择使用具有低 ESL 的去耦电容也就相应变得非常关键了。

通常，体积较小的和扁平形状的表面安装型 MLCC 会具有较低的 ESL。标准的三端馈通电容可以用来获得较低的 ESL。X2Y 衰减器是另一类新发展起来的低 ESL 去耦电容。上述两种去耦电容都会在本章 4.2.10 节中给予详细讨论。

反纵横比外形的 MLCC 通常把它们的金属化的端头设置在沿着它们的长边边缘上，而不是设置在它们的短边边缘上（端头设置在短边的设计是表面安装电容的典型封装外形）。这样的外形封装也可以降低它们的 ESL。例如，0508 和 0306 类型就是这类反纵横比外形的封装（而不是像常用的 0805 和 0603 类型采用的典型封装）。AVX 公司指出，一个 0805 MLCC 所具有的 ESL 仅大约为 1nH，而一个 0508 类型的 ESL 则为 400pH。而 0306 封装仅具有 325pH 的 ESL。

AVX 公司还供应交指型电容（IDC）和低电感芯片阵列（LICA）。它们都具有比反纵横比外形的去耦电容更低的 ESL。例如，有文献指出，一个 0508 IDC 具有的 ESL 不会超过 100pH。而 LICA（使用网格焊球阵列封装）则更具有仅为不大于 30pH 的 ESL。

### 4.2.5　减小电流环路尺寸的布局

为了最大限度地降低磁场和电场的发射，由去耦电容和元件的电流环路所包围的面积必须最小化。

因为这里讨论的是 PCB 的高级设计技术，所以，我们在这里假定，PCB 上使用的是高度完整的 0V 参考面。图 2-4-3 显示了我们所关心的电流环路的电路图。而图 2-4-4 所示的是一个相应的布局。

正如前面所提到的，重要的是在去耦电容和 IC 之间形成完整的电源电流环路。该环路还应将引线框、搭接导线以及 IC 的硅材料包括在内。由于通常情况下，我们无法得知在 IC 内部电源电流的通路，所以这里的讨论并不考虑它的影响。但是，当选择元器件或设计 FPGA 或 ASIC 时，重要的是要确保不会由于它们内部电源总线的存在而使得 PCB 设计工程师无法设计出足够良好的去耦合系统来保证在 PCB 层次上获得良好的 EMC 性能。有时仅仅就为这个目的而在网格焊球阵列（BGA）上设计上百个插针专门用于 0V 和电源连接。扁平封装 IC（比如 BGA）或包括有内

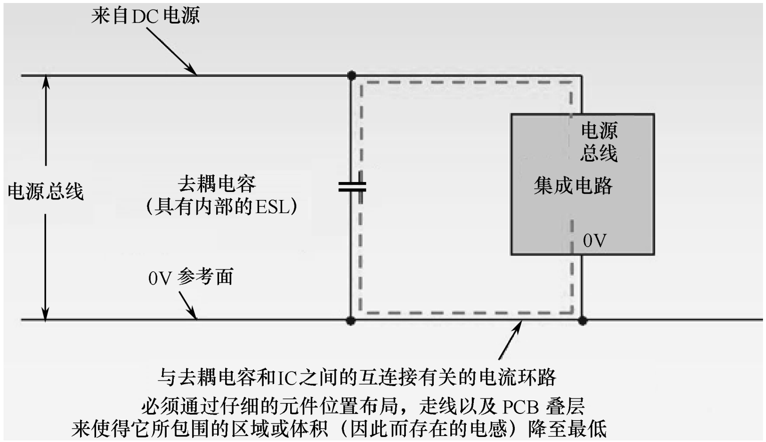



图 2-4-3　我们所关心的去耦电容和 IC 电流环区域的例子

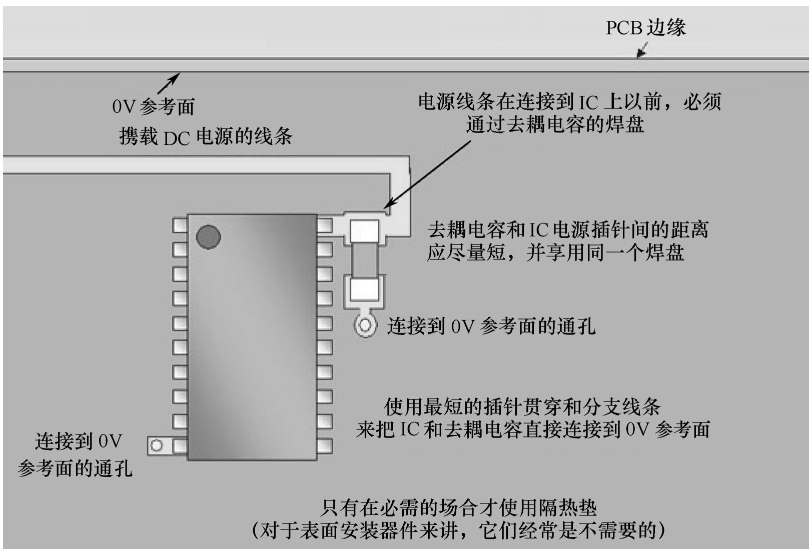



图 2-4-4　仅具有一个 0V 参考面 PCB 的去耦合
（没有电源平面）

部 0V 参考面的 IC，通常都会有助于 PCB 的去耦合。一般地说，不应该使用 IC 插座，这是因为它们在 IC 和去耦电容之间所增加的电感会影响 EMC 目的的 PCB 去耦合效果。

简单形状的两维电流环路的电感可以很容易地使用标准方程求解。我们在这里之所以没有给出这些方程是因为使用免费的在线计算程序来进行和完成这类计算要快得多。实际应用中的真正去耦电容和 IC 电流环路通常都是三维结构，试图不使用场求解器程序要对它们所形成的复杂形状的电感进行计算是相当困难的。降低去耦电容和 IC 电流环路电感的方法以及有关分立式去耦电容内部电感的问题将在本章的后面部分给予逐个介绍。

通过选择具有低值 ESL 的去耦电容和最小化它与 IC（或元器件）间的互连接电感可以获得最小的去耦电容-IC 电流环路电感。图 2-4-4 中所示的是在一个 0V 参考面和电流线条的情况下获得最小互连接电感的布局。

去耦电容的电源端与 IC 的电源插针享用同一个焊盘，使得 IC 和去耦电容之间形成的间隔距离最小。0V 参考面应该设置在与安装元件的 PCB 表面层直接相邻的层次上，并且所有的元件都应该使用最短、最宽的线条与它相连接（只要是在现行技术可行的地方，都应使用焊盘中通

孔）。0V 参考面越是靠近 PCB 元件面，互连接电感就会降得越低。为了帮助去耦电容从电源总线中除去噪声，应该让来自电源的电流先流经并穿越去耦电容的焊盘后再接到 IC 上。

为了帮助在设计中对一个去耦电容进行布局，图 2-4-5 显示了在一个与 0V 参考面相邻的层面上走线的一个线条的局部电感是如何随着线条宽度和与平面的间距变化而变化的。

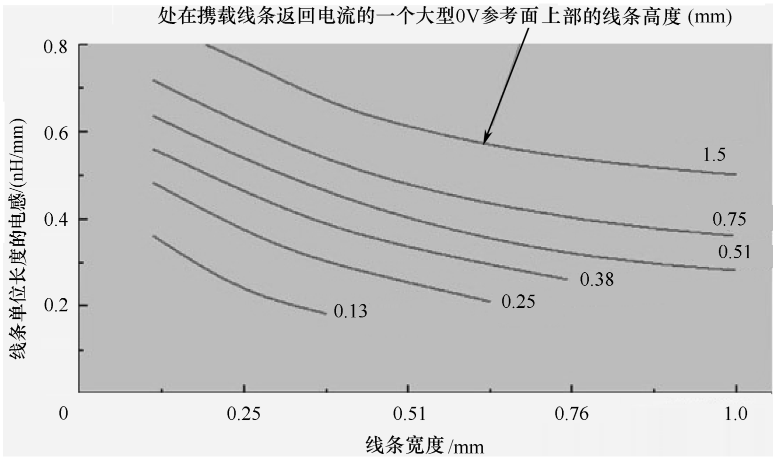



图 2-4-5　在 FR4 中 PCB 线条的局部电感

在由于某种原因去耦电容必须移至远离 IC 电源插针而无法享用同一个焊盘的场合，最好是在 IC 和去耦电容之间采用小面积的铜质面（一个小面积的电源平面）来代替线条，以使去耦电容的互连接电感最小化。这个做法示于图 2-4-6 中。正如前面所指出的，0V 参考面必须设在与小面积电源平面的相邻层面上。两层面之间的较小层距将会降低互连接电感。

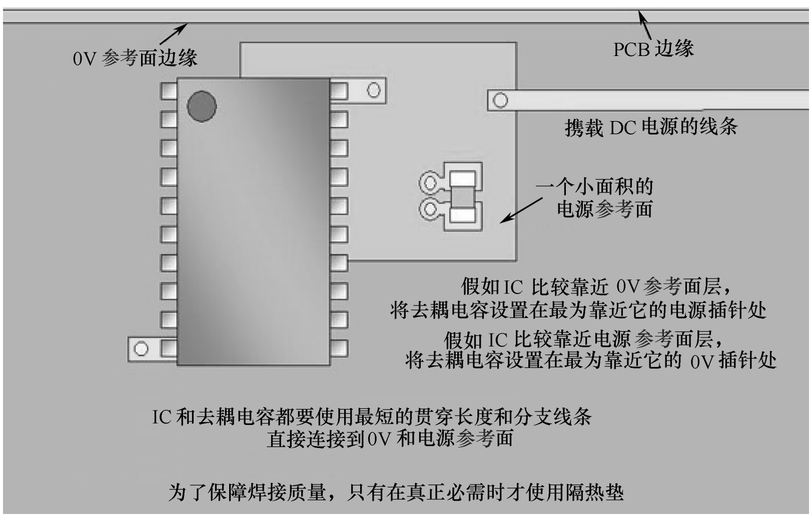



图 2-4-6　当去耦电容无法与 IC 电源插针享用同一个焊盘时，要使去耦电容互连接电感最小化

在实际应用中，特别设定一个层面来作为 0V 参考面的原因是因为可以通过把发送和返回电流之间的互感最大化来使得去耦电容的互连接电感明显降低。这两个层面的层距的进一步缩小还会进一步增加它们间的互感，同时也就降低了整个环路的电感。这个问题还要在本章 4.3 节中做进一步的讨论。

为了帮助减小包括 0V 和电源参考面的 PCB 上的电流环路面积，还应采取如下措施：

1）要是被去耦合的 IC 最为靠近的层面是它的 0V 参考面层的话，它的去耦电容应该被设置

在靠近它的电源插针处。

2）假如 IC 最靠近的是它的电源走线或电源参考面层面的话，它的去耦电容应被设置在靠近它的 0V 插针处。

为了进一步降低电源总线阻抗，有些制造厂商在它们的 PCB 内层已嵌入去耦电容。它们通常的做法是通过在铜质面积和小面积之间插入高介电常数的特制绝缘材料来形成平行板电容。其他的做法则是在 PCB 上铣削出一个椭圆形的孔，并在它的两端完成镀敷，然后在该椭圆形孔中焊入一个分立式去耦电容。但上述的两种技术不仅十分昂贵，而且问题很多。所以并不推荐在一般场合使用。

对任何电路类型来说（不仅仅是数字电路），降低去耦电容互连接所包括的面积（二维）或体积（三维）都是十分重要的。当对模拟电路进行去耦合时，去耦合的基本问题通常是稳定性、电源噪声的抑制和排除以及对 EMI 的抗扰度。在低频测试仪器和音频电路运算放大器上，通常应在每一个电源插针上设置一个 100nF 的多层瓷介去耦电容。在对高频和 RF 元器件去耦合时，则需要采用 10nF 或甚至仅为 1nF 的去耦电容来满足它们的稳定性要求。对于下面所要描写的那些电路可能需要采用类似的技术，以保持在整个宽频率范围内电源总线的低阻抗。

## 4.2.6 去耦电容的串联谐振

我们知道，所有的去耦电容都具有 SEL，它们与去耦电容的互连接电感相结合（请参阅图 2-4-3）会使它们形成相当于一个串联谐振电路。

每个串联谐振电路都具有一个自谐振频率（SRF）。在这个频率上，它们的阻抗降至最低（此时的电路阻抗仅受制于电路本身中电阻的限制）。

$$f_{\mathrm{SRF}}=\frac{1}{2\pi\sqrt{L_{\mathrm{TOT}}C}}$$

式中 $L_{\mathrm{TOT}}$——与去耦电容有关的总电感（电容器的 ESL 加上去耦电容的互连接电感。

请参阅图 2-4-3。当 $L_{\mathrm{TOT}}$的单位使用的是亨（H），C 是法（F），公式给出的频率单位是赫兹（Hz）。在$f_{\mathrm{SRF}}$频率以上，去耦电容的阻抗就是简单的 $2\pi fL_{\mathrm{TOT}}$。它将随着频率的上升而增加。图 2-4-7 显示了一些去耦电容的串联谐振响应。图中假定了 0805 或 0603 去耦电容平均具有大约为

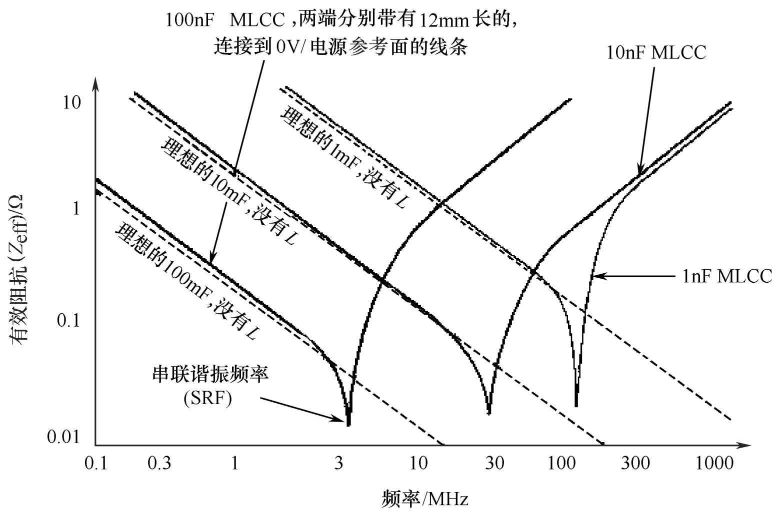



图 2-4-7 在去耦电容中串联谐振的几个例子

假定表面安装多层陶瓷电容的总电感为：$L_{\mathrm{TOT}}=2\mathrm{nH}$（$L_{\mathrm{TOT}}$ = 去耦电容的内部 ESL 加上它的互连接电感）

1nH 的 ESL。在具有设计良好的焊盘形状前提下，所获得的 $L_{TOT}$约为 2nH。

## 4.2.7　在去耦合中铁氧体的使用

倘若在电源总线最靠近一个元器件（如一个 IC）部分的阻抗不是足够低的话，噪声电流将会环绕 PCB 的整个电源总线形成环流。这里还包括有任何连接到一个离板 DC 电源的导线在内。因此会造成发射的增加。

如在图 2-4-8 和图 2-4-9 中所示，是在每个电源插针和它的供电电源之间插入一个铁氧体块以增加的 RF 阻抗来降低发射。这样做可以使得更多的噪声电流仅局限于去耦电容/元器件相结合的局部区域中。只要去耦电容和 IC 间电流环路的最长尺度小于一个波长（$\lambda$）的 1/4，发射就会比没有安装铁氧体块时来得小。在频率为 1GHz 时，在 FR4 中的 $\lambda/4 = 37$mm。

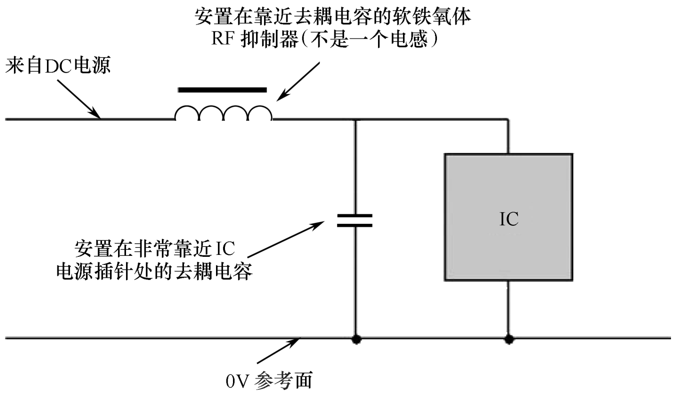



图 2-4-8　用铁氧体去耦合的典型电路图

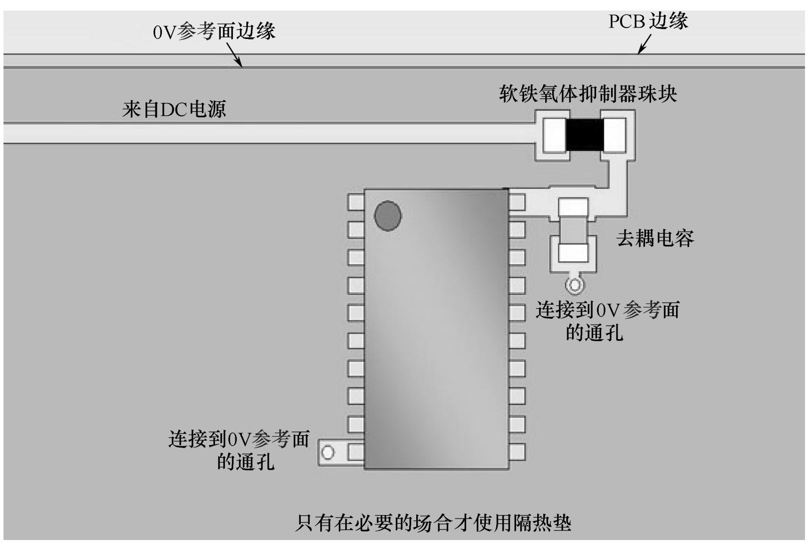



图 2-4-9　用铁氧体去耦合的一种合适的布局

不论它的体积是多么小，用于这个目的的铁氧体块都应该是 RF 抑制器件，而不是缠绕在铁氧体心上的电感器。并且，往往有可能选择使用一些特殊类型的铁氧体，使得在所关心的发射（或抗扰度）频率上要比其他类型的抑制效果更为有效。

我们可以把这种铁氧体块-去耦电容的组合看作是一个低通滤波器。通过它的使用可以使来自 IC 的噪声电流不会进入主电源干线。当使用这个技术时，往往会发现仅有某些 IC 需要在它们的 DC 电源线条中使用铁氧体。例如，时钟发生器和时钟缓冲器。也可能会发现由于铁氧体的电阻太高，有些 IC 无法在它们的电源总线中使用铁氧体（此时应查阅 IC 制造厂商的应用手册）。

从上面的讨论我们已了解到，倘若按照上述的方法简单地增设一个铁氧体块将会引起从 IC 所看到的电源总线阻抗的上升。因此，它将经受较高电平的电源噪声（限值波动）。对某些 IC 来说，它们的运行会由此而出现问题。所以，在使用铁氧体去耦合技术时，可能会要求使用较高电容值或技术指标规定较高的去耦电容。

### 4.2.8 把一个去耦电容分割为二

一个去耦电容与一个电源总线的杂散阻抗组合起来也可以被看做是一个滤波器。对于只有单个电容的滤波器的问题是与滤波器输入和输出端有关的电源环路享用一个公共界面——电容器，从而使得与输入环路有关的磁力线可以与输出环路形成相当强的耦合（反之亦然）。在滤波器输入和输出环路之间所导致的互电感，在实际应用中会降低滤波器所获得的衰减。

解决这个问题的一个办法已在相关文献中有所描述。在本篇第 1 章中也曾使用过这个办法。那就是在滤波器中，在沿着一个电源线条上使用两个间隔相当距离的两个相串联的去耦电容。但是，它们的间距又不能超过所关心的最高频率在 PCB 介质中波长的十分之一（1/10）。这里，波长由 $300/(f\sqrt{k})$ 给出［以 m（米）为单位］。$f$ 是以 MHz 为单位的频率。$k$ 是 PCB 基板材料的相对介电常数（在有些场合，往往使用符号 $\varepsilon_r$ 来代替 $k$）。我们都已熟悉，在频率为 1MHz 以上时，FR4 材料通常的 $k$ 值为 4.0。因此，对一个最高频率为 300MHz 的情况下，PCB 使用的是 FR4 介质的话，两个去耦电容的最大间距应该为 50mm。

倘若元器件的位置设置和线条布线是在经过仔细考虑后设计完成的话，那么在不会损害到这两个环路之间所获得的结构上分离的情况下，输入和输出环路之间的互感就会有相当可观的降低。两个去耦电容间的间距为 $\lambda/10$ 的限制防止了在两个去耦电容之间新形成的电流环路形成谐振的可能，就像在输入和输出环路非常靠近的情况下会形成耦合一样。显然，这个技术也可以采用三个或更多个去耦电容沿着电源线条以串联方式串接起来，以获得更好的滤波效果。

### 4.2.9 以并联的方式使用多个去耦电容

使用若干个并联去耦电容是降低它们 ESL 影响的一种方法。但使用这种做法来减小 ESL 影响，只有在去耦电容的互连接电感远小于单个去耦电容的 ESL 条件下才会有明显的整体效果。这是由于让多于一个的去耦电容来与 IC 的一个电源插针享用同一个焊盘是有困难的。所以，经常采用的是如前面图 2-4-6 所示的一个小面积电源平面的布局方式。从而可以让所有的并联去耦电容来分享该平面。

我们知道，当将 $n$ 个去耦电容并联使用时，它们所形成的总阻抗就会降低。虽然，理论上说，它们的并联阻抗为 $1/n$ 乘以单个去耦电容的阻抗，但在实际应用中的降低的程度则还取决于它们相互之间布局的位置。例如，10 个具有相同 ESL 的去耦电容相并联，在布局合理的条件下，可获得的阻抗才会为单个去耦电容阻抗的 1/10。

多个去耦电容布局的最为显见的方式就是把它们一个一个的排成一排，而且把所有它们的 0V 连接都设计在同一端。但这样的布局不会产生所要求的阻抗降低效果。这不仅是因为它们的电流流动是处于同一个流向，而且元件之间的如此靠近又会形成相当大的互电感。因此，这样的布局所形成的阻抗降低的整体效果不会达到 1/10 的水平。所以，在采用这种布局时，通常都会

把元件的间距拉得开一点，以尽量降低它们间的互感，并以此达到将整体阻抗降低至最低。图 2-4-10 所示的就是这种布局。

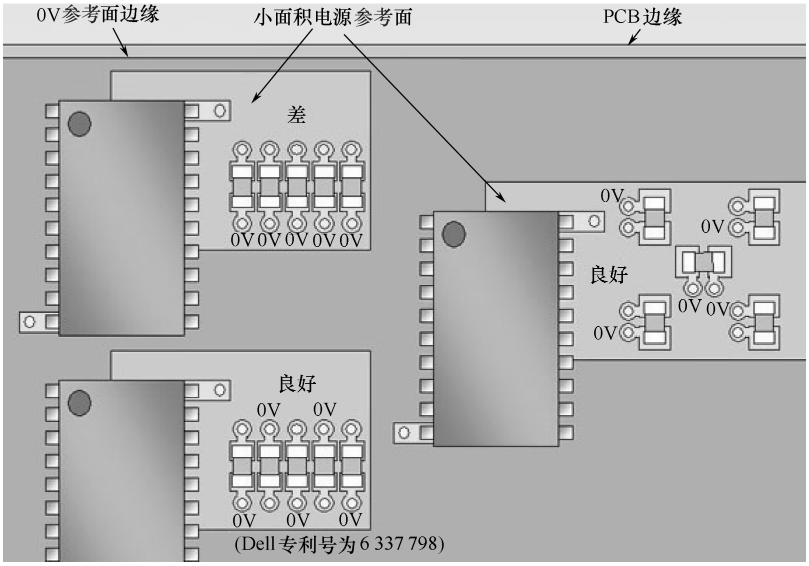



图 2-4-10 得益于并联电容的布局

然而，假如元器件能被设置得使得由流经它们的电流所形成的磁通相互抵消的话，那么器件也就可以被安置的相互紧靠在一起。图 2-4-11 所示的就是使用两个去耦电容的这种技术的一个例子。图 2-4-12 所示的则是当使用 5 个去耦电容时，如何应用这个技术的情况。但是，假如你打算使用这种技术，请留心不要侵犯 Dell（戴尔）公司的专利权（专利号为 6337798）。

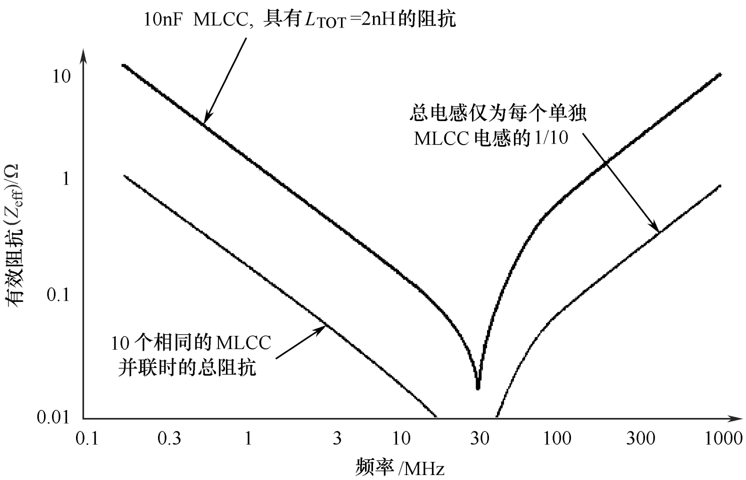



图 2-4-11 使用 10 个相同的 10nF 去耦电容并联的例子

（假定它们享用类似于图 2-4-6 布局中的小面积电源平面）

据称，一排用做去耦电容的 X2Y® 衰减器（请参阅本章 4. 2. 10 节）可以以相同走向并排紧靠在一起而不会由于它们的互感而损害它们的整体滤波效果。但这要求所有元件具有一致的和对称位置的 0V 通孔。

在编写本书时，就并联去耦电容的使用有两种相互矛盾的推荐：有些专家建议使用电容值完

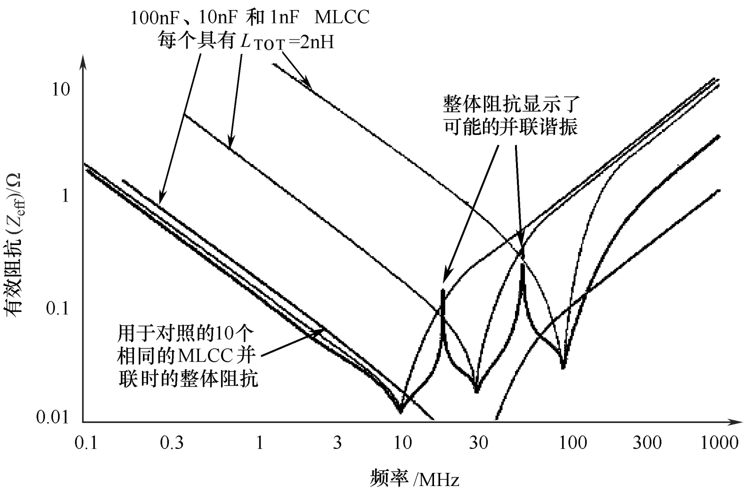



图 2-4-12　三个具有不同容量的去耦电容并联的情况
（假定它们享用类似图 2-4-6 布局的小面积电源平面）

全一致的并联电容，其他的一些专家则认为使用各种不同电容值的电容较好。但有一点是一致同意的：关键是要选用具有最小 ESL 的去耦电容，以使去耦电容的互连接中的电感降至最低。

图 2-4-11 显示了使用 10 个一致为 10nF 去耦电容的效果。这里假定的前提是：它们享用与图 2-4-6 中所示的类似小面积电源平面的布局。而且它们的布局为最佳状况——形成的整体 ESL 的阻抗为 1/*n*（请参阅图 2-4-10）。

使用相同类型和相同电容值的去耦电容避免了当使用具有不同 SRF 的去耦电容时所可能出现的并联谐振问题。图 2-4-12 显示了当使用三种不同值的去耦电容并联时所形成的响应曲线。这里假定了它们是处在与图 2-4-11 所示的相同条件下的情况。我们可以从图中看到，在一对串联谐振频率之间出现了具有高阻抗的并联谐振——这正是我们所不希望看到的。

在图 2-4-12 中所示的影响可以很容易地使用 SPICE（一种常用的计算机模拟软件包）来模拟。使用的去耦电容模型简化为仅包括它们的电容值和 ESL。由于该软件既便宜而且使用简便，许多设计工程师就是因为这个原因而往往不愿使用不同电容值的并联去耦电容。但是，在有些场合，使用若干个不同值的去耦电容所获得的整体电源总线阻抗完全有可能给出优于使用相同电容值的整体性能。其基本出发点是，分散串联谐振可以获得在一个较宽频率范围内较低的阻抗，并同时又把它们的电容值选择的足够接近，以使并联谐振不能获得非常高的阻抗。

图 2-4-13 中显示了这样的一个去耦电容方案。它使用了电容值从 1 ~ 100nF 的 10 个去耦电容（假定它们分别处在最佳布局位置，因此整体 ESL 的改善为 1/*n*）。图中还绘制了 10 个相同的，电容值为 10nF 的电容的整体阻抗以用来作为对照。

图 2-4-13 还显示了这样一个事实：即使用间距和电感值都相近的去耦电容可以获得在一定频率范围内的低阻抗（在这个案例中，为低于 12MHz 以及从 60 ~ 150MHz 的频率段）。但为了换取在这两个频段的低阻抗，牺牲的是在 12 ~ 60MHz 频率范围的较高阻抗。在大约 150MHz 以上，两套并联电容的阻抗是相同的，其阻抗简单的等于 10 个 2nH 电感并联所形成的阻抗。关于使用多值去耦电容来扩展低阻抗频率范围的进一步讨论，请参阅相关文献。

当使用不同容量的多个去耦电容来为一个 IC 布局的去耦电容时，具有最小电容值的去耦电容应被设置在最为靠近 IC 的电源插针。有些技术人员常常会认为使用电容值小于 1nF 的电容来作为去耦电容时，几乎不会产生什么效果。但假如它们的等效串联电阻（ESR）足够低的话，

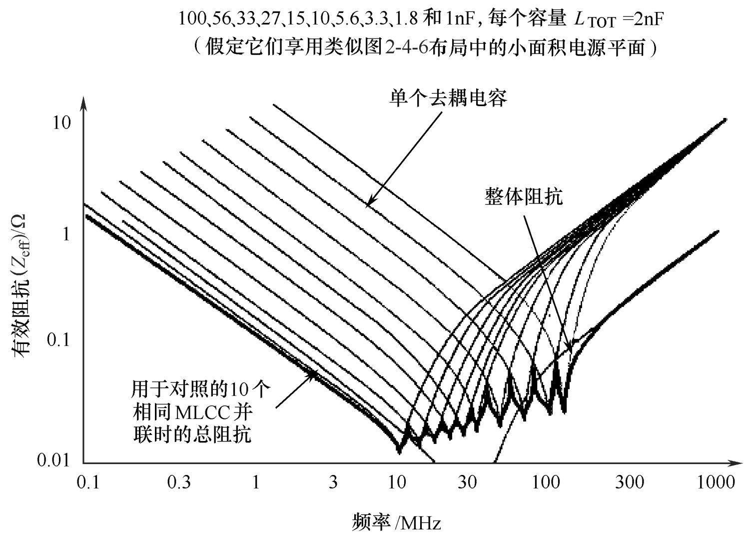



图 2-4-13　10 个不同容量的去耦电容并联使用的情况

图 2-4-13 显示在频率高于 150MHz 时，它们将有助于获得较低的整体阻抗。

使用 NPO 或 COG 介质的 MLCC 所形成的自谐振频率通常会比其他介质所形成得要高。因此，对一个给定值的电容来说，用它来作为去耦电容则具有了更大的吸引力。但是它们比 X7R 和 Z5U 瓷介具有更低的 ESR。所以，往往可以用来在一个小型去耦电容封装中形成大得多的电容值。较低的 ESR 意味着在它们的 SRF 上具有较低的阻抗，但是由于较低的 ESR 损耗所引起的衰减的降低使得并联谐振峰值阻抗也就较高。因此，一般地说，最好避免选用 COG 或 NPO 介质而选用 ESR 为 10mΩ 或更大的去耦电容。当使用 NPO 或 COG 去耦电容时，由于它们的低 ESR 使得如何将它们连接到它们的 IC 上以获得最低可能的环路电感变成设计中非常重要的一环。这样做会帮助我们降低它们并联谐振峰值的幅度。

## 4.2.10　降低去耦电容 ESL 的其他方法

一个去耦电容的 ESL 是由于在它内部流动的电流所引起的。如前所述，降低 ESL 的一个方法是把两个去耦电容以相反走向安置在一起，从而使它们的内部电流所引起的磁通相互抵消。图 2-4-14 中所示的就是这种方法。显然，这个技术可以用于任何数目的去耦电容。这里再次强调，假如有读者打算采用这个技术，请注意不要侵犯到 Dell 公司的专利权（专利号为：6337798）。

表面安装三端馈通电容和特别是 X2Y®衰减器都具有一个位于它几何中部的，接到它们的 0V 参考面的通孔（或两个相互对称位置上的通孔）。两者都有着比类似尺寸的两端电容要低的 ESL。这是由于在电容器内部的磁场被部分抵消的缘故。而磁场之所以会被部分抵消则是由于其内部有两个相反方向的电流通路，而且这两条通路至少部分是通过元器件结构本身的。对于一个给定的电容值和封装尺寸，结果是形成了较高的 SRF 以及在 SRF 以上形成的较低阻抗。X2Y®衰减器具有一个特殊的三电极内部结构，从而使它可以获得要比普通的三端电容更好的内部磁通相互抵消的效果。

图 2-4-15 所显示的是把一个 X2Y®衰减器与 0V 和电源参考面一起使用时的电路图和焊盘设计。图中还插入了用于对照的阻抗响应曲线。其中的一个是 470nF 的 X2Y®衰减器的频率阻抗曲

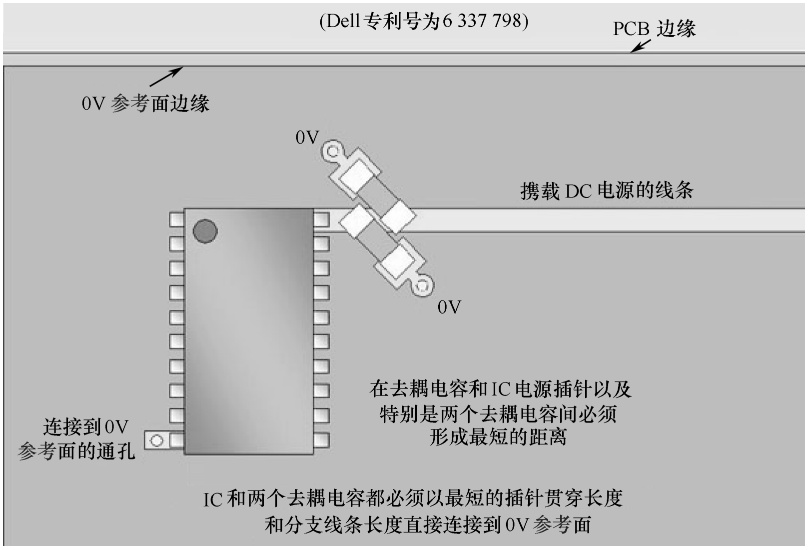



图 2-4-14　通过磁通相互抵消降低 ESL

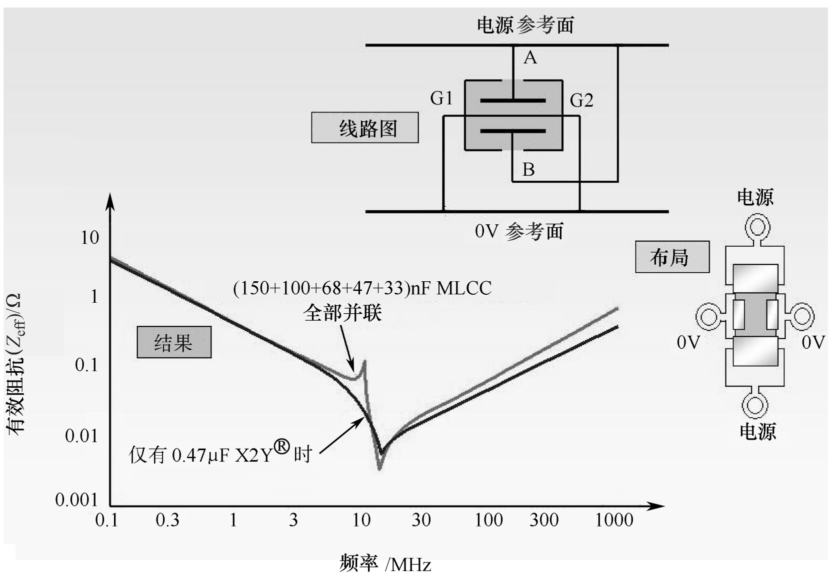



图 2-4-15　用一个 X2Y®衰减器来完成去耦合

（这个例子假定同时使用了 0V 和电源参考面）

线。与其相对照的是由 5 个普通两端 MLCC 去耦电容（150nF + 100nF + 68nF + 47nF + 33nF）相并联所获得的频率-阻抗曲线。对照结果显示，单个 X2Y®衰减器具有一个控制较好的阻抗曲线。并且在 SRF 以上时，它的阻抗也较低。这提示我们（至少在这个案例中），X2Y®衰减器以及它的内部互连接获得的电感要比 5 个并联的 MLCC 的来得低。

# 4.3　使用 0V/电源参考面对的去耦合

## 4.3.1　使用 0V/电源参考面对的去耦合效益简介

在本章 4.2.5 节中，我们曾经提到过，把 0V 和电源参考面置于相邻层面上会大大增加它们之间的互感。由于在两个参考面中流动的电流相等，但方向相反。所以，它们间的互感降低了去耦电容的互连接电感。两个参考面间的层距越小，它们间的互感就越高，也就意味着去耦电容的互连接电感越低。

将 0V 和电源参考面设计安置在相邻的 PCB 层面上（称作为一个 0V/电源参考面对）的另一个结果是它们形成了一个分布电容。而这个分布电容可以用来作为一个嵌入式去耦电容。从而会在频率高到几吉赫以上时获得一个低阻抗电源总线。

这里所要讨论的主要课题是如何使用大型电源参考面来形成有用数量的嵌入式分布去耦电容。从所希望将它用来传输数字和模拟信号角度来考虑，一个电源参考面类似于一个 0V 参考面的铜质薄板。因此，它也具有所有有关参考面的普遍性问题。它的适用性问题与一般参考面也大致相同。特别是当信号接近于或穿越它们边缘走线的情况下尤为如此。

有些 EMC 专家不建议使用电源参考面。这是因为假如使用不当，它们会与另一个参考面组合在一起会很自然地形成空腔谐振，而导致发射的增加。这一节将会介绍如何可靠且容易使用电源参考面来使整体 EMC 性能得益。

## 4.3.2　一个 0V/电源参考面对的分布电容

在 500MHz 频率以上，要通过使用安装在 PCB 上的分立式去耦电容来获得一个低阻抗的电源总线是非常困难的。请参阅图 2-4-5、图 2-4-11、图 2-4-12 和图 2-4-15。在这个情况下的此频率范围内，我们所能做的也就是采用许多并联的去耦电容来促使它们的整体电感给出一个尽量低的阻抗。

在频率超过 1GHz 以上时，固有的 0V/电源参考面对电容具有极佳的性能。这是由于它所具有极低的 ESL 的缘故，使得它的 SRF 上推至非常高的频率上。事实上，一个 0V/电源参考面对的 SRF 是如此的高，以致它从来都不会成为一个我们所担心的问题。假如，我们在前面的图 2-4-5 中绘制出一个电容值为 1nF 的 0V/电源参考面对的频率-阻抗曲线，它的形状和走向将会与图中原有的虚线非常接近。即便是水平轴（频率轴）延伸到 10GHz 或更高的频率时也会是如此。这表明它代表的是一个接近理想的 1nF 电容的阻抗-频率性能。

就 FR4 材料（$k=4.0$）而言

$$C_{参考面对} = \frac{35}{d}$$

式中　$d$——两个参考面间的层距，单位为 mm。

$C_{参考面对}$——两个参考面对间电容，单位为 $nF/m^2$。

减小参考面间层距会增加电容。例如，一个层距为 50μm（0.002in）的平面对所获得的电容值为 $770nF/m^2$（正如 ZBC2000 产品中所使用的，请参阅下述）。使用两个或多个并联的 0V/电源参考面对是一种简单易行的使平面对分布电容加倍（或增加数倍）的去耦方法。

图 2-4-16 所示为如何在高频情况下，通过使用 0V/电源参考面对与稳压电源相结合的办法来获得低阻抗以及再结合入分立式去耦电容的使用来获得在整个所关心的频率范围内低阻抗的电源总

线。图中上部为频率域中的目标电源阻抗，下部为三者组合在一起使用的简化电路图。

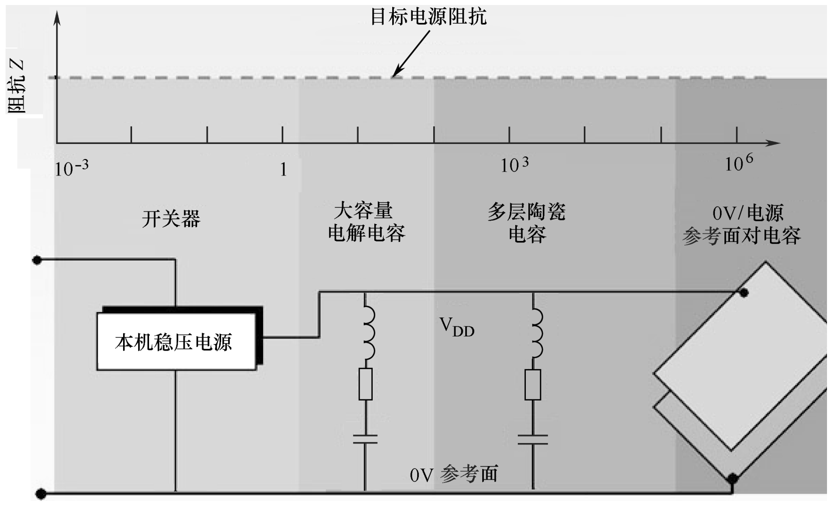



图 2-4-16　在整个频率范围内获得低电源阻抗 Z

相对照，图 2-4-17 所示为在时间域中审视电源去耦合的情况。

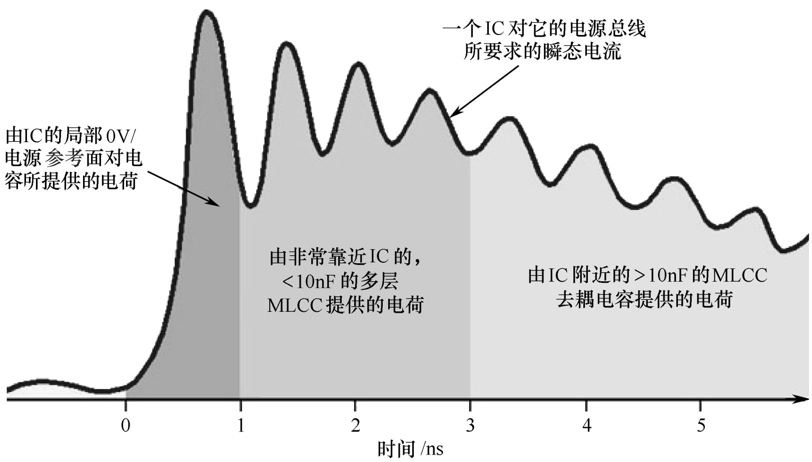



图 2-4-17　电源去耦合的时间域供电电荷分布

## 4. 3. 3　使用 0V/电源参考面对时的 PCB 0V 和电源布线

在本篇第 3 章中的图 2-3-8 实际上是对用于连接到 0V/电源参考面对的去耦电容焊盘设计给出了一个小结的同时，并对它们的有效性作了一个简要地评估。一些用来把 IC 0V 和电源插针连接到它们各自参考面的实用焊盘设计也曾在本篇第 3 章的图 2-3-9 中给出。在下面的图 2-4-18 和图 2-4-19 中分别图示了在使用 0V 和电源参考面情况下的去耦电容设置和焊盘设计以及如何使用 0V 和电源参考面进一步改善去耦合性能。

在本篇第 3 章的 3. 2. 4 节中还列举了如何正确的把元器件连接到平面上去的一些很有价值的规则。当把这些有用的规则应用到去耦电容和 IC 的 0V 和电源插针时，它们有助于把去耦电容的互连接电感降至最低。并且允许在去耦电容中储存的电荷以快得多的速率输送到 IC。

因为我们是试图充分利用 0V/电源参考面对在频率高于 500MHz 以上时的分布电容的长处，

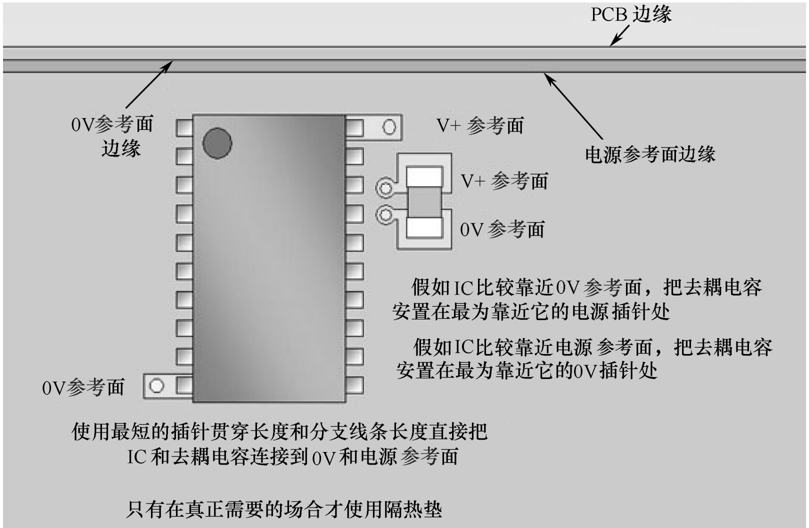



图 2-4-18　当使用 0V 和电源参考面时，去耦电容的设置位置和焊盘形状的一个例子

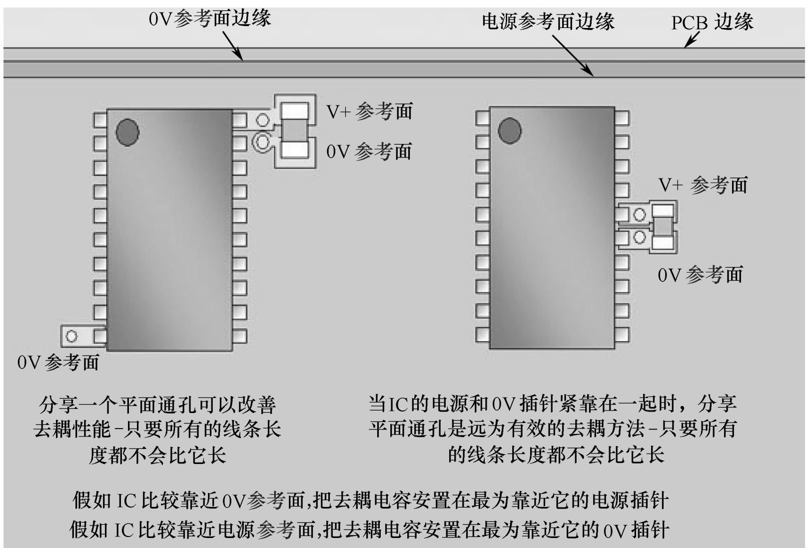



图 2-4-19　采用 0V 和电源参考面改善去耦合

在 IC 和平面之间的连接电感的确要求很低才行。因此，至关重要的是要把一个 IC 的 0V 和电源插针分别直接连接到它们各自的平面。这一点在上面的图 2-4-18 和图 2-4-19 以及本篇第 3 章 3.2.4 节中都已图示和文字的方式说明了这一点。而去耦电容也应该直接地连接到它们各自的平面上。这是因为平面间的互连接电感要远远小于任何的线条之间所具有的互连接电感。这里还推荐使用焊盘中通孔技术。因为这种技术在工艺上不仅仅总是可以使用波峰焊接 THP PCB 自动完成，而且有些 PCB 装配厂甚至可以使用回流焊 THP PCB 技术。在使用 HDI（微化孔）PCB 技术时，焊盘中通孔则是它使用的标准技术。关于这一点，我们已在本篇第 3 章中有所涉及，并要在本篇第 6 章中进一步讨论。

实际上，携载着一个元器件和一个平面间电流的通孔长度所引起的那部分电感，在频率高于

几百兆赫时会变得极为重要的一个问题（一个物理学的“纯正”学者也许会说，真正的问题是由元器件和平面之间的间隔距离所形成的电流环路面积）。因此，在高到1GHz，甚至更高的频率上能提供良好的低阻抗电源总线才是关键所在。为了做到这一点，我们需要采用叠层PCB。因为它们能够提供非常靠近表面安装元器件的0V/电源参考面对，并以此来使必须携载电流的通孔长度降至最短。

我们都已知道，通孔的携载电流长度所产生的不良影响可以使用“通孔对”的方式来降低。也就是说，把两个携载幅值相等，但方向相反电流的两个通孔尽可能靠近的安置在一起。当然，也可以使用多个并联通孔于任何电流通路，但它们之间必须远离（与它们所携载电流的长度相比）才会变得非常有效。具有较大直径的通孔会有较低的局部电感，但（当使用THP，而不是HDI PCB结构时）较大直径的通孔会在0V参考面上形成较大的孔洞。这样就会在一定程度上损害到0V参考面的整体性能。因此，通常都推荐采用多个小直径的通孔的做法。

过去，有些设计工程师建议在去耦电容和IC之间使用线条连接以使噪声不会出现在平面中，然后再把去耦电容连接到平面上。这个作法的目的是要避免激发0V/电源参考面对的空腔谐振。但它并不是一个最佳解决办法。因为这样做会增加去耦电容互连接中的电感。况且它还会影响到充分利用0V/电源参考面对的分布电容所形成的效益。

倘若在整个所关心的频率范围内用作电源总线的平面始终保持低阻抗的话，即便在平面中携载有噪声电流也并不是一个什么太大的问题。因为我们可以通过良好的设计来避免或阻尼它们的空腔谐振。在本章后面的有关小节中，我们会介绍一些实用的、低成本方法来达到这个目的。并通过使用这些方法来获得0V/电源参考面对为基础的电源总线。它们在所关心的频率范围内不具有明显的谐振。从而改善了PCB上电路的功能和EMC性能。

### 4.3.4 去耦电容的位置

一般的原则是，去耦电容必须尽一切可能靠近它们所要去耦的元器件的0V和/或电源插针，以及在硅片上的元器件所看到的电流环路中的总电感降至最低（正如在图2-4-3中所示的）。

然而，有争议的是当0V/电源参考面对层距很小时（通常仅为0.15mm或0.006in，甚至更小），平面对的互感是如此之大，以致它的串联电感会被有效的抵消。在这种情况下，把去耦电容设置在PCB的什么位置上几乎并不会产生什么太大的影响。在设计中也不再要求它们必须紧靠它们所要去耦合的IC。当然，这对我们来说是一个很好的消息。因为它将给设计工程师更大的自由度来设计元器件的布局位置。

但一个最近的分析表明，由于频率域模拟器（程序）的普遍使用，使得这个争议有升温的趋势。频率域模拟器（程序）采用的是连续的正弦波模拟。但是当使用更为接近被数字元器件所要求的非常短周期脉冲的时间域工具来分析某个状况时，这个争议本身就变得不那么明确了。结果证明，形成较低的去耦电容的整体电感（即电容器的ESL加上由它的焊盘、焊接、线条和通孔所形成的总电感）要比将去耦电容设置在元器件的0V或电源插针的附近更为重要。例如，若去耦电容的整体电感为2nH的话，那么只有在它与它的元器件的0V或电源插针的间距短于12mm（0.5in）时，它的效果才会有所体现（在上升时间小于1ns条件下）。倘若整体去耦电容的电感较小的话，则甚至要求更为靠近的间隔距离。显然，在使用特别低的ESL电容时，这是一个需要给予足够重视的问题。

事实上，读者并不难理解为什么即便在使用层距非常小的0V/电源参考面对的场合，将去耦电容安排在紧靠在一起仍然是非常重要的。原因就是，在给定介质的PCB结构中，电磁传播速度是恒定的。它与平面对的层距无关。因此，在去耦电容设置在离它的0V/电源插针越远的情况

下，在时间上，它对 IC 瞬态电流要求的响应能力就越低。据上所述，频率域模拟器则倾向于使得这个事件变得模糊不清。其原因就是它们使用的是连续的正弦波。

### 4.3.5　当使用 0V/电源参考面对时如何消除去耦电容的并联谐振

在本章 4.2 节中，我们曾建议使用小面积电源平面来帮助降低去耦电容的互连接电感。而在使用多个并联电容时，它又能帮助降低 IC 的电源总线阻抗。当一个电源平面延伸进入并包围了所有它的电源总线所供电的 IC 以及所有它们的去耦电容时，我们发现，这时所拥有的并联电容的数目会远超过我们所想象的数目。

正如在本章 4.2.9 节中所描述的，当使用不同电容值的并联去耦电容时，大面积电源平面的使用提供了在频谱上如此靠近的许多串联谐振，从而使得由并联谐振所引起的高阻抗却变得非常低了。

为了利用这个优点，以及帮助防止在 0V/电源参考面对中的空腔谐振，我们建议把去耦电容分散安置在整个电源平面范围，而不仅仅只是在接近 IC 的位置上。但去耦电容间的间距不应大于 25mm 以及通过仔细的布局使每个去耦电容的个体电感降至最低（请参阅本篇第 3 章的图 2-3-8）。最后，还要对所使用的去耦电容本身进行仔细选择。从电流通路的阻抗角度出发，这个做法就是在接近每个高阻抗电流通路（并联谐振）的地方形成了另一个低阻抗的电流通路。由此，IC 的电源总线电流总是能找到一个低阻抗通路。下面的图 2-4-20 显示了选自 UMR 的与上述完全相同的一个例子。

图 2-4-20 显示了密苏里大学，诺拉分校（University of Missouri - Rolla）的一些实验结果。它揭示了在把 10nF 去耦电容的数目从 4 个增加到 64 个的情况下，大大地降低了大多数并联谐振的幅值。然而，最高频率谐振（由 0V/电源参考面电容和它的很小的 ESL 所引起的）在幅度上却并没有减小，只不过是把它推移至更高的频率位置上而已。

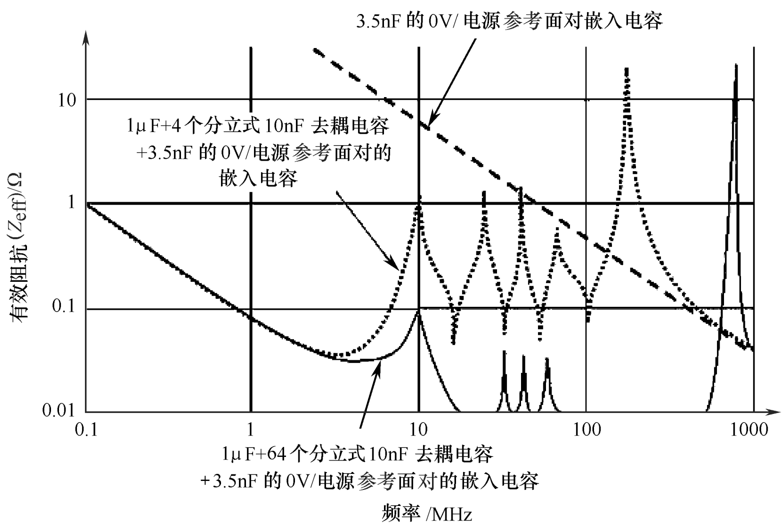



图 2-4-20　多个去耦电容和一个 0V/电源参考面对嵌入电容的组合使用

我们观察到一个有趣的现象：当 0V/电源参考面对之间的层距小于 250μm（0.001in）时，去耦电容相对于它所去耦的 IC 的位置设置变得不再那么重要了。这也就会给 PCB 布局的设计带来了一些便利之处。

虽然图 2-4-20 的曲线来自实验的结果，并使用的是大量相同（除了一个以外）电容值的电

容（10nF）。但有关文献告诉我们，每一个电容都有着与它本身有关的不同互连接电感（大约在 1 ~ 8nH 之间）。因此，这些去耦电容都有着各自不同的 SRF。正像假如它们的电容值各不相同，但它们的互连接电感都相同的话，它们也将会有着不同的 SRF。光从这一点出发，我们可能得出的一个结论是：假如所有的电容元件都选用不同的值，但只要它们各自的布局上都获得了最低可能的互连接电感的话，则在 200MHz 和最后（大的）谐振之间将可能形成较小的阻抗。

## 4.3.6 在 0V/电源参考面对中的空腔谐振

在 0V 和电源参考面对之间的空腔谐振已在本篇第 3 章中有所讨论。但与它有关的去耦合和设计问题，我们留在了本章后面的有关小节中加以探讨。

由于空腔谐振（有时称之为平行板谐振）的存在，要在所有频率上都获得低阻抗平面是有困难的。此时的 0V/电源参考面对的性能就像一个未终止的传输线一样。

我们已经知道，一个填充有介质材料，而相对介电常数为 $k$ 的矩形平面对的固有谐振频率由下式给出：

$$f_{\mathrm{RES}} = \left(\frac{150}{\sqrt{k}}\right) \times \sqrt{\left(\frac{l}{L}\right)^2 + \left(\frac{m}{W}\right)^2}$$

公式中，倘若 $L$ 和 $W$（平面对的长度和宽度）是以 m 为单位的话，$f_{\mathrm{RES}}$ 的单位则为 MHz。$l$ 和 $m$ 是整数（0，1，2，3 等），它们分别相应于各个谐振模。但通常我们所关心的仅是第一个（最低的一个）谐振频率。对于 FR4 材料（在频率高于 1MHz 时，$k$ 通常为 4.0），它可以很容易的从 $f = 75/D$ 中求出。这里的 $D$ 是平面的最长对角线尺度（$D$ 用 m 做单位时，频率 $f$ 的单位为 MHz。当 $D$ 用 mm 做单位时，给出的 $f$ 的单位为 GHz）。

对于那些非矩形复杂形的平面，通常都需要使用场求解器（程序），通过计算模拟来决定它们的谐振频率。或者直接对一块测试用 PCB 进行实际测量来决定。但就 FR4 材料而言，即便是非矩形复杂形状平面，它们的最低谐振频率仍然可以很容易地使用 $75/D$（MHz）来估算。同样地，这里的 $D$ 仍然是以 m 为单位的平面最大尺度。

在实际应用中有一点我们要充分理解；裸板平面谐振的频率和幅度会由于电子元器件的在板数量、数值、类型，还有去耦电容的位置的不同而有着明显的改变。因此，上述的简单分析方法仅适用于设计过程中早期的一小段周期。它们并不能预测实际应用中的一个装配完毕的 PCB 的电源总线的谐振情况。

降低由空腔谐振所造成的最不良影响的一个办法是仔细设计平面的形状。这种做法虽然对最低频率谐振几乎不起任何作用（因为它仅简单的取决于平面的最长尺度），但它却可以对那些较高谐振频率产生一些有益的影响。

在一个矩形平面的长度（$L$）是它的宽度（$W$）的整数倍或其他简单倍数的场合，诸如 $L : W = 1$，1.5 或 2 等，它的长度和宽度方向上的谐振频率在有些频率上是一致的。由此会在这些频率上引起高 $Q$ 峰值（强度更大的谐振）。墨菲法则（Murphy's Law）告诉我们，在产品设计基本完成以前突然改变时钟频率往往会造成一个或几个新的谐振频率恰恰与上述那些高强度谐振频率相一致，而引起 EMC 符合性问题。而此时又恰恰是对产品的任何微小改动都是最为花费和最为费时的。而由此所造成产品市场推入的延迟往往更是不可容忍的。

因此，在设计过程中尽量避免采用简单的，如正方形，圆形这类普通形状电源平面的同时，还要避免出现 $L/W$ 的简单比例关系。一个最佳选择是平面的长宽比例为无理数的矩形平面。虽然存在着无数个无理数可供选择，但黄金分割（1.618…，有时就简化为 1.62）却能给我们一个悦目的比例关系（正像文艺复兴时期的艺术家和古希腊人都知道的那样）。同时还要注意避免选

用窄长的平面。具体地说，它们的长宽比永远都不应该大于 3（或小于 0.33）。当然，我们也可以采用非平行边缘的平面来代替使用像矩形这类的常见形状。

较小的平面对层距会增加它们空腔中的损耗。降低它们的 Q 值和使得空腔谐振峰值不那么尖锐。层距的缩小在降低了它们的边缘场的同时，也降低了边缘射击发射。这个功能强大的 EMC 技术要求参考面层距不能大于 50μm（0.002in）。有关如此靠近的 0V/电源参考面对的情况将会在下面的嵌入式电容一节中加以详细讨论。

## 4.3.7　用去耦电容搭接参考面来提高谐振频率

我们曾在第 3 章中讨论过一对 0V 参考面之间的空腔谐振。并发现用通孔以非常频繁的方式把它们搭接在一起可以提高它们的一次谐振频率。这样做的基本出发点就是希望把第一个发生的谐振频率提高到影响 EMC 性能的频率范围以外。但这个技术的有效性则受到通孔本身局部电感的限制。

用于 0V/电源参考面对的对等技术是采用“RF 搭接”。通过使用去耦电容以非常短的间隔距离在整个电源参考面面积上把它们搭接在一起。即便在不存在任何 IC 或其他有源元器件的地方也应该这样做。任何两个去耦电容之间的最大间距都不应大于所关心的最高频率波长的四分之一（λ/4）（在 FR4 材料中）。当所关心的最高频率为 1GHz 时，这个距离为 37mm。在先前的讨论中已给出了推荐在整个电源参考面上使用多个去耦电容的另一个原因。因此，将此技术用于去耦合中至少会给我们带来两个不同的好处。

但是这个技术的有效性则受到去耦电容的 ESL，它们的焊盘形状以及通孔的局部电感所限制。为此，将它用于 THP PCB 技术中，似乎没有什么充分的理由要将去耦电容的间距缩短到 25mm 以下。

当使用的 0V/电源参考面对层距等于或大于 50μm 时，一个裸板电源平面的最大尺度不应大于 λ/8（在空气中。若在 FR4 中则为 λ/4），以避免在所关心的最高频率上产生空腔谐振。例如，为了使在 600MHz 频率以下不出现空腔谐振，电源参考面的最大尺度（对角线）不应超过 63mm。

正如前面所推荐的，在小心地使 0V/电源参考面对的 ESL 降至最低和最小化它们的互连接电感的同时，若能在整个 0V/电源参考面对上分布去耦电容，既可以使我们避免空腔谐振的发生，又可以使我们在 FR4 中使用对角线大于 λ/4 的电源参考面面积。但在这样的设计中，不太容易计算不会形成空腔谐振的电源参考面的最大尺寸。假如没有合适的模拟器程序可用的话，则一般就需要通过实验来完成了。

## 4.3.8　由 π 形滤波器向电源参考面岛供电

一个经常用来防止由于一个 PCB 电源总线引起空腔谐振而造成辐射增加的技术是使用多个小型电源参考面“岛”来代替一个大面积的电源参考面。从 EMC 的角度出发，电源参考面“岛”的面积应该选择为（与它的并联去耦电容相结合）使它的最低谐振频率处在所关心的最高频率以上。这个较小的面积降低了与每个小岛相关联器件的可用嵌入 0V/电源参考面对的电容值。因此，在实际应用中可能要求考虑做出某种折中。

使用电源面岛的另一个原因是要隔离 PCB 上的一个噪扰的或敏感的 IC 产生或受到其他元器件的干扰。因此，它也是一个非常有用的电路隔离技术。

所有与同一个电源总线相关联的参考面岛将通过线条连接在一起。这样做所形成的结构具有相当低谐振频率，并且还可以将一个岛的噪声耦合到另一个上。因此，非常重要的是通过在每个岛设置的 π 形滤波器来提供 DC 电源，以消除岛与岛之间的耦合。这个技术示于图 2-4-21 中。通

过使用连接到每一个岛上的一个软铁氧体珠块 RF 抑制器以及在其两端各自直接设置的一个去耦电容就可以很容易地构成一个 π 形滤波器。

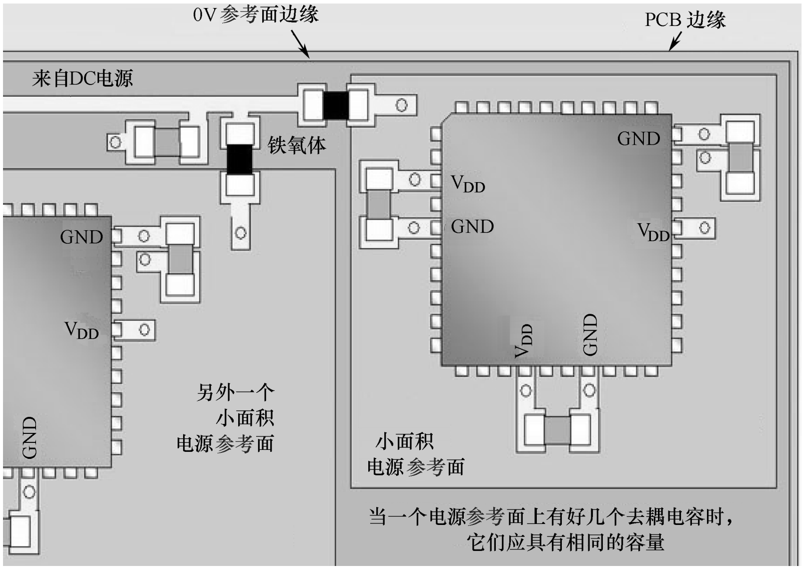



图 2-4-21　由 π 形滤波器馈电的电源参考面岛

若在两个电源参考面岛之间形成的间隙的间距大于电源参考面岛所在层面与 0V 参考面层之间层距的两倍时，则该间隙几乎肯定不会为我们带来什么得益。假如，两个岛在相同频率上产生谐振，它们将会遭受到可以穿越任何尺寸间隙的非常有效耦合的损害。这种耦合甚至可以发生在 PCB 的两边之间。因此，在实际应用中，要么确保电源岛的谐振频率高于所关心的最高频率，或者根本不允许使用具有相同空腔谐振频率的电源参考面岛。有关电源参考面岛的更为详细的讨论，请参阅原丛书所列相关文献。

## 4.3.9　阻尼空腔谐振的峰值

IC 负载和传输线终端的存在都会有助于对 0V/电源参考面谐振的阻尼。因此，它们的峰值阻抗往往不会像裸板模拟或测试所提供的结果那么高。在两个参考面之间增设 1 ~ 10Ω 的电阻会增加损耗，但它也可以帮助对谐振的阻尼。但是在用于 0V/电源参考面对时，它们还需要串联一个电容，以使它们不会耗散过多的 DC 功率。至少有一个制造厂商提供这类去耦电容。其内部所具有的串联电阻就是为这个目的而增设的。

在通常的应用中，仅需要在一个 PCB 板面上分散设置不多的几个阻尼电阻就可以达到阻尼谐振的目的。理想情况下，是将它们设置在谐振的“热点”位置上。在这些“热点”位置上，0V 和电源参考面之间的电压波动最高。假如，在许多位置上已设置有 0V/电源的测试点的话，这些热点的位置可以通过模拟或测量获得。

在半波谐振的情况下，诸如前三个谐波（最低频率）谐振，这些热点仅会出现在电源参考面的边角处或沿着它们的边缘上。这个观察所得出的结论导致一种称之为耗散型边缘终端技术。该技术把若干个串联阻容型去耦电容设置在一个电源参考面的周边。有报导指出，当该电源参考面没有被与它相邻的上下两个延伸 0V 平面所屏蔽的话，耗散型边缘终端技术要优于 20H 技术。

在 PCB 介质中掺有铁氧体吸波颗粒也会有助于对谐振峰值的阻尼。并且这样做很可能还会通过其他方式降低发射。但目前这个技术还不是一个被普遍采用的方法。因为铁氧体颗粒的掺加

增加了 PCB 冲裁和钻孔工具的磨损。也许当激光打孔 HDI PCB 技术变得普遍之时，掺有铁氧体颗粒的 PCB 基板将会变得更具有吸引力。

### 4.3.10　参考面的扩展电感

至此，在本书中都把 0V/电源参考面对假定为，在它们表面上的任何间距相同的两个点之间都会具有完全相同的低阻抗。但在实际应用中显然并不总是这么理想。倘若将设置在靠近边缘或靠近某一个边角上的两个点之间与接近平面内部的两点之间相比，前者的两点之间的一种称之为扩展电感的电感会有所增加。

这也是在本书早些章节中推荐把平面扩展到远远超过与它们相关联的所有器件和线条的地方的原因之一。图 2-4-22 绘出了这种关系的一个比例概念。正如该图所示，当平面间层距变得越小时，扩展电感的影响就会变得越小。这是采用层距非常小的 0V/电源参考面的另一个重要原因。

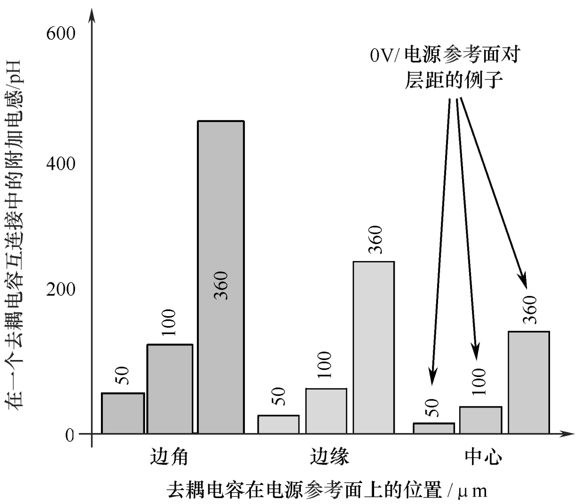



图 2-4-22　一个 0V/电源参考面对的扩展电感

### 4.3.11　20H 规则

“20H 规则”的采用是指要确保电源参考面的边缘要比 0V 参考面边缘至少缩入相当于两个平面间层距的 20 倍。这个规则的最初描述出现在 Mark Montrose 所撰写的书中。这个规则经常被要求用来作为降低来自 0V/电源参考面结构的边缘射击发射技术。

但是，20H 规则仅在某些特定的条件下才会提供明显的效果。这些特定条件包括有：

1）在电源总线中电流波动的上升/下降时间要小于 1ns。

2）电源参考面要处在 PCB 的内部层面上，并且与它上下两面相邻的两个层面都为 0V 参考面。这两个 0V 参考面向外延伸的距离至少要相当于它们各自与电源参考面的层距的 20 倍。

3）在所关心的任何频率上，电源总线结构不会产生谐振。

4）PCB 的总层数至少为 8 层或更多。

在本篇中所描写的其他有关技术，要么是帮助 20H 方法正确的工作，要么就是想办法消除对 20H 规则的需要。

### 4.3.12　充分利用去耦电容串联谐振的优点

有些制造厂商在它们的 PCB 上预留了许多去耦合元件的位置（并且在非常靠近 IC 电源插针

的位置附近也预设了类似的许多去耦元件的安装位置)。然后，在对发射进行测试期间，他们会在这些位置上根据测试情况增设去耦电容。首先，这些去耦电容的值是根据会对最低频率产生最大影响的原则来选取的，并以此来降低在最低频率上产生的过高发射。紧接着他们会根据第二个最低有问题频率来选择合适的去耦电容值，接着还有第三个问题频率、第四个、第五个等。实际上，他们是使用了去耦电容的 SRF 来把发射降至最低。

虽然这是一个使用 SRF 来获得最佳效果的巧妙办法，但一般并不推荐大家使用它。这是因为它不仅对布局的改变非常敏感，而且不可理喻的敏感于电容自身的改变。而这后一点恰恰是制造厂商所无法控制的。

### 4.3.13　去耦电容壁

利用电源参考面岛和 π 形滤波器来隔离电路区域已在前面有所讨论。当两个或多个电路享用同一个电源平面时，去耦电容壁是另一种可以用来降低从一个电路区域串扰到另一个电路区域噪声技术。

在一个电路区域的四周形成一个完整的去耦电容壁就可以相当简单地把该电路区域加以保护起来（或者说有效地防止了其他电路对它的干扰)。去耦电容壁所使用的去耦电容的间距必须很小，而且它们的 ESL 和互连接电感也必须很低。去耦电容壁方法的效果虽然不如使用电源参考面岛的效果好，但在某些场合它仍不失为一个很有用的技术。

这个技术的延伸使用是沿着电源参考面的边缘安置一排去耦电容来试着降低来自一个电源参考面边缘的发射。正像耗散型边缘终端试着去做的那样，用它来阻尼空腔谐振。这个技术是试着在一个电源参考面的四周形成一个低阻抗来降低可能存在的电压差，从而达到降低 E 场的发射。

### 4.3.14　用于降低发射的其他 0V/电源参考面对技术

当一个参考面对谐振时，由于两个平面间的边缘存在电压差，它会沿着它的四周产生电场发射。假如所有其他条件保持不变，减小平面间层距会降低在平面对边缘的单位长度上的电压变化，从而也就降低了它们的电场发射强度。上述两者之间存在着线性关系：平面对层距减半，发射降低 6dB。

如前面曾经讨论过的，从去耦合的角度出发，降低平面对层距对 EMC 性能的改善还有着其他几个方面的好处，其中包括降低了去耦电容的互连接电感和增加了分布电容值等。

在电源参考面上下两面用 0V 参考面把它包裹起来也会降低来自一个空腔谐振平面对的发射。这个技术采用了在本篇第 3 章 3.2.10 节中描述的周边隔离环技术。把 0V 隔离线条朝着 PCB 中心位置尽量延伸。在极限情况下，PCB 的这两个面完全由 0V 参考面所覆盖。但由于至少在 PCB 的一个外部表面层上安装有元器件，所以不可能在不安装屏蔽罩壳的情况下，仅使用这个技术对一个 PCB 进行完全屏蔽。

另一个技术就是简单地确保在任何时钟的谐波中不会存在有与 0V/电源参考面空腔（或者当使用多个电源平面岛时的多个空腔）谐振频率一致的频率。

### 4.3.15　掩埋电容技术

最为普遍采用的掩埋电容技术称之为 Zycon 掩埋电容（Zycon Buried Capacitance，ZBC)。这个技术已被若干个计算机、手机和其他制造厂商使用多年了。在 PCB 中的每个 0V 或电源参考面都被转换成由非常薄介质所隔离的一对 0V/电源参考面。这个技术由 Zycon 公司首先发明。后来 Hadco 公司将该公司收购，而 Hadco 又被 Sanmina-SCI 所并购。

Sanmina-SCI 公司供应两类产品：ZBC1000 和 ZBC2000。ZBC1000 使用了两层厚度仅为 0.001in 的 FR4 介质材料所隔离的一个铜质层构成的核。ZBC1000 获得了 900pF/in$^2$ 的电容量（在公制系统中，这相当于大约为 25μm 的厚度的介质获得了 140pF/cm$^2$ 的电容量）。在 ZBC2000 产品中，使用的是厚度为 0.002in 的 FR4 介质材料。所获得的是 500pF/in$^2$ 的电容量（这相当于在公制单位系统中，51μm 厚度获得了 77.5pF/cm$^2$ 的电容量）。但在实际应用中，当前似乎只看到 ZBC2000 在批量使用。

使用这些产品既不需要对 PCB 布局做任何的修改，也不需要由 PCB 设计工程师对它的 Gerber 文件做任何改动（一种用来计算体积的计算机软件）。PCB 裸板制造厂商只是简单地使用一个 ZBC1000 核来代替在 PCB 上的每个 0V 或电源参考面即可。核的一面连接到 0V 参考面，另一面接到电源参考面。在原始 PCB 仅有单个 0V 参考面和单个电源参考面的场合，增设两层 ZBC2000 可以获得 1000pF/in$^2$ 的一个分布电容（150pF/cm$^2$）。在频率为 500MHz 以上时，这个电容值是提供良好去耦合的最低要求。

图 2-4-23 图示了一个具有相等层距的 6 层叠层的 PCB。这类 PCB 在上世纪九十年代使用的非常普遍。但是在安装有现代 IC 以及它们所具有的快速开关沿情况下，由于它们的高阻抗电源总线，恐怕不可避免地会有很差的 EMC 性能。用层距很小的平面对，如 ZBC2000，来代替每个参考面将会明显地降低它们的电源总线阻抗。并且至少在高到 1GHz 频率以内都会因此而降低它们的发射。图中显示了已在其中嵌入了两个 0V/电源参考面核的 PCB。

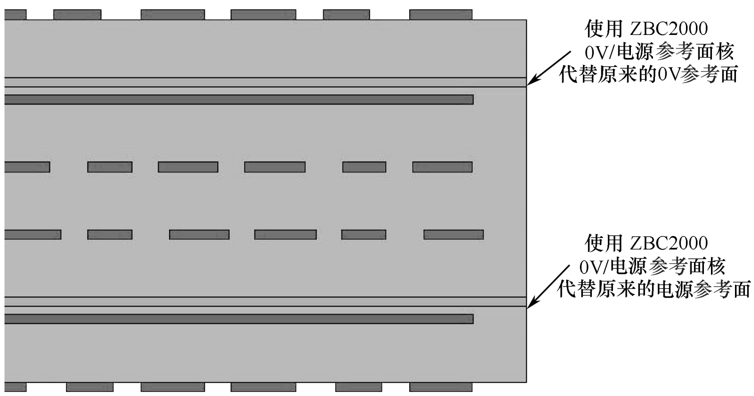



图 2-4-23　使用 ZBC 的一个典型六层叠层的 PCB

从 EMC 性能来说，图 2-4-23 中所示的叠层方式并非最佳形式。例如，通过把两个新的 0V/电源参考面对分别移至更靠近 PCB 的两个外部表面或缩短携载电源总线电流的通孔长度都将会使它的 EMC 性能得以进一步改善。这个问题还会在本篇的第 6 章中做更为详细的讨论。

通过使用一个 0.002in 厚的 FR4 核在一个 PCB 中提供掩埋电容的技术是受到专利权保护的。因此，希望使用这个技术的 PCB 制造厂商的唯一合法途径是从 Sanmina-SCI 公司购买 ZBC 材料。虽然材料本身并不十分昂贵，但必须支付购买应用它的技术费用。这样就增加了产品的成本。但由于省掉了大多数/全部去耦电容（大容量去耦电容除外），在批量生产中的 PCB 的净成本与原先的相比仍然可以基本上持平，甚至还会有少许下降。再加上该技术的采用不仅还会节省电路在 PCB 上所占有的面积以及现场生产产量的提高和可靠性的进一步改善，而且还具有减少了所使用的元件数量的优点。因此，不论是从技术观点出发还是从经济效益考虑，都有充分的理由去促使我们采用 ZBC 产品。

然而，倘若你使用一个具有不同厚度的核，或使用 50μm 的预浸处理层来形成你自己的掩埋

电容时，就完全有可能避免侵犯专利权问题。但在这样做以前，最好咨询一下专利权律师较为稳妥。从工艺上来说，在经手和处理这样微薄的 FR4 材料时，材料的质量和精确度以及清洁程序极为重要。特别是假如产品产量很高的情况下尤为如此。所以，假如计划选用这个技术的话，就不再应该按照正常采购步骤或仅仅根据所报最低价格来作为唯一选择 PCB 供应商的依据。

最初，ZBC 只是打算用来降低在 PCB 上元器件的数目而研制的。所以，它能有效地减小电路的尺寸和提高产品的可靠性（这是因为焊接数量的减少，而不可靠焊接也就会成比例下降）。Hadco 公司曾指出：他们的客户声称，在正常情况下，ZBC 的使用可以使 EMC 的发射降低 6 ~ 16dB 之间。但是要想从掩埋电容技术获得最佳 EMC 性能，就应该提供足够的电容量以避免还要使用任何分立式去耦电容（“大容量”电容除外。典型的如 4.7μF 或更大者），以避免由于它们的并联谐振形成电源总线阻抗中峰值的出现。

可惜的是，在频率为 500MHz 以下时，150pF/cm$^2$（1000pF/in$^2$）可能不足以提供良好的去耦性能。当然这还需要取决于 IC 和其他元器件所要求的瞬态电流。因此，为了能够做到完全消除分立式去耦电容的使用，并从而消除它们的并联谐振，我们可能需要选用比 FR4 的 $k$ 值更高的材料。

目前，在掩埋电容技术领域中，研制和开发工作都正在大规模地进行着。正在发展的用以代替 FR4 的材料包括有：

1）填充有环氧树脂的 EMCap®（Sinmina 公司）陶瓷粉末。$k=36$。

2）填充有聚亚胺的 Hi-K™（Dupont 公司）陶瓷粉末。$k=12$。

3）填充有环氧树脂的 C-Ply（3M 公司）陶瓷粉末。$k=21$，5.5nF/in$^2$（850pF/cm$^2$）。

4）改进过的 FR4 FaradFlex™（Oak-Mitsui Technology 公司）。$k=4$，具有 12μm、16μm 和 21μm 的不同厚度。该公司还在研制具有更高 $k$ 值的不同材料。据称，能给出高达 40nF/in$^2$（6nF/cm$^2$）的电容值。

5）没有黏合剂的陶瓷粉末（Fujitsu 公司）。$k=400$，300nF/cm$^2$。

对平面来说，使用高 $k$ 介质可以降低传输速度，但也会下推它们的空腔谐振频率——这恰恰是我们所不希望的。因为它会引起更多的谐振峰值出现在一个给定的频率范围——这恰恰也是我们所不希望的。但较小的层距增加了空腔中的耗散，降低了它的 $Q$ 值因数以及降低了谐振的峰值幅度，特别是在层距为 50μm（0.002in）或更短的层距时。图 2-4-24 所示为降低平面对层距对

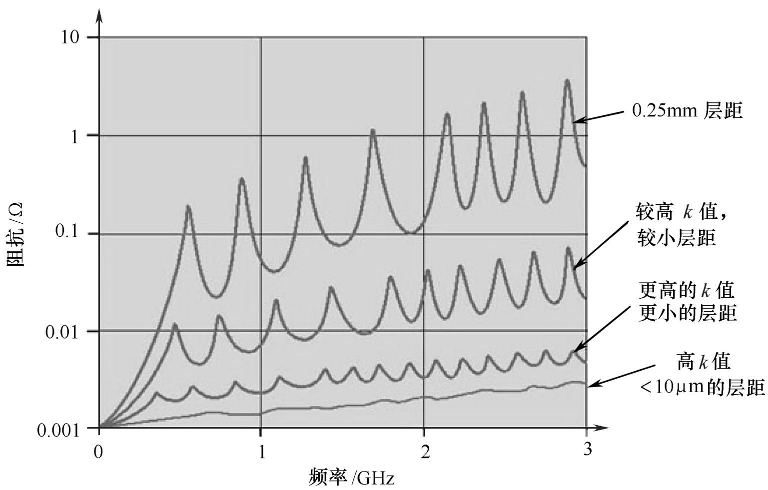



图 2-4-24　掩埋电容对 0V/电源参考面对空腔谐振的典型影响

（作为一个例证，仅适用用没有安装分立式去耦电容的 PCB）

电源总线阻抗的影响以及增加它们之间介质的相对介电常数 $k$ 对电源总线阻抗的影响。

使用厚度为 5μm（0.002in）的 C-Ply 进行测试发现，在 0V/电源参考面空腔中的 $Q$ 质因数为 1。这意味着临界阻尼或衰减——完全不产生谐振。因为该测试材料的 $k$ 值为 21，这样一个薄层所获得的 4nF/cm$^2$ 电容值给出了远远高于在实际 PCB 上使用分立式元器件所能获得的去耦性能。

使用这样微薄的介质层，会很自然地关心它的击穿电压。有趣的是，我们发现 ZBC1000 的额定电压为大于 2500V，但测试则是在 DC 250V 条件下进行的。而 ZBC2000 则是在 DC 500V 下完成的。在一个用 10μm 厚的 FaradFlex 制成的样品上进行的测试发现，它的耐压为 500V。从材料的耐压角度出发，恐怕人们最为关心的就是在制造过程中如何在工艺上保证处理这样微薄介质时，周围环境的超净程度以及（当使用预浸处理层来代替核时）层间校准和定位的精度。

最近有报道指出，已有获得 50nF/cm$^2$ 的技术不久就可以商品化。Fujitsu 公司也声称，它们的新的陶瓷粉末技术将会比陶瓷/聚合物合成涂层的价格便宜 40%。所以可以预见，掩埋电容的使用很可能将会很快的完全取代分立式的去耦元件的使用（低于 4.7μF）。新技术使用的层距仅为 25μm（0.001in）或更小，并具有更高的 $k$ 值。在这样的 PCB 中，并联去耦元件的谐振将仅倾向于发生在 10MHz 以下。而在这样的频率上，大部分实用尺寸的 PCB 都是效率低下的辐射器。

# 第 5 章　传　输　线

## 5.1　PCB 上的匹配传输线

### 5.1.1　简介

匹配传输线的使用可以使得数字和模拟信号在很长距离上相互连接而不会引起由于它们波形的过分失真，不会闭合它们的眼孔（图形）而造成严重的发射问题或者形成很差的抗扰度。现代新型电子产品，特别是那些使用数字处理或无线技术的产品，在不使用匹配传输线的条件下甚至无法正常运行和工作。

匹配传输线是一个从它的源到它的负载都保持有固定特性阻抗的导体。我们用字母 $Z_0$ 来表示导体的特性阻抗。而匹配传输线的源或负载端都终止于一个数值上等于它的 $Z_0$ 的一个电阻上。如图 2-5-1 所示，在一个 PCB 上，只要简单地通过控制线条的几何参数就可以很容易地构成 30 多种不同类型的传输线。

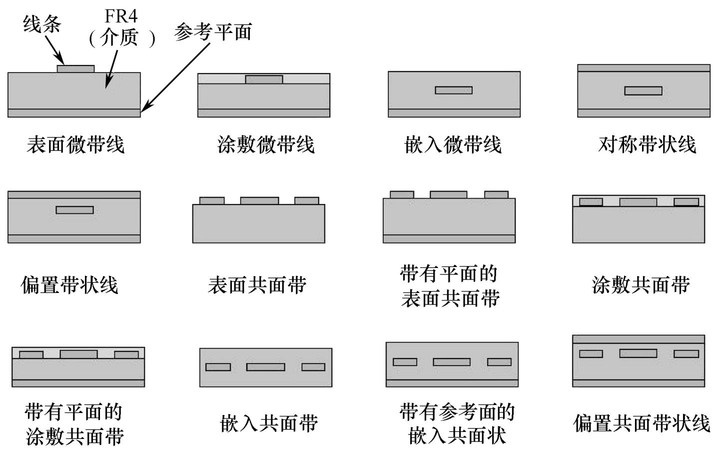



图 2-5-1　通过控制线条的几何参数可以很容易地形成用于单端信号的 30 多种传输线
（这里显示的是其中 12 种的横截面图）

在使用受控阻抗的连接器和电缆条件下，PCB 传输线可以很容易地伸展到 PCB 以外，或者用于两个 PCB 之间地连接。作为标准产品的受控阻抗连接器和电缆，它们的特性阻抗通常设计为 50Ω、75Ω、100Ω。但有时也采用一些其他特殊设计的特性阻抗值。我们大家都非常熟悉的，如 50Ω 或 75Ω 的 BNC 连接器以及与它们相匹配的 50Ω 和 75Ω 的电缆，或者用于若干个低成本的串行数据总线的 100Ω 非屏蔽双绞电缆就是一些典型的例子。

在 PCB 设计中，传输线技术可以用来改善或获得信号完整性（SI），并使已装配完成的 PCB 能够正常运行。它们还可以用来改善一个 PCB 的 EMC，并帮助降低产品的制造成本。

应用传输线技术之所以会降低产品的制造成本，是因为它的使用使 PCB 本身的 EMC 性能得以改善，从而降低了对更高层次上的屏蔽和滤波技术要求。通常为了获得相同 EMC 性能，在更高层次上的典型花费可高达十倍于 PCB 层次的花费。

在有关的书籍、专业文章和技术报告中存在有大量的有关传输线技术在 PCB 上的使用的内容和信息。但它们其中的大多数都是以信号完整性的角度出发并展开讨论的。而真正的从 EMC 性能角度考虑问题的则很少。当前用来设计传输线的大多数计算机更为关心的也都为 SI 而不是 EMC 就是一个很好的例证。

然而，应该指出，所有所获得的这些有关 SI 的信息也同时会有助于 EMC 性能的改善。这是因为高速和高频 SI 问题本身就是 EMC 问题的一个次级问题。我们已在第 3 章中讨论过，在 PCB 上的良好 EMC 性能本身就意味着同时获得了极好的 SI。反过来，我们同样可以通过使用 SI 的设计技术，技巧和工具来为 SI 建立更为严格的技术指标来达到改善 EMC 的目的。举例来说，倘若我们仅从 SI 的角度出发，能够接受（比如说）一个存在有 30% 上冲㊀的信号的话，那么，我们在确保信号上冲仅为 10% 的情况下，将一定会在 PCB 组件层次上获得更好的 EMC 性能（与上冲为 30% 的条件下相比）。若上冲降至 10% 以下，我们必定会取得更佳的 EMC 性能。但是，为了换取更为进一步的 EMC 性能改善，而要求信号上冲不得大于 3% 时，就不得不考虑做出如此严格的技术要求是否值得的问题了。处在一根 PCB 的相同区域中的线条和器件之间的串扰恐怕是唯一一个高频 SI 问题，而又并不是总是与良好 EMC 设计相关联的。我们已知道使用本篇第 1 章中所描述的分隔技术，不仅会减少一个 PCB 上不同区域间的串扰，同时也就改善了 SI。

在本章中所讨论的一些设计技术（比如，线条在 PCB 上的层次变更）可以用来改善任何 PCB 线条的 EMC，即使这些线条并不是匹配传输线结构。

传输线的设计需要涉及大量的理论知识和数学基础。在设计传输线过程中，经常会受到工程实践条件的制约，有时还会出现相互冲突的情况。因此，就 SI 来说，往往并不总是那么理想。我们不在这里就 SI 问题（包括串扰）做更详细的讨论。有兴趣的读者可以很容易地通过许多教科书和相关的标准中找到它们。

通常，在传输线设计和实际应用中有关 EMC 方面的讨论都会集中在它们的发射问题上。要知道，任何可以让有用信号以电磁场发射方式逃逸的物体都代表着一根“意外天线”。同时，这些意外天线又会从它们周围的电磁环境中捡拾电磁场能量，并将它们转换为电路中的噪声信号，引起抗干扰问题。我们在这里试着以不涉及高深理论的情况下，借用互易原理将上述简单地概括为在与它的有用信号相关频率上有着过量发射的任何电路也同时倾向于敏感那些频率上的外部电磁能量。因此，通过对 PCB 的仔细布局来降低发射的同时，我们也改善了电路的抗扰度和减小了滤波和屏蔽所要求的空间和花费。

### 5.1.2　传播速度 $v$ 和特性阻抗 $Z_0$

在频率处于 1MHz ~ 1GHz 之间的范围时，典型 PCB 中使用的玻璃纤维 FR4 材料的介电常数（$\varepsilon_r$）大约为 4.2。另一种常用的玻璃纤维材料为 G-10，它的介电常数大约为 5.0。本章将讨论集中在 FR4 材料上。尽管上述两种材料有着不同的介电常数 $\varepsilon_r$，但这里所讨论的结果也同样适用于 G-10 和其他类似的材料。在有些混合电路元器件和 PCB 中所使用的陶瓷材料的介电常数大约为 10，而大多数的同族塑料和树脂材料的介电常数则在 2 ~ 3 之间。

在实际应用中，任何导体都具有各自单位长度上的电感 $L$ 和电容 $C$。导体的这两个参数取决于它们各自的形状和与携载它们各自返回电流的导体之间的相对几何位置和尺度。这些参数还取

---

㊀ 英文为：overshoot。全国科学技术名词审定委员会公布的电子学规范名词中译为“上冲”。但同一个委员会公布的计算机科学技术名词中译为“过冲”。考虑到本丛书应归类于电子工程类图书，因此，本书中采用“上冲”。在本丛书中还有一些类似的情况，编者都统一按此原则处理。

决于导体的相对磁导率$\mu_r$ 和与该导体有关的材料的介电常数$\varepsilon_r$（在一个典型 PCB 线条的情况下，通常为铜、锡/铅合金、FR4、阻焊剂和空气等）以及其他导体和绝缘体的接近程度。在 PCB 设计中，介电常数通常使用$k$来代替$\varepsilon_r$。所以，在本章的讨论中，凡涉及 PCB 基板材料时，我们全部使用$k$来表示介电常数。

一个导体单位长度上的$L$和$C$对它所携载的电信号和噪声有两个方面的影响：

1）它们控制着它们在传输线中的传播速度（$v$）：

$$v = \frac{1}{\sqrt{LC}}$$

2）它们决定了它们的特性阻抗（$Z_0$）即在要导体中电压与电流的比：

$$Z_0 = \sqrt{\frac{L}{C}}$$

请读者注意并记住，上面的参数$L$和$C$所指的是单位长度上的值。从 EMC 角度出发，所采用的单位长度必须远小于所关心的最高频率上的波长（λ）。这个提法用于数字设计中通常更为确切些。对在模拟设计中的$v$和$Z_0$，则应改为：所采用的单位长度则应该必须远小于$v\pi t_r$更为贴切。这里的$t_r$是信号的实际上升时间（假如它的下降时间更短，则要采用实际的下降时间$t_f$）。

一般 PCB 线条上的$L$和$C$会沿着它们长度上的不同分段有着不甚相同的值。即使是在同一个分段中，单位长度上的$L$和$C$也会不尽相同。传播速度$v$的变化会引起时延（有时称为时滞）问题，并增加来自差分信号的发射。用做传输线的线条必须从它们的起点到它们的终点（即在它们的整个长度上）保持一个恒定的$Z_0$值。如前所述，通过简单地控制它们的几何参数就可以在 PCB 上形成多于 30 种不同类型的传输线（请参阅前面的图 2-5-1）。

所有的分立式元件也都有它们各自的电感和电容。当把它们与一根线条相连接时，它们会在该连接点上改变线条的$v$和$Z_0$。因此，当设计匹配传输线时，电路细节的考虑是一个十分重要的课题。

## 5.1.3 阻抗非连续性效应

传输线匹配电阻的误差以及$Z_0$的改变都会引起数字信号或者瞬态噪声的前沿和后沿的反射。它们也会引起 RF 正弦波模拟信号和噪声的反射。阻抗的误差越大，所反射信号所占的百分比就会越高。我们可以用下式来计算一个阻抗误差的反射系数：

$$\text{反射系数} = \frac{Z_1 - Z_0}{Z_1 + Z_0}$$

这里$Z_1$——非连续的特性阻抗。

反射系数可以是 +1 ~ −1 之间的任何值。当$Z_1$大于$Z_0$时，反射系数为正值。这意味着信号的反射部分将会在线的那个部分上叠加到原始信号电平上。因此说，一个 2V 的阶跃电压到达一个反射系数为 0.5 的非连续阻抗点时将导致一个跳跃到 3V 的阶跃电压沿着信号的原始信号路径返回。

当$Z_1$小于$Z_0$时，反射系数为负值。这意味着，信号的反射部分要从线的该部分上的原始信号电平中扣除。因此说，一个 2V 的阶跃电压到达一个反射系数为 −0.5 的非连续阻抗点时将导致一个下跃到 1V 的阶跃电压沿着原始信号路径返回。

在线终端电阻的情况，我们使用$Z_S$代替$Z_1$。$Z_S$是线条驱动器端形成反射系数的信号源阻抗。而线条的另一端（接收器），我们用$Z_L$来代替$Z_1$。$Z_L$是线条负载端形成反射系数的负载（接收

器）阻抗。

当并不打算把一个 PCB 线条设计成一个匹配传输线时，反射可以发生在传输线的许多部位：它的两端以及沿着它的长度上的任何一点。反射信号和噪声在最后完全停止在稳定状态以前，将会沿着线条来回反射（或线条部分长度上）许多次。

这个结果可以很容易地使用一个快速示波器或者在一个非常长的线条上看到。图 2-5-2 显示了一个是线条在沿着它的长度上有着一个恒定的特性阻抗，但是在它的两端使用了不正确的，非匹配终端电阻的两个例子。

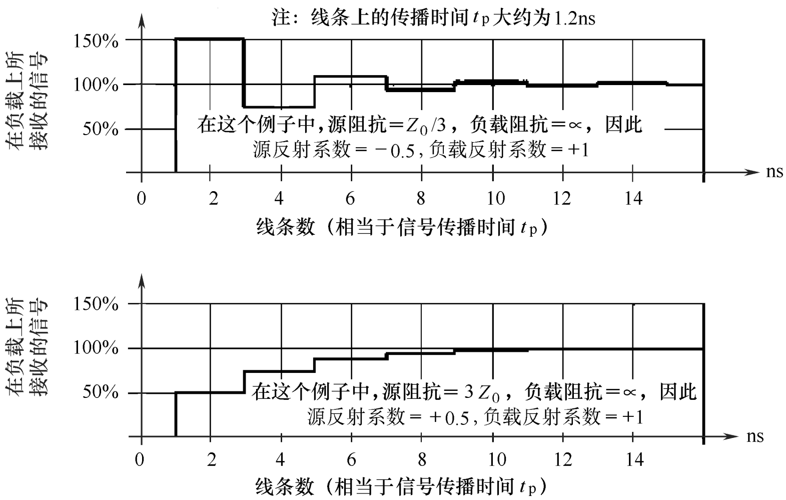



图 2-5-2　在一个 200mm 长的失配线上由于反射形成的波形失真

（假定沿着线条长度上具有恒定的 $Z_0$ 值。并且，驱动器从逻辑低到逻辑高的上升时间可以忽略不计）

在图 2-5-2 中上部的波形明显地具有穿越一个逻辑阀值两次的能力。因此，可以导致数字电路的非正常运行。避免这类情况的发生是 SI 设计的一个至关重要的课题。

请读者注意，图 2-5-2 所示波形在线条端头所经历的情况。在线条两个端头之间沿着线条长度上不同部位所设置的元器件所经历的波形也将各不相同。相关文献中除了给出了用来绘制图 2-5-2 的规则外，还在结尾列出了各种教科书、标准和其他有关参考文献。这些规则都可以用来决定沿着线条长度上任何一点的波形。

反射使得非匹配导体形成了一根意外天线，并且将它的部分反射信号以辐射形式向空中发射。这将对 EMC 造成极为不良的影响。假如，一对阻抗非连续导体之间的距离恰好（或接近于）为信号或噪声中的一个重要频谱分量的（1/4）$\lambda$ 或（1/2）$\lambda$，该部分导体中将会产生谐振。并会使它形成一个非常有效的意外天线。图 2-5-3 和图 2-5-4 就图示了这个情况。至于谐振将会发生在（1/4）$\lambda$ 还是（1/2）$\lambda$ 上，则取决于导体两个端头上的非连续性的类型。

一根真实线条的意外天线的有效性以及实际的驱动和负载波形并不会像图 2-5-3 和图 2-5-4 所示的那么理想化。图中所示的波形只是试图用来表示在忽视传输线匹配情况下，所能导致的过度发射。然而，令人感到吃惊的是，最终测量结果仍然会有如此多的时钟波形会与图 2-5-4 中的红色曲线（上部正弦波振荡曲线）几乎相同。

当线条的作用像是一根意外天线时，不仅仅是因为它们会产生不希望有的发射，而且，它们对抗扰度也会造成不良影响。这是因为它们对它们周围环境中的电磁能量的拾波非常有效，并将

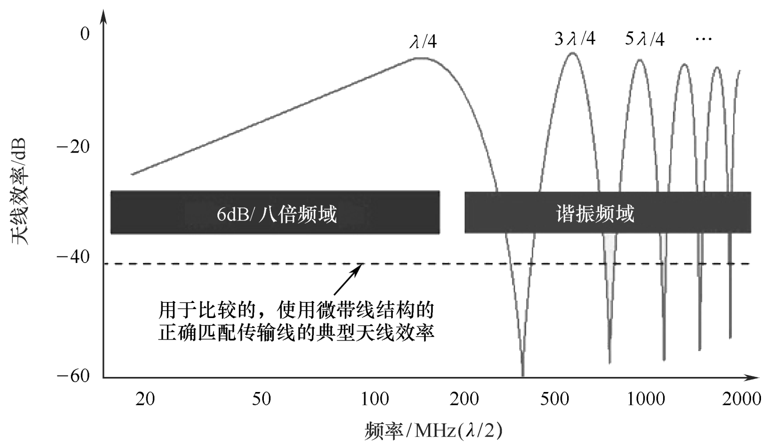



图 2-5-3　一个理想化的 200mm（8in）PCB 线条的意外天线效应

（假定，在 FR4 上，没有参考面，非常低的驱动阻抗，非常高的负载阻抗）

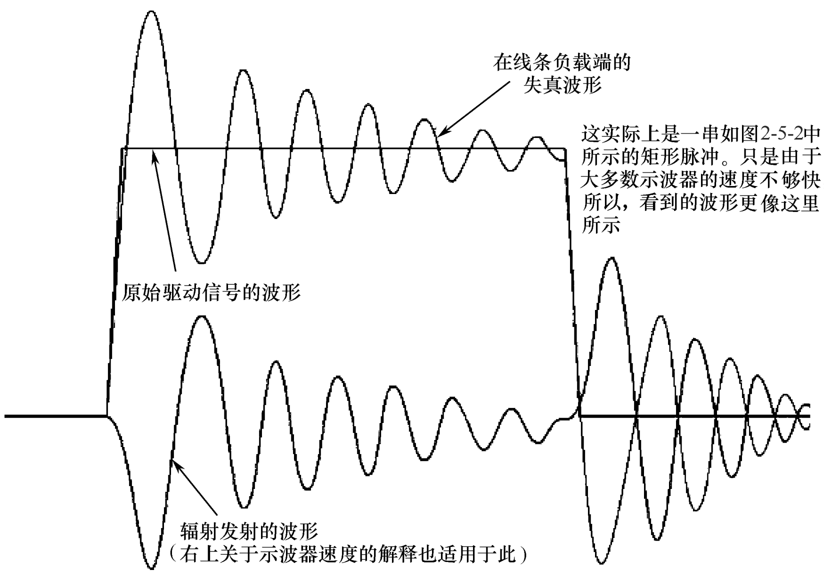



图 2-5-4　图 2-5-3 中理想化 200mm（8in）长线条端头上失真的波形

它们转换成线条中的传导噪声所致。

## 5.1.4　保持 $Z_0$ 为恒定值的效果

沿着一个导体从它的源端到负载端始终保持它的 $Z_0$ 为恒定值，并以匹配电阻终止导体的两个端头，不仅可以防止反射，而且将会几乎是以 100% 的效率输送信号。这样做的结果会使 SI 和 EMC 都从中获益。正如前面已提到的，许多采用数字处理技术和无线技术的现代产品，若不应用匹配传输线技术往往根本就无法工作。更谈不上满足它们的可靠性和符合 EMC 要求了。

在一个信号需要从一个传输线传递信号到另一个具有不同特性阻抗的传输线的场合，可以使

用一个不会引起严重阻抗断续的阻抗匹配变换器来完成。这类变换器的频率响应通常都可以覆盖 3 个 10 倍频的频率范围。但不能下延至 DC。因此，它们并不适用于所有的工程实践。

### 5.1.5　时域反射测量技术

当数字信号或噪声的上升和下降时间短于约 150ps，或模拟信号或噪声频率高到 2GHz 以上时，阻抗匹配将会成为 PCB 结构和它的线条布线的至关重要的一个问题。对于这类信号或噪声，在过去的实践中，即便 PCB 线条布线中存在有如通孔等结构，我们也大都能够不必过于担心。但现今，则需要把它们作为沿着传输线所形成的阻抗非连续性来处理。

时间域反射计（TDR）是一个用来模拟或直视观察这个现象以及对真实 PCB 进行测量，以发现它们的设计是否正确或存在有线条错误的重要工具。将信号输入到一个被模拟的或真正的 PCB 结构中，并对所模拟的或测量的反射幅值进行测量和计时。最后，采用阻抗的时间域响应曲线来显示和分析其结果。使用这个 TDR 曲线的好处是，它们为设计工程师显示了在沿着一个线条长度上的什么位置出现了阻抗问题以及这个问题的严重程度。图 2-5-5 显示了用三个不同上升/下降时间的 TDR 测量的结果。

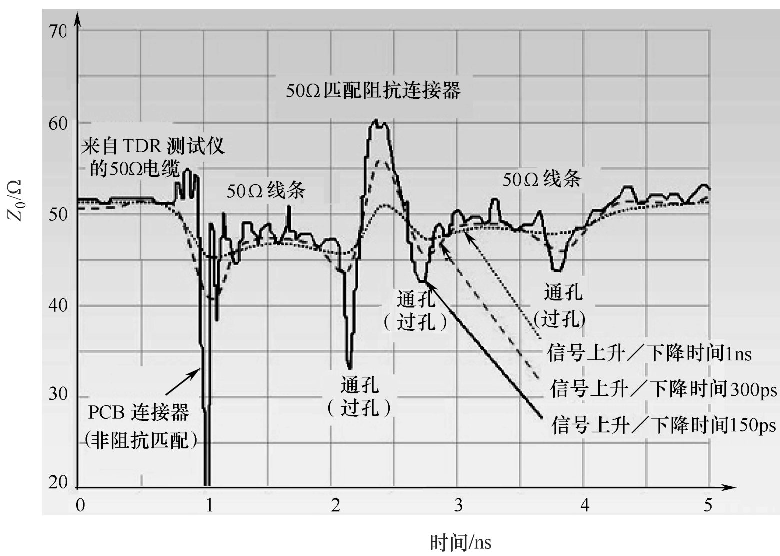



图 2-5-5　使用具有不同上升时间的信号，在一个 PCB 上的 TDR 测量结果

图 2-5-5 显示了一个具有 1ns 上升和下降沿的数字信号所看到的一个 PCB 线条的平均阻抗的时间域响应。图中还告诉我们，连接器和通孔对特性阻抗的影响会随着上升和下降时间的延长逐渐趋于平滑。反过来说，当一个信号的上升和下降时间缩短时，由于连接器，通孔和其他结构所造成的阻抗非连续性会变得更为明显。图中的上升/下降时间分别为 300ps 和 150ps 的曲线就是说明这个变化的很好例子。

使用非-返回-到-零（NRZ）编码的 2.5GHz/s 速率的串行数据所采用的基频为 1.25GHz。这提示我们，为了获得一个合理振福的眼孔图，最大上升（和下降）时间不会高于 200ps。在今后的几年里，已有打算将串行数据速率提高到 5～10GHz。很明显，这不得不使我们必须考虑在上升和下降时间短于 150ps 情况下的传输线匹配问题。此时，连接器和通孔的存在会成为更为严重的问题。如何处理其中的一些这类问题和所需要采用的技术将在下面逐个讨论。

在图 2-5-5 的 150ps 曲线中，TDR 上与阻抗匹配连接器位置相一致的曲线形状显示它的阻抗

大约为 60Ω。它的非尖锋形的顶部启示我们，即便在信号采用更短的上升/下降时，这个阻抗也不会有太大的改变。对一个 50Ω 传输线来说，显然，60Ω 并不是最佳匹配。它所形成的反射系数为 +0.09，但显然要远远优于把信号电缆直接连接到 PCB 的连接器。

但是，从 TDR 的显示中，我们仍可以看到，相对应一个携载上升/下降时间为 150ps 信号的通孔位置上的曲线仍然是相当尖锐。对这个信号来说，为了显示该信号的任何平坦或平滑顶部分，一个通孔本身是太短了。这提示我们，它的实际阻抗不再会被上升时间所平滑掉。因此，在存在通孔的情况下，我们有理由预期，对具有短于 150ps 上升/下降时间的信号将会经历甚至更低的阻抗、更高的反射系数和更差的 SI 和 EMC 性能。

## 5.1.6　什么时候需要使用匹配传输线？

单从 SI 的角度出发，一个使用匹配传输线的非常粗略的原则是，当信号沿着整个线条从源到最远端负载的传播时间（$t_p$）等于或超过信号真实上升时间的一半时（$t_p \geqslant t_r/2$）就应该使用匹配传输线。假如信号的真实下降时间（$t_f$）短于它的真实上升时间 $t_r$时，则上式中应采用 $t_f$来代替 $t_r$。

当 $t_p \geqslant t_r/2$ 时，必须考虑使用传输线技术的主要原因是，只有在这样做的情况下，从 SI 来说，波形的失真和眼孔图的闭合程度才是可以接受的。但有些设计工程师较为慎重，他们推荐在 $t_p$超过 $t_r/3$ 或者甚至在更短的情况下就采用传输线技术。

使用这个原则的一个主要目的是要确保由于一个失配线条所引起的第一个反射发生在信号的上升沿（或下降沿）期间。这样，在这期间所发生的反射将会被（希望如此）信号的上升沿所掩盖，而不会对接收器的接收产生任何不良影响。假如，线条长度长到它的第一个反射发生在一个逻辑转换完成以后，由这个结果可以很容易导致双重时钟信号的形成，或出现其他虚拟数字信号。因此，在这类情况下，必须使用传输线技术。但光凭上述的粗略原则来做出是否需要采用传输线技术的判断往往是不够的。因为，对有些器件的 SI 来说，过度的上冲和振铃仍可能发生。况且，产品设计中，在为了获得最高成本效益比（性价比）条件下，它们仍然无法做到对 EMC 进行有效控制的要求。

假如，一个线条的长度为 $l_t$以及沿着线条长度上的传播速度为 $v$，那么在线条上的传播时间 $t_p$由下式给出：

$$t_p = \frac{l_t}{v}$$

因此，我们可以将上述的指导原则改写为：从 SI 的观点出发，当

$$l_t \geqslant v \times \frac{t_r}{2}$$

或者短于上式给出值时，就必须使用传输线技术。

例如，有一个设计在 $k=4.2$ 的 FR4 PCB 中的带状线，在裸板时信号的传播速度为 6.8ps/mm。那么，就一个上升/下降时间为 2ns 的数字信号（实测数据，不是来自数据手册的值）来说，为了获得可以接受的 SI，在该带状线长度上长于 147mm 的情况下都需要使用匹配传输线（有时，为了慎重起见，上列的建议值需要缩短到 98mm）。

为了节省时间，我们都喜欢使用较为简单的计算方法。但我们也必须意识到，上述的指导原则的确仅是非常粗略的估算方法。它们对有关逻辑阀值、眼孔图和 EMC 的假定并不总是适用其他类型的元器件。它们不仅没有考虑通孔和元件作为电容性负载对传播速度 $v$ 和特性阻抗 $Z_0$的影响，而且它们也没有将由通孔和不完善平面所引起的返回通路电感考虑其中。

倘若设计工程师能将上述所提及的那些因素考虑在他们的设计中，那么，设计工程师就可以在较短的时间内获得比那些仅仅按照前面的粗略估算更为完善的设计。事实上，为了获得良好的 SI，当 $t_p$超过 $t_r/3$，并处在 $t_r/3$ 和 $t_r/10$ 之间的一个值时，最终设计就很可能要求使用传输线技术。

图 2-5-6 显示了上升/下降时间相对于线条长度的参考曲线。读者可以很容易地从图中查找出何时需要使用传输线。图 2-5-7 所给出的为类似曲线。但它是用于为了获得良好 SI 目的的参考曲线。

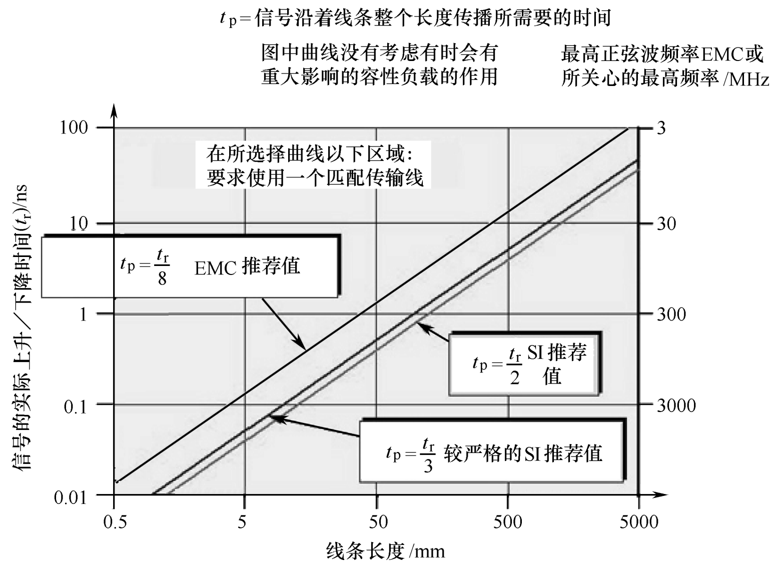



图 2-5-6　在 FR4 PCBs 上使用传输线的参考曲线

（对于其他介质，调整使用不同的 $k$ 值）

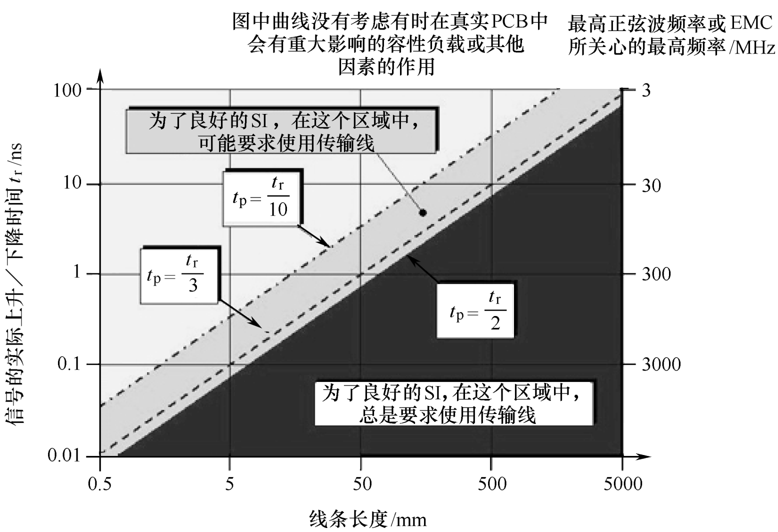



图 2-5-7　用于信号完整性的传输线使用参考曲线

（这里使用的 FR4，对其他介质，调整使用不同的 $k$ 值）$t_p$ = 信号沿着线条整个长度传播所需要的时间

我们从前面的图 2-5-3 中已经看到，当在一个 FR4 PCB 裸板上的一个简单线条长度大约为所

关心的最高频率波长的1/40时，它所具有的意外天线效率大约为 −20dB。为了防止线条变成比这个更为有效的天线，以获得良好的EMC性能，前述的粗略估算公式：$t_p \geqslant t_r/2$ 应改写为 $t_p \geqslant t_r/8$，并以此来作为决定是否使用匹配传输线的线条长度的依据。从频率的角度出发，我们可以将上述公式重写为

$$t_p \geqslant \frac{1}{8\pi f}$$

这里，$f$——所关心的最高频率。

当然，在更短的线条上使用传输线技术会更进一步改善EMC性能。从EMC角度考虑，更为保守的做法是当 $t_p$ 等效并超过 $t_r/12$ 时就应该使用传输线技术。继续前面用于SI的例子，为了取得良好的EMC性能，结果应该是在任何长度上超过37mm的线条上（或者使用更为保守的做法时的25mm）就使用一个匹配传输线。

我们已经指出，前面所使用的EMC粗略估算值是经过大大简化的假定所形成的。但在工程实践中，为了留有充分的工程裕度，往往在 $t_p$ 超过 $t_r/12$，并处在 $t_r/12$ 和 $t_r/40$ 之间的一个值的情况下就要考虑使用匹配传输线。

图2-5-8以索引方式为设计工程师提供了，为了获得良好EMC性能，上升/下降时间与线条长度之间所存在的相互关系。

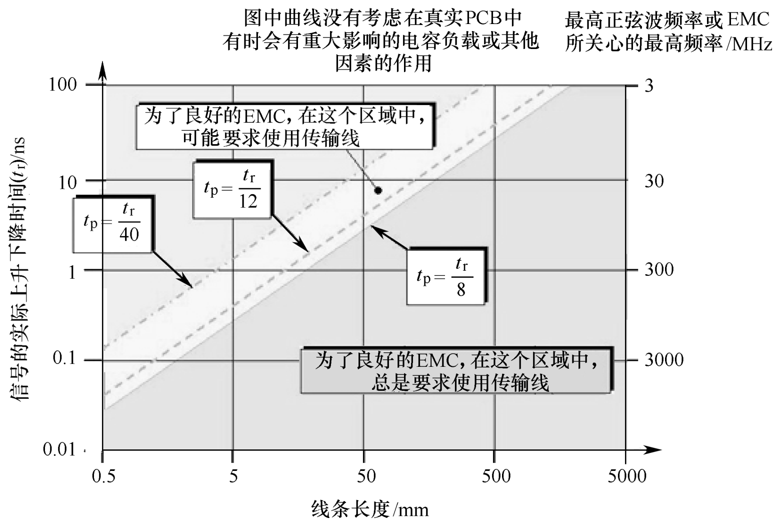



图2-5-8　用于EMC的传输线使用参考曲线

（这里使用的是FR4，对于其他材料，调整使用不同的 $k$ 值）$t_p$ = 信号沿着线条整个长度传播所需要的时间

为了获得良好的SI以及避免上图中所提供相互关系中所存在的精确程度的不肯定性（可能出现的误差），我们推荐对PCB采用模拟技术。即，对最终设计中所有传播时间为 $t_p \geqslant t_r/10$，或 $t_p \geqslant 1/(10\pi f)$ 的裸板线条进行模拟（在最终PCB布局全部完毕，并在加载条件下）。

而为了获得最终设计的良好EMC性能，至少要对所有携载“活跃”或“敏感”信号的那些传播时间为 $t_p \geqslant t_r/40$，或 $t_p \geqslant 1/(40\pi f)$ 的线条上应该这样做（这里，$f$ 仍然是所关心的最高频率）。

计算机模拟程序所需要的花费变得越来越为大多数用户所能承受。并且，在现代PCB布局设计中对模拟程序的需求也急剧增加（关于模拟问题在本章的后面有关小节中还要加以讨论）。在无法进行模拟的场合，传输线匹配更是必不可少的。在大多数有关的教科书中都会给出一些简

单的用来计算（或估算）考虑到包括通孔、短截线、负载电容和不完善返回电流通路等所造成影响情况下公式或指导原则。这些计算当然不如模拟程序来得精确。所以，通常我们都会建议在这些计算结果上附加 25% 的工程宽余量。

假如，既不能使用模拟程序，又无从获得有关计算公式，那么，可以采用一个所谓的强制性的做法来代替它们。为了获得良好的 SI，这个做法要求信号传播时间为 $t_p \geqslant t_r/10$ 或 $t_p \geqslant 1/(10\pi f)$ 的所有线条都必须使用精确匹配传输线。相类似的，为了获得良好的 EMC，这个做法则要求信号传播时间为 $t_p \geqslant t_r/40$，或 $t_p \geqslant 1/(40\pi f)$ 的所有线条都必须使用精确匹配传输线。

## 5.1.7　现代产品中使用匹配传输线的重要性

在有些现代的高速互连接中，常会出现在第一个比特位的前沿到达线条的终端以前，就已发送出两个或更多个数据位（DB）。沿着线条上的非连续位置以及在线条终端上的失配所引起的反射，不仅会引起与在线数据模式相关的噪声，而且还会引起上升沿或下降沿的上冲和振铃。新型的亚微米（sub-micron）IC 的日益缩短的上升/下降时间对 PCB 布局允差的要求越来越严格。图 2-5-5 所示的就是这种情况。

所以，更为精确的匹配以及在整个线条长度上保持恒定的 $Z_0$ 的传输线技术变得越来越重要。甚至通孔的存在也已变成一个必须认真对待的问题。为了保持沿着一根线条上每个部分，甚至每个 mm 上的 $Z_0$ 尽可能处在允差以内，对微波设计技术（比如按一定长度，在传输线上增设短截线）的需要也变得越来越迫切了。

## 5.1.8　问题的关键所在是信号的真实上升/下降时间

当设计一个 PCB 时，很自然地会将注意力集中在具有高速率沿或者携载高频率信号的线条上。实际上，即便线条携载的是低频信号也照样可以引起过度发射。例如，一个具有极短上升和下降时间的 1kHz 时钟发生器完全可以形成频率高达 1GHz 的发射而导致测试的失败。已有证据证明，用于一个无电刷 DC 电机驱动的脉宽调制（PWM）可以对 6GHz 的无线电通信造成干扰，尽管开关速率仅为几十千赫。

元器件数据手册中给出的上升/下降时间指标（假如制造厂商提供的话）几乎总是在所关心的温度范围内的最大值。但实际上的上升/下降时间总是要比数据手册中的给出值要短。有时甚至仅为数据手册中最大值的一半（1/2）或四分之一（1/4）。

另外，一些较老的元器件很可能已经经历过一次或两次的芯片缩小工艺处理。虽然把它们设计在更小的硅片的工艺会使它们的制造厂商获得更高的利润，但这样做的结果会使它们的上升/下降时间比数据手册中的给出值更小。例如，包括 HCMOS 和 F 系列的 TTL 胶合逻辑在内的元器件，数据手册中的给出值恐怕仍然和在 1985 年时给出的上升/下降时间相同。但实际上，目前供应商所供应的这类 IC 的芯片尺寸可能仅为 1985 年的 1/10。而且，它们的上升/下降时间至少要比它们数据手册中给出的最大值要缩短 10 倍以上。HCMOS IC 技术指标的规定值中所给出的上升和下降时间为不大于 5ns。在本书成文时的测量结果告诉我们，它们足以在频率为 900MHz 以上时引起明显的发射。这说明它们的真实上升/下降时间很可能已经低于 300ps。

前面曾简略提到过，并要在后面做进一步讨论的一个问题是，一个线条的容性负载问题。例如，若在沿着线条的长度上同时连接有若干个器件时，将会更进一步降低信号在线条中的传播速度 V。因此，当使用一个具有上升/下降时间为 2ns（数据手册给出值）的构成完善类型的 IC（比如 F 系列的 TTL）来驱动一个多点总线时，为了获得良好的 SI，在线条长度超过 20mm 情况时，很可能就需要使用匹配传输线。

至关重要的一点，是要知道一个 PCB 中将要使用的数字信号的实际上升/下降时间。对于绝大多数的 IC 来说，仅使用数据手册中给出的技术数据来完成传输线设计是不可能的。甚至几乎没有哪几个制造厂商似乎真正了解他们眼下正在生产制造器件的真正上升/下降时间（也许他们对此也并不真正关心）。为了试着鼓励制造厂商为用户提供这类基本设计数据，我们大家都应该不断地坚持询问器件的真正上升/下降时间数据。这其中应该包括器件的最大值和最小值。

在缺少真正的上升/下降时间数据的条件下，我们往往必须使用带有高频探头的高速示波器和高频探测技术（示波器制造厂商通常会提供有关这方面的技术资料）来对真实电路进行实际测量。一个频带宽度为 BW 的示波器/探头组合系统所具有的上升/下降时间大约为

$$\frac{1}{\pi BW}$$

（当 BW 以 GHz 为单位时，上式给出的上升/下降时间为 ns）。因此说，1GHz 的频带宽度将意味着，一个这样的示波器/探头组合本身所具有的上升/下降时间大约为 320ps。这使得使用这个组合来精确测量短于 1ns 的信号变得相当困难。这是因为，使用这样一个示波器来对一个上升时间为 330ps 的数字信号进行测量时，被测信号的实际上升时间可能为 10 ~ 200ps 之间的任何值。为了测量上升时间为 100ps 的典型快速周边互连接（PCI express），则将需要一个频带宽度大约为 7GHz 的示波器/探头组合——这是一个绝对必要的要求。

可喜的是，现在已有越来越多的 IC 被设计成具有可控转换速率输出的驱动器。这些类型 IC 的生产已使得在传输线上传递快速数据变得更为容易。有时还会同时改善 EMC 性能。在要求开关速率尽量快到硅片所能承受的处理速度的情况，与普通类型的 IC 相比，人们总会将这类新型的 IC 作设计中的首选，而不太考虑用户是否需要这样短暂的上升/下降时间。在后面的有关小节中我们还会对驱动器做进一步的讨论。

在有些工业领域中，往往会把它们的设计基于一个尚未完成测试的 IC 作为基础来展开。假如，该 IC 是属于 ASICS 或 FPGA 这些类型的话，而又没有真实上升/下降时间数据作为依据（甚至连 IBIS 或 SPICE 模型都没有），我们也许有可能使用具有相同类型驱动器的其他型号 IC，并在一个测试板上来测量它们的上升/下降时间。假如，无法获得用于亚微米硅处理的一个 IC 的真实上升/下降时间数据的准确估计，最好的工程实践方法就是为 PCB 布局上所有的，可以以高于 1kHz 速率转换的驱动器输出全部设置滤波器。但这应该仅在 SI 或 EMC 测试显示需要这样做时才去完成它。有关滤波的内容将在后面的有关小节讨论。

假如所使用的所有 IC 都具有至少 1ns 的上升/下降时间（不考虑将来可能的芯片缩小）或者通过滤波后可以获得这个上升/下降时间，那么，传输线的设计并不是一件非常困难的事。这将使得本章的许多讨论都成为多余的了。

### 5.1.9 噪声和抗扰度问题应该包括在设计考虑之中

设计工程师往往只是当处理高数据率或高频正弦波时才会考虑使用传输线技术。但如前所述，对数字信号而言，真正关键的是它们的上升/下降时间，而不是它们的时钟或数据率。但是传输线的使用不仅可以降低由噪声所引起的发射，而且还可以用来改善信号完整性。为了获得良好的 EMC 性能也是使用传输线的重要原因之一。

数字 IC 时时都在经受地反弹以及与之等效的限值反弹的骚扰（有时称之为限值崩塌噪声）。这个噪声中的很大一部分被称之为同步开关噪声（SSN）或同步开关输出（SSO）。无论在什么时候，一个输出插针改变它的逻辑状态时，它从它的 IC 的 0V 和电源所汲取的电流终就会通过它们间的互连接流回到 PCB 的 0V 和电源。由这些通路中的电感所引起的电压降都会使得 IC 的内

部 0V 和电源限值随着输出端口的变化而发生相对于 PCB 限值的弹跳。图 2-5-9 中所示的是一个地反弹过程。限值反弹所引起的原因与之相同。

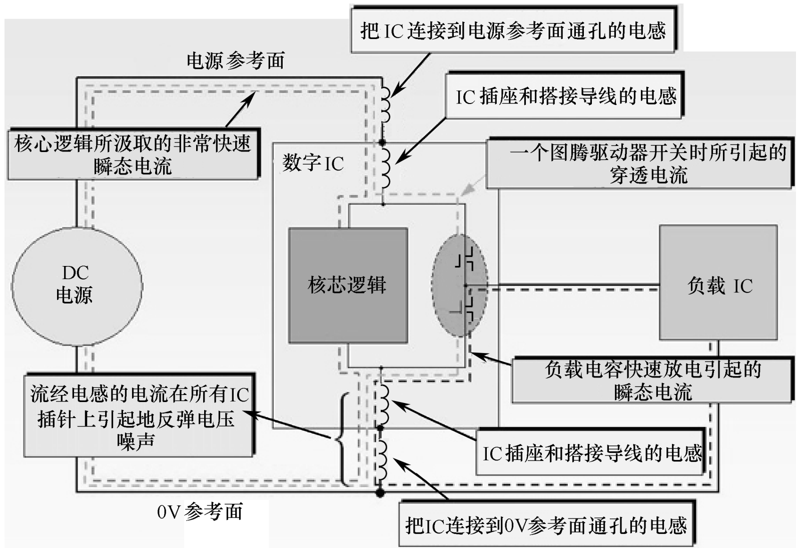



图 2-5-9　为什么会产生地反弹

（一个逻辑高向逻辑低过渡的例子）

上述的情况意味着这样一个事实：一个器件的输出插针上的高低逻辑电平（我们通常假定为静态电平）会由于同一个 IC 上的其他输出的改变而变得非常噪扰。有时制造厂商会把 SSN/SSO 的技术指标列在它们的数据手册中。这些给出数据值是通过测量 IC 上的一个插针的静态输出的同时，将所有其他的输出按要求驱动负载阻抗条件下，以一定的转换速率改变状态时所获得的。从考虑信号完整性出发，重要的是要确保 SSN/SSO 不能大于该静态输出所连接器件的逻辑阀值。但这个条件并不是总能获得的。有时为了可靠性的原因，有必要通过改变一个产品（器件）的软件程序来减少同一时间上一个器件上改变状态的输出数目。

在数字 IC 中的核心逻辑处理通常不会与任何输出直接相连接。但是，它的运行会对一个 IC 所汲取的电源电流进行调制，因而增加了地和电源弹跳噪声。有些 Xillinx 的 FPGA 的核心逻辑（可能还应包括许多其他制造厂商的 IC 产品）对电源电流的要求可能短到仅为 50ps。这等效于将噪声频谱延伸到至少为 13GHz 的范围。

所有上述这些也都意味着，即便是静态数字信号也可以受到非常高频率噪声的污染。当这个噪声沿着一个没有正确匹配的传输线线条上传播时，线条的意外天线效应可以使它们变成一个发射源。因此，有必要对这些线条采取一定的技术处理：要么将这类噪声从线条中滤去（请参阅后面的讨论），要不然就应该将这些线条设计成匹配传输线。这两种技术处理都可以降低线条的意外天线效应。

在讨论传输线连接中，抗扰度是一个很少讨论到的问题。但是，通过把一个线条按照匹配传输线方式处理，特别是带状线，会大大降低它的意外天线效应。从而也就大大改善了它所携载的模拟信号或数字信号的抗扰度。

例如，PCB 上的一个复位线，通常被考虑为是一个典型的静态线。它仅在偶然的情况下才会改变状态。但它的长度有时会很长，而使它变成为一个非常有效的意外天线（假如未对它进行传输线处理的话）。因此，它可以形成一个高效高频率的地反弹噪声发射器。而这些很高频率的

地反弹噪声就是来自于与它相连的某个（某些）IC 的内部。反过来，它的很长的长度以及良好的意外天线特性也可以很容易地通过它的走线路径而将骚扰信号引进一个 IC，并引起它的错误运行。极端情况下，甚至造成它的损坏。后面我们专门设有一个小节来详细讨论这个问题。

对所有连接到 IC 的静态线条进行滤波，可以很容易地防止这些 EMC 问题的出现。但对一个 PCB 上的所有非传输线线条进行滤波并不总是可行的。这也进一步证明，为了降低它们作为一个意外天线的有效性，把它们作为传输线处理的必要性。

## 5.1.10　线条两端的波形计算

在已知下列参数时，可以很容易地用手工计算线条两端以及两端间的任何一点上的驱动和接收波形和时序。这些参数包括有：

1）一个驱动器 IC 在上拉（用作负载用的）或下拉时的源阻抗（两者是不相同的）；

2）特性阻抗；

3）设计作为一个传输线线条的 $t_p$；

4）线条的负载阻抗。

梯格图（Lattice Diagram）就是一个跟踪这些计算的图示方法。并能提示我们它们所代表的含意。

但这个计算过程会由于实际驱动器输出阻抗会随着它们的输出电压和电流的改变，以及它们处于上拉或下拉状态的不同而变化这个事实而变得复杂化。伯格林图（Bergeron Plots 或 Bergeron diagram）所使用的是器件制造厂商所提供的数据，因此，可以更为容易地找出它们的实际阻抗。有时，它们会具有比它们所要驱动的线条阻抗 $Z_0$ 更高的阻抗。因此，一开始，它们的实际输出电压就会受到严重的衰减。

关于这个问题，有兴趣的读者可以参阅 Motorola 的应用手册 AN1051。这个文件中假定了，沿着一个线条的特性阻抗是恒定的。但是，正如图 2-5-10 所示，当真实的上升/下降时间短于 1ns 时，上述很可能不是一个安全的假定。除非已通过滤波将它们放慢。

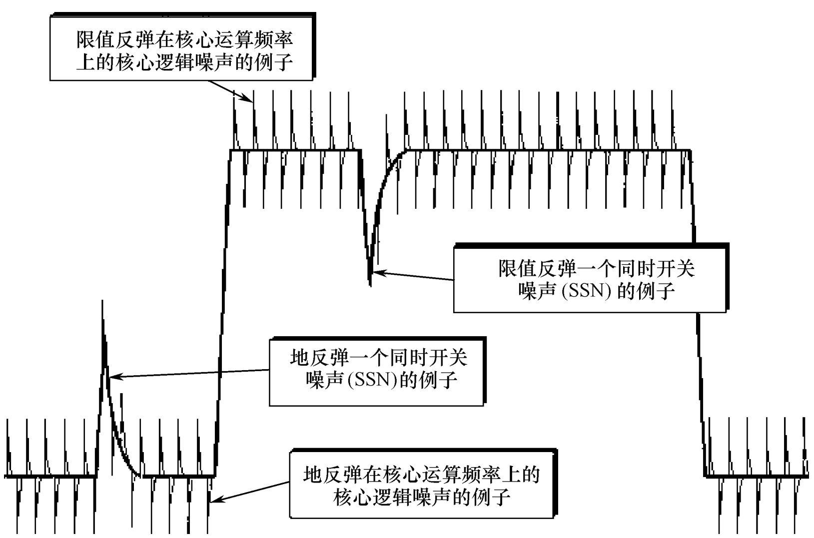



图 2-5-10　在实际驱动器输出上的噪声

（在输入端上也可以看到明显的地反弹噪声）

沿着一个传输线上或在它的电阻性终端中出现很小的失配不会对电压波形造成太大的影响。从考虑 SI 角度出发，虽然小于 ±10% 的失配是完全可以接受的，但已足以在线条电流波形中引起很高的上冲，明显地增加了来自 PCB 的发射。

### 5.1.11　两种常用类型的传输线

图 2-5-10 的上部显示了一种常用的 PCB 传输线类型-对称带状线。它是处在 PCB 内层的一个线条，并且夹在两个参考平面中间。这里还假定了参考平面延伸到相对该线条上任何一方面都很远的距离。当然它们也都远超过它的两个端头。一个简单地用来估算它的 $Z_0$（单位为 Ω）的公式为：

$$Z_0=\frac{60}{\sqrt{k}}\times L_n\times\frac{19H}{0.8B+C}$$

这里，$k$——PCB 基板材料的介电常数（对 FR4 材料而言，典型值为 4.2）；

$B$——线条宽度；

$C$——所使用的铜质材料的厚度；

$H$——PCB 基板的厚度。

读者从上式可以清楚地看到，计算结果与使用的长度单位无关。不论使用的是 nm、in，还是任何另外一种单位，只要在计算过程中保持使用单位的一致性，答案都是 Ω。

一个带状线的传播速度为 $3.335\sqrt{k}$，单位为 ns/m（或 ps/mm）（对 FR4 材料而言，大约等于 6.83ns/m 或 6.83ps/mm）。

图 2-5-11 的下部显示了另外一种常用的传输线类型-表面微带线。它是一个处在 PCB 外层大面积参考平面上的线条（通常这个参考平面都处在 PCB 的一个内层上）。同样，我们也假定，该参考平面相对线条的各个方面和它的两个端头都延伸到相当远的距离。一个用来估算它的特性阻抗的公式为

$$Z_0=\frac{87}{\sqrt{k+1.41}}\times L_n\times\frac{5.98H}{0.8B+C}$$

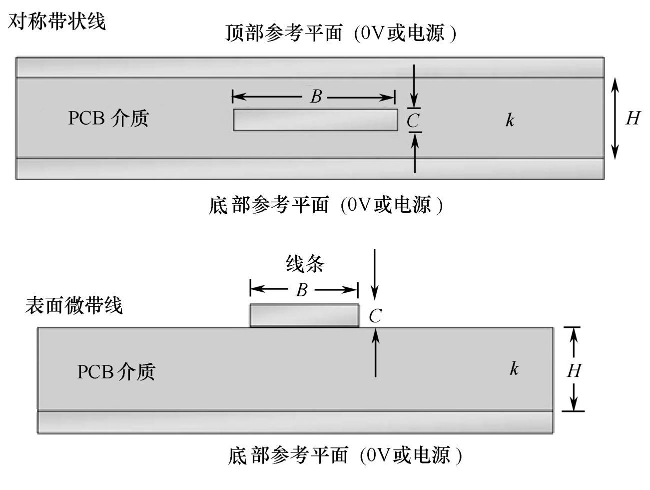



图 2-5-11　两种常用类型的 PCB 传输线

一个微带线的传播速度 $v$ 为：$3.335\sqrt{0.475k+0.67}$。单位为 ns/m（或 ps/mm）（对 FR4 材料而言，大约为 5.5ns/m 或 5.5ps/mm）。

显然，在微带线中的传播速度 $v$ 要比在带状线中快一些。这是因为在一个带状线中，线条周围的所有电力线都是在介质中传播的。因此，它的 $C_0$（内在固有电容）要比有一部分电力线是在 PCB 外部的空气中传播的微带线中高一些。而对微带线而言，部分电力线出现在空气中，就意味着它与带状线相比，具有较大的泄漏。因此，从获得良好的 EMC 性能角度出发，为了降低发射，我们通常总是推荐采用带状线。

用于计算大量各种几何形状的传输线阻抗 $Z_0$的公式可以从标准 IEC 61188-1-2：1998 中查到（网址为：http：//www. iec. ch/webstore）。也可以从 IPC-2141 和 IPC-2251（代替了 IPC-D-317A）中查找（网址为：http：//www. ipc. org）。这些标准中也还包括有大量非常有用的 PCB 传输线设计的资料和数据。

但如今，使用计算机辅助设计工具来计算 $Z_0$和传输线的其他参数不仅要容易得多，而且结果也精确得多。这类工具包括有数值求解器和场求解器（程序）。它们提供了远为精确的分析和计算，并且使用简便。甚至还可以对“假如…会怎么样?”这样一些的假定进行快速评估。若干个免费的传输线计算程序可以从有关网址上下载。但较好的，则需要购买。例如，从供应用于 PCB 设计的计算机辅助设计（CAD）软件包公司所购置的传输线计算程序。

目前，许多可用的 CAD 工具大多都是以理想传输线假定为前提的（即具有无限大参考平面）。但市场上也有一些真实场求解器（程序）。它们其中的一些可以解决真正的，甚至包括有容性负载的复杂 PCB。

## 5.1.12 共面传输线

当一个传输线不需要在一个相邻层面上设置有一个参考面层时，我们称它为共面传输线。在工程实践中，它是一种非常有用的技术。事实已证明，信号线条与返回（0V）线条并排布线是一种良好的 EMC 实践方法。即便不使用传输线时也是如此。但是，对一个层面上的一个共面线而言，0V 线条应该通过通孔，以至少每间隔 $\lambda/10$ 的间距连接到一个完整的 0V 平面。这里的 $\lambda$ 仍是所关心最高频率的波长。

## 5.1.13 容性负载的影响

前面曾提到过，传输线的容性负载会降低信号在传输线中的传播速度（$v$）和 $Z_0$。许多传输线方程，计算程序，以及文章和教科书中都是以 PCB 为一个没有通孔，连接器或 ICs 的理想 PCB 假定为前提的。对这些因素的忽略是造成 PCB 设计迭代增加的一个最普遍原因。虽然，裸板计算结果往往会告诉我们有些线条并不需要采用传输线。但在实际应用中，却都要求使用传输线技术。有些线条则需要通过改变它们的几何参数或终端电阻才能获得较好的匹配。为了缩短产品进入市场的周期和改善它们的可靠性，我们必须在考虑到容性负载的条件下来设计工程实践中所需要的传输线。

引起容性负载的一个原因是 IC 的插针或其他元器件（如二极管、晶体管等）连接到一个传输线的结果。在一个线条的每个端头上总会存在有这样或那样的元器件。虽然它们的电容会对传输线终端的质量产生某些影响，但并不会改变传输线的 $Z_0$或 $v$。引起线阻抗 $Z_0$或 $v$ 降低的真正原因是沿着线长度上所连接的元器件插针的存在。诸如，一个典型的多点总线（比如，微处理器的记忆和地址总线）。

我们也不能忽视杂散的寄生电容的影响。在每一个通孔上的杂散寄生电容（典型值为 0. 2 ~ 2pF 之间）都会引起阻抗的局部降低（请参阅图 2-5-5）。一个传输线线条上面通常都会有许多通孔。它们的存在会大大降低所预期的平均 $Z_0$和 $v$。有关通孔电容的更为详尽的讨论可以参阅有关

文献中的“通孔电容”内容。

在原丛书所附的文献“短路传输线谐振”一文中曾描述了在一个线的端头的容性负载是如何在线条中引起数量巨大的振铃和上冲的。倘若下列将要讨论的一些基本指导原则在设计初期就已经给予关注的话，上述这类现象将基本上不会发生。

假如一个金属体，如一个散热器或一个罩壳的壁这类薄金属板被置于靠近一根微带传输线时，它也会增加线条的杂散寄生电容。塑料体或其他薄板、电缆或聚合物靠近一根微带线时，也同样会增加它的杂散寄生电容。在一根微带线周边 5mm 距离之内唯一允许存在的是空气或类似气体和真空状态。

在一根带状线两边的参考面可以对它附近的金属或塑料所形成的杂散寄生电容构成某种程度的屏蔽。但它仍然会受到沿着它的长度上所连接的元器件插针的电容的影响。

在有些情况下，容性负载的影响可以通过在受影响区段内缩小线条宽度来加以补偿。在文献（路面上的）坑洼的一文中提供了一些适用于“点”电容（如，通孔或器件连接）补偿的计算方法。

更为实际的做法是使用微波 RF 设计工程师所使用的技术。通过调节平面上所钻有的通孔的直径以及它们焊盘和净空孔（阻焊盘）的大小来保持跨越通孔所要求的 $Z_0$ 值。一般地说，有相当一部分 RF 设计技术并无益于 EMC 性能的改善，甚至会影响到 EMC 性能。就上面所讨论的情况来看，在参考面上形成大直径的孔洞就会给返回电流造成问题。它们的存在还会增加平面阻抗，导致较高的 CM 发射电平和较差的抗扰度。

用于计算传输线容性负载影响的简单公式如下：

$$Z_{0负载}=\frac{Z_0}{\sqrt{\left\{1+\frac{C_d}{C_0}\right\}}} \quad v_{负载}=\frac{v_0}{\sqrt{\left\{1+\frac{C_d}{C_0}\right\}}}$$

这里，$C_d$——单位长度上的负载电容；

$C_0$——单位长度上的本征（裸板）线电容；

$v_0$——本征（裸板）线速度。

$C_d$可以很容易地从一个 PCB 电路设计中计算获得。例如，若在一个 150mm 长的线段上连接有 10 个 IC 的 10 个插针。而又假设每个通孔、焊盘和 IC 插针的总电容为 10pF，那么，我们在沿着该线条的 150mm 线段上分布着的电容则为 100pF。这使得 $C_d$ 为 100/150 或 0.667pF/mm（66.7pF/m）。

$C_0$和 $v_0$可以从 IEC 61188-1-2：1998 给出的公式中求得。就我们的例子，因为 $v_0$和 $Z_0$是已知的，所以，它的 $C_0$可以从下式求得

$$C_0=\sqrt{\frac{k}{v_0\times Z_0}}$$

因此，以 pF/mm 为单位的 $C_0$可以改写为

$$C_0=\sqrt{\frac{k}{0.3\times Z_0}}$$

但是，一般地说，使用一个场求解器（程序）对一根线条的每个线段分别进行求解所获得的 $C_0$和 $v_0$要远优于或精确于上述的计算值。

上列表达式所适用的线条长度则取决于要控制信号或噪声的上升/下降时间（或所关心的最高频率）。在上升/下降时间长到一根线条的整个长度和它的容性负载（由 IC 插针、通孔或其他物理特性所引起的）可以用一个平均值来代表的话，上列表达式则适用于整根线条长度（例如，

图 2-5-5 中的 1ns 曲线）。

但是，在上升/下降时间短到（或频率高到）在一根线条长度中出现明显的阻抗不连续时（例如，图 2-5-5 中的 300ps 曲线），上列表达式仅适用于线条线段短到它的阻抗可以用一个平均阻抗值来代表的情况。而每一个线段中的线条宽度可以根据该线段的电容负载来进行调整。以使每个线段都有着相同的阻抗，如图 2-5-12 所示。

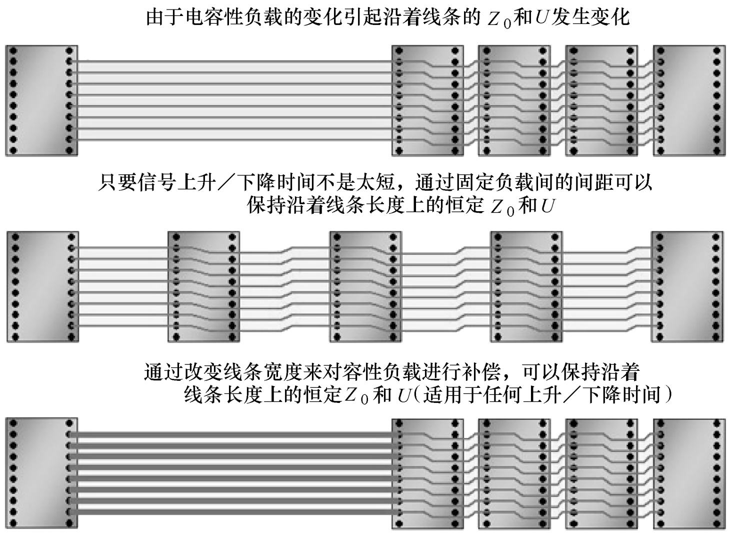



图 2-5-12　在一个线条上的电容性负载

（图中没有显示线终止电阻）

但在上升/下降时间非常短的场合（或频率非常高时），以致在短到只有 1mm 长的线段中也会形成不可接受的阻抗非连续性（图 2-5-5 中的 150ps 曲线）。此时，上列的表达式已完全不再适用。假如这些信号或噪声不能通过低通滤波器滤去，唯一解决办法恐怕是只有设计不同的电路。例如，使用点到点串行数据总线来代替多点并行设计（电路设计将在后面的有关小节中讨论）。一个有用的技术是把线条布线于单一层面上。以使沿着它的长度上没有通孔存在。

因为数字器件的上升/下降时间是基于现代硅处理工艺水平这样一个基本事实。所以，上升/下降时间很自然地就会非常短。并且，随着时间的推移会变得更短。而由此所造成很高频率的核心噪声泄漏并进入它们的 I/O 插针很自然的也会随之变得很高，并将会变得越来越高。在这样的前提下，要想设计出在线条的整个长度上都匹配良好的传输线也就变得越来越困难。除非，如上所指出的，这些信号或噪声可以通过低通滤波器滤去。

## 5.1.14　PCB 上设置测试线条的需要

如果 PCB 裸板制造厂商的工艺质量出现变化，则可以很容易就导致生产出超标批次的 PCB 组件。所以，非常重要的一点是使这些性能不良的裸板 PCB 不再通过装配元器件增值。因此，在 PCB 上，包括设计有“测试线条”［有时称之为附连测试线条（或板）］（test coupon）也就变得很重要的了。这样做的好处是，在出厂前可以对每个批号的 PCB 进行 $Z_0$ 和 $v$ 的检查，以防止不良批号的 PCB 发往用户。

在生产现场的环境中，要求有适合于非专业人员使用的适当测试仪器来对附连测试线条（或板）进行测试。Polar 仪器公司就是生产这类仪器的公司之一。附连测试线条（或板）的设计要使一个 PCB 在用户验收时能覆盖所有该 PCB 的原设计技术特性。

一个工艺问题的例子是，由于生产过程中蚀刻不足或蚀刻过度所引起的线条宽度的变化。在一个现代化 PCB 制造过程中，线条宽度的这类变化一般不会超过 13μm（0.5‰in）。通常只有当线条本身宽度仅为 0.13mm 时，上述变化对 $Z_0$ 的影响才会被认为需要给予重视。但在工程实践中，差分线对这个问题非常敏感（后面我们还会做进一步的讨论）。

### 5.1.15　上升时间和频率之间的关系

数字硬件工程师通常会按时间域来工作。对他们来说，数字信号是由上升沿和下降沿来界定的电压电平。而 EMC 和 RF 工程师通常会使用频谱分析工具按频率域来工作。对他们来说，一个数字信号是一个起始于基频的谐波组合：数据率。当试图设计 EMC 性能良好的 PCB 时，倘若能够把时间域和频率域联系在一起，则是会大有帮助的。

要能正确的做到上述这一点，则要求进行傅里叶变换（Fourier Transforms）。有些数字示波器就内置有 Fourier 后处理选择，从而可以在频率域中来观察所捕获的波形。但作者至今还未见到过任何具有 Fourier 反变换功能的频谱分析仪。即把测量到的频谱转换成时间域中的波形。

一个数字信号的谐波频谱理论上会无限延伸下去。但在达到某个频率 $f$ 以后，它的谐波开始迅速减弱，并且很快变得可以忽略不计。该频率由下式给出

$$f=\frac{1}{\pi t_r}$$

上式所表达的这个关系可以在图 2-5-6 中的两个垂直轴中看到。左边的真实上升时间等效于右边的所关心的最高频率。因此，当在一个频谱分析仪或 EMC 接收机上观察一个具有上升和下降时间为 1ns 的信号时，它所具有明显幅值的谐波组合至少可以达到 318MHz。

在前面给出的指导原则曾指出，为了获得良好的 EMC 性能，当 $l_t \geqslant v\times t_r/8$ 时，我们极力推荐使用精确的匹配传输线技术。虽然，在更为精心设计的场合，我们推荐在 $l_t \geqslant v\times t_r/12$ 或更短时就使用它们。我们还推荐当 $l_t \geqslant v\times t_r/40$ 时，对最终设计（包括元器件的加载条件下）进行模拟。现在，我们能够将上述指导原则转换成用于正弦波信号或噪声的指南：当 $l_t \geqslant v/(8\pi f)$ 时，极力推荐使用精确匹配传输线，当 $l_t \geqslant v/(12\pi f)$ 时，推荐使用于要求更高的设计方案中，而当 $l_t \geqslant v/(40\pi f)$ 时，推荐对最终设计进行模拟。

宽带正弦波设计工程师对上冲和振铃信号的处理等效于对频率响应曲线幅值的平顶化。而对于一个窄带（固定频率）正弦波设计工程师而言，则只是一个增益问题。使用前面曾论及的 SI 指导原则，可以导致好几分贝的变化被平顶化或者减少好几分贝的增益误差。在幅值平顶化或增益指标不很宽裕的情况下，并当线条长度长于 $v/(12\pi f)$ 或甚至更短线条时，就可能要求使用匹配传输线技术。

我们希望通过上面一节的讨论，使得习惯于工作在频率域的读者能够很快地熟悉如何在时间域条件下工作（即从 mm 到 GHz），反之亦然。

## 5.2　传输线的终端法

我们已经知道，传输线必须终止于与它们特性阻抗相匹配的终端电阻。只有此时，它才是一个匹配传输线。也只有在满足这个条件下，它对 SI 和 EMC 所产生的所有效益才会得以体现。

在上升/下降时间足够长时，或者说所关心的最高频率足够低时，一根线条在它的整个长度上的所有低阻抗非连续性（比如由于容性负载的存在）以及高阻抗非连续性（比如由于参考平面上钻孔的存在）才能用一个平均阻抗来表示。此时的这个平均阻抗才是必须用终端电阻加以

匹配的阻抗。

但是对于线条上的某个线段来说，倘若上升/下降时间过短以致使它与其他线段相比有明显不同的特性阻抗情况下（请参阅图 2-5-5 中的 300ps 曲线），则将无法对该传输线完成匹配。此时，必须对它的负载，参考面和其他物理参数进行修正，以使线条上的每个线段都具有所期望的相同特性阻抗。此时才有可能在它的终端使用匹配电阻完成匹配。

从 SI 目的考虑，若阻抗的变化可以接受时，往往对获得良好的 EMC 性能来说，这种变化仍会显得过高。因此，为了获得良好的 EMC 性能，沿着传输线长度上的阻抗匹配以及它的终端电阻的选择要给予特别关注。

## 5.2.1　终端法的类型

RF 和微波设计工程师通常使用的频率范围都非常窄。因此他们可以用精心设计的复阻抗来终止他们的传输线。这样就可以使设计的传输线在该很窄的频率范围内做到工程实践中所希望达到的结果。但是 SI 和 EMC 的要求则不然，它们要求终端在一个很宽的频率范围内都能有效地达到匹配要求。这实际上是要求匹配电阻在从 DC 到所关心的最高频率范围内都能保持它的电阻特性。理想情况下，这要求使用体积非常小的表面安装片状电阻（但不是 MELF 类型的，因为它们过于电感化）。

在终端器件和参考面之间要求有非常短和直接的连接。理想条件下，只要可行就应采用焊盘中通孔技术。由于终端电阻之间可以发生串扰，因此在具有两个或多个终端电阻靠近在一起的场合，应该将它们的布局安排成整齐的直线状。并且，将它们所有的接 0V 端（或连接其他参考面）都安排在相同的一端。

当采用一个电阻网络或阵列来作为终端器件时，为了使它们在频率高到 100MHz 时仍然有效，至少必须在器件的两端都有相应的参考面连接。倘若为了使终端器件在频率高达 1GHz 以上时仍然有效的话，则很可能需要与信号插针数量相等的参考面插针。有些 PCB 制造厂商可以在 PCB 以层压的方式嵌入高电阻的金属薄箔来作为内部层，并经常把它们蚀刻成终端电阻。

为了获得良好的 SI 和 EMC，经典的 RF 终端法是最好的传输线终端法。此时的传输线的两端是以电阻性完成匹配的。但缺点是信号电压将会由此衰减 50%。这个类型的终端法经常用于 RF 和数据通信电以及很高速度的背板系统中。虽然从 SI 和 EMC 角度考虑它们是最好的终端法。但是，输送到接收端的信号电平仅为所要求的一半，致使有些数字 IC 无法正常工作。因此，就 PCB 上的数字电路而言，传统上使用的则是单端电阻终端（而不是在传输线的两端）。如今，一些正在开发研制的新型 IC，其本身就内置有用来提升输出电压的驱动器。因此，它在可以使用经典的 RF 终端法的同时，又能为接收端 IC 提供所要求的完整的信号电压。

单端终端法有很多种。它们主要可以被分成两大类：反射波开关型和入射波开关型。各种类型的终端法分别被图示于图 2-5-13、图 2-5-14 和图 2-5-15 中。事实上，经典 RF 终端法的设计是反射波开关型和入射波开关型两种方法的结合。所以，我们不再在这里把它作为一个单独方法加以讨论。

反射波开关型有时也称为串联或源端终端法。图 2-5-11 所示的就是这种类型的终端法。在这种方法中，传输线的被驱动端终止于一个整体电阻等于传输线特性阻抗 $Z_0$上。在完全匹配的情况下，它发送一个半电平的信号电压进入线条。当信号传播并到达另一端时，该端的非常高阻抗形成的反射系数几乎为 +1，并将该信号沿线条向回反射。但是，此时的电压电平已几乎是所需要信号的全电平电压。当它返回到驱动器端时，此端的反射系数则为零（假如该线条是完全匹配传输线）。所以，信号电压在驱动端不再形成反射。

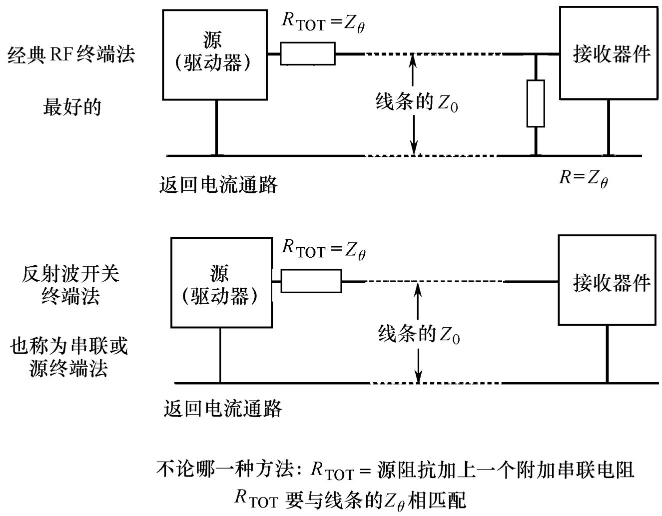



图 2-5-13　经典 RF 和反射波开关传输线终端法

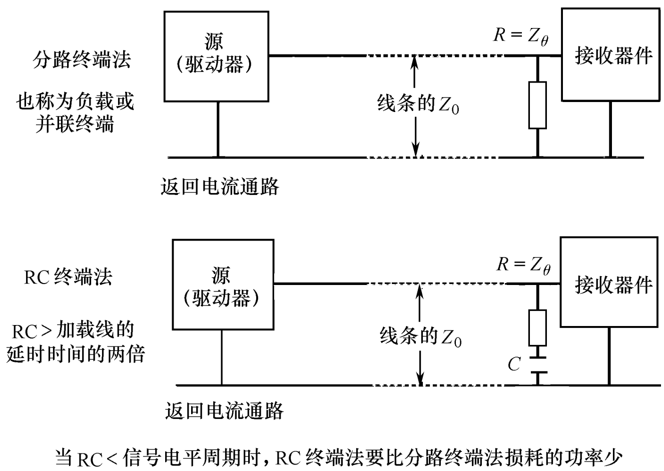



图 2-5-14　使用分路和 RC 入射波开关传输线终端法

在用于点到点互连接时，反射波开关型具有良好的性能。但假如使用在一个多点总线上时，有可能使得沿线的元件被加倍计时。这是因为在它们看到完整电平信号以前的某个时间，它们会先看到半电平信号。当与沿线的传播时间相比时，这些元件需要具有足够慢的响应时间，以避免与沿线反射波形成混淆。另一个办法是，确保所有负载元件位于传输线的远端，并且被线条相互分离。对 SI 来说，应为 $t_p \geqslant t_r/10$ 或者 $t_p \geqslant 1/(10\pi f)$。对良好的 EMC 来说，则应为 $t_p \geqslant t_r/40$ 或 $t_p \geqslant 1/(40\pi f)$。

在反射波开关型中所使用的串联终端电阻必须设置于非常靠近驱动器的位置上。正如图 2-5-12 所示。该电阻的选择原则为驱动器阻抗和外部电阻相结合等于传输线阻抗 $Z_0$。对于普通的数字 IC（不包括专门设计用于传输线匹配类型的 IC），要同时在上拉或下拉状态时都能获得良好匹配是相当困难的。我们在后面还会对这个问题做进一步的讨论。

图 2-5-14 和图 2-5-15 显示了各种类型的入射波开关型的终端法。它们所有的都在离开驱动器最远端的传输线终端使用单端电阻终端法。一个具有 0Ω 源阻抗的理想化驱动器发送一个幅值为

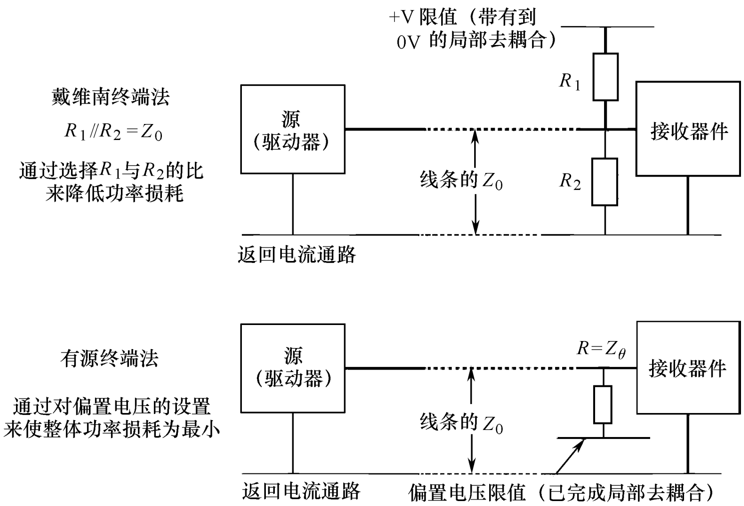



图 2-5-15　使用戴维南和有源入射波开关的传输线终端法

全电平的信号电压到线条上，该信号电压将沿着线条传播，直到它到达接有一个并联或分流终端电阻的传输线最远端。假如，这个电阻与线条的阻抗 $Z_0$ 相匹配，则反射系数为零。所以没有反射产生。

虽然，在发送端将会有反射存在，但由于这些反射都被保持在驱动器内，从而在 IC 的外部将不会看到这个反射。假如负载阻抗为 $Z_0$ 的 100 倍，终端电阻应选择为负载和终端电阻的并联值等于 $Z_0$。并联终端电阻通常要连接到 0V 参考面。但有些逻辑系列选用其他参考面（如 ECL 使用正电源平面）。倘若是这种情况，终端电阻将不再应该连接到 0V 参考面，而是应该与这些参考面相连接。

由于入射波开关型允许使用多点总线。所以，数据速率要远高于反射波开关型。使用电阻终端将损耗许多功率。并还可能会超过某些驱动器所能提供的 DC 电流的额定值。因此，已经研制开发了许多各种不同类型的终端电阻来降低功率耗损和 DC 电流（希望不会由此而牺牲在最高频率上的传输线匹配）。可供选用的入射波开关型终端电路包括有 RC、戴维南（Thévenin）和有源等类型。

RC 终端（图 2-5-14）使用了一个阻值等于传输线阻抗 $Z_0$ 的电阻以及一个与它串联的容量在 10～620pF 之间的电容。这个做法仅仅在高频下对传输线形成匹配终端。因此，它将消耗的功率要低得多。并且由于它不消耗任何 DC 电流，所以很容易使用普通的元件来驱动。

但 RC 终端法的有效性则要取决于具有随机性的数据和线条长度。所以它不是一种像其他三个入射波方法那样，具有通用性的技术。而且，功率上的节省也仅仅存在于当 RC 时间常数短于信号电平周期的条件下。为了不会引起 SI 问题，RC 时间常数还必须大于加载传输线时延时间的两倍。

由于电容的自感（请参阅本篇第 4 章），在最高频率下，要使得一个 RC 终端与一个纯电阻终端法具有相同的性能是有困难的。有些元件制造厂商供应已封装好的，包括有 R 和 C 在内的单个或阵列元件以节省 PCB 使用面积。同时，这样的设计要比使用分列元件时具有更好的高频性能。

戴维南终端法（图 2-5-15 的上部）使用按照设计要求的电阻值，以确保它们的并联阻值与 $Z_0$ 相同。同时，还可以通过控制它们的比例关系来最小化电源的消耗和驱动器 DC 负载。理想情

况下，这意味着把两个电阻的比例选择为：在驱动器开路条件下，在传输线上的 DC 电压将等于具有数据在线上时的平均线电压。但戴维南终端法需要一个适合于所有所关心频率的去耦合电源平面。

有源终端法（图 2-5-15 的下部）使用一个稳压电源以数字信号的标称平均值或某个其他适当的电压来驱动一个附加的电源线（或参考面）。这里所使用的与该参考面相连接的并联终端电阻的阻值应该等于 $Z_0$。更为重要的是，该平面还必须要在所关心的频率范围内完成正确的去耦合。该方法在电气上等效于戴维南终端法。但通过使稳压电源工作在甲乙类（它不仅需要作为一个源提供电流，它还需要能够吸收电流），有源终端法对驱动器而言几乎不消耗任何功率。

在传输线通过一个连接器的位置上，一个普遍存在的问题是连接的间歇性、断路或失效。由于非驱动传输线上仍然会有串扰和其他噪声存在，它们会导致该线所连接的器件的随机数据变化。与使用其他终端法相比，使用戴维南或有源终端法时，要寻找出这类的故障要容易得多。通过对电阻比值或电压进行偏置，就可以使得驱动器断开时，保证负载元件处于逻辑高电位或逻辑低电位。连接器失效时的逻辑电平的选择原则是不仅要使由失效引起的运行问题最少，而且能为故障的诊断提供最佳帮助。在安全问题是一个考虑因素时，它也必须包括在逻辑电平的选择中。

在一个短截线线条连接到一个作为主传输线线条的位置上可能会出现取决于短截线长度和它的电容或任何与它连接的负载的两种情况。第一种情况是信号在短截线中的传播时间与信号的上升/下降时间（或所关心的最高频率波长）相比是非常短的情况下，它与任何元件电容都将呈现为一个点电容负载。此时，应该按照上面小节中讨论的电容性负载的情况处理。第二种情况是信号在短截线上的传播时间不是那么短暂时（与信号的上升/下降时间或所关心的最高频率的波长相比），它所产生的影响就要复杂得多。在连接处的 $Z_0$ 将是主传输线与短截线的并联组合（例如，若两者具有的阻抗相同，并都为 $Z_0$，则并联组合的结果将为 $Z_0/2$）。来自短截线连接点以及其端头的反射都将会在主传输线中传播，并引起信号的失真。

理想情况下，这样的一个短截线的端头也应该正确的终止于一个精确的匹配电阻。但这样做仍然会在连接处留有反射的存在。正确地使用一个短截线来终止一个传输线可以是一个相当复杂的课题。有时仅能获得远非理想的实用解决办法。在本书后面所列的，有关这个问题的参考文献，特别是那些教科书和 IPC 标准为它的解决提供了某些指导性的原则。

## 5.2.2　驱动器的困难所在

对那些不是为驱动传输线而特别设计的元件而言，要在驱动器端形成与一个线条的特性阻抗的匹配是有困难的。对于大多数普通数字 IC，它们的上拉阻抗通常都会高于线条的特性阻抗 $Z_0$。而它们的下拽阻抗又往往会低于线条的特性阻抗 $Z_0$。因此，不论是经典的 RF 或反射波开关型，要在源端形成串联终端是不可能的。原丛书所附相关文献中给出了在这种情况下能够工作的几个例子。

当使用入射波开关型传输线时，非零阻抗驱动器就意味着，一开始，信号电压就不能够以全电平方式在第一时间加到传输线上。事实上，驱动器最终会将传输线充电至正确的电压电平上，但这个过程的完成需要时间。从而会导致数据时序出现问题。常用的一个解决办法是将传输线在负载端终止于一个高于 $Z_0$ 的电阻值上。因此在负载端上会形成一定的反射，并利用这个反射来补偿最初的驱动电压的不足。但这样做要求使用点到点连接，而不是多点总线（沿着传输线上的元件响应时间慢于线条的传播时间情况除外）。

上述的情况将会由于数字 IC 具有依赖于它们输出电压的动态输出阻抗而变得更为复杂化。所以，对驱动传输线电压的计算变成了一个迭代过程。为了避免过分冗长的计算，我们常常会使

用 Bergeron Plot 方法来完成这类计算。

使这个问题更为复杂化的原因还包括有，由于元件批次的不同而使驱动器输出阻抗会在很大范围内变化。更甚至，这种变化会由于来自不同供应厂商的，即便是相同的元件的不同批次变得更大。

假如一个入射波终端器仅是一个单一的并联电阻的话，有些元器件根本就无法向它提供足够的 DC 电流来驱动它。此时，很可能要求使用 RC，戴维南或有源终端法来代替它。假如连这些方法也都无法使用的话，在驱动器端使用一个串联电阻的反射波开关型传输线也许是唯一的解决办法。

在如今高时钟频率或高数据速率的要求下，已设计有许多具有适合于正确驱动传输线输出阻抗的 IC 可供选用。这些元器件都可以在制造厂商的数据手册中的传输线匹配数据中通过查找它们的输出阻抗技术指标加以确认。

一个设计用于驱动传输线的驱动器通常都会具有较低的输出阻抗。比如说，不论在上拉或下拉时，大约为 10Ω。这使它与一个传输线相匹配要容易得多。所以，当选用驱动传输线元件时，与普通或组合逻辑相比，它们是首选。即便如此，在上拉和下拉状态时，两者的输出阻抗之间仍会稍有不同。因此从 EMC 性能角度来看，有些型号的性能会优于其他的一些。

有些读者也许已经意识到，由于不论是在上拉或下拉状态时，ECL 元器件的输出阻抗基本上都为 10Ω 左右，所以，它们都具有极好的传输线驱动性能。

### 5.2.3 传输线匹配中折中方案的选择

元器件制造厂商所推荐选用的终端技术通常都是基于 SI 的要求而不是 EMC 的要求制定的。其中有些技术是必须采用的。因为其他的技术在某些场合无法正常工作（例如，一般情况下，CMOS 组合逻辑要求使戴维南或有源终端）。总的来说，终端技术的选用往往是一个在元器件成本和要求的 PCB 面积、电源消耗和电池寿命、屏蔽、滤波和 PCB 叠层的数目，终止栓的使用，EMC 性能等因素间的一个折中考虑过程。

反射波开关型和较高的线条 $Z_0$ 值都倾向于引起较低的发射（在所有其他条件完全相同的条件下）。这是因为它们的信号电流较低，并由它们所引起发射的磁场电平也较低的缘故。

有时，沿着传输线上的较小的阻抗非连续性以及它的电阻终端上的较小失配对 SI 来说可能并不那么重要。但在许多情况下，这种阻抗非连续和失配却会对 EMC 性能造成较大的影响。所以从 EMC 角度来看，就变成了一个非常重要的问题，而必须加以认真对待。举例来说，就 SI 角度来看，一个 ±10% 或小于 ±10% 的失配基本上可以忽略不计。在这量级上的失配几乎不会对电压波形造成什么影响。但倘若对线条的电流波形进行测量的话，我们会发现同样由这个量级上的非连续和失配所引起大的上冲会明显的增加来自 PCB 的发射。所以，为了获得良好的 EMC 性能，传输线精确的终止于一个匹配电阻上是十分重要的。

在不切断线条或焊开一个 IC 的插针情况下，就可以很容易地对线条电流进行测量。为了做到这一点，既可以使用示波器以及制造厂商所附带的电流探头，也可以使用由频谱分析仪所附带的闭合磁场探头在不接触到线条的情况下完成测量。为了对个别线条进行检测，这些探头的几何尺寸通常都会很小（直径小于 5mm。虽然设计成正方形使用起来会更方便些）。读者一定还会记得，磁场探头响应的是电流的微分（电流的变化速率）。

使用经典的终端法（在传输线的两端）会帮助降低由于沿着线条上的 $Z_0$ 的变化所引起的反射的影响。比如短截线和通孔就是引起这些变化的其中两个主要原因。正如前面所提到的，使用经典的终端法所造成的一个问题就是将信号电平衰减小 50%。因此在选用接收器时，要考虑到

它必须具有一个恰当的输入范围。

### 5.2.4　带有智能终端器的 IC

有些 IC 内置有智能输出元件（例如由 Xillinx 公司生产的 Vertex-II FPGA 和 Rocket I/O）。可以通过编程来改变它们的输出阻抗来与 PCB 上的传输线相匹配。这些元件在用反射波开关型传输线时不需要任何串联电阻。有些 IC 在它们的输出驱动器上还设有在片电压倍增器。因此它们既可以使用经典的终端法，而又不会损失 50% 的信号电压。这些设计都会给出最好的 EMC 性能（在所有其他条件都相同的条件下）。这些智能驱动器技术通常都会用作 IP 设计到 FPGA 或 ASIC 中。

但问题是 CMOS 的制造工艺无法形成非常精确的电阻。因此，设计工程师应该询问内置在 CMOS 驱动器或接收器内匹配电阻的允差。并在他们的设计中按照最恶劣条件进行设计。

最近，已有制造厂商展示了可以将输出和输入阻抗自动调节到最佳 SI 的，有内置输出驱动元件的原型 IC。但还不清楚这些元件是否能够获得像分列电阻那样精确匹配情况下的良好 EMC 性能。

在 2004 年 7 月，一个名为 Adiabatic Logic Ltd 的公司曾声称，将要开发一种称之为 Adiabatic（绝热的）的数字驱动器。这种驱动器设计的基本概念是，使用反射波开关型传输线。但不将它们的反射信号边沿终止于电阻上，代替的是将它们把反射信号的能量返送到本机电源。其目的是要降低电源的消耗。在由电池供电的产品中，这种设计更能体现出它的优越性。但我们至今还不太清楚基于这种新型驱动器技术所做的任何 EMC 测量的结果如何。

### 5.2.5　双向终端法

许多新型的总线都不采用主-从总线的构成方法（即一个主总线附带有一个或多个从总线）。部分或者所有的器件既可以成为驱动器也可以是接收器。这类新型的总线称之为双向总线。在 PC 中使用的 PCI 总线（直到它被 PCI Express 所替代）就是一个双向总线的例子。

双向传输线要求反射波或入射波不仅在它的两个端头形成终止，而且可能在沿着它们走线的某些/全部短截线也都要形成终止。在反射波终端的情况下，所有的传输线驱动器都要安装有串联终止电阻。这样做的唯一问题是，对一个既可以作为接收器又可以作为驱动器的器件中会形成一个短小的延迟。而在入射波终端的情况下，每个驱动器都必须具有足够的功率来驱动传输线的 $Z_0$ 和一个相近的并联终端电阻。

要对多点双向总线完成终止是相当困难的。为此经常需要做出某些折中。例如曾有名为双向选择的文献中指出，PCI 总线中的信号要经过 3 或 4 来回才能达到一个足够的稳定状态（值）。（请参阅图 2-5-2）

### 5.2.6　非线性终端技术

虽然，二极管终端能够防止由于超过电源限值的上冲而造成元器件的损坏或锁定，但它并不能将一个传输线正确的终止于它的 $Z_0$ 上。因此二极管的唯一明显 EMC 得益可能仅是它们帮助防止了附近的静电放电（ESD）所导致的瞬态损坏。二极管本身的额定功率通常都无法承受 ESD 的能量。所以，不应该试图仅依赖它们来保护互连接中直接暴露于 ESD 事件的 IC。此时仍要求使用一个正确额定的 ESD 保护元器件。

二极管终端技术使用 Schottky 二极管束来达到对上冲的最佳钳位（削波）。如今，即便是使用 Schottky 二极管效率也会相当低下。这是因为它们的电压降与新型的低电压 IC（比如 1.2V）

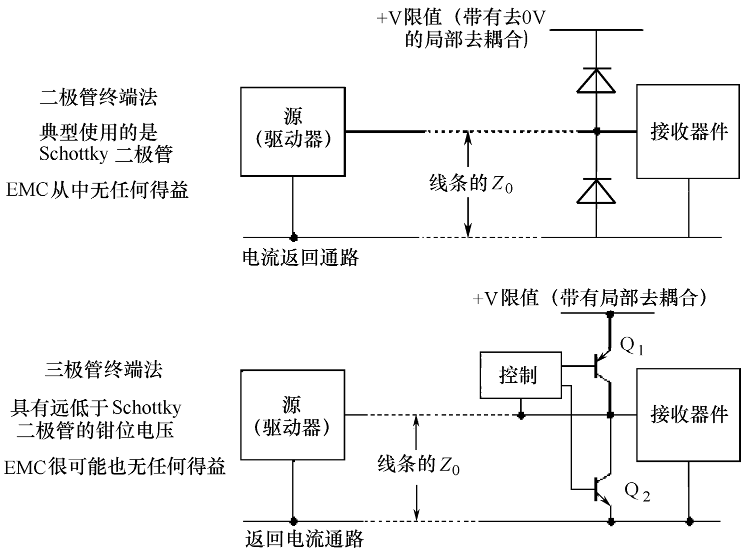



图 2-5-16　非线性传输线终端法

相比，仍然显得过高。

至少已有一个公司已经研制出了称之为有源钳位元器件。该元器件使用晶体管将上冲信号钳位在具有非常低电压偏置的电源或 0V 限值。据称，他们所获得的 SI 和使用普通晶体管终端一样好。但我们还没有看到任何有关 EMC 性能的数据，并且怀疑很可能不会太好。

在使用双向或多点数据总线，并且接收器（或驱动器）的数目是在变化的情况下，要在所有可能的负载条件下都获得正确的电阻或 RC 终端的确是十分困难的。特别是在无法得知用户是否会在未被使用的位置上安装终止栓的情况下更是十分困难。就 SI 而言，使用上述的那些有源钳位元器件所构成的非线性终端器将是一个解决办法。因为它们并不像并联终止电阻那样总是以并联形式出现的。当信号试图上冲至某个限值时，它们也仅局限于电路中。但就是这样一个系统的 EMC 性能预期也不会太好。

## 5.2.7　终端补偿

正如前面所讨论的，为了获得良好的 SI 和 EMC（发射和抗扰度），一般都会要求数字和模拟信号以电阻终端来终止它们的传输线。并且还要求所使用的电阻器要在所关心的最高频率上仍能呈现为电阻性。我们还提到，倘若一个负载是一个复阻抗（通常是电容）能够导致局部传播速度 $v$ 的降低。从而造成可能引起问题的 $Z_0$值的局部下降。

但是，当使用入射波开关型传输线时，我们可以使用几种不同的方法来对使用复阻抗（电阻、电容和电感网络）作为终端的传输线的终止进行负载阻抗补偿。对于这些技术的更为详尽的讨论，有兴趣的读者可以参阅专门讨论有关恒定电阻终端和恒定电阻补偿器的文献。

## 5.2.8　传输线端头上的终端器位置

随着现代 PCB 布局的复杂程度的增加，要把传输线终端器直接设置在邻近它们接收器或驱动器的输入和输出插针的位置上有时是有困难的。在有关文献中指出，就 SI 的观点出发，并考虑到器件内部本身的搭接导线和引线框的电感情况下，若结果的短截线长度过长时，如何完成计算进行了描述。这个要求实际上与在前面第 5.1.6 节中描述的相同。只是此时应用到终止以前

（或以后）线条（短截线）的长度。为了获得良好的 EMC 性能，短截线条的长度应至多仅为 SI 所要求的长度的 1/3。

有些 PCB 制造厂商提供嵌入式电阻型金属层（来代替铜质层）。这个层面能蚀刻成在 PCB 叠层内部本身的传输线匹配电阻。这种工艺技术要比在它们器件的插针上设置精确终端电阻要容易得多。

有些现代化的新型器件的运行速度如此之快，以致它们的内部互连接的长度本身就足以阻止形成良好的 EMC 目的的传输线匹配。此时，即便将终端电阻已经尽可能地安置在靠近在它们的插针的地方，也已经无法获得良好的 EMC 性能。而且，由于内部到器件间的短截线所引起的某些上冲和振铃总是或多或少的存在着。这也是为什么我们总是要求采用最小可能的封装的原因之一。

## 5.3　传输线布线的制约

### 5.3.1　一般布线原则

传输线的布线应该遵循下列的原则进行。对于那些携载上升/下降时间短于 1ns 信号或噪声，或者所携载的正弦波信号或噪声频率超过 300MHz 的线条来说，遵循这些指导原则是至关重要的。这些原则适用于任何高速信号。

1）首先，要对电源去耦合完成布线设计。这些线条都应该是非常之短。这样就可以减少在 PCB 上对其他地方布线的限制。这很可能要求使用人工布线来代替自动布线。

2）其次，要对最为活跃和最为敏感的信号网络进行布线。信号网络包括有所有的时钟、写入选通（脉冲）、允许输出（OE）和输出芯片选择。敏感网络包括边沿触发时钟、中止、非同步预置/复位/设置，以及所有的复位。

3）必要时，移动元器件的位置（在元器件设置限制以内），以使最为活跃（或最为敏感的）网络尽量的短小。这里也存在要求使用人工布线的可能。按照计算机辅助设计工具完成的自动布线往往无法达到最佳结果。

4）把最为活跃（或最为敏感）的网络布线于一个 0V/电源参考面对的最为靠近 0V 参考面的 PCB 层面上。

5）接着就是对数据总线和其他传输线布线。其基本原则是要使它们尽可能地远离上列所有线条，以达到尽量减小串扰。

6）只要在可能的地方，尽可能地把所有的传输线（以及所有的高速线条）布线于同一个 PCB 层次上。做到这一点对任何非常活跃的（敏感的）传输线都是极为重要的。

7）尽量使用带状线来代替微带线（这是 EMC 而言，不是指 SI）。做到这一点对任何非常活跃的（敏感的）传输线也都是极为重要的。

8）尽量避免线条跨越参考面的沟槽或缝隙。理想情况下，要使线条与参考面边缘或间隙之间的距离至少为 5mm，或者 5 倍于线条宽度。选用两者中较大者。

9）除非这样做的结果是短截线的长度短到不会形成明显的阻抗非连续，不要使用栅格状方式布线。最好是直接使用菊链式布线（如图 2-5-12 和图 2-5-17 所示）或者使用星形布线（如图 2-5-18 所示）。当使用星形连接布线时，所有的线对它们的共用驱动器来说，都表现为并联负载（比如，三个 100Ω 线的并联阻抗为 33Ω）。因此，还要确保驱动器有能力驱动最终的阻抗。

10）在所有的去耦合传输线（或高速）网络都完成布线后，再开始考虑对所有 PCB 的其他

线条进行布线。

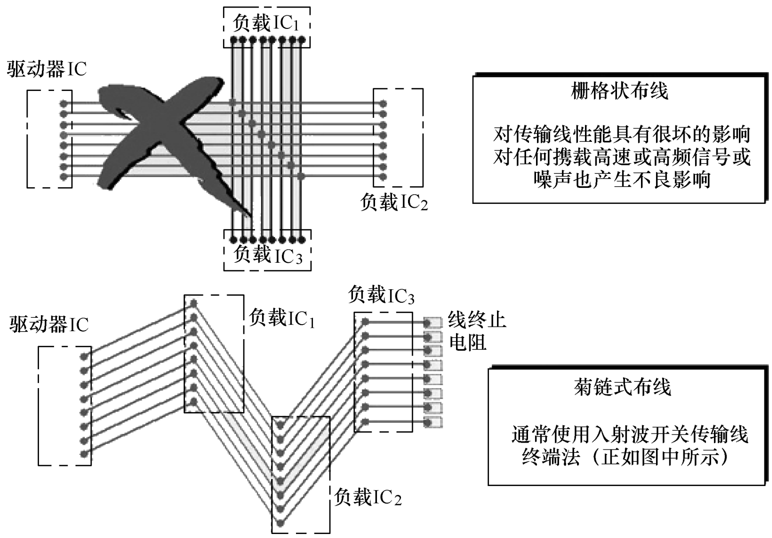



图 2-5-17　使用菊链式或星形布线代替栅格状布线

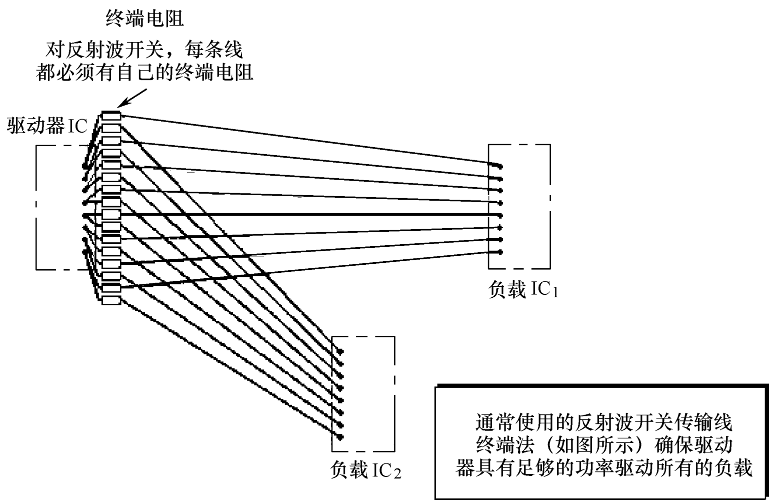



图 2-5-18　星形布线的例子

要保证每个在线负载都要远大于 $Z_0$。当然，任何并联终端电阻除外。许多具有丰富 EMC 设计经验的 PCB 设计工程师有时根本就不考虑使用自动布线技术。

## 5.3.2　通过电缆离开一个产品的传输线

倘若一个传输线是通过使用一个受控阻抗电缆离开一个 PCB（以及 PCB 上的参考面）的话，关键是要保证电缆的屏蔽是以 360°的搭接方式搭接到传输线中用来携载返回电流的参考面。360°搭接方式已在本篇第 1 章中有所描述。对于有些类型的传输线，即便是在使用屏蔽电缆和屏蔽连接器的情况下，对连接器的滤波仍然是不可省略的。

但假如在一个传输线离开一个 PCB（以及 PCB 参考面）的位置上连接的是一个非屏蔽受控阻抗电缆的话，对 EMC 来说，重要的是要将滤波器设置在信号离开它们的参考面的那个位置上。

所有与通过电缆进行可靠通信的所需信号无关的其他信号和噪声频率都应通过滤波技术将它们滤去。最佳的滤波器是采用共模扼流圈。这对在非常噪扰环境中的串行数据通信（比如 CAN 总线），或者要求高数据速率的场合［比如以太网、USB2.0，以及用于苹果计算机的高速串行总线（Firewire）］。

在一个 PCB 上，当对一个离板传输线布线时，所使用的连接器和电缆必须具有与线条完全相同的特性阻抗。我们都熟悉已存在和使用多年的 BNC 连接器。BNC 连接器设计有两种不同阻抗的类型：50Ω 和 75Ω。它们分别用来与特性阻抗为 50Ω 和 75Ω 的同轴电缆相连接。但工程中使用的还有许多其他类型的受控阻抗型连接器和电缆。一般地说，为了获得良好的 EMC 性能，要尽量避免使用同轴电缆和连接器。代替使用的是那些具有独立返回电流通路导体的类型。这些类型的传输线通常都会具有至少两个导线导体。诸如，屏蔽的绞合线，Cat5、5e 和 6 非屏蔽绞合线都是可以获得良好 SI 的电缆。屏蔽类型的双绞线的 EMC 性能则更为良好。

在使用一根屏蔽电缆时，只要所携载的是 RF 频率范围的，不论是信号还是噪声，电缆的屏蔽就必须以 360°的搭接方式终止在它的两端。由于来自开关电源转换器和数字元器件的共模噪声的存在，近几年来，甚至在处理低频模拟信号时也会这样做。

在具有 RF 电磁场存在的环境中也应该使用 360°搭接方式终止电缆的两端。事实上，这种 RF 电磁场环境存在于全球的任何角落。当然，我们也可以对来自一个产品的输入和输出的低频模拟信号进行设计良好的滤波。因此，即便它们不使用屏蔽也可以获得良好的 EMC 性能。

在一根传输线从一个金属（或金属化的）罩壳（或机箱）引出的位置，在 PCB 的 0V 参考面和罩壳（或机箱）之间至少要有一个长度上非常短的电气搭接。这种做法是普遍采用的获得良好 EMC 性能的做法。把一个屏蔽电缆的屏蔽搭接到 PCB 的 0V 平面的做法也能在机箱（柜）上通过机柜安装类型连接器或电缆衬片（密封衬垫）以 360°搭接方式为 0V 平面-机箱提供必要的搭接。

## 5.3.3　产品内部 PCB 间的互连接

就获得良好的 EMC 性能的目的出发，倘若每个产品仅使用一个 PCB 所能达到的效果要远远优于其他的任何方法或措施。这样做之所以能获得良好效果的一个主要原因就是因为不存在任何 PCB 之间的互连接所带来的种种问题。对 EMC 来说，即使是使用小背板、子板以及背板插入板也都不是理想的办法。这是由于要通过连接器和电缆来有效地对 PCB 间的参考面布线（布局）存在有相当难度的缘故。

除了上述的 EMC 优势以外，在产品中使用单个 PCB 还有下列的一些优点：

1）可以节省使用连接器和电缆的花费；

2）可以节省装配连接器和电缆的花费；

3）可以节省可能出现返工的花费（连接器通常是产品中最不可靠的一个部件）；

4）降低保修成本（连接器通常是产品中最不可靠的一个部件）；

5）提高产品质量以及公司的信誉度（由于几乎不使用连接器而增加了产品的可靠性）。

有时，原来由连接器和电缆连接在一起的，PCB 必须分离的地方可以使用整体可弯曲刚性 PCB 来取代连接器和电缆。但由于这类裸板的价格过于昂贵，许多产品往往无法考虑使用它们。但我们认为这是一种眼光短浅的见解。其理由是它们的使用往往可以降低一个产品的整体制造成本和保修费用。

倘若一个传输线（或其他携载高数据率或高频信号/噪声的导体）要离开一个 PCB 与另一个 PCB 相连接，即便它距另一个它所要连接的 PCB 仅具有非常短的距离，也仍然可能需要在它离

板的位置上按照上节中所描述的，把它作为离开产品的方式处理。这个处理方式对打算仅使用一个非屏蔽罩壳的产品来说是至关重要的。带状电缆一般仅能使用于非屏蔽产品中的数据通信。并且还要求它们所携载的信号以及高频噪声已通过滤波技术滤去了它们中的高频成分。

在 PCB 之间，可以使用一个双绞线或屏蔽电缆来作为一个串行数据总线。但在一个产品中的若干个 PCB 之间采用并行数据总线在有些领域中已经成为一个普遍采用的实践。这种并行数据总线采用的则多是带状电缆。对于这种设计，即便是如前所述，对它们所携载的信号已经进行了滤波，倘若在没有屏蔽的情况下要想获得良好的 EMC 性能仍然是相当困难的。但这类产品设计的 SI 和 EMC 可以通过保证每一个信号插针或导体分别都有一个相邻的携载它的返回电流的插针或导体而获得明显的改善。在存在有多于一个参考面携载返回电流的场合，将需要多于一个相邻近的插针和导体。在一个带状电缆中，最外边的导体必须设计为 0V 或电源导体。绝对不可以是信号导体。

相同的原则也适用于使用连接器将 PCB 直接插接在一起时的板间连接器。图 2-5-19 显示了一根背板总线系统的例子。该系统使用了一个并行数据总线。并且，它的每一个导体都以一根传输线的方式插入板或模块中。这种类型的做法在有些工业领域中使用的非常普遍。但是这类总线的最大数据率则受到插入卡中的连接器和线条所形成的短截线长度限制。从传输线的某一点上来看，一个短的短截线就好像是一个容性负载。然而一个未终止的长的短截线将会引起它自身的反射。并且在它连接到干线的那一点上的阻抗将为干线阻抗 $Z_0$的一半。

如上图 2-5-19 所示的背板系统中的高速总线将会以高达 50MHz 的时钟频率传输数据。有些设计工程师已经可以做到在这类总线中传输高达 100MHz 的数据率，有的甚至已试着并成功地获得了 200MHz 的设计结果。但要解决并行总线工作在速度高达 200MHz 或更高数据率时所出现的种种问题的困难是使点到点间的串行总线变得如此普遍的原因之一。一个单个的 2. 5Gbit/s 串行差分传输线所能携载的数据要多于一个时钟频率为 100MHz 的 16 位并行总线。而且，这类串行差分传输线在设计上也要容易得多。

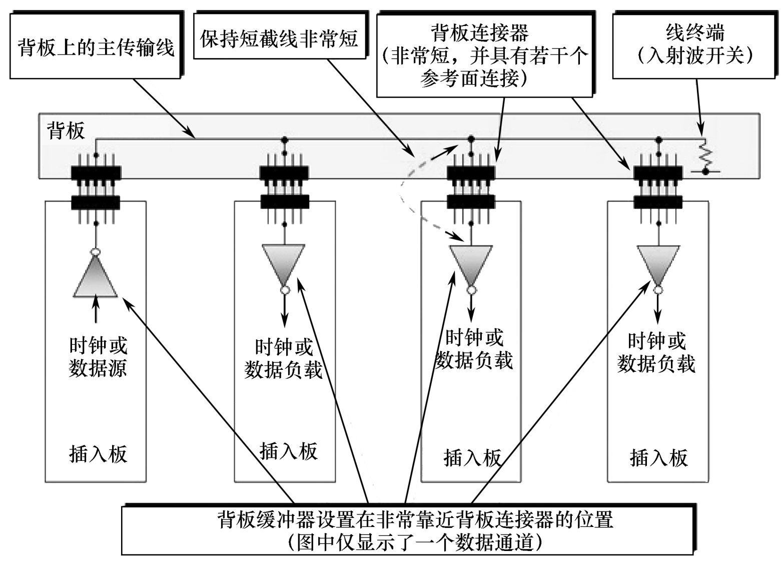



图 2-5-19　一个基于插入板产品的实例

图 2-5-19 中还显示了把数据缓冲器以最近的方式连接到背板连接器来尽可能缩短短截线长度的重要性。这里的背板连接器采用的为受控阻抗类型，并与传输线阻抗相匹配。在要求高速的情

况下，它们的信号通路必须非常短。正如前面所指出的，连接器还必须要形成若干个用于与穿越板与板之间信号有关的所有参考面连接。这些参考面连接必须分布在整个连接器的长度上。并且假如连接器非常宽的话（例如，有些背板连接器具有 5 行或更多行的插针），则这些参考面连接也必须分布在连接器的整个宽度上。

### 5.3.4　线条在 PCB 中变更层次

理想情况下，传输线（以及高速信号）应在 PCB 中的同一层面布线。而且，该层面的完整参考平面还要延伸到远离线条的各个方向（包括线条两端）。但实际应用中，并不总是这样理想。有时除了在沿着线条上的某个位置上变更层次没有其他选择。

在频率高于 10MHz 以上，与线条相关联的平面中的返回电流，由于趋肤效应（也称集肤效应）被迫在参考面或线条表面中流动。当线条变更层次时，它们的表面 RF 电流则无法跟随线条的走线流经平面层的厚度。初听起来有点奇怪，电流居然不能在一个金属平板的上下两个面间的厚度中流通。但在高频情况下，这却是千真万确的。（我们使用相同的效应，使用金属薄板来完成对 RF 的屏蔽。因此，我们可以把它看作好像是一个平面的一个面把出自另一个面的返回电流屏蔽起来了）。但这种自屏蔽也为传输线技术的应用造成了一些困难（它也为任何携载高频信号或噪声的线条造成了类似的困难）。

在线条变更层次的位置处，它的返回电流不仅要沿着面对它（发送电流）的平面表面上流通，而且会迫使返回电流围绕通孔的净空间的边缘流通。（请参阅图 2-5-20）。结果是既造成了电感的增加，又改变了在该位置上的特性阻抗。

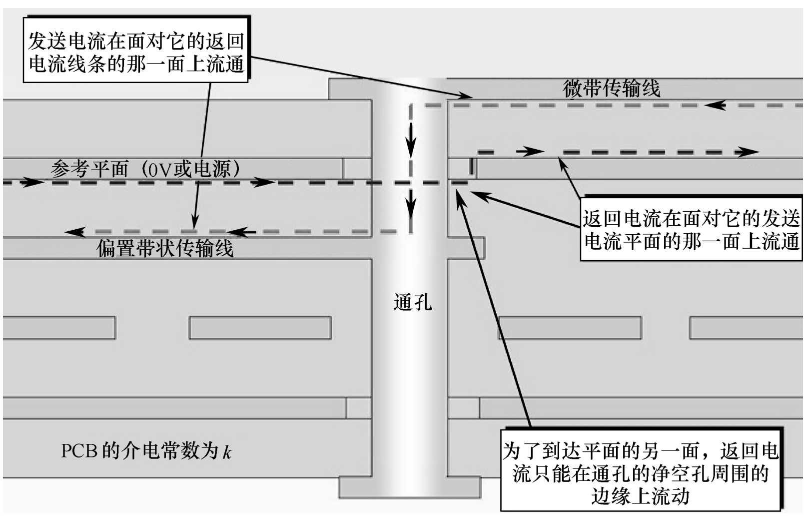



图 2-5-20　当电流从参考面的一个面变更层次到另一面流动的例子
（一个 PCB 的横截面图）

当一个线条布线于一个平面的一个表面上时，而该面又是与处于相同电压（通常为 0V）的另外一个平面相对时，假如两个层面间的电容又不足以形成良好的连接时，应该在该线条的每一边各增设一个通孔，以将两个平面连接在一起。这两个通孔应该和携载信号的通孔一样，垂直于线条方向，并位于线条通孔的 2mm 以内（在无法做到这一点的场合，则要确保至少有一个尽可能靠近线条通孔的平面连接孔）。

与返回电流通路有关的电感，正如它在通孔中流通一样，将会影响到局部的 $Z_0$ 值（请参阅

有关讨论通孔电感问题的通孔电感和通孔电感Ⅱ的两篇文章）。并且随着信号（或噪声）的上升/下降时间缩短到短于 1ns 或者频率高于 300MHz 时，该电感所形成的影响将会变得越来越重要。

但是，在线条从 PCB 一个层面上的平面变更到另一层次的，另一个具有不同电压的参考面上走线时，重要的是要在非常靠近线条变更层次的地方（比如小于 3mm）的两个平面间接入一个电容器。在线条的两边各接入一个电容效果会更好。这样返回电流将会在接入的电容器中流通。但是，要对电容器的值、类型和它的自谐振频率进行仔细选择，以适配于需要很好控制的频谱的那一范围。

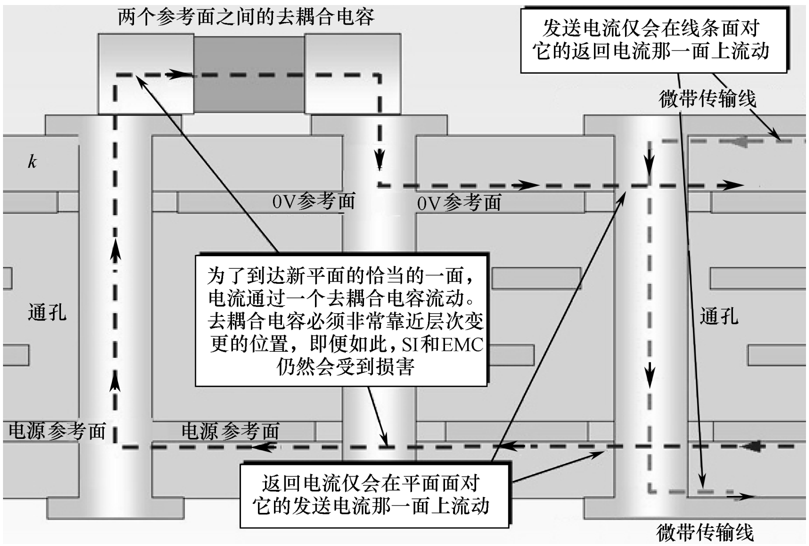



图 2-5-21　在变更层次后，线条面对不同参考电压平面时电流在 PCB 中流动的例子

对于那些携载信号的上升/下降时间为 300ps 或更短（或频率为 2GHz 或更高的正弦波）的传输线来说，虽然，要使它们的携载信号和返回电流通路中包括有通孔在内的任何部分都保持在所期望的 $Z_0$ 值上是有困难的。但是，在返回通路中使用电容的地方要保持正确的 $Z_0$ 几乎是不可能的。对于上述的这些信号，重要的是要使它们的布线中根本就不存在层次的变更，或者仅允许在相同平面的上下两个面间的改变。

当在接近于一个参考面的分隔部位或边缘处变更层次时，层次变更的位置至少要离开最近的平面边缘 5mm 远。我们推荐采用更远一些的距离。

在一个 PCB 中存在有多于一个平面的情况下，在平面之间会存在噪声电压。通孔具有对平面间电压噪声很强的耦合能力。因此，当信号穿过通孔时，倾向于在平面间形成附加的噪声。平面间的噪声也倾向于通过通孔把噪声耦合进入信号。信号和噪声的频率越高，耦合就会越强。所以，对于具有快速上升/下降时间或高频率的信号和噪声这的确是一个较棘手的大问题。这也就是为什么要对所有的关键线条归类于相同平面的任何一面上，而不在沿着它们的布线长度上变更层次。

对那些布线于 PCB 内部层面的线条来说，不可避免地会存在着层次变更的问题（或者是一个接点，或者是线条中的支线）。因为线条迟早要在某个点上与一个安装在外部层面上的某个器件相连接。对于比如边沿短于 150ps 的信号来说，如何处理好由于层次变更或短截线所引起的失配的确是一个令设计工程师头痛的问题。这也就是为什么高数据率 PCB 互连接现已放弃了采用

传统的并行多点总线技术（即 PCI）。而代替使用的是点到点间的 LVDS 串行数据通信（即快速 PCI）。

这些设计上的限制或约束可以导致平面层次数目的增加。但由于信号完整性的要求，又往往使得设计工程师除了增加层次外没有别的选择余地。当要求在 PCB 层次上获得恰当的 EMC 性能的场合，通常都会要求 PCB 叠层数目上的增加。因此也就导致了裸板成本的增加。恐怕对设计工程师的最大诱惑也许是希望在获得最佳性能的同时，又能使使用能够达到正常运行要求的最低数目的叠层。但从经济的角度出发，这样的愿望往往是错误的。因为 PCB 叠层数目的增加恰恰就是成本最低，同时又是解决 EMC 问题的最快的办法。

正如所要求的那样，当变更层次时，为了保持线条每个线段的 $Z_0$值，不要忘记改变线条的宽度。当沿着同一个线条上，既使用带状线，又带有微带线线段时，则特别需要对这一点给予关注。

## 5.3.5　线条穿越 PCB 参考面的沟槽或缝隙

理想情况下，没有任何线条应该穿越平面上的沟槽或缝隙。除非在沟槽的位置上对信号的发送和返回通路设置有某种共模隔离（或至少要进行滤波）。在传输线线条必须穿越平面上的沟槽或缝隙的情况下，穿越平面上沟槽或缝隙的传输线线条应该是紧耦合的共面型线条，并在信号线条的任何一边都具有返回电流线条。紧耦合共面型差分传输线是用于这个目的的最好类型。

假如除了穿越一个参考面的沟槽或缝隙以外没有其他选择余地的话，而该参考面采用的又是参考面类型传输线，那么要在线条的两边安装一个距离线条每边不超过 3mm 的缝合电容。还要想办法使该电容的电感最小化（比如通过使用一个非常小的表面安装型电容。0201 型电容就是这类电容的一种）。并且，还要使它连接到被分隔平面两边的互连接电感最小化。

在一个参考面的沟槽从一个 0V 参考面改变到一个电源平面的场合，缝合电容是电源去耦系统的一个非常有效的组成部分。并甚至可称它为去耦电容（请参阅本篇第 4 章）。但这并不意味着可以将它设置在更为远离线条的位置上。

正如上面已经指出的，在返回电流通路中使用电容跨接一个参考面的沟槽的地方要保持正确的 $Z_0$几乎是不可能的。因此在信号（或噪声）必须穿越一个平面的沟槽情况下，这些信号（或噪声）应该仅是那些上升/下降时间非常长的，或者所关心的最高频率不是那么高的场合。

正如前面所描述的，当把传输线布线于靠近参考面的边缘或缝隙，或在一个边缘或缝隙的附近变更层次时，变更层次的走线应至少离开该边缘或缝隙 5mm（我们推荐采用更大一些的距离）。

## 5.3.6　避免线条形成尖锐的拐角

在一个线条中形成尖锐拐角可以引起阻抗的非连续。因为，这个尖锐的拐角会使线条的一个部分与另一个部分之间所形成杂散的寄生电容。虽然，有些研究已经指出，只有当信号的上升/下降时间为 10ps 或更短的情况下，在一个线条中的 90°拐角才会对 SI 造成有意义的影响。然而，Intel 和国民半导体公司（National Semiconductor）仍推荐应将在高速线条中的拐角（和通孔）数目降至最少。并建议使用斜切形成的两个 45°角或平滑曲线来完成线条的 90°转向。

就 PCB 层次上来说，要获得满意的高频信号的 SI 所使用的 PCB 技术要比为了获得满意的 EMC 所要求使用的 PCB 技术相对要低得多。因此，即便对 SI 来说，可以接受使用尖锐拐角的场合，对 EMC 来说，在上升/下降时间可能会小于 1ns 的地方，最好仍采用斜切或平滑曲线来完成转向。

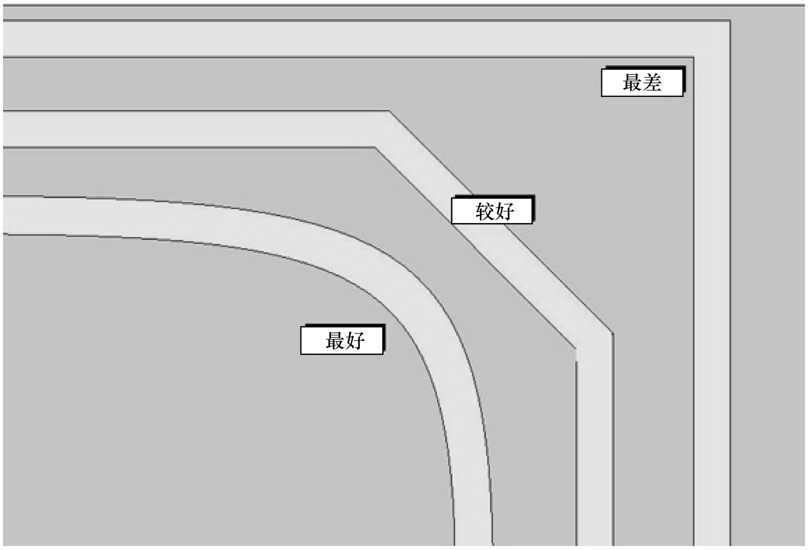



图 2-5-22　避免线条走线中出现尖锐的拐角

当然，在一个线条中的通孔也代表着两个尖锐的 90°拐角。这也是为什么携载高速信号或噪声的传输线线条，理想地，应该在一个单一层面上布线的另一个原因。虽然这样做意味着 PCB 层次的增加。但在线条长度上就不会有通孔的存在。我们都已知道，通过增加 PCB 叠层数目的方式来改善 EMC 性能，从性价比来说，要远比其他任何 EMC（除了在 IC 中应用的硅芯片技术外）措施都来得合算。

## 5.3.7　利用通孔或去耦电容来连接返回电流平面

为了保持在所关心频率范围内的良好 EMC 性能，我们要防止在该频率范围内空腔谐振的发生。为此，所有的 0V 参考面（包括任何小面积的或有缝隙存在的平面在内）都应该用通孔以至少每隔 $\lambda/10$ 的距离相互连接在一起（$\lambda$ 是所关心最高频率的波长）。并且，还要将 PCB 的介电常数考虑其中。例如，为了防止在频率高到 1GHz 的一个 FR4 PCB 的平面对中的空腔谐振，在整个平面面积上应该至少每隔 15mm 的距离上设置一个平面连接通孔。

在形成一个空腔的两个平面之间存在电位差的场合，它们应该用去耦电容来代替通孔完成连接。这个问题已在本册的第 4 章和第 5 章中有过详细的讨论。当使用带状线时，使用通孔或去耦电容来形成平面间的连接尤为重要。对一个带状线来说，返回电流会在该线条的上下两个平面中流通。重要的是要将这些电流以短于 $\lambda/10$ 的距离连接在一起。然而，沿着线条布线所设置的如此靠近的通孔和去耦电容会引起容性负载的增加，并影响到它的 $Z_0$ 和 $v$。

## 5.3.8　通孔短截线的影响

每个通孔的未使用的长度或短截线的行为就好像是一个微波设计工程师的可调谐短截线滤波器。当它的长度为 $\lambda/4$，$3\lambda/4$ 等，并产生谐振时，它看上去就像是处于短路状态。相关文献指出，当频率在谐振频率的 ±30% 范围以内时，会造成信号明显的衰减。与一个普通的 PCB 线条相比，一个通孔所形成的附加电容会降低局部传播速度。因此，在工程实践中，产生最大衰减的频率会大大低于使用普通 FR4 值时从 $\lambda/4$，$3\lambda/4$ 等所计算的值。

例如，如图 2-5-23 所示，考虑 $\lambda/4$ 短截线谐振，通孔短截线将会引起谐振，并大大衰减了流

经它们的信号。由于它们的 3 次谐波或 5 次谐波的衰减，不仅会造成信号波形的失真，并会引起更为闭合的眼孔（脉冲编码调制的）。换句话说，形成了一个降低等级的 SI。对于这些信号来说，7 次谐波或更高次谐波的衰减也可以造成某些麻烦和问题。

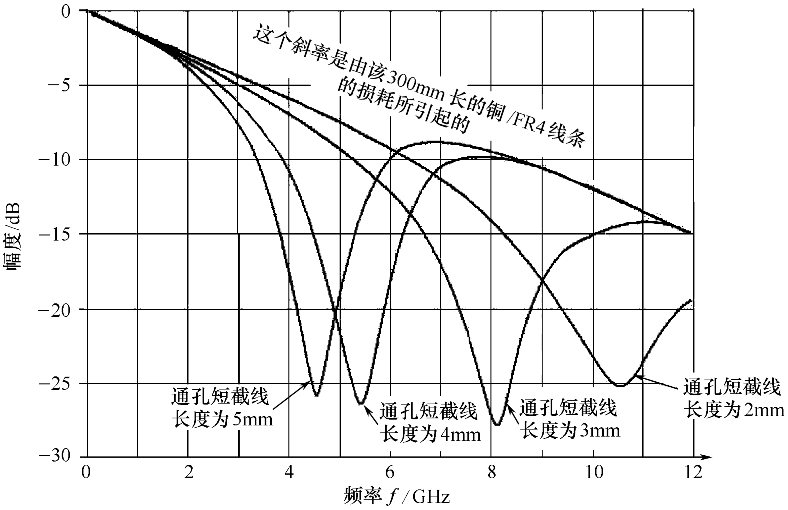



图 2-5-23　通孔短截线的调谐带通滤波器效应

当一个谐波频率接近于（请参阅上图）通孔短截线的最大衰减频率时，SI 的问题会变得更加严重。与此同时，由于通孔短截线所形成的传输线失配所引起的反射的增加。所以，由该谐波所引起的发射也会随之增加。

因此当使用通孔镀敷（THP）PCB 时，最好是使用厚度尽量薄的 PCB。理想情况下，最好是由短截线的长度所引起的问题发生在高于我们所关心的最高频率以上。另一种办法是使用平底扩孔钻头钻去 PCB 上通孔的无用长度（它们所形成的短截线）这种做法听起来花费会很高，但实际上，可以使用通常用来为 PCB 钻孔的相同钻床来完成这项工作。Teradyne 公司的工程师已经对此进行了估算，裸板的成本会由此增加大约 7%。他们还发现，有可能采用背钻通孔，而又不会损害 PCB 的质量。

但是，微化孔/HDI PCB 技术（请参阅本篇第 6 章）使用的通孔长度仅是为了变更层次所需要的长度。因此不像 THP 技术那样会引起通孔短截线问题。

### 5.3.9　通孔周围区域布线的选择和影响

当使用 THP PCB 技术时，比如那些与网络焊球网格阵列（BGA）器件和多路连接器相连接的通孔阵列或区域，会造成参考面中的大量钻孔。关键的是要确保在每个平面中至少有一个薄层的铜质网仍存在于所有通孔阻焊盘的周围。即便在做到这一点的情况下，仍然会由于传输线穿越这样的多孔区域而引起阻抗误差。当 BGA 插针（焊球）间距小于 1mm 时，即使想要在通孔之间保持一个薄铜网都会变得越加困难。直到最后变得完全不可能。

平面上的钻孔降低了该平面所能提供的屏蔽，同时却增加了串扰，并使得 SI 变差。况且，一个多孔平面会具有明显增高的电感值。它不仅增加了穿越该区域线条的 $Z_0$，而且还会由于上升/下降时间足够短时的阻抗非连续所形成的反射而引起诸多的 SI 和 EMC 问题。从 EMC 的角度出发，绝不能把一个多孔平面像一个完整实心平面那样当作一个镜像面对待。因此，它的辐射会有所增加，而抗扰度则会由此而变坏。

问题的最佳解决办法是使用微化孔/HDI PCB 技术。这个技术并不要求每个通孔都要贯穿 PCB 的所有层面。因此，它能从非钻孔参考面中得益（请参阅本篇第 6 章的有关内容）。但若由于某种原因而不得不使用 THP 技术的话，在通孔区域中的参考面上的钻孔问题必须考虑在设计中。假如信号和噪声上升/下降时间远大于它穿越多孔区域所需传播时间的两倍情况下，平面上钻孔的影响将会被相当程度的平滑掉。并还会使设计也变得容易一些。但是在上升/下降时间较短的话，为了使 SI 和 EMC 最佳化，可能会要求更为详细的设计分析和对原型板组件进行 TDR 测量。

## 5.3.10　PCB 叠层和布线所造成的其他影响

通常，在测量频率为 100kHz 时，FR4 所具有的标称介电常数 $k=4.7$。但这个值在上述测量频率上仍然可能在 4.0 ~ 5.5 变化，并随着测量频率的升高而降低。在测量频率≥1MHz 时，该值为 4.2。按照具有控制 $k$ 值进行等级分类的 FR4 可以很容易地从市场上购得（比如在 100kHz 测量频率上，测量到的 $k$ 值为 $4.7\pm0.1$ 的这种 FR4 材料仅比一般的 FR4 材料略贵或几乎相当）。使用 FR4 材料作为基板的 PCB 以及使用匹配传输线情况下，应该尽可能采用这类按 $k$ 值分类的 FR4 材料。即便使用的不是 FR4 材料，重要的是仍然应该按照所要求的最恶劣条件下的介电常数进行有关计算。PCB 介电常数的有关内容还会在后面的小节中作进一步的讨论。

在 PCB 的叠层中，PCB 制造厂商还会使用到下列类型的材料：

1）单面覆盖有铜箔的介质层。并已可以直接进行蚀刻以形成 PCB 的顶部和底部层面。

2）核心层。这些是未经处理的可柔性介质层。其两面都包敷着铜箔。并已可以直接进行蚀刻以形成内部层面的线条和平面。

3）预浸处理层（聚酯胶片）。它们只是一些用树脂浸泡过的，未经处理的塑料或其他合成材料构成的简单层面。它们被用来作为铜箔包敷的核心层间的隔离用间隔材料。当然，在固化处理过程中它们会把 PCB 的各层胶合在一起。

由于制造厂商仅提供有限范围的，用于覆盖层、核心层和预浸处理层介质材料的厚度，这就限制了设计工程师可用来获得所期望的 $Z_0$ 值的线条宽度的范围。因此 PCB 设计工程师在设计过程中应于 PCB 制造厂商保持密切的联系，以便使他们能在获得所期望的 $Z_0$ 值的条件下，以最低成本来设计线条的几何参数。

FR4 材料的介电常数 $k$ 会随着材料中树脂的含量（含树脂率）和厚度（以及频率、温度和湿度）的变化而改变。这是因为 FR4 材料是由高 $k$ 值的玻璃纤维和低 $k$ 值的环氧树脂构成的混合材料。所以，通常假定 $k=4.2$ 只有在把材料作为一个整体看待时才是准确的。在一个真正的 PCB 叠层中，在靠近每个线条两边以及在同一层面上线条中间（比如差分对线条中间）的区域会具有较为丰富的树脂的 $k$ 值通常仅为 3.0。因此，这些树脂丰富的区域倾向于引起 $Z_0$ 值比所预期的要低。

当设计一个 PCB 叠层时，设计工程师倾向于选择整数值来作为预浸处理层的厚度。但是形成的覆盖层、核心层和预浸处理层的厚度，以及由此获得的实际特性阻抗则还取决于 PCB 本身的结构、在形成叠层处理工艺中所使用的层压、热输入率和边缘的堰塞（以防止树脂被挤压出来）。它甚至还取决于与所关心线条位置上所蚀刻铜箔的形状。

例如，若在形成 PCB 的叠层并形成固化过程中，核心层已经在预浸处理层还未形成固化前率先固化。那么在核心层上的已蚀刻铜箔将会被压入预浸处理层，从而造成少量材料的位移。并由此减小了在铜质线条上面的介质厚度。倘若采用的又是薄形预浸处理层的话，它们之间的厚度差异可以对 $Z_0$ 造成明显的影响。但若铜质面越宽，由此产生的影响也就越小。因此，对于两个

相互面对的两个大面积平面而言，预浸处理层厚度上的减小，即使采用的是最薄的预浸处理层的情况下，也不会对 $Z_0$ 构成什么值得注意的影响。这个问题以及有关的详细内容可以在讨论偏置带状线-结构问题的文献中找到。

由于图 2-5-24 选自计算机显示，所以，图中的图像及有关文字不甚清晰，为此，将该图中的图例及中文解释重新列表如下：

| 左 图 图 例 | 右图图例左 | 右图图例右 |
|---|---|---|
| - ID 屏蔽标志 | 基板 1 高度 | H1 3. 2000 |
| - SM 液相可成像掩模 | 基板 1 介质 | Er1 3. 9500 |
| - 1 Foil 铜质箔（第 1 层） | 线条底部宽度 | W1 5. 000 |
| - PP 聚酯胶片 2112LR | 线条上部宽度 | W2 4. 000 |
| - 2 Core 核（第 2 层） | 线条间距 | S1　7. 000 |
| - Core 2-1080 | 线条厚度 | T1 1. 9000 |
| - 3 Core 核（第 3 层） | 基板上涂敷 | C1 0. 7500 |
| - PP 聚酯胶片 | 线条上涂敷 | C2 0. 5000 |
| - 4 Core 核（第 4 层） | 线条间涂敷 | C3 0. 7000 |
| - Core 4-7628 核 4-7628 | 介质涂敷 | CEr　4. 1000 |
| - 5 Core 核（第 5 层） | | |
| - PP 聚酯胶片 | 差分阻抗 | Zd 89. 61 |
| - 6 Core 核（第 6 层） | 目标阻抗 | 90. 00 |
| - Core 2-1080 核 2-1080 | 目标允差（%） | 10. 00 |
| - Core 核（第 7 层） | | |
| - PP 聚酯胶片 | | |
| - 8 Foil 铜质箔（第 8 层） | | |
| - SM 液相可成像掩模 | | |
| - ID 屏蔽标志 | | |

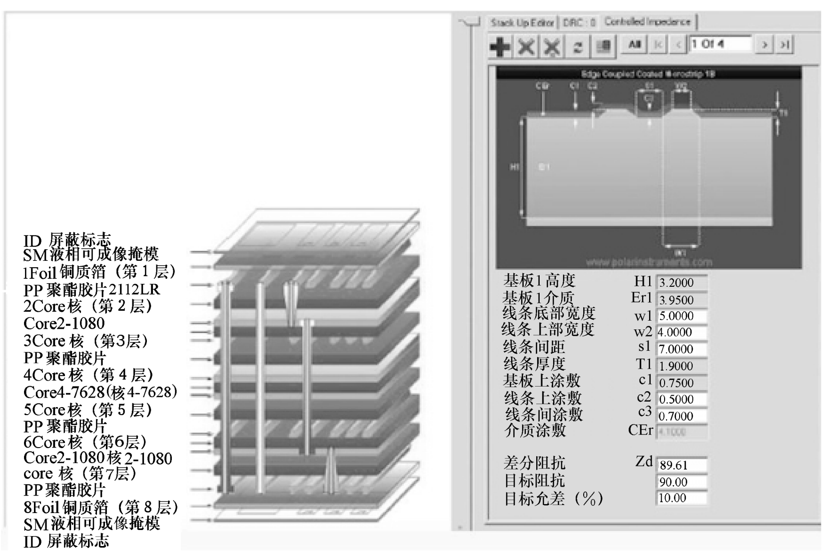



图 2-5-24　一个 8 层 PCB 叠层和它的阻抗计算

在考虑到所有上述影响的同时，而又在不希望增加产品的成本情况下来改善 EMC 性能和产品的屏蔽和滤波效果，我们发现，采用人工计算的办法几乎是不可能的。并且，对在板线条调整的迭代过程过于耗时。所以我们需要借用能够处理这个问题的 PCB 设计工具。Polar 仪器公司的 SB200 叠层工具和 SI8000 阻抗求解器（程序）就是帮助我们解决这些问题的这类工具。

上面所提到的那些计算机辅助设计工具还可以帮助我们降低产品的单位制造成本和缩短产品进入市场的时间。当然，TDR 也是用于这一目的的一个非常有价值的工具。

有能力和经验丰富的生产传输线 PCB（有时也称为受控阻抗 PCB）的制造厂商的数目日益增多。其中，有些制造厂商装备有技术含量很高的复杂模拟（仿真）器和测量设备。这些模拟器的拥有，使它们的设计工程师具有了他们所必须有的设计手段和工具。而精密的测试设备还可以帮助他们确认和验证所获得的设计结果。对于一个刚刚从事传输线设计的工程师来说，这些制造厂商以及它们的产品为他们以及他们的产品设计带来许许多多的，有价值的帮助。而对于一个从事多年传输线设计专家来说，它们又是一个很好的技术伙伴。

但有些制造厂商，特别是那些低端市场产品的制造厂商，也许不会为设计工程师提供太大的帮助。因为它们往往并不总是具备用于生产受控阻抗 PCB 所需要的装备和测试手段。有些甚至连一些基本概念都不甚清楚。尽管如此，它们的销售人员仍然会给人造成一种印象，他们有能力与您合作，并根据您的需要（通过向您学习）按时生产出性价比很好和可靠的受控阻抗 PCB。不可想象你能通过与这样一些公司的合作可以生产出使用最新的亚微米元器件和传输线技术的 PCB。虽然，产品的购买者往往选择使用尽可能廉价的 PCB 供应商是一件很自然的事。问题的关键是项目主管（或其他拥有足够权限的管理人员）必须密切注意并防止他们的供应商是否在不考虑产品质量的情况下尽量的节省成本。

## 5.3.11　有关微带线的一些问题

在微带线线条（那些在 PCB 上部或下部表面层走线的微带线线条）的一个面处在 FR4 或其他 PCB 介质材料上，而另一面暴露在空气中的情况下，它们所经历的有效 $k$ 值要小于整体 PCB 材料本身所具有的。我们都知道，所有的电信号和噪声都会以电磁波形式传播。在上述微带线线条的情况下，有相当部分的电（场）能量和磁（场）能量的一半将以波的形式在空气中传播。与此同时，剩下的能量将通过 PCB 介质传播。微带线线条越宽，通过 PCB 介质传播的电（场）能量的比例就会越高。因此，对一个微带线线条来说，有效 $k$ 值取决于线条的宽度。其结果是，微带线的 $Z_0$ 和 $v$ 也将取决于它的宽度。

微带线线条所存在的另一个问题是，它们通常都会喷涂或涂敷有一层阻焊层。除此以外，有时还会涂有一层防止潮湿侵入的涂层。有时甚至会把 PCB 封装于硅胶或树脂形成的胶囊中或浸入充有特种油类的容器中，以改善它们在恶劣工作环境中的可靠性。由于这些表面涂层或胶囊容器中的材料具有与空气（$k=1$）完全不同的 $k$ 值，因此会对线条的特性阻抗和它的匹配精度产生很大的影响。例如，有时由于环境的缘故，会在 PCB 的阻焊层上形成凝聚的小水珠或甚至会形成一层以水分为主的膜。而水的 $k$ 值高达 80。这当然会对微带线线条的 $Z_0$ 和 $v$ 造成非常严重的影响。

有时，在线条变更层次的地方会造成该线条的一部分为带状线，而另一部分却是微带线结构。显然，两者会有截然不同的速度系数。信号和噪声所看到的也是不同的 $k$ 值。除非对这类混合型带状线给予特别的关注，否则它们的 SI 和 EMC 性能会由于信号时滞和失配而变坏。

# 5.4　差分传输线的匹配

## 5.4.1　差分信号简介

所有上面的讨论都假定了：所使用的信号为单端信号。换句话说，所有它们的形成和接收都是相对于 0V 而言的（有时也会使用某些其他参考电压来代替 0V）。但是由于 SI 和 EMC 的原因，越来越多的时钟和通信信号要求使用差分信号传送（比如 USB2.0、Firewire、Ethernet、PCI Express）。LVDS（低电压差分信号。有时也称为，小振幅差分信号）技术变得越来越普及。PCI Express LVDS 驱动器具有的上升/下降时间大约为 100ps。

差分信号传播使用极性相反的信号来驱动两个导体。使用差分互连接的现实结果是获得了较好的 SI 和较低的发射。与此同时，也还增加了抗扰度，以及形成了较低电平的地和限值反弹噪声。

严格地说，在一个理想化的环境中，在驱动器和接收器的参考面之间不需要任何电气上的连接（但在工程实践中，这样的连接会帮助我们降低由阻抗所引起的共模发射。下面我们还要就这个问题做进一步的讨论）。图 2-5-25 所示为两个差分信号传播的例子。第一个例子是一个典型的数字差分信号的传播。它使用了两个单端信号：两者幅值相同，极性相反。有时会在信号名上分别标有 + 和 – 符号来表示两者为一个差分对。而不太使用在它们中的一个上面划一个横杠来表示。有时也采用诸如对称或平衡这样的名称来表示差分传输信号。

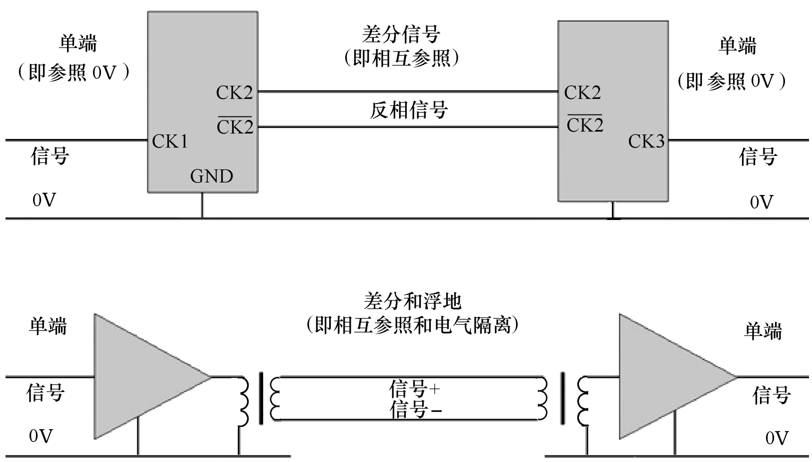



图 2-5-25　差分传输线的两个原理图

数字元器件和运算放大器仅能处理在有限电压范围以内的信号。这主要是受制于它们的电源限值。使差分信号以 0V 为参考可以确保信号保持在器件的最佳运行范围内。在任何实际的差分信号传播设计中，公共 0V 参考面连接为非平衡所引起的共模电流提供了就近的返回通路。

作为单端的信号起始和终止的地方，我们还需要有器件将它们转换为差分信号，并在电路中的某个地方再转换回来。在实际应用中，如动圈话筒、铂电阻温度计和偶极子等，它们本身就直接产生差分信号。采用差分信号传输的数字和模拟 IC，可以内置单端到差分转换器电路（反之亦然）。在图 2-5-25 中所示的另一个技术是使用一个变压器来完成模式间的转换（请参阅传输线匹配一节的内容）。

当沿着一个差分信号的传播导体的传输延迟超过信号的上升时间的一半时（$t_p \geq t_r/2$），为了

获得良好的 SI 和 EMC 性能，要求使用一个差分传输线。这和前面小节所讨论的信号一样。但有些较为谨慎的设计工程师往往会推荐采用（$t_p \geqslant t_r/3$）。但为了保证具有良好的 EMC 性能，我们推荐采用（$t_p \geqslant t_r/8$）。如图 2-5-26 中所示，可以根据需要在 PCB 上或其内部构成许多不同种类的差分传输线。

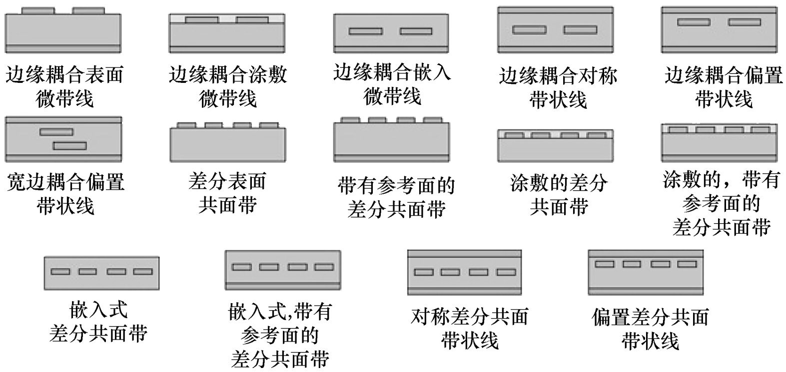



图 2-5-26　在 PCB 上构成的众多种类的差分传输线的一些例子

在前面有关小节中，用于单端信号传输线的讨论也都完全适用于差分传输线。但是为了充分发挥差分传输线的所有优势，有几个附加的考虑必须予以重视。下面将分别对它们进行讨论。

## 5. 4. 2　在差分传输线中的 CM 和 DM 特性阻抗

在差分传输线中的每个线条的特性阻抗 $Z_0$都取决于它相对于另一个线条的驱动方式。例如，一个差分传输线的偶模 $Z_0$（有时称之为共模或 CM。也有人称它为齐模。）适用于它的两根线条是以同相方式驱动的情况。它不同于当两根线条以反相方式驱动时的奇模 $Z_0$（有时也称之为差模或 DM）。但还存在有另一种 $Z_0$，那就是在一个差分对中的一根线条为自驱动线条，而另一根线条则保持静止状态时所看到的 $Z_0$。在原丛书相关章节所附的文献中，给出了在一个背板产品中的差分传输线的设计、模拟和测量的例子。该例子中还包括了 TDR 模拟和实践中测量所获得的实际偶模和奇模阻抗。

因此差分 $Z_0$仅存在于差模（DM）信号中。但在工程实践中，任何信号都不可能是完全平衡的。就是线条本身的不完善也会影响到它们的平衡。并引起共模（CM）电压和电流。诸如地反弹和限值反弹这类在线条中的不可避免的噪声通常也都是 CM。所以在差分传输线中总会或多或少的存在有 CM 信号和噪声。即便在沿着线条长度上的 DM $Z_0$得到完全控制，并且在终端上由电阻形成完善的匹配情况下，也要对 CM $Z_0$（它具有一个与 DM $Z_0$不同的值）进行必要的控制和正确的终止。假如通过采用在沿着线条长度上对 CM $Z_0$的控制来达到阻抗非连续最小化的目的，并假定差分传输线的两根线条又没有仅用电阻正确地完成匹配，CM 电压和电流将会沿着线条反射回来。这不仅会造成两个信号波形的失真，而且有可能引起 SI 问题。但更有可能的是引起严重的 EMC 问题。

直到几年前，对用于计算不同差分传输线的各种 $Z_0$的若干公式仍有争议。如今，专家们已就各种计算方法和场求解器（程序）之间已达成相当一致的共识。所以，要注意尽量采用出自 2000 年以后出版的文献和书籍的计算公式，或使用 2000 年以后上市的应用软件。当然，最好还是使用一个场求解器（程序）来计算差分传输线的 $Z_0$。

在对一个 PCB 上携载不同信号的线条布线时，为了信号的完整性，该两根线条应该间隔足

够远以防止它们间的杂散电容和电感耦合引起的串扰问题。但在对工程实践中的差分对布线时，它们的间隔则应该尽可能地靠近，以使两根线条间的耦合尽可能的大。这种紧耦合差分传输线提供了最好的 SI 和 EMC 性能。

例如，一个由两个 50Ω 传输线线条组成的差分传输线，假如它们的间隔距离远到几乎没有什么耦合形成，那么，它的 DM $Z_0$和 CM $Z_0$将分列为 100Ω 和 50Ω。但在两个线条足够靠近，并形成紧耦合的话，那么，DM $Z_0$将会有所降低（即降低到 67Ω），而它的 CM $Z_0$则会维持不变。

因此，对差分传输线来说，应该将它的线条间的间隔距离设置的尽可能靠近，以形成它们间最大可能电感和电容。同时，还应该控制沿着整个线条长度上的几何参数来尽量降低 DM 和 CM $Z_0$中的阻抗非连续性。这样做不仅使差分线中的失衡最小化，而且对改善 EMC 性能也是非常重要的。在 PCB 上的一个差分线中的一段走线若正好是相对着一个完整实心参考面（多于一个参考面），几乎可以肯定会要求在沿着这一线段的线条宽度和间距保持恒定（理想情况下，一个差分线的整个长度都应该是像这样的一个线段）。

图 2-5-27 显示了使用入射波开关型（请同时参阅图 2-5-14）时的终止差分线的两个例子。假如仍使用上述的那个例子，从线条到 0V 的两个电阻分别为 $R_{1A}$和 $R_{1B}$，并均为 50Ω。而差分电阻（$R_2$）为 200Ω。那么，50Ω 的 CM $Z_0$将与 $R_{1A}$和 $R_{1B}$相匹配。而 67Ω 的 DM $Z_0$将会与 $R_{1A}$与 $R_{1B}$串联后（100Ω）再与 $R_2$ 相并联的总电阻相匹配$\{(R_{1A}+R_{1B})//R_2\}$。

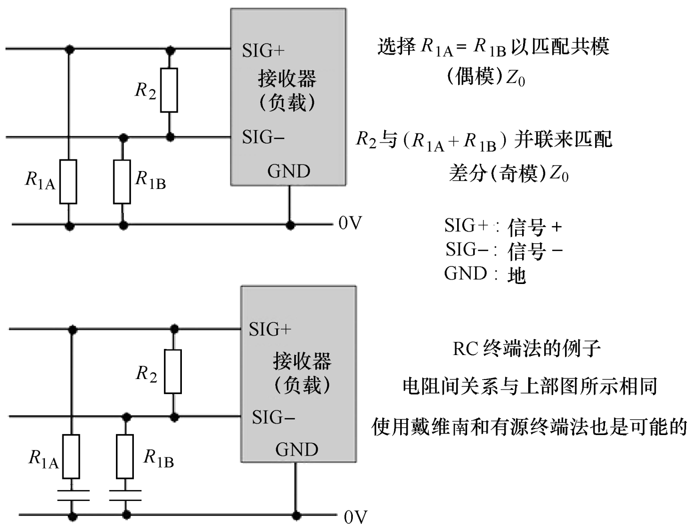



图 2-5-27　差分线终端法的例子

当使用反射波开关型（请同时参阅图 2-5-13）时，差分线的两个线条以及它们的串联电阻都必须设置在尽可能靠近它们的驱动器插针处。但是，仅使用具有两个串联电阻的紧耦合传输线是不可能在既满足 CM 特性阻抗的匹配的同时，又满足 DM 的特性阻抗的匹配的。正如前面的例子中的，对终止耦合入射波开关型差分传输线所要求的那样，它也将要求另外一个连接在两个线条间的电阻来完成 DM $Z_0$的匹配。

在差分传输线接收器端的两线之间跨接单个电阻来完成该传输线的终止是常见的一种差分传输线终止方法。但从 EMC 角度来看，只有在已经使用 CM 扼流圈和其他方法把共模（非平衡）电流降低到忽略不计的数量级上时，才会被设计工程师们所接受。

另一个常见的差分传输线终止方法是把它的两根线分别看作为使用串联或并联（分路）技术的两根独立的单端线。但这个方法只有在该传输线的两线间距大到可以忽略不计它们间的耦合

时才是可行的。况且，就 EMC 性能来说，它并不是一种最好的布线方法（虽然，当线条要穿越一个通孔区域，而该区域的焊盘之间又无法同时容纳两根线条时，它可能具有变成最佳选择的可能性）。

从关心 EMC 性能的观点来考虑问题时，关键是要使差分线的所有 $Z_0$在它的一端或两个端头上都终止于匹配电阻上。从而防止了它们的 DM 或 CM 信号反射引起问题。

差分线条可以在同一个 PCB 层面上以共面方式布线，也可以在与线条宽面相邻的 PCB 层面上布线（即差分线条布线于不同的层面上）。但这种布线方式通常的 SI 和 EMC 都会较差。再加上还有一些其他的原因（请参阅文献宽边布局的非对称的有关内容），所以一般并不推荐采用。但有时这种方法可以将 EMC 恶化程度减至最小。

## 5.4.3　离开 PCB 或穿越分割参考面的差分传输线

假如一个信号必须离开它的参考面，那么，紧耦合差分传输线是可以使用的最好类型传输线。例如，当一个传输线结束于一个 PCB 或离开一个产品；当在同一个产品中传输线要连接到一个不同的 PCB；或者当一个信号必须以在一个相同 PCB 中的不同参考面作为参考时，差分传输线都是可以使用的最好类型传输线。当传输线必须穿越一个参考面上的沟槽或间隙时，差分传输线仍然是可使用的最好类型的传输线。若使用的是共面差分传输线效果将肯定是最好的。在实际应用中，早先所列举的所有布线原则或指南仍适用所有上述情况。但差分传输线并不是一个万能的灵丹妙药（读者一定还记得，从 SI 和 EMC 性能考虑，通常是不推荐采用平面分割的。尽管有些制造厂商的产品应用注意事项中和较老的教科书中仍这样做）。

在一个差分传输线必须离开它的参考面的场合，不论是通过一根电缆离开一个产品，还是连接到另一个 PCB 上，在它离开的那一位置上很可能要求完成滤波。这一点和前面所描述的单端传输线相同。X2Y 衰减器 LLC（公司）（http：//www. X2Y. com）最近研制开发了一种新型的用于差分信号或电源滤波的电容。它们降低了的自感使得它们在很高频率上的效率远高于一般分列式电容。但把它们用于平衡信号（或电源）时，它们的性能甚至更加接近理想电容。图 2-5-28 所示为使用 X2Y 这类器件的 PCB 布局的一个例子。

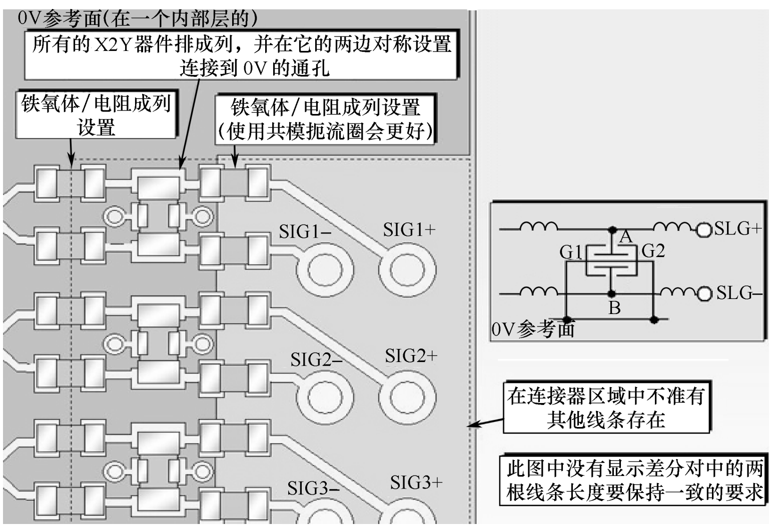



图 2-5-28　使用 X2Y 元器件的 RC 或 LC 滤波的差分对布局的连接器

### 5.4.4　差分信号传输中的失衡控制

为了使 SI 和 EMC 从使用差分传输线中获得最大得益，关键是要沿着它们的整个布线长度保持它们的平衡。这里所要给出的一些原则或指南摘自文献 PCI Express Verification 和 Avoiding Differential Pair Routing Violations 的用于 PCI Express 部分。在平面存在缝隙或屏蔽电缆不能使用360°方式搭接来终止它的两端的场合，即便是在正负信号之间的 150ps 的时延（上升或下降）就能使一个差分传输线所形成的 EMC 性能降至就像使用的是单一的一根单端线条所获得的性能。引起差分信号时延的原因有多种。下面我们就来分别对它们加以讨论。

在图 2-5-29 中所示的是引起 EMC 性能下降的原因之一。线间的不平衡会引起差分信号的相对时序变坏。因此直接导致了 CM 电流的形成。这些电流必须在驱动器和负载之间的公共连接中流动。这里所指的公共连接通常就是指公共参考面。当这个公共连接在所关心的最高频率上不具有非常低阻抗时，以及在沿着它们的整个走线长度上的固有物理结构又不是非常接近差分线条（或连接器、导体）的场合，只需要 150ps 的时延就可以引起 DM 向 CM 的转换（反之亦然），并由此导致发射（和抗扰）问题。

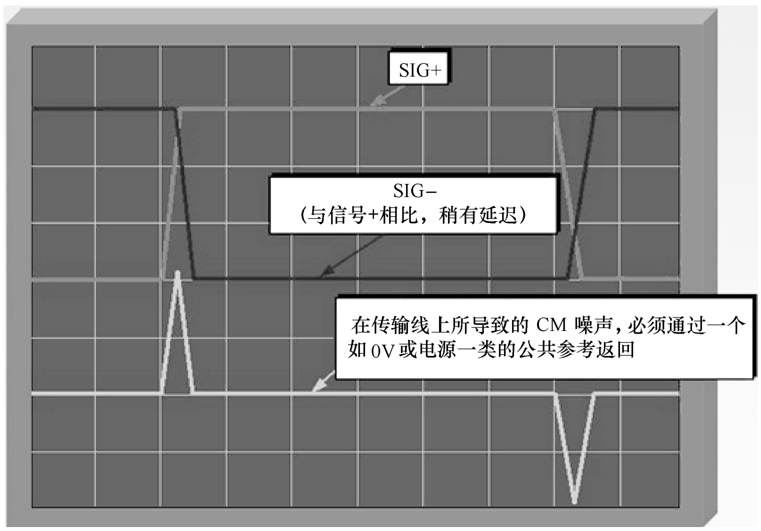



图 2-5-29　差分线的非同步时滞引起共模噪声电流

与一个差分信号有关联的 CM 电压与时延有着直接的联系。一个信号的上升/下降时间的 $X\%$ 的差分所导致的一个 CM 电压是差分信号电压的（$X/2$）%（请参阅文献时延的共模分析）。

有若干非平衡源可以影响到差分时延，从而造成发射和抗扰问题。这包括有：

1）线条上的非均等杂散耦合（比如，一根线条比另一根线条更为靠近 PCB 的边缘，或参考面上的沟槽和边缘，或较为靠近一个金属体；线条间的间距变化等）。

2）线条宽度的差异。

3）由于两根线条存在有几何长度的不同所引起的 + 和 – 信号的传播时间不同。

4）驱动器时序不对称。

5）不同的驱动器阻抗，上拉与下拉时的阻抗不同。

下面将逐个对上列各项所造成的影响进行详细讨论。这里推荐对差分时延建立预算。这个预算应包括对所有上列各项可能对 EMC 性能所造成的影响做出评估在内，以确保大部分的 PCB 不

会由于上列的任何一项造成 EMC 问题。

倘若能够在设计中遵循本章中所提出的一些 EMC 原则和指南，将会使差分时延所造成的 EMC 问题大为减少。例如，在使用带状线时，仅在 PCB 的一个层面上布线，并带有延伸到远超过线条前后上下各个方面的连续完整参考面就是这些原则中的一个典型例子。但是，在完成一个完整的设计过程中，不在某个（些）问题上做出某个（或一些）折中选择是很少见的。这就要求通过使用场求解器（程序）来发现或找出对一个给定的互连接差分时延应该处在一个什么范围才不至于对 EMC 性能造成影响。

**1. 线条上的非均等杂散耦合**

当差分线条通过金属体、塑料件、环氧树脂材料或玻璃件，平面上的沟槽和边缘，其他线条，安装和紧固件等类物体时，差分传输线中的两个线条与这些物体之间所产生的杂散耦合将会存在差异，并形成非均等杂散耦合。其结果是导致了差分传输线的失衡，进而引起发射的增加（因为将会有较多的有用 DM 信号被转换成了不希望有的 CM 噪声）。图 2-5-30 显示的就是这个问题的几个典型例子。

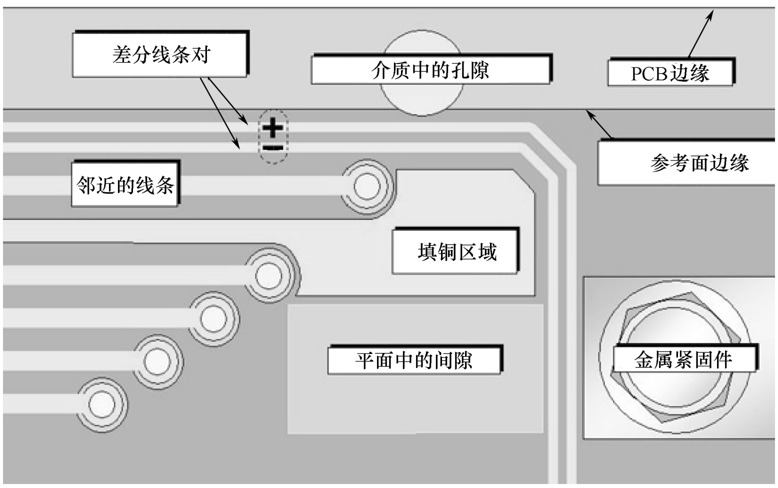



图 2-5-30　非平衡寄生电容的一些例子

原则上，要尽可能地使差分传输线远离任何平面的边缘、沟槽或孔洞，以及任何大直径的通孔或金属件。在最理想情况下，差分传输线的两根线条与最大尺度为 $D$ 的平面间的距离至少为 $D/10$。读者可以从许多产品的应用注意事项、文章和书籍中找到用于这类布局的一些推荐距离和计算方法（例如有关讨论差分对布线中的误区及避免方法的文献）。但这里需要指出的是，大多数这些推荐所考虑的往往都是如何形成可接受的 SI。而良好 EMC 性能的差分对平衡的形成则要困难得多。但如一开始就指出的：如果把 SI 的技术规范和指标制定得比所必需的更为严格一些的话，一般地说，也将会获得较好的 EMC 性能。

在设置连接器插针布局过程中，要尽量选用那些具有相同杂散电容和电感的插针来作为差分对的插针对。通常这意味着，这个用于差分传输线的插针对就封装外壳和其他插针而言，几何上是对称的。实际测量结果显示，在一个 15 路屏蔽的 D 型连接器中，使用设置错误的插针对布局可以造成高达 20dB 的发射增加。

使用带状线布线方式可以帮助保持差分对的平衡。在两个完整平面之间的带状线性能是最好的。但前提是，在整个 PCB 上以（在所关心的最高频率上）至少每隔 $\lambda/10$ 的距离使用通孔或去

耦电容连接两个平面。因为这样做不仅对差分传输线的两根线条所形成的屏蔽较好，而且大大减小了外部杂散电容和互感对差分对的影响。同时，这样做还降低了安装在 PCB 上或邻近 PCB 的金属体或介质材料所引起的非平衡影响。

要尽量使差分对中的两根线条的间距保持恒定。并且在它们可能通过参考面中所存在的通孔或其他开口时不要把它们分开。同样的，在它们通过像一个 BGA IC 下面的通孔区域或一个密集程度很高的连接器时，也应尽可能避免它们的分离。在工程实践中，这通常意味着，要采用具有较窄的线条和间距的 PCB 布局。并尽量避免选用质量低劣的低成本 PCB 制造厂商所提供的产品。另一个办法是使用微化孔/HDI PCB 技术来代替使用 THP 技术。关于这一点的更为详细的讨论将会在本篇第 6 章中进行。

**2. 线条宽度的差异**

在 PCB 制造过程中所形成的线条宽度在沿其长度上的差异会引起失衡问题。造成线条宽度改变的原因是多种的。例如，铜箔蚀刻速度的不均匀或后续镀敷工艺的不稳定都会造成线条宽度在沿其长度上的不一致。当线条在 PCB 上所处的位置不同时，由于 Gerber 照相制板技术本身的固有分辨率以及它们所形成的虚拟网格本身的精度，也会造成线条宽度和间距上的不稳定。

对于单端传输线来说，由上述原因所引起的线条宽度的误差仅在线条宽度本身窄于 0.13mm（5‰in（5mil））情况下才会被认为是严重的。但对差分线而言，线失衡（因此而造成 DM-CM 转换并引起发射）是一个十分严重的问题。为了对形成这种误差的工艺过程进行控制，很重要的一点是在 PCB 上分隔很远的两个或多个位置上建立采样测试点，并进行测试。更为重要的是要将这一步骤作为产品验收程序的一个组成部分，由验收部门对入库产品质量进行检查。

但要引起注意的是，上述的测试检查很可能无法查出由 Gerber 分辨率所引起的线条宽度误差。克服这一问题的一般做法是（在使用交织介质情况下）把所有的狭窄差分传输线与 Gerber 工具的数字转换仪所形成的网格之间构成 20°～70°之间的交角。这样一来，任何由于数字化过程中所造成的影响都会在相当程度上沿着线条长度上以平均的方式相互抵消。

对测试样品进行差分线测试要求使用 4 端口矢量网络分析仪。这种矢量网络分析仪是一种必须由专业人员操作的，价格昂贵的科学测试设备。但如类似于 Polar 仪器公司等有关公司也生产适用于验货使用的，操作较为简单的这类测试设备。

**3. ＋信号和－信号之间传播时间的差异**

在信号布线中包括有连接器或电缆的场合，倘若一个使用 FR4 材料的带状线 PCB 线条的走线长度差异大约为 20mm，或在一个连接器或电缆（取决于它们的介质）的走线长度差异大约为 30～40mm 时就会引起大约为 150ps 的时延。因此假如沿着整个线条的走线长度上，参考面或电缆屏蔽并不十分完善，而且差分线长度差异又是唯一引起信号时延的因素条件下，为了获得差分传输线传输信号具有良好 EMC 性能的优势，我们的目标应该是将线长差异保持在上述数据的 1/10 以内。但由于还有其他造成时延因素的存在，我们可能还要将线长差异缩短到上述值的 1/20 之内，甚至更短。

在由交织玻璃纤维-环氧树脂构成的基板上（如 FR4 和 G-10），线条布线方式不同也会引起信号在两根线条间的传播速度 $v$ 的不同。这与由于线条长度差异所造成的影响相同。将差分线的走线与玻璃纤维层的经线或纬线形成一个 30°～60°之间的夹角，通常就足以‘平均掉’交织基板的影响。这个问题还会在后面的有关小节中做进一步的讨论。

**4. 驱动器时序的不对称性（＋信号和－信号之间）**

所谓的驱动器时序对称性较好意味着，＋信号和－信号的开关时间更加接近于发生在相同的瞬间（同步）或者在正弦波信号的情况下，两者间具有更加小的相位差。这样就会形成较小的

时延。从而降低了由此所引起的发射。

为了上述的原因，通常都会需要从器件数据手册中查找最大所允许的时延。假如无法从数据手册中找到，则必须假定并按照该指标是处于最恶劣的情况下进行设计。即便一个器件在测试台上正确的进行了测试，制造厂商仍可能会在将来的某个时间所发送的器件中所附的数据手册或应用注意事项中列出所允许的整个技术规范的允差范围。因此，除非数据手册中所列出的技术指标的最大值对一个设计来说是足够好了，否则，自然会要选择技术指标最好的器件。

例如，DC90C031 LVDS（低电压差分信号技术。有时也称为小振幅差分信号技术）4 封装 CMOS 差分线驱动器规定了它的典型上升/下降时间为350ns 以及它的典型差分时延为80ps。所允许的时延最大值则为900ps。可想而知，在使用这样一个器件时，密切关注 CM 电流返回通路的细节对从 PCB 和一个低成本的产品获得良好的 EMC 性能是多么的重要。

**5. 上拉和下拽状态时的驱动器输出阻抗差异**（驱动器输出阻抗的非对称性）

由于上拉和下拽电阻的不同所造成的输出阻抗差异能够使输出的方波变成矩形波。在一个实际应用的 CMOS 驱动器例子中，当它处在上拉（负载）状态时，它的输出电阻为44Ω，但在它处于下拉（电阻）状态时，它的输出阻抗仅为 11Ω。因为传输线的其实阻抗通常典型值为 50Ω ~ 120Ω 之间，上述例子的结果是，正向上升沿的过渡传输时延将会与负向的下降过渡传输时延完全不同。结果导致原设计为方波的时钟信号却变成了矩形波。并且，由驱动器输出阻抗差异所造成的另一个不良影响是在时钟频率中出现了偶次谐波（一个纯正方波的傅里叶频谱中只有奇数谐波）。所以，由此所造成的驱动器时延不对称还会增加差分线的 CM 噪声发射。

此时在传输线的驱动器端增设一些串联电阻对上述问题的解决几乎没有什么帮助。例如，上述例子中，倘若在驱动器的输出上增设一个 22Ω 的串联电阻。虽然偶次谐波的发射应该有大约 6dB 的降低，然而，选用设计有内置驱动器件的，用来驱动传输线的驱动器在降低发射方面会有效的多。这类器件在上拉或下拉状态时，通常都会具有较低的阻抗（比如 10Ω）。但在选用前，仍应仔细查看器件数据手册（或向制造厂商进行询问），以确定器件在上拉和下拉状态之间的最大阻抗差异。并按照该技术指标来设计器件的使用范围，以证实所选用的器件在实际的 PCB 中仍具有足够的工程宽余量来满足所设计的产品性能指标。此时，还应该将所有其他可能影响差分时延的因素都考虑其中。

## 5.4.5　布线的非对称性

在前面已经提到过，在一个差分对中线条布线对称的重要性。并且我们也知道，差分线中两根线条的布线方式不同将会改变每根线条可能存在的杂散电容和电感。不论是杂散电容还是电感的不同又都会引起差分对的失衡。况且，差分对中的每根线条与它邻近的平面（或多个平面）以及其他线条的耦合所引起的布线不对称又会改变与该差分传输线有关的 DM $Z_0$和 CM $Z_0$的比例。

有时我们也推荐采用加宽或减薄其中的一根线条来补偿线条中出现的误差。但这只能对两个 $Z_0$中的一个进行。在差分对以足够靠近的紧耦合方式布线时，尽管我们也知道是非对称布线，我们也无法采用类似于补偿的这类小技巧来同时保持 DM $Z_0$和 CM $Z_0$的恒定。

为了获得最佳的 EMC 性能，最好的办法就是沿着差分对的整个布线长度上，以紧耦合、完全对称的方式走线。并且，还要求以它们至少有一个端头终止于 DM $Z_0$和 CM $Z_0$（当然，两个端头则更好）。在使用 LVDS 技术时，倘若使用的 LVDS 接收器的类型可以接收宽范围的输入电平时，则有可能在 PCB 上采用经典的终端法（终止于两个端头）。

但在工程实践中，对称布线往往会遇到一些困难。特别是在一个通孔或焊盘区域的周围。比

如，一个 BGA 器件或者在一个连接器插针下面就是这样一个多通孔或焊盘的区域。理想情况是将每个对称的差分对在布线障碍之间走线，并且在相邻层面上有足够平面宽度以对称的方式位于差分对下面来携载它们的返回电流。图 2-5-31 所示的理想情况可以通过在满足它们所要求条件下，使用尽可能小的线条宽度和平面间隔来获得。因为，这样做可以为它们以对称方式走线提供所需要的焊盘和通孔间隔。但是，在正常情况下，若低成本产品无法满上述对线条本身和它们的间隔所要求的条件时（在撰写此书时为 18nm，或 7‰in），商业上成本的增加也许无法接受。那么，就需要寻找另外其他替代办法。

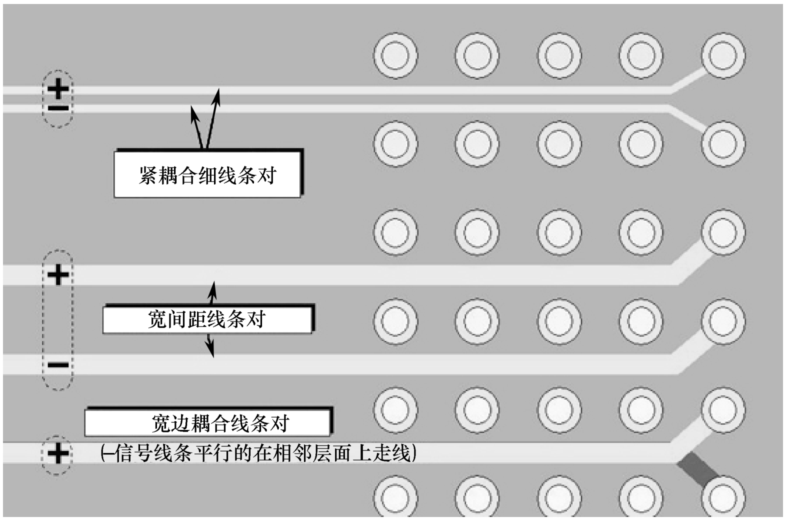



图 2-5-31　在高密集度通孔区域中保持线条对的对称性

一个办法是简单地把有用信号波形（和不希望的噪声）的上升和下降沿减慢至由非对称所引起的非连续可以忽略不计的程度（作为例子，请参阅前面的图 2-5-5）。但是，在使用高数据率或高频率的场合，试图用这个方法来达到所要求的电路功能很可能是不切实际的。

有时建议采用的另一个办法是，把差分对的间距拉开以使它们之间不会形成明显的耦合（在这个情况下，CM 的 $Z_0$ 简单的就是 DM $Z_0$ 的两倍）。然后，把它们按照单根线条方式穿越通孔和焊盘区域（请参阅图 2-5-31 中部的一对线条）。当使用这个方法于高速或高频信号（或噪声）时，关键的是使两根线条的布线方式完全相同。并以此来确保差分线的平衡。

在线条间距足够靠近而形成耦合（即，它们的 CM $Z_0$ 小于它们的 DM $Z_0$ 的两倍）时，把两根线条在遇到一个通孔或一个焊盘时分开走线也是可能的。这在文献线对分离一文中有所描述。但是，正如前面已提到过的，要对这种做法所形成的 DM $Z_0$ 和 CM $Z_0$ 进行补偿是相当困难的。

一般地说，差分对的宽面布线并不是一个好的办法（请参阅文献在宽面设置的非对称性一文的讨论）。但还是如图 2-5-31 所示，这样做至少允许在通孔或焊盘区域间允许一根线条通过的同时，仍保持差分对两根线条间的原有关系。因此，就其结果来说，这种做法也许并不是可供选择的最坏办法。

# 5.5　介质材料的选择

## 5.5.1　编织基板的影响

像 FR4、G-10、Nelco 4000-13SITM、Rogers 4350B 和 Pdyclad FR4 等这些普通基板中使用的玻璃纤维有着比环氧树脂高得多的介电常数（相对比，前者通常大约为 5.6，后者大约为 3.2）。在本书前面的讨论中，我们一直假定 FR4 材料的标称 $k$ 值为 4.2（频率在 1MHz 以上时）。这个值相当于高 $k$ 值玻璃纤维材料的平均值，但却只相当于环氧树脂 $k$ 值中的低值。

像普通织物那样，在 PCB 中使用的玻璃纤维也是交织状结构。它也有经线和纬线两个方向的纤维。倘若沿着经线和纬线方向对线条布线，而线条碰巧又主要集中于一个玻璃纤维材料富集的面积上，这将会导致该线条的实际 $Z_0$ 值小于假定 $k$ 值为 4.2 条件下的计算值。但假如，线条碰巧主要集中于环氧树脂富集的面积上（请参阅图 2-5-32），它的特性阻抗 $Z_0$ 将会高于计算值。这个结果对一个差分线阻抗不平衡所产生的影响是十分严重的（因此，导致差分线 DM 向 CM 转换率的增加和 EMC 性能的变坏）。

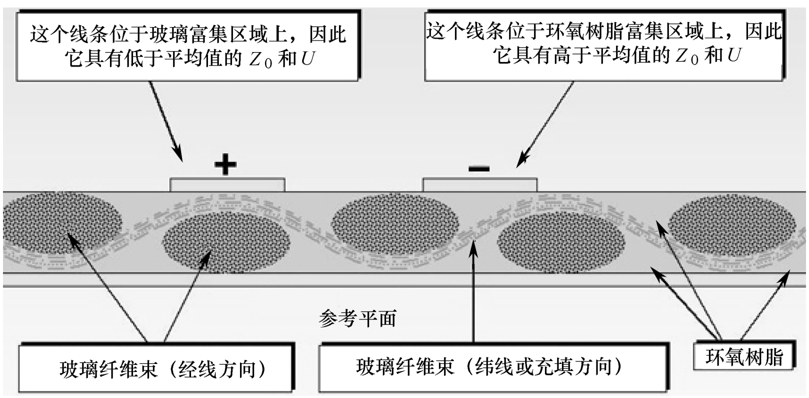



图 2-5-32　在 PCB 中玻璃纤维是如何影响非平衡的

与此同时，位于一个玻璃纤维材料富集面积上面的线条的传播速度 $v$ 也将会慢于 PCB 的平均速度。同样，一个位于环氧树脂富集面积上的线条将会具有高于平均值的传播速度。它还会导致差分线中两个信号之间的时延的增加，并倾向于使它们的眼孔振幅变小而增加辐射。时延的数量有时可达到 $t_p$ 值的 5%。我们已知道，$t_p$ 在这里是信号沿着线条的传播时间（有时也称之为飞行时间 $t_{flight}$）。它还会导致为了通过保持线条等长来最小化时延的努力的失败。而从 EMC 角度来看，差分线中的线长匹配（等长）又是特别重要的。

当然，我们无从得知在一个 PCB 中，玻璃纤维的实际路径。除非它们是来自同一批次，并且从同一大张的 PCB 按完全相同的方法冲裁出来的。否则在各个 PCB 中玻璃纤维的实际位置和路径都不会相同。即使是采用测试线条的批次检测方法也无法解决这个问题。解决这一问题的通常办法（在不使用非交织状介质条件下）是把所有的关键传输线（当然包括所有的差分线）按照与 PCB 中的玻璃纤维的经向和纬向成 30°到 60°交角布线。这样做可以有效地使交织基板的影响相互抵消。

另一个技术是将线条间的间隔距离设计为等于 PCB 材料中玻璃纤维束间的间隔距离。也许还可以研制类似非交织状玻璃纤维的 PCB 材料。比如使用随机分布在整个环氧树脂中的短纤维

的基板就是类示于上述的这类材料。即使是使用上述的技术，要在以玻璃纤维为基础材料的 PCB 上的长度长于 600mm 的线条上（比如在一个背板中）传输速率为 10Gbit/s 或更高的信号仍是极为困难的。在更高数据率的场合，为了节约成本，仍希望采用交织结构的玻璃纤维基板的话，有人建议使用电子消时延技术。但这样做对改善 EMC 性能完全没有帮助。

虽然推荐使用非交织状材料的基板，但这类介质的价格通常要比交织结构的玻璃纤维类型的高出许多。下面我们就试着来讨论在保持低成本的情况下，如何又能利用非交织类介质基板的优势。

### 5.5.2　其他类型的 PCB 介质

虽然，早就预测使用 FR4 和其他类似的材料的时代很快就会结束。但是，可供选用的同质均匀材料（如纯聚合物）是如此的昂贵，以致人们不得不继续寻找能够使用它们（FR4 等）的新途径。顺便提一下，同质均匀介质材料经常被包括 WL Gore 公司和 Roger 公司等在内的供应商们称之为微波基板材料。

图 2-5-33 中显示了一个最近新发展起来的技术。该技术使用了一层或两层比 FR4 材料损耗要小的材料［比如 WL Gore 公司的高速板 C 半固化片（预浸处理材料）以及称之为 GETEK 的材料］。作为主要由 FR4 材料组成的叠层的一个部分，这个做法的成本与使用全部由聚合物构成的相比仅略有增加。但并不是所有的 PCB 制造厂商都有能力成功地把不同材料层压在一起形成可靠的 PCB。这里可能要求对该新型产品进行强化寿命试验，以对使用这类技术的 PCB 叠层所形成的产品的寿命周期有一个感性的认识。

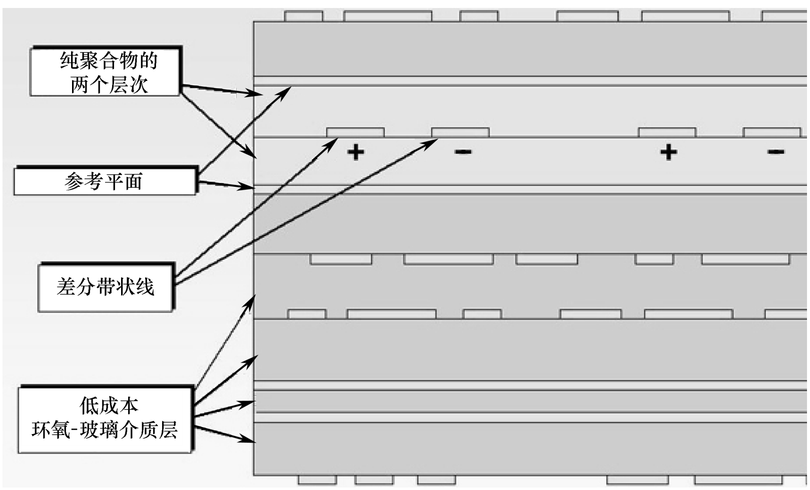



图 2-5-33　使用同质（非交织）材料形成的低成本叠层

## 5.6　阻抗连接器的匹配

对那些必须连接到一个器件，或离开一个 PCB 去与另一个 PCB（或一根电缆）相连接的传输线线条，为了防止存在过度的反射，并获得良好的 SI 和 EMC，它们必须保持相同的特性阻抗。不良匹配所造成的影响可以从图 2-5-5 的 TRD 曲线中看到。从电缆和 PCB 之间的最初连接的位置

能够看到，它所具有的阻抗要远比被测试的 50Ω 线条要低。

这种失配与 TDR 测量设备无关。但在一个实际系统中，它将会给上升/下降时间短于 300ps（或频率超过 1GHz 的正弦波）的信号或噪声带来严重的 SI 问题。再加上在具有更慢上升/下降时间（或更低的频率上）的信号或噪声上，这种失配还会引起 EMC 问题。有关文献中曾描述了在使用 LVDS，数据率高达 5Gbit/s 的背板系统中，使用 Teradyne VHDL-HSD 连接器的案例。该文献还包括了对 100ps 上升/下降时间的 TDR 模拟和对眼孔以及阻抗的真实测量。

有关匹配阻抗 PCB 连接器的设计已有大量的报道（图 2-5-34）就是其中的一种类型）。由于这些匹配阻抗 PCB 连接器的目前进展和更进一步讨论已超过本书所讨论的范围，所以我们在此不再做更深入的讨论。

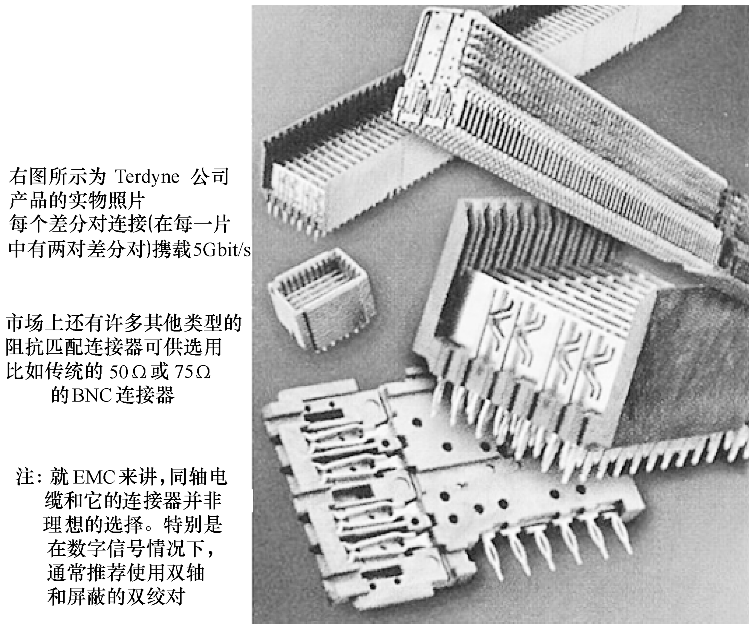



图 2-5-34　一个阻抗匹配差分对 PCB 背板连接器

和具有正确的 $Z_0$一样，就 + 信号和 − 信号而言，用于差分信号的连接器插针也应该保持相等的通路长度。这意味着，在实际应用中，需要购买专门设计用于这个目的的连接器。请读者注意，差分传输线所用的所有连接器都有它们自己的，按设计要求所规定的特性阻抗 $Z_0$。但这个 $Z_0$仅是指它们的 DM $Z_0$。它们的 CM $Z_0$并不是它们技术规范的组成部分。并且几乎可以肯定地说，它们的 DM $Z_0$与 PCB 上差分线条的 CM $Z_0$是不相同的。这将在 CM 电流通路中形成一个阻抗非连续点。这不仅对 EMC 不利，同时也无益于 SI。尤其是由于在线平衡很差时，存在有很高 CM 电流的情况。

这也就是为什么当差分线条必须通过一个不论是屏蔽的还是非屏蔽类型的连接器或一根电缆离开一个 PCB 时，我们必须对它们进行滤波的原因之一。此时的滤波起码可以起到一个预防措施的作用。在前面我们对离板连接器的滤波传输线已有所讨论。在图 2-5-28 中也给出了一个进行滤波的差分线和非屏蔽电缆布局的例子。

## 5.7　屏蔽的 PCB 传输线

### 5.7.1　沟道化带状线

一根带状线可以通过在沿着其线条两侧形成一个通孔壁而沟道化，并在 PCB 内形成几乎是屏蔽的导体。图 2-5-35 所示的就是上述情况的一个例子。有时设计工程师会通过在相同 PCB 层面上的信号线条的两侧都布有返回线条来形成一个屏蔽共面线。有时也称它为一个共面带状线。这两个通孔壁将会沿着这两个共面线条设置，从而形成一个隧道化的共面带状线。

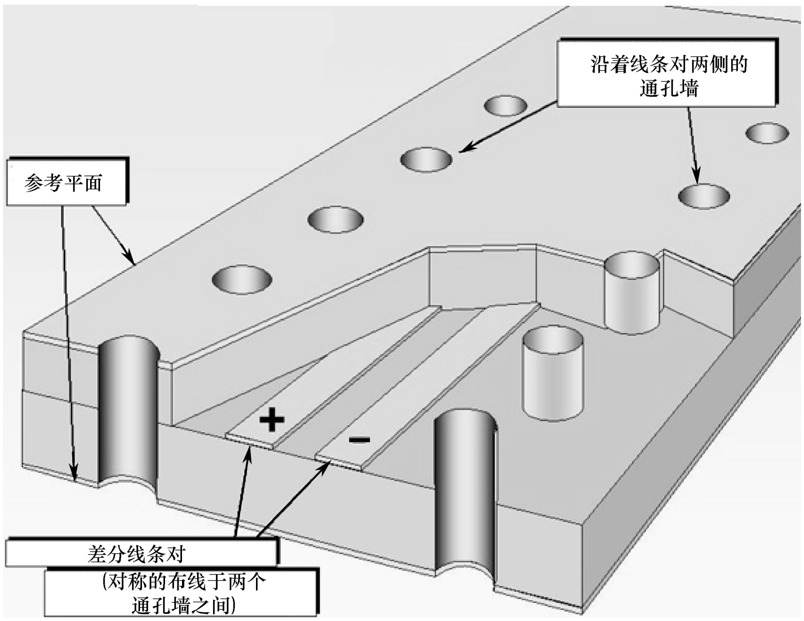



图 2-5-35　沟道化的差分带状线

当需要对来自一个高威胁线条（比如携载有来自 RF 功率放大器到天线的输出信号的线条）的串扰进行衰减以防串入邻近线条的情况下，前面所述的随隧道化技术是一个非常有用的技术。为了有效地降低串扰，所形成的通孔壁的通孔间距不能大于所关心最高频率波长 $\lambda$ 的 1/10（ = $1/(\pi t_r)$）。这里，$t_r$是实际的上升时间，而不是数据手册中的给出值)。在具体的工程实践中，我们推荐采用更短的间距。

隧道化共面线技术也可以用于差分线。但要特别小心并保持在屏蔽的共面隧道化结构中的线平衡。同样的，这类结构中串扰的降低也会有助于防止外部因素（诸如一个大金属体，PCB 边缘或邻近于一个平面中的沟槽）对特性阻抗的影响或造成差分线的失衡。但至今仍不太清楚是否存在有任何用于计算隧道化传输线或一个共面隧道化线 $Z_0$的公式。况且由于沿着线条长度上的每一点上的结构都不会完全相同。很可能要求使用一个三维（不是二维）的场求解器（程序)。

### 5.7.2　在 PCB 内部形成一个全屏蔽的传输线

有些 PCB 制造厂商现在已可以在一个 PCB 中的层次之间形成线性的沟槽，并对它们完成铜镀敷，最后再以环氧树脂将它们充填。正如在图 2-5-36 中所示，这个技术可以被用来在一个 PCB 内部形成屏蔽良好的传输线线条。以这个技术形成的传输线具有远比普通传输线低的串扰和远为

良好的传输线性能。

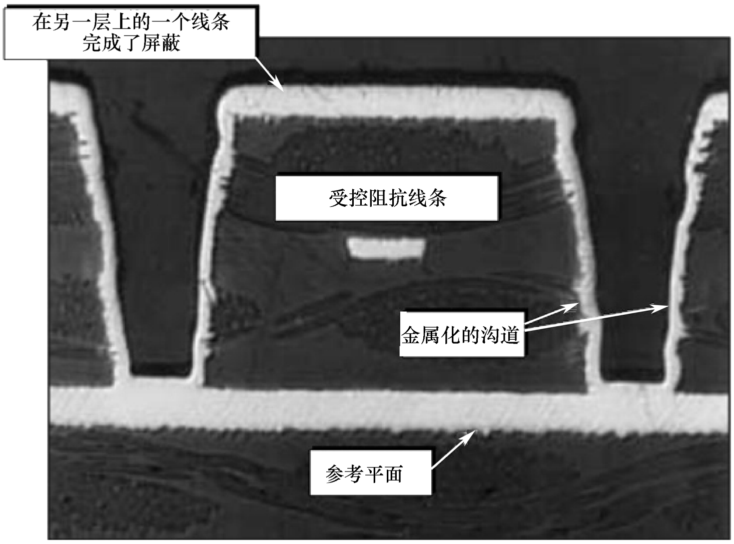



图 2-5-36　使用金属化沟道屏蔽一个 PCB 传输线的横截面图

## 5.8　其他的一些有关问题

### 5.8.1　阻抗匹配、变换和 AC 耦合

可以使用电阻网络来把两根线阻抗（$Z_0$）不同的线连接起来。通常把这些网络称之为匹配衰减器。文献匹配衰减器（matching pads）的一文中对它们的设计有所描述。通过改变一级和二级绕组间的比，变压器可以用来变换一根传输线的 $Z_0$，以达到与另一根传输线 $Z_0$ 相匹配的目的。这些阻抗变换器有时也称之为平衡-非平衡转换器。因为它们也能用于单端线和差分线之间的转换。

正如在本节前面部分中对一根传输线终止技术的讨论中所提到的，当要将两个具有不同 $Z_0$ 值的传输线连接起来时，精确的匹配是必需的。用于 SI 目的匹配可以给出一个可接受的波形，但很可能它的匹配精度还无法达到给出良好 EMC 性能的程度。使用一个闭合磁场探头于一个简单的 PCB 样板就可以帮助我们证实需要何种程度的匹配精度。

变压器（阻抗变换器）可以用来把一个差分信号悬浮起来。这里的所谓悬浮是指不论是在差分信号的驱动器端还是接收器端，信号都不需要与任何参考电压相连接。这个技术常被用于基于长电缆的传输线（比如以太网）来切断由于安装位置远离部件之间的地电势所引起的大面积地环。这样做可以使由于地噪声的存在而使信号质量变坏的可能性大为减少。

由于阻抗变换器的使用所形成的电隔离还可以用来帮助我们防止由于电气故障和雷击所造成的地（电位）提升而引起的过压损坏和电击危险。但是阻抗变换器本身必须按照如 EN 60950 这类相应的安全标准进行测试，以确定它能符合这些标准，并能够承受这类过电压而不被损坏。

当把用作阻抗变换器的变压器用于一个信号通路中时，很重要的一点是要使信号的平均 DC 成分接近于零。任何 DC 成分都会磁化变压器的磁芯。倘若 DC 成分足够大的话，所形成的磁化

程度将足以使通过变换器的信号产生失真。这一点与使用一个串联电容来耦合 AC 信号或数据时所出现的问题相类似。此时，假如 DC 成分不为零，电容将会在这个基础被充电（或放电）。所以，它的电压就有可能超过接收器的共模范围，并损害到信号的质量。

目前，有若干个对串行数据进行编码的协议（约定）可以用来使平均 DC 成分为零。请参阅文献什么时候使用 AC 耦合一文的讨论。

## 5.8.2　留有安全裕度是一种良好的工程实践

在本书成文时，实际应用中出现 300ps 的实际上升/下降时间已不是什么罕见的了。同时以不可阻挡的趋势开始出现批量生产以 90nm 硅工艺为基础的器件。并且可以预见在不久的将来，65nm 和 45nm 硅工艺也会在器件生产过程中出现。正如前面的图 2-5-6 中所示，这些信号的上升/下降时间已短到足以使一个单一通孔形成一个阻抗非连续点。并因此而引起由反射所造成的波形失真，眼孔图的缩小以及发射的增加和抗扰度的变坏。

在产品生产周期中，IC 制造厂商所采用的芯片缩小技术可以降低驱动器的上升/下降时间。因此，在生产初始，一个虽可以接受，但不具备较大工程裕度的新设计，在生产一、二年后，由于有关元器件的芯片缩小工艺技术的更新，可以使产品的 EMC 性能变差（甚至达不到 EMC 指令要求），并使产品的不稳定性增加。

由供应商所提供的经过 IC 芯片缩小技术工艺处理的器件，通常都会具有与他们最初所供应的速度较慢的器件具有完全相同的型号和封装方式。此时，只有查看批号才能揭示它们真正的性能。换句话说，只有查看批号才会了解到是在哪个批次开始执行新的芯片缩小工艺的。有些 IC 供应厂商常会与它们的用户（特别是使用量大的用户）达成协议：由新工艺生产的器件出现在正常发货的六个月前就会向用户提供芯片缩小后器件的样品。这样做的好处是显见的：任何由此所引起的设计上可能需要的修改可以及时完成。

但从一个产品设计周期来看，6 个月并不是一个很长的时间周期。并且大多数读者也许都知道，一个大的制造厂商所使用的某个特定型号的微处理器于它的不同产品中的数量往往可以高达数百万计。而每个产品的生产周期大约也就是 4 年多一点。所以，一个特定器件的芯片缩小会导致为了使产品符合 EMC 要求，而对所有使用该器件的产品全部重新设计。这平均需要 2 年左右的时间才能全部完成。而制造厂商的花费也往往会高达数千万美元。

因此，在工程实践中，若能预见新产品设计中有哪些 IC 有可能会在产品生产周期中执行芯片缩小工艺，并在设计中提早采用可能出现芯片缩小后的上升/下降时间值于产品的 PCB 电路和传输线中，那将是最好不过的事了。

在选用 IC 时，我们推荐使用具有一个特定转换速率的驱动器，而不是采用通常所说的开关速率为硅器件所允许的最高运行值的器件。对前者而言，虽然芯片缩小有可能会使芯片噪声的频率有所增加，但不会影响到它们的上升/下降时间。

## 5.8.3　滤波

在不是真正需要使用最快上升/下降时间和最高数据传输率的场合，通常可以对信号和噪声设置低通滤波器来减缓它们的过渡态时间和/或降低它们的最高频率。在实际应用中，为了获得良好的 EMC 性能，若采用滤波器来对一个驱动器的输出进行宽频率范围的滤波，而根本就不再需要使用传输线技术也是完全可能的。事实上，对诸如复位这类的静态数字线它是一种常用的技术。

假如要求使用匹配传输线的话，滤波的目的是要使信号和噪声的上升/下降时间足够长，以

沿着传输线长度上平滑掉阻抗非连续性。这不仅使设计变得较为容易，而且改善了 SI 和 EMC（与图 2-5-6 中的上升/下降时间为 1ns 和 150ps 信号所看到的阻抗非连续性相比）。假如，上升/下降时间能限制为不短于 1ns（或正弦波最高频率为 320MHz），那么本书中所讨论的许多设计传输线的细节往往都可以忽略不计或不必考虑。

用于信号线条的滤波器不能仅单独使用电容器构成。如果用一个示波器来观察一个线条上的电压波形，您会发现在一个元器件的插针上增设一个电容将会减缓它的上升/下降时间或降低它的高频成分。但是，示波器所没有显示的是增设的电容器会汲取很大的瞬态电流，从而增加了一个 PCB 的磁场发射。这类电流还会通过使平面之间的电压噪声有所增加而导致来自平面边缘电场发射的增加。不仅如此，它们还增加了发生在驱动器 IC 内部的地反弹和限值反弹噪声电平。

因此，滤波器中的电容器应总是与串联电阻或铁氧体结合起来使用，以限制任何形式的瞬态电流的增加。如图 2-5-37 在选择电阻和铁氧体的值时，应将线的特性阻抗 $Z_0$ 考虑其中。

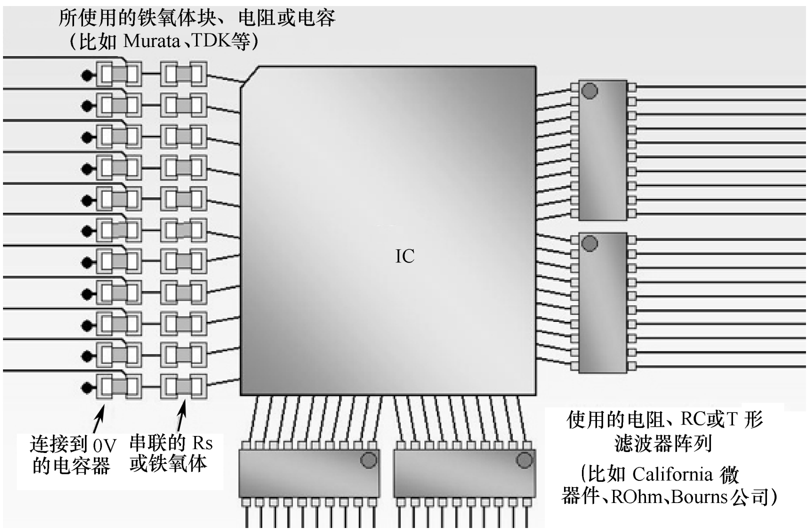



图 2-5-37　对 IC 插针进行滤波避免了使用匹配传输线并且还改善了 EMC 性能

有些设计工程师使用滤波电容于反射开关-将电容量为 4.7pF ~ 22pF 间的电容器直接置于线条和 0V 平面之间的串联电阻之后（在负载侧）。这些电容的位置在设计过程中可以预留为暂缺，假如后来出现 EMC 问题，再通过实验方法来确定应该使用什么容量。以在可以获得良好的 EMC 性能的前提下，又不会由于过度的滤波而损害 SI。

## 5.8.4　CM 扼流圈

在一个差分信号的 CM 返回通路未能达到它可以达到的良好水平的场合，应该使用 CM 扼流圈来增加 CM 阻抗以达到降低 CM 电流的目的，从而降低 CM 的发射。这些扼流圈占据了大量的 PCB 空间，并且成本也不低。因此通常都倾向于把它们用于一个差分线在离开一个 PCB 进入一个如 UTP 这样的未屏蔽电缆的位置，并以此而使 CM 电流失去它的参考面（这是它的 CM 噪声的电流通路）。

在将同轴连接器和同轴电缆用于高速信号的情况下，CM 扼流圈的使用也是非常重要的。事实上，同轴互连接是以三轴模式工作的。有用信号的 RF 返回电流在电缆屏蔽的内表面流动以及外部的 RF 噪声电流在电缆屏蔽的外表面流动。

但是所有的柔性同轴电缆都具有透过它们屏蔽的厚度而形成泄漏的缺点。而且，随着频率的

增加，这种泄漏会变得越加严重（当然，有些类型的性能要优于其他的一些。昂贵的超屏蔽同轴电缆就具有非常优良的性能）。在工程实践中，经常会发现，无论使用的是什么类型的同轴电缆（不包括超屏蔽同轴电缆在内），倘若传输的数据率超过 50Mbit/s 时，就会要求使用一个 CM 扼流圈来帮助三轴模式的工作和改善 EMC 性能。

## 5.8.5　用串行数据总线来代替并行总线

在功能上的确要求采用最快边沿或最高数据率或频率的地方，除了直接面对传输线中的非完善因素和它们的终止问题，并选用前面所讨论的方法来正确处理它们以外没有其他捷径可走。使用传统的线终端技术（请参阅图 2-5-12）会大大有助于问题的解决。但假如信号的幅值没有减半的话，在 IC 内部的驱动器电路本身必须内置有与传输线 $Z_0$ 相匹配的上拉和下拉阻抗，并且能够输出负载所要求的全电平信号。

当然，这里也有一些可以借用的微波设计技巧。比如在一根线条上增设一个小的短截线来增加它的电感或电容（在一个特定频率上）来补偿线条阻抗的不完善。但这些技巧有它们的应用局限性。并且仅在一个相对窄的频带上起作用。

解决沿着一根线条上所出现的阻抗非连续的一般作法是通过设计使它们根本就不存在。这就是为什么当前的发展趋势是使用低电压差分信号传输技术（LVDS）的点到点的串行总线来代替多点并行总线。而该总线技术使用的就是匹配差分传输线。有文献指出，通孔穿越的平面层中的阻焊盘尺寸的增加将会降低它们的电容，从而会使它们与线阻抗 $Z_0$ 匹配的较好。但这样做的代价是增加了 0V 平面上打孔的数量，这对 EMC 的性能改善来讲并不是一件好事。因此，当使用具有非常快速边沿或非常高频率的信号时，为了获得良好的 SI 和 EMC，我们通常都会尽可能地减少沿着线条长度上通孔的数目。理想条件下，每个这样的线条的整个长度都应该布线于单一的 PCB 层面上。

假如，我们的差分线的整个长度都是布线于单一层次中的带状线，并且它们的参考面又在围绕线条四周的很大面积上都完整无缺，那么，该线上的电容负载将仅可能来自相同层次上的邻近走线的线条和诸如通孔和紧固件这类贯穿 PCB 的金属部件。当然，仍然还会出现其他的一些问题。比如，特性阻抗以及线端头存在的通孔短截线的滤波效应，还有线条走线变化，玻璃纤维的经线和纬线和树脂富集区域所造成的影响等。

布局和叠层的精心设计以及计算机辅助设计工具的使用不仅能够降低所有上述细节的影响程度，而且还可以获得具有良好 EMC 的，以非常高数据率运行的串行数据互连接。

## 5.8.6　FR4 和铜材的损耗

把铜质线条以叠层方式复合在 FR4 构成的 PCB 当中，会由于 FR4 基板中的交织玻璃纤维的存在，而使得 PCB 表面粗糙度增加。FR4 材料本身就是一个损耗性介质。它的损耗因素要比如由 Roger 公司（还有其他的一些公司）生产的微波 PCB 基板材料，以及那些用在微化孔/HDI PCB 中的纯聚合物材料大约高出十倍左右（请参阅本篇第 6 章）。对于频率大约为 1GHz 的信号来说，一般只有在线条长度超过 300mm 时，这类损耗才会造成问题。Gigatest 实验室的 Eric Bogatin 就这个课题曾发表过若干个研究报告和文章。原丛书所附文献损耗传输线的特性阻抗一文中也对这个问题有所阐述。

频率响应预校正技术经常被用来对 FR4 材料在 Gbit/s 数据率上的低通滤波效应进行补偿。频率响应预校正技术中对驱动电平的提升采用的是对延伸的 PCB 线条的滤波效应进行补偿的方法。例如，在采用了该技术后，Xilinx 公司的 Rocket I/O 串行总线可以可靠的在 FR4 中所形成的

长度至少为 500mm 的传输线上支持 3. 125Gbit/s 的传输率。

初一看，频率响应的预校正仅仅是为了 SI 而进行的，而对 EMC 不会产生太大的影响。但实际不然。频响的预校正至少也会对信号的 3 次和 5 次谐波的幅值进行提升，这将导致在这些频率上发射的增加。

## 5. 8. 7　微带线的涂敷所带来的问题

图 2-5-1 和图 2-5-26 显示了用于单端或差分传输线的一些已涂敷的微带线的例子。虽然有些 PCB 的涂敷是用于防潮或用于防止电击和振动的密封层，但通常这些涂敷层更主要是用于阻焊（阻焊掩模），但有时也用于印制元器件的符号和标志（有时称之为丝网层）。

但是许多这些涂敷层在高频时的介电常数和损耗因素，都没有被很好地规范化。并且对这些涂敷层的厚度也往往没有进行很好的控制。除此以外，大多数 PCB 规范的制定者也往往在不考虑其他因素的影响情况下，仅根据这些涂敷层阻焊的质量来制定它们的技术指标。这使得 PCB 制造厂商经常可以采用任何它们认为可行的替代材料或工艺来完成这些涂敷层。显然，这样做的结果必定会引起不同 PCB 之间的传输线匹配中的差异。并且，甚至可能导致在单个 PCB 上线条的宽度或长度也无法保持一致。

有文献曾建议了一个处理和解决这个问题的办法，那就是确保在微带线长度上没有任何涂敷层或印制有元器件符号或标志。但这样做会给如何完成阻焊膜和符号的印制留下了悬案。另外的一个办法是，在接受每一批次的进货以前对所收到的 PCB 进行抽样检查。检查不仅要包括有规定百分比的样品，而且要在 PCB 上的多个分离部位按照规定的技术指标进行现场测试。在工程实践中，通过对 PCB 制造厂商的产品（部件）编号来确定是否采用所规定的焊接掩模材料和印制各类符号的位置和材料也会有助于保证产品的质量。

## 5. 8. 8　搭接导线和插针的影响

在过去，把一个驱动器或接收器器件的插针作为一根传输线的一端是很正常做法。但是，随着上升/下降时间的不断缩短，与器件有关的插针和搭接导线本身的长度已正在变成一个必须认真对待的严重问题。

倘若器件的运行信号具有非常快速的上升时间，而它又使用大体积的封装方式时（必然导致插针长度或搭接导线的变长）。此时很可能出现下述情况：在器件插针与 PCB 焊接点上所测量到的信号波形非常完善，但真正施加在封装内部硅片上的实际波形却有所退化（失真）。相反的，在一个插针上测量到的波形有所畸变退化，但在内部硅片上所看到的波形却相当完善（作为一个例子，请参阅文献什么是达到那个稳定状态的周期?）。当一个器件被附加在一个短截线上时，器件的插针和搭接线长度可以导致短截线的真实长度要远大于它在 PCB 布局上所呈现的长度。因此，很可能已不再允许把它看作为一个简单的电容性点负载来对待了。

# 第 6 章　包括微化孔在内的布线和层叠技术

## 6.1　布线、层叠和微化孔技术

在本章中，我们要重点讨论 PCB 上线条布线技术和技巧、铜箔的蚀刻和镀敷、介质层的蚀刻层的贴敷，以及通孔的冲钻和镀敷。所有这些技术和工艺过程都会对 PCB 的 EMC 性能产生影响。

上列的相关课题有些已在前面有关章节中有所介绍或讨论。对这些课题我们将根据前面的内容仅在本章略作提及或强调。请读者也能前后对照或参考地阅读这些内容。

## 6.2　布线选择技术和技巧

本书前面的有关章节已就若干个 PCB 元器件设置和布线技术有过描述。例如：

1）在本篇第 1 章中，我们讨论了元器件以及与它们有关的、进入不同区域时线条的分隔、区域间必需的互连接线条的布线。该章中还就滤波区域中的元器件设置和线条布线规则以及在 PCB 上设置和选用屏蔽罩壳的技术和技巧作了讨论。

2）在本篇第 3 章中，我们讨论了 PCB 上平面的设置和设计，线条在平面边缘上的走线问题以及平面中出现沟槽和缝隙时，线条的布线设计。

3）在本篇第 4 章中，我们讨论了去耦电容的设置原则以及如何处理布线设计中所出现的去耦问题。

4）在本篇第 5 章中，特别是在该章的 5.6 节和图 2-5-20 ~ 图 2-5-23 中，我们讨论了携载高速或高频信号或噪声的线条布线和路径选择技术和技巧。其中包括了大量的有关控制线条特性阻抗和传播速度问题，并指出在不要求使用传输线技术时，可以不必过于关注这些讨论。但要引起注意的是：为了获得良好的 PCBEMC 性能，需要和要求使用传输线技术的场合日益增多，以防止由不希望的噪声引起发射和抗扰度问题。

在大多数的文献中，线条布线的分析多以降低发射为出发点。但从互易原理的应用中我们发现，导致线条最小发射的线条布线基本准则也同样适用于改善一个电路对它所运行环境中所出现的高频噪声的抗扰度。

匹配传输线技术也是一个用来降低线条发射的很重要技术（通过降低驻波幅度使线条成为不那么有效的意外天线）。因此就这个技术来说，同样可以根据互易原理得知，也会使得线条对在它所工作环境中所出现的噪声的拾波相对较弱。这也同样改善了它们电路的抗扰度。

上列的各项，除了如何设计需要携载瞬态或浪涌过电流或过电压线条以外，应该说已涵盖了所有有关线条布线技术的各个方面。有关携载瞬态或浪涌过电流或过电压线条的设计，我们将会在本章后面的有关节中加以讨论。

## 6.3　层叠

层叠是把各种蚀刻后的铜箔和介质层以层压工艺方式，通过加压和加热形成 PCB 的一个总

称。在本篇的前面有些章节中已讨论过 PCB 叠层中的一些技术以及它们所产生的效果。例如：

1）在本篇第 1 章中，我们讨论了当使用屏蔽罩壳和滤波器时平面的使用。

2）在本篇第 3 章中，我们讨论了在 PCB 叠层之间如何处理空腔谐振以及如何解决线条在它们的走线长度中必须变更层次的问题。

3）在本篇第 4 章中，我们讨论了如何利用相邻的 0V 和电源参考面对来完成去耦合，以及将它们延伸进入经常被称之为掩埋电容中去的效果问题。

4）在本篇第 5 章中，我们讨论了适用于具有特定特性阻抗线条的叠层技术，还讨论了有关携载高速信号或噪声的各种线条的一些特殊问题。如在本篇第 1 章中所提到的，通过使线条成为不那么有效的意外天线条件下，即便使用的是相同的技术，它们对改善一个电路在其工作环境中的射频（RF）噪声的抗扰度要有效得多。

虽然，上列的各项已基本上覆盖了所有有关层叠设计的内容，但它们并没有包括设计中出现的线条与平面、元件与平面的间距问题、铜质区域平衡，以及如何把这些技术综合在一起用于决定 PCB 叠层的数目和这些叠层间的间距等这类技术细节和设计注意事项。这些技术细节和注意事项也是本章后面所要讨论的课题。

### 6.3.1 从减小线条与参考面间距中获益

我们曾在本篇第 4 章中讨论过，通过缩小 0V 和电源参考面间的间距可以改善 EMC 性能。但是，若能将线条和平面间的间距缩小，则也同样会起到改善 EMC 性能的作用。我们都已知道，PCB 发射的一个重要原因就是由于部分有用的差模（DM）信号被转换成了不希望存在的共模（CM）噪声。然后，CM 噪声又从线条、平面以及它们所附属的电缆和其他连接器等借以意外天线的方式发射出去。同样地根据互易原理，它的逆过程（CM 转换成 DM）是如何处理敏感性的重大问题。由此而引起在 PCB 线条 DM 中出现的噪声会在半导体中以直接的或者通过解调或互调制的方式对电路的运行形成干扰。

当一个线条的宽度变得可以与它和基板面之间的间距相比拟时，CM-DM 转换率（以及 DM-CM 转换率）开始下降，同时也就改善了发射和抗扰度。比如，把线条-平面间距减半，或将平面尺度加倍，CM 发射通常会降低大约 6dB。线条-平面间距的继续缩小或平面尺度的继续加大，所引起的发射也会成比例地继续下降。

显然，上述的情况是我们最为期望的情况。目前所使用的大多数 PCB 线条的宽度大都在 0.25mm（0.010in），［在英国称之为“thou”，而在美国称之为“mil”（密耳）］～0.18mm（0.007in）之间。根据上面的讨论，显然应将所使用的线条-平面间距定为与这个尺寸相类似或更小来作为我们的目标。理想情况下，线条-平面间距应为线条宽度的一半，并且平面面积以尽可能大为原则。甚至将 PCB 本身制作得略大一些，以容纳附加 0V 平面的边界面积来改善 EMC 性能也是值得一试的。况且，这还未包括由此还会进一步降低 PCB 边缘场，并更进一步改善了 EMC 性能在内。

传统的 PCB 层叠，在没有任何有说服力的原因下，而总是使用相等的层间间距。现代工程实践，理想的情况则是根据需要设计使用非等距层间间距。当然，假如一个具有许多层的 PCB，而相等层间间距又会导致线条-平面间距大约为 0.15mm（0.006in）或更小的话（比如一个 1.6mm 厚的 PCB 具有 10 层或更多层次），那么，使用等间距的层间间距也是可以考虑的。

使用非常小线条-平面间距时可能出现的一个问题是，它们对线性特性阻抗的影响（请参阅本篇第 5 章）。随着所使用的线条-平面间距越来越小，在不使用更为细小的 PCB 线条制造技术和工艺情况下，要获得较高的 $Z_0$ 值会越来越困难。同时，为了做到这一点，花费也必然有所增加。

例如，一个 0.2mm（0.008in）宽的，采用重量为 1oz（盎司，1oz = 28.3495g）的铜材的线条与平面的间距为 0.15mm（0.006in）时的特性阻抗大约为 58Ω。但为了将它的特性阻抗提高到 80Ω，倘若采用 0.5oz 的铜材，则要求线条宽度小于 0.1mm（0.004in）。

### 6.3.2　从减小元器件与参考面间距中获益

减小 IC 中半导体与它们的 PCB 内的铜平面的间距，可以形成镜像面效应（请参阅本篇第 3 章），并会带来发射的降低和改善器件本身的抗扰度。

我们已知道，减小元器件-平面间距不仅会缩短 IC 或去耦电容与它的 0V 平面和电源平面之间的通孔长度，同时还会减小由去耦电容以及它所要去耦合器件所形成的电流环路所包围的面积。上述两点都将提高去耦合的有效性（请参阅本篇第 4 章）。特别是为了控制由现代数字 IC 引起发射所要求的非常低电感的去耦电流环路。

### 6.3.3　铜平衡

倘若 PCB 层叠沿着它的中心线上下面的铜材出现不平衡（比如一个 1.6mm 厚度的 PCB 的中心线是指穿越 0.8mm 处的，把 PCB 上下一分为二的线），则可以造成 PCB 在高温自动焊接设备中焊接时，或长期在过高温度下运行下的 PCB 几何上的弯曲变形。一个弯曲变形的 PCB 绝对不是一个高质量 PCB 所应有的。因为它会引起焊接点的过早失效。甚至会造成大面积表面安装器件插针从 PCB 中拔出或者把体形较大的引线型元器件的引出线（脚）从 PCB 中拔出。

随着无铅焊接的大量使用，我们应该意识到，一个弯曲变形的 PCB 会施加某种程度的机械应力于焊接的线条和元器件上，并会促使锡焊须的生长。在这类情况下，该种锡焊须的电感长度可达 1mm，并可能会引起电路不可靠运行（甚至造成带有危险性的安全问题）（请参阅本篇的 6.7.1 节）。

一个 PCB 的铜平衡与否取决于下列因素：

1）在每一个层面上未蚀刻的铜材的百分比（整个面积为完整平面的百分比为 100%）；

2）完成后铜箔的厚度（在蚀刻和所有镀（涂）敷后）；

3）每一层离开 PCB 中心线的距离。

计算 PCB 上的铜平衡，就好像使用一个具有中心支点的天平，并将不同的重量附加到离开中心支点的不同距离上，最后使天平的平衡杆停留在水平位置上（即天平处于平衡状态）。有些计算机 PCB 叠层管理应用程序能够自动的计算铜平衡。但是，在 PCB 叠层的层数少于 8 层的情况下，由于使用天平分析所涉及的数学计算既简单又容易理解，所以即便采用人工计算也不是什么太困难的事情。

传统上，通过使用等间距的层间距离和对称的 PCB 设计（对称于 PCB 的中心线）就可以获得铜平衡。这里所指的一个对称的 PCB 还是这样的一个 PCB：相对于它的中心线，它的上下两面都具有镜像叠层存在。下列的等间距叠层 PCB 就是一个对称 PCB 的典型例子。

第一层　信号

第二层　信号

第三层　平面

(中心线)

第四层　平面

第五层　信号

第六层　信号

上面例子中的信号层，除了需要有相同的铜材厚度，PCB 的设计工程师还需要对那些没有任何电路功能的区域要么增大蚀刻面积，要么对该面积进行充填。这样做不仅是用来保持铜材所占百分比相同，并以此来获得在它们整个面积上的均匀度。当然，平面层将需要使用厚度相同的铜材。

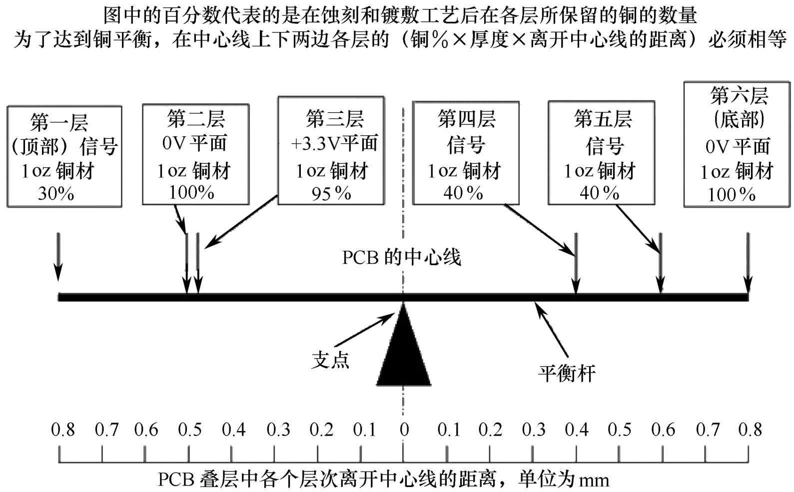



图 2-6-1　铜平衡的示意图
（作为一个例子，使用的是 1.6mm 厚的 PCB）

为了避免决定要求使用多少铜材充填才能使所有信号层具有相类似的未蚀刻百分数，有些制造厂商使用对称叠层和对所有信号层面上任何没有电路功能的已被蚀刻面积自动充填。这样一来，所有的层面（包括平面）都能被看做具有相同百分数的铜材。这样做的好处是，铜平衡可以简单地通过使用相同层间距和将 PCB 的叠层数目设计为偶数就可以获得。

可惜的是，蚀刻和面积充填的使用会对 EMC 性能产生不良影响。这一点将在本章 6. 4 节中加以讨论。

上述的铜平衡方法只是为了避免增加任何额外工作的简单做法。在稍微增加一些设计工作量和时间的情况下，可以通过使用具有不同铜材百分数、厚度和非等距间距等非对称布局来获得性能完善的铜平衡。这样做的好处是使我们能够使用更为靠近的线条-平面间距（请参阅本章 6. 3. 1 和 6. 3. 2 节），并有助于避免由于蚀刻和面积充填所引起的 EMC 问题。

## 6. 3. 4　单层 PCB

这种类型的 PCB 只能对它们线条的 EMC 特性提供有限的控制。因此应该注意不要把它们应用于对 EMC 性能具有任何要求的场合。除非设计工程师知道如何正确选择所设计电路的元器件和设计，以补偿意外天线效应。这种类型的 PCB 还可以用在通过特殊设计的无源滤波器所限制的信号带宽的情况。

图 2-6-2 所示为基于信号或噪声的波长大于线条长度 100 倍时的一些一般准则。基于这些准则的设计，一般都能够为普通目的的家用、商用或工业应用和产品提供可以接受的 EMC 性能。场求解器（程序）和电路模拟器被要求用来以任何合理的精度对产品的电磁性能进行预测。当然，一些良好设计所使用的测试和再设计等传统方法仍然可以继续使用。但前提是假如具有足够的经济实力和时间，或者假如设计是由一个真正的 EMC 电路和 PCB 设计专家完成的。

请读者注意，所有的半导体（除了那些功率很大的元器件以外）都将会对超过 100MHz 以上

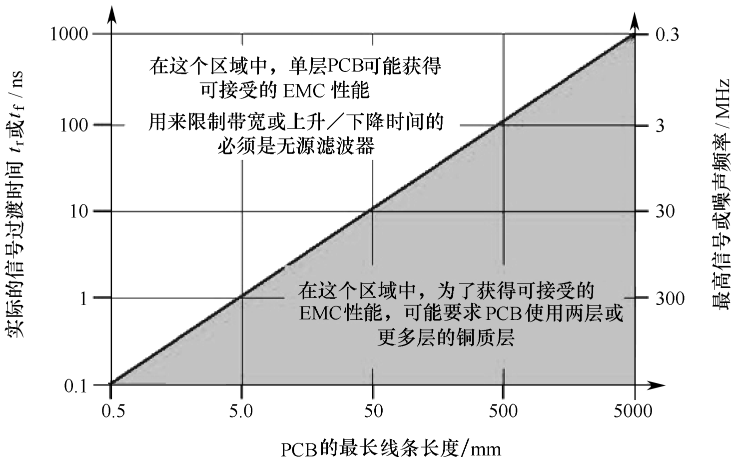



图 2-6-2　单层 PCB 上，最高信号速度或频率相对于线条最大长度减的非常粗略的参考曲线

这个参考曲线仅适用于基于线条长度小于波长的 1% 的普通商业或工业应用

为了对此参考曲线所获得的结果进行正确的评估，要求使用电路模拟器和场求解器

的频率做出相应的响应；要么直接对有用信号产生干扰，要么通过解调或者互调制形成对从 DC 以上的其他频率的干扰。比如即便是低成本的、具有 1MHz 或更低频率以及电压变化速率为 1V/μs 或更短的增益-带宽运算放大器也将会对频率大大超过 1GHz 的信号进行解调。因此在单层 PCB 线条中，只有无源滤波器可以被用来限制信号的带宽和上升/下降时间。请注意，接在一个运算放大器的输出端到反相输入端的反馈电容是一个有源滤波器。在频率上升到 1MHz 以上时，就不再适合于任何 EMC 目的的设计。当然，该频率还取决于各种不同类型运算放大器本身。

一般来说，在单层 PCB 上是不适合使用现代新型的亚微米级数字 IC 和 RF 器件的。

## 6. 3. 5　双层 PCB

假如仔细设计的话，双层 PCB 能够为我们提供有效多的线条的意外天线效应控制。但是，将它使用于现代新型的、具有非常短上升/下降时间的数字器件时，要获得可接受的 EMC 性能仍然是相当困难的。

在本篇第 3 章的 3. 2. 3 和 3. 2. 7 节中，已讨论过如何使用双层 PCB 获得在它们技术规范内的最佳 EMC 性能，并推荐使用焊接面层作为一个完整的 0V 参考面，或至少在 PCB 的两个面上通过 0V 充填来形成一个 0V 栅格网，并使用通孔把它们缝合在一起。在本篇第 4 章 4. 2. 7 节中，还描述了一种可以非常有效地用于双层板的铁氧体去耦技术，所以就不再在这里重复。

在这里我们只是希望再次强调，就单层 PCB 而言，只有无源滤波器可以被用来限制线条中所携载信号的上升/下降时间或带宽，并以此来获得可以接受的 EMC 性能。

RF 和微波设计工程师传统上都使用双层 PCB，而且都能获得极好的 EMC 性能。但是，他们总是将两个层面的一个面指定作为一个完整的实心平面，并且在另一个作为信号层的上面总是使用精确匹配的传输线。因此说，我们有可能使用相同的技术，将现代新型亚微米数字器件用于双层 PCB 上来获得良好的 EMC 性能。但前提是，它们的所有信号布线都能被容纳在一个信号层面上。

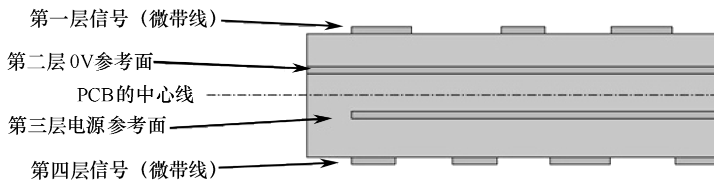
据上所述，亚微米级的数字 IC 和 RF 器件，一般来说，并不适合使用在双层 PCB 上。然而

有少量的、用于低成本产品中（比如汽车工业中）的现代微控制器被它们的制造厂商声称，在设计过程中已考虑到 EMC 性能问题。Fujitsu F2MC-16LX 系列就是这类产品中的一种。它们可能不必使用匹配传输线，以及不需要完整的实心 0V 参考面。这样做的好处是产品的信号线条可以充分利用双层 PCB 的两个层面。

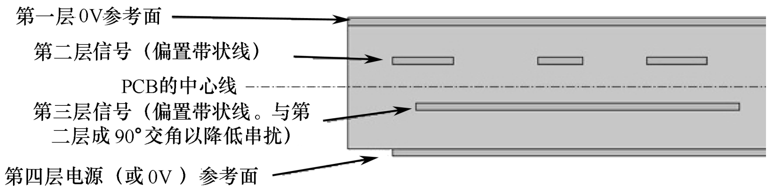
正如用于一个单层 PCB 一样，双层 PCB 也要求使用场求解器（程序）和电路模拟器来预测任何合理精度的电磁性能。当然同样和单层板一样，也可以代替使用良好的传统设计方法，测试和再设计来做到这一点。其前提也仍然是，公司要有足够的现金预算和研制时间，或者假如设计本身是由真正的 EMC 电路和 PCB 设计专家完成。

## 6.3.6　四层 PCB

在 20 世纪 80 年代，四层 PCB 是相当现代化的大多数商业化产品的技术水平，并且一直延续到 90 年代，它都能提供和满足恰当的 EMC 性能要求。至今，四层 PCB 仍然至少能够为 150μm 技术出现以前的，并为遵循 IC 设计原则设计的数字器件产品提供合理的 EMC 性能（当然，这里是以精心设计的产品为前提的）。图 2-6-3a 显示了一个典型的等间距的 80 年代的四层 PCB。该种结构的嵌入 0V/电源参考面对的分布电容为去耦合提供了某种程度的得益。




a)




b)

图 2-6-3　一个传统的四层 PCB 的横截面图及一个平面处在外面的传统四层 PCB 的横截面图

a）传统的四层 PCB 的横截面图　b）平面处在外层的传统四层 PCB 的横截面图

有些设计工程师推荐把两个外部层面设计为两个平面，而把两个内部层次保留用于信号线条。这一点已在图 2-6-3b 显示说明。这种设计构思的出发点是要对线条进行屏蔽。但即使在 PCB 的周边使用通孔或去耦壁（事实上，通常都会这么做），在元器件安装面上钻有许多带焊盘的元器件用插针孔，因此实际上它们无法提供高效屏蔽。

当然在使用精心设计（和仔细安排通孔或去耦壁）的情况下，是可以获得某种程度的有用屏蔽的。但这样做还必须与在使用 0V 和电源参考面时所存在下述事实之间取得某种折中：那就是由于它们之间分隔得如此远，以致它们不再能通过分布电容提供任何明显的去耦效果。所以，这个结果是否会优于具有嵌入平面的层叠板结构更好，还需要通过结合使用电路模拟器和场求解器（程序）进行预测来决定。

存在这个外部平面叠层的另一个问题是，在研制期间的原型板上用人工调整线条的各种参数的确是一件很困难的事。有些公司会使用一个嵌入平面对来制作所有它们的原型 PCB。一旦在研制全部完成后（希望如此!），在正式产品板上再把它们移到外部平面。但这种叠层的改变不仅

会对 PCB 的 EMC 性能产品产生重大影响、改变线条的特性阻抗，而且使得所做的没有更进一步改变的要求这一假定更是具有相当的风险性。

图 2-6-3a 和图 2-6-3b 所示的传统叠层采用的都是对称型，并且都使用等距的层间间距。

图 2-6-4a 中使用的是非等距层间距 PCB 叠层结构，以试图通过使用嵌入电容来改善去耦性能。0V/电源参考面必须沿着 PCB 的中心线上下对称。不然的话，很可能无法获得铜平衡和造成弯曲板。由于外部层（信号）离开它们的参考面过于远，所以它们的 EMC 性能也就不会那么好。

图 2-6-4b 所示的是 Intel 公司在 20 世纪 90 年代末所推荐使用的低成本主机板。它具有对称的叠层，但使用的是非等距的层间距来缩短外部层信号的线条-平面的间隔距离。因此这类板有能力处理高速数字信号，并且具有较好的信号完整性（SI）。这个叠层技术适合于安装 90 年代技术的数字 IC 和上下两个外部层面都具有高速线条的情况。但是，它们的 0V 和电源参考面分隔得如此之开，它们间的分布电容几乎根本没有起到什么去耦合作用。我们都已知道，良好的 SI 是与良好的 EMC 性能紧密相关的。这一点在本篇的第 5 章中也曾有所论及。

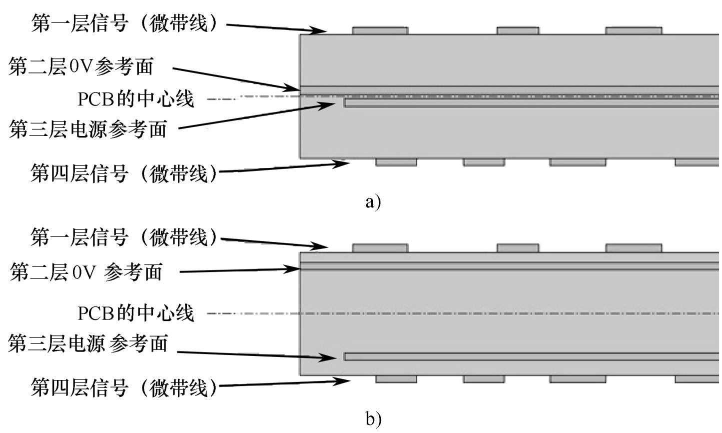



图 2-6-4　采用嵌入电容的四层 PCB 横截面图及 1999 年 Intel 公司推荐采用的低成本四层 PC 主机板
a）四层 PCB 横截面图　b）低成本四层 PC 主机板

值得我们注意的是，在 20 世纪 90 年末使用的典型台式 PC 的机箱可以在 30MHz 频率上获得 50dB 的屏蔽效果。但是当频率上升到 1GHz 时，它的屏蔽效果已下降至仅为 15～30dB 之间。因此，假如没有这样一个屏蔽罩壳作为机箱，四层结构很可能无法符合 FCC 或 EU 的 EMC 指令要求。

还有一点值得我们注意的是，在 20 世纪 90 年代末，基于 PC 技术的高性能伺服器和工作站已经开始使用八层或更多叠层的 PCB 和屏蔽的机箱。有报道指出，在相同操作系统和应用软件的情况下，伺服器和工作站所经历的视窗故障率要比普通 PC 低得多。这也许就是因为四层板的信号完整性不是那么好的缘故吧。

## 6.3.7　六层 PCB

一个六层 PCB 与四层 PCB 相比，可以给设计工程师们的设计方案带来更大的灵活性。但假如希望通过它而获得理想 EMC 性能的话，它也为设计工程师带来更多的工作量。图 2-6-5 显示了一个传统的、具有等间距层距的对称叠层结构。从 EMC 意义上说，一个六层结构并不会比四层

结构带来更大的得益。它只是简单地为信号布线提供了两个附加的层面而已。

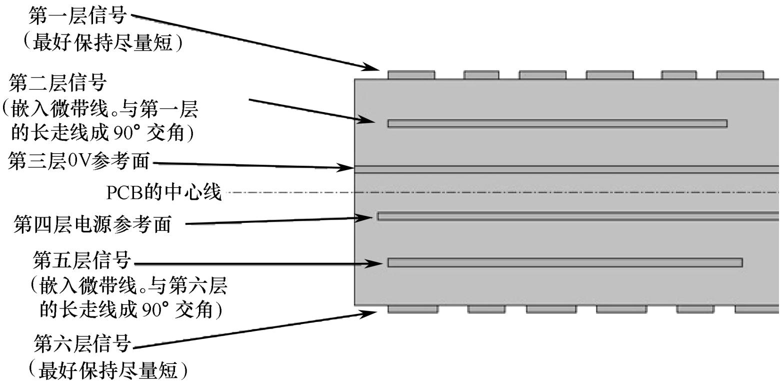



图 2-6-5　一个对称的、具有等间距层距的六层 PCB 横截面图

使用一个图 2-6-6 所示的层间间距不等的 PCB 叠层结构，不仅具有图 2-6-4b 所示的、由 Intel 公司所推荐的、使用两个内部偏置带状线层的优点，它还为 EMC 和 SI 带来得益。为了从这类结构中获得最大潜在的 EMC 得益，外部层面上的线条应该保持尽量的短小。而所有的高速信号或噪声的走线都应处于内部信号层次上。可惜的是，如图 2-6-4b 所示，这类叠层的 0V 和电源参考面之间几乎没有什么分布电容存在。

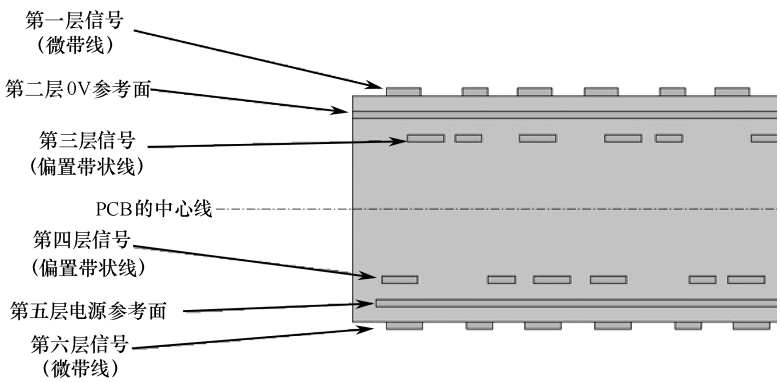



图 2-6-6　一个对称的、具有非等距层距的六层 PCB 横截面图

使用一个具有层间间距不等的非对称叠层结构（见图 2-6-7）可以改善图 2-6-6 所示设计的 EMC 性能。为此，我们所付出的代价为缺少了一个信号布线层以及要求更大的努力来获得铜平衡。0V 和电源参考面对不仅被设置在非常靠近的位置上，以使它们的分布电容最大化，而且把它设置在靠近叠层的第一层，以使安装在第一层上的器件具有较小的去耦电感（请参阅本章的 6. 3. 2 节）。底部层面被用来作为一个 0V 参考面，并以此来获得并保持两层偏置带状线。

只有在将这种叠层结构与下列两种情况同时使用时才是最好的。

1）与只在它的顶面（第一层的上部面）安装元器件一起使用时；

2）在双面装配（顶部和底部面）情况下，而顶部面只是用来安装无源或较慢元器件和/或信号的场合。

请读者注意，用于安装于顶部面 IC 的去耦电容也应该安装在顶部面，以此来把去耦电感降至最低。

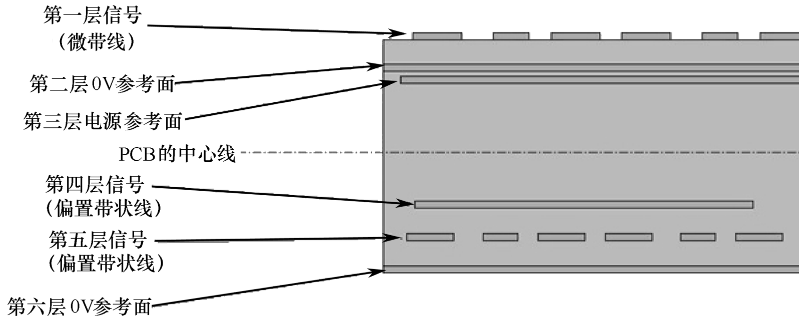



图 2-6-7　一个非对称、具有非等距层距的六层 PCB 横截面图

通过采用在第四和第五层中的，非功能性的铜充填以及调整相对于 PCB 的中心线的距离来获得铜平衡

## 6.3.8　八层 PCB

8 层 PCB 是唯一的能够满足所有 EMC 要求的对称叠层板，而又不要求在设计上对层叠的安排花费许多精力和时间的 PCB。它同时还支持在上下两面都安装快速器件的设计。而具有相同 EMC 性能的六层 PCB 却无法做到这一点（请参阅图 2-6-7）。

图 2-6-8 所示的是一个使用等间距层距的传统设计。它具有四个信号层次和两对 0V/电源参考面对。携载高速或高频信号或噪声的线条，最好是使用偏置带状线布线于第四和第五层上。因此，所有在第一层和第八层上携载这些信号和噪声的线条应该尽量做到实践上可行的短。

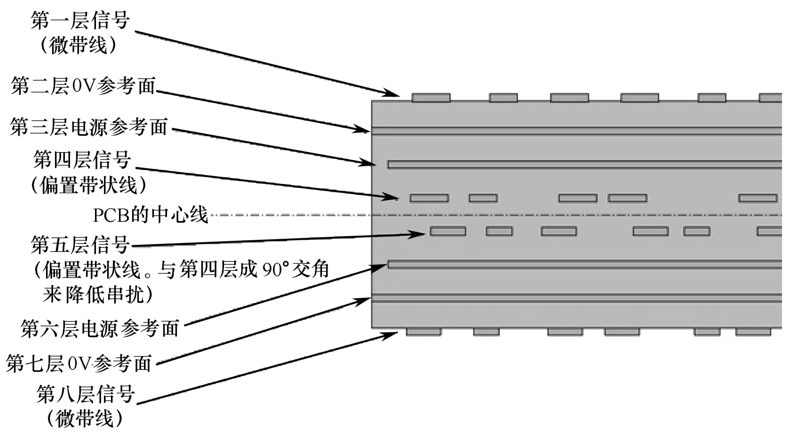



图 2-6-8　一个对称的、具有等间距层距的八层 PCB 横截面图

只有如此图所示的八层（或多于八层）的 PCB 才能满足所有 PCB 的 EMC 要求。

并且，由于具有对称的层叠而使获得铜平衡更为容易。

假如 PCB 本身的厚度为 1.6mm（0.064in），由于此时的层距仅为 0.23mm（0.009in），所以很可能已达到足以能形成足够的分布电容和足够低的去耦电感的非常靠近的线条-平面间距，从而获得性能上足够的改善。但是通过使用非等距层距，而仍保持叠层的对称（这使得设计变得非常容易）来获得类似程度的性能改善也是可能的。图 2-6-9 所示就是这样的一个例子。

在用于 EMC 和 SI 目的时，图 2-6-9 所示设计的叠层结构可以进一步最佳化。我们高度赞赏和推荐把它作为使用现代数字器件的所有设计的起始点。

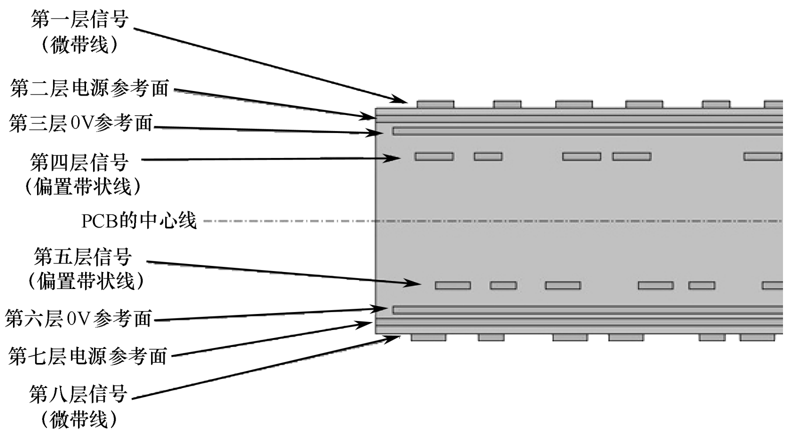



图 2-6-9　一个对称的、为了改善 EMC 性能而采用非等距层距的八层 PCB 的横截面图
这是用于 EMC 和 SI 目的的极好层叠方式。并且由于具有对称的叠层而使得形成铜平衡变得更为容易。

### 6.3.9　多于八层的 PCB

在图 2-6-9 中所显示的八层设计（对称，具有非等距层距），可以设计成用于 EMC 和 SI 目的最佳结构。进一步增加层次并不会为 EMC 性能带来更多的改善。

该设计具有两个层距非常短小的 0V/电源参考面对。每一对都设计为非常靠近外部层面，以帮助去耦合。假如通过使用高 $k$ 介质或形成非常短的平面间距，从而使它们真正地被构成在嵌入电容中，那么它们可以提供所有要求的去耦合（请参阅本篇第 4 章 4.3.14 节）。

因此可以说，附加的层次只是一个简单的布局问题而已。在需要时，它们全部都可以作为具有附加 0V 平面的信号层，以帮助控制线条的特性阻抗和串扰。还是在图 2-6-9 中，这些附加层次应该设置在第三层和第六层之间。这样的安排可以避免它们扰乱由 0V/电源参考面对为焊接在 PCB 顶部和底部层面上的 IC 所提供的完善去耦合。

### 6.3.10　在工程实践中，PCB 的层次数和成本效益的考虑

全世界所有使用 PCB 产品中的 50% 以上是使用六层或更多叠层的 PCB。它们尤为广泛地被使用于个人 PC 和手机中。与几年前使用较为简单的 PCB 技术相比，虽然它们在设计和工艺技术上更为复杂，但价格上却更为便宜。因此当有人抱怨增加 PCB 层次或使用更为新型的 PCB 技术（比如，HDI）会增加成本时，一般地说，他们应该被送去重新培训。

我们最近曾使用一个类似于图 2-6-9 所示的八层 PCB 成功地把频率在 700 ~ 900MHz 范围内的发射降低了 20dB（与相对照所使用的六层板相比）。但制造厂商已在过去九个月中进度缓慢地（吃力地，困难地），在 6 层板上通过使用滤波器、屏蔽等各种技术，试图降低这些发射来使产品符合 EMC 指令标准，结果仍不尽人意。但如上所说，通过简单地改用六层板来代替后，很快就获得了所要求的改善。单从裸板成本来说，特别是把它与使用效率较低的滤波和屏蔽技术所要求的花费相比，却增加无几。

经常会出现下述情况：设计工程师在设计遇到困难时，根本就不把增加 PCB 的层次作为一种可供选择的方案。这主要是由于来自他们的主管关于材料成本增加的巨大压力（BOM）所致。一般地说，从成本核算的角度出发，在除了 IC 本身以后，在装配的最低层次上解决 EMC 问题将

是最为经济的。这也就是说，在裸板 PCB 上解决 EMC 问题是最为合理和合算的。即便在批量生产中，由于层数的增加而增加了裸板的成本，但在工程实践中，一个正确的 PCB EMC 设计通常所节省的花费将是 10 倍于附加层次的成本。我们在早些时候就已指出过，一个产品的赢利销售价格不是由它的 BOM 简单地乘以某个预先决定的数字来决定的。图 2-6-10 就是强调这个问题的重要性而绘制的。

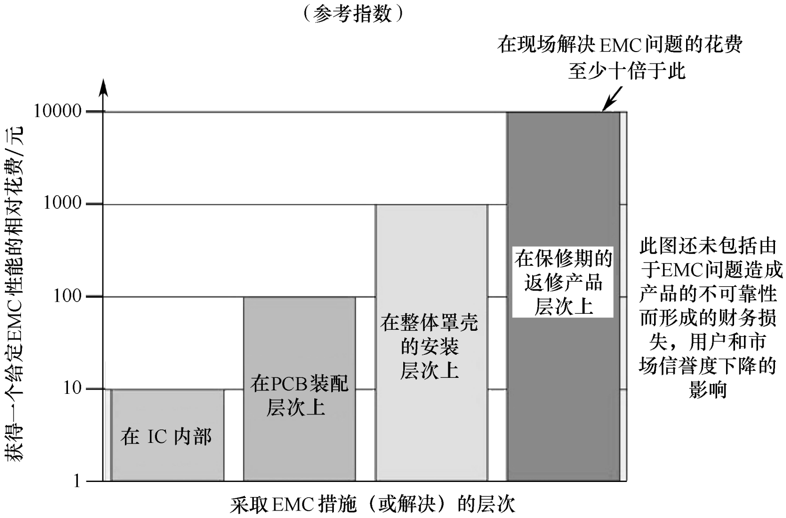



图 2-6-10　在不同装配层次上获得 EMC 的实际成本

举例来说，当一个公司使用 6 层或更少层数的 PCB 时，为了改善 EMC 性能和 SI，设计工程师在考虑增加附加 PCB 层数的同时，通常会询问他们所在公司采购人员有关裸板的价格。他们所得到的答复往往会比目前所使用裸板价格高出一倍。这个价格通常也会把项目主管吓退（即使在工程实践中，就成本效益来说，这个价格仍然是非常合理的）。这是因为他们中的大多数都会把最低的 BOM 作为判断成本效益的某种“圣旨”。

但应该意识到，除了那些批量很小的 PCB 制造厂商以外，所有其他 PCB 制造厂商都会把它们的 PCB 层数定位在最为合理的成本效益上。因此，PCB 制造厂商的生产线往往会设置在单层、双层、四层或六层以上，以此来最佳化它们产品的成本效益。每个制造厂商的不同生产线或不同制造厂商的同种类型的生产线通常仅能为特定层数 PCB 的生产提供最低价格。这是因为它们的机械设备和工艺流程就是为这个特定层数的 PCB 生产而设计的。

从上述我们可以了解到为什么公司的采购人员不会为增加 PCB 层数而付出如此高的价格。而使用当前的 PCB 时，采购人员则只需简单地向已建立供货关系的厂商询价即可。为了寻求在增加层数以后 PCB 的正确价格，一般就意味着，寻找新的专门生产该层数 PCB 的制造厂商，并询价。例如大批生产的四层 PCB 裸板的典型价格将会比双层板高出大约 25%（其他条件相同情况下）。但大多数采购人员并不一定了解这个事实。因此应该在人员培训过程中让他们了解这一点。

从经济核算角度出发，通过增加 PCB 层数来增设 0V 和电源平面是改善 EMC 性能的最为有效的一个措施。但往往由于采购人员缺乏 PCB 制造过程的知识以及项目主管关于 BOM 成本和工程实践中有关产品的制造成本缺乏理解而忽略或拒绝这样做是一种眼光短浅的做法。

## 6.4　使用区域充填或栅格网络形成铜平衡的 EMC 问题

正如前面所提到的，一个 PCB 上的铜失衡会导致 PCB 在自动高温焊接设备的流程中，或由于它长时间地在过高环境温度下运行而弯曲变形。这种弯曲变形的出现是焊接点早期失效的一个主要原因。在使用不含铅成分的焊料时，它还会引起锡须的形成和生长。这是产品不能长期可靠运行的另一个原因（假如要想不产生安全问题的话，请参阅本章 6.7.2 节）。

无功能作用的栅格网络或铜充填区域通常会在一个 PCB 层面区域形成更多的不均匀铜平衡。这通常也会导致在一个层面上无蚀刻铜材所占百分比的增加。当它们与 0V 相连接时，这些区域往往会被设计工程师们戏称为浇灌地域或地充填。因为平面通常都是由完整的（大部分都未被蚀刻）铜质面构成的。它们的铜质面的百分比几乎是 100%。又由于传统上，PCB 都会采用对称叠层和等间距层距。有些公司会在工艺上对 PCB 的每个层面执行自动的铜充填，以使所有的层数都具有相类似的平面百分比。这样做的好处是，在不做任何设计上考虑的情况下，自动完成铜平衡。

除了上述事实以外，在缺乏和不理解有关信息的情况下，就盲目采用的任何一种 PCB 设计实践，综合性地回顾来看，大多为不甚良好的实践。自动铜充填就很可能损害到 EMC 性能。

其中的一个 EMC 问题是，栅格网络或充填区域会产生谐振，并增加发射或使抗扰度变坏。当然，这个问题可以采用至少每隔 $\lambda/10$ 的距离设置一个通孔的办法来把每一个栅格网络或充填区域直接接到 PCB 的完整 0V 参考面（电源平面）上加以解决。这里的 $\lambda$ 仍然是将 PCB 介质的介电常数考虑在内的所关心最高频率的波长。

举例来说，假如所关心的最高频率为 1GHz，并且 PCB 使用的是 FR4 介质（它的介电常数，我们已知道在频率为 1MHz 以上时为 4.2）。那么，在 PCB 上的 1GHz 信号或噪声的波长 $\lambda$ 为 150mm。因此栅格网络或充填区域的填铜面积中，应至少每隔 15mm 通过通孔连接到 0V 参考面。从改善 EMC 性能来说，0V 参考面连接通孔越多越好。

有时，栅格网络或充填区域是打算用来降低串扰而设置的。但它们只有在像使用上述用于 EMC 目的的办法，用通孔按一定距离把它们与完整 0V 参考面连接起来情况下才会起到原计划的效果。

没有功能作用的铜质栅格网络和充填区域的其他问题涉及它们对邻近线条特性阻抗的影响。这种影响不论是对 SI 还是 EMC 都是有害的。我们就曾经见到过，在线条穿越并进入填铜区的场合，它们的 $Z_0$ 可以下降高达 30% 的情况。在使用差分线条的情况下，在差分线两边不同数量的铜充填会引起线间的不平衡。这种不平衡无论对 SI 或 EMC 也都是有害的（请参阅本篇第 5 章的图 2-5-30 和与它相关的内容）。

铜栅格网络或充填通常是在把 PCB 被送交生产部门生产以前的布局设计的最后步骤。有时，送至电路设计工程师审核或测试的原型板上甚至还没有进行填铜。这样的做法似乎已经假定了铜质栅格网络或充填对 PCB 布局没有什么电气上的影响，而只是把它们用来作为防止 PCB 在后续工艺中出现弯曲变形的一种手段。但从上述的讨论可见，这种假定显然是十分错误的。

Howard Johnson 曾经在他的地充填一文中指出，他从来不在多层板上使用填铜区。但大量的工程实践已证明，它们是可以加以利用的。我们认为关键是要充分了解它们对 EMC 和 SI 的影响，并考虑在布局设计之中。应该说，在考虑到上述的前提下，它们仍不失是一个改善性能的、可供选择和利用的方法之一。

# 6.5　PCB 中的高密度互连接技术

## 6.5.1　什么是 HDI?

HDI 是英文中的高密度互连接 PCB 技术的缩写。有时也称之为微化孔、顺序叠加结构或简单称为叠加技术。在本书中，我们统称为 HDI。该技术是以使用 0.15mm（0.006in）或更小直径的通孔为基础的。这些微化孔可以存在于 PCB 的层与层之间，而不需要通过所有的叠层。这些微化孔既可以是掩埋孔也可以是盲孔。

微化孔是分别在每个相邻铜层对之间钻孔，并经过镀敷后形成的通孔。读者应该注意的是，上述工艺是在各层被层压在一起形成完整的 PCB 以前就已完成的。由此工艺所形成的微化孔起到内部铜层之间的连接作用，所以它也被称之为掩埋式微化孔，简称为埋孔。当形成的微化孔仅连接到 PCB 的一个外部层面时（而不是另一个内部层时），它被称之为盲孔。传统的钻通整个 PCB 厚度的、并完整镀敷的通孔也可以与掩埋孔和盲孔等微化孔同时使用。这些基本概念如图 2-6-11 所示。

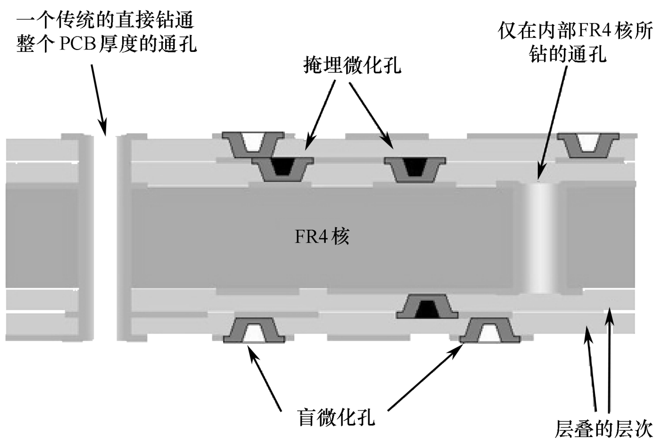



图 2-6-11　HDI（微化孔）技术的一些特征

根据上述微化孔的构成方式，读者不难看出，微化孔的一端总是封闭的。因此，在完成回流焊工艺期间，它们不会偷取任何焊料。这不仅允许我们使用焊盘中通孔技术，而且这样做的结果还节省了许多 PCB 面积，因为它降低了去耦电流环路的电感，从而也就大大地改善了 PCB 去耦合性能。

HDI 技术与镀敷贯穿孔（THP）（通孔）相比，可以使所要求的 PCB 面积降低 40%，层数要求降低 33%，甚至还可以使得设计变得更为简单容易。HDI 技术可以帮助我们生产出最小、最轻和消耗功率最少的产品。这个技术特别是在手机和大量玩具中被普遍使用。一些要求高可靠性产品中之所以也使用 HDI 技术，是因为微化孔比一般 PCB 使用的镀敷的贯穿孔（THP）更为坚固可靠。设计 PCB 的 HDI 所使用的基本标准是 IPC-2315。

## 6.5.2　HDI 的 EMC 优势

HDI 的 EMC 优势包括：

1）焊盘中通孔降低了去耦电感，并且提升了去耦合谐振频率。

2）线条越短，变成有效意外天线的频率也就越高。

3）较短的线条需要作为匹配传输线处理的可能也就越小。

4）在较高频率上，具有较小的 PCB 谐振。

5）HDI 0V 参考面不像 THP PCB 那样具有大量的钻孔，所以它们的阻抗也较低（因此具有较低的 PCB 发射和较好的抗扰度）。它们提供更为稳定的返回通路电感，从而改善了传输线线条的 $Z_0$ 控制。它们还可以从镜像面效应获得更多的得益，并且提供在一个 PCB 的顶部和底部电路之间的较好屏蔽（较低的串扰）。

上列的每一条都对现代新型亚微米 IC 有着重大价值。特别是在使用网格焊球阵列（BGA）器件的场合。而当使用 THP 技术的 PCB 时，会导致在器件周围存在大量的钻孔。而为了获得良好的 EMC 和 SI，这些位置上却都要求具有最大可能的 0V 参考面和电源参考面。

HDI 技术的使用，又使得选用现代小型 IC 封装类型更加容易，诸如：

1）缩小型或微型化 BGA；

2）直接芯片安装（DCA）；

3）反转芯片封装（FCOB）；

4）芯片缩小封装（CSP）；

5）聚酰亚胺带直接搭接（TAB）。

这些较小的 IC 使我们可以构成更小的 PCB，从而获得极好的 SI 和 EMC 性能。这不仅是因为它们较薄的封装使 IC 更加靠近 PCB 中的 0V 参考面，使得镜像面效应更为有效。同时，较为短小的搭接导线和它们的插座框架作为一个意外天线在频率低于它们的第一个谐振频率时也不会那么有效。况且，它们的第一次谐振频率出现在较高的频率上，因此这些器件本身倾向于具有较低的发射。

然而伴随着这些体积非常小的器件使用所出现的一个问题是，它们会形成并允许更高和更为快速的开关边沿以及频率很高的噪声，并进入 PCB 的电源分配和信号线条中，从而大大恶化了发射电平（使发射大为增加）。但是一般地说，在尽可能条件下采用本书中所推荐的技术，技巧和工艺的话，它们所形成的 EMC 性能都会比普通较大体积的器件来得好。

### 6.5.3 HDI 技术的选用和成本

通常，一提到 HDI 技术，就会有人抱怨 BOM 导致产品成本的增加，必使产品失去市场竞争力。但这种看法在如今大多数情况下并不成立。原因有两个：

1）在合理数量的批量生产中，HDI PCB 的成本将会比与它们等同类型的 THP 要低。在 2000 年 5 月，IPC 曾做过一个调查发现，可以用与传统的 THP 的相同价格从市场上购买到 HDI PCB 裸板。最近，Happy Holden 曾在“PCB Design Conference West, March 1999.”报道中指出，执行相同要求的 HDI PCB 的成本要比 THP PCB 来得低。不使用掩埋孔的设计还可以使 HDI 的价格更进一步地下降。因为，HDI PCB 的几何尺寸要小于 THP PCB，因此倾向于消耗较少的功率。我们知道，对电源或电池的节省也是产品能够降低成本的原因之一。

2）我们已知道，在工程实践中，把降低成本的注意力集中在 BOM 上，从经济核算的角度出发，本身就是一个非常普遍存在的错误做法（这一点已在 6.3.10 节中有所讨论）。

回顾 PCB 的发展史，当首次提出采用双面 PCB 时，就有人对 BOM 成本提出过与上述相同的质疑。当镀敷通孔（THP）技术出现时，又有人再次提出类似的问题。然后，又是四层板的出现，以及需要更多层次的 PCB 时，都出现过类似的质疑。事实上，从 THP 技术转变成采用 HDI，从技术角度出发并不困难。在使用间距小于 1mm 的微型 BGA，或当使用小型封装，DCA、TAB

或反置安装器件时，为了获得合格的 EMC 性能、加速产品推入市场和降低保修成本，最后以有竞争力的价格在市场上销售，HDI 可能是当前唯一的 PCB 基本技术。

### 6.5.4　使用 HDI 技术时的 PCB 设计问题

在采用 HDI 技术设计 PCB 布局时，所采用的方式与传统的 THP 也有所不同，并不是所有的惯用的 PCB 技术都是适用的。现在，有许多 PCB 制造厂商使用 HDI（在 2000 年时，至少有 62 个公司）。因为其中许多制造厂商研制开发了它们自用的设备。所以它们使用的制造技术或工艺流程也许会有所不同，而造成采用的 PCB 布局设计技术也会各异。因此在实际应用过程中，与 HDI PCB 供应厂商保持联系，并在向它们介绍你所计划采用的设计方案的同时，询问使用它们的产品所需要遵循的技术要求。

## 6.6　线条的电流容量

### 6.6.1　承受浪涌和瞬态电流的能力

EMC 不仅与射频频率有关，它也与瞬态和浪涌有关。经常会遇到的一个问题是 PCB 线条所能承受的、流经各个电路或保护器件中的瞬态和浪涌电流。当一个导体（导线或 PCB 线条）被要求能够承受一个瞬态或浪涌电流时，我们可以使用下列的估算公式来估算它所能承受的最大电流：

$$I = 290\frac{\mathrm{CSA}}{\sqrt{t}}$$

式中　$I$——电流，单位为安培（A）；

CSA——铜的横截面积，单位为平方毫米（$mm^2$）；

$t$——熔丝熔断时间，单位为秒（s）。

上列估算公式仅适用于时间 $t$ 不大于 5s 的情况。当过电流周期超过 1s 时，热对流和热传导效应开始变得显著起来。此时，在相同温度上升的条件下，由这些因素所造成的电流上升速率的增加要求使用远为复杂的计算公式。

值得注意的是，0.5oz 的铜箔加工完成后的厚度为 17.5μm，1oz 的铜箔厚度为 35μm，2oz 的铜箔厚度为 70μm，以及 3oz 的铜箔厚度为 105μm。用加工完成后的铜箔厚度乘以线条宽度给出了上式所需要的横截面积（CSA）。

例如，一根具有 0.18mm（0.007in）宽度、1oz 铜箔上、35μm 厚度的线条中出现一个时间周期为 40μs 的矩形电流浪涌。根据上式，该线条所承受的最大瞬态或浪涌电流（在熔断以前）大约为 290A。这里所使用的为普通双幂指数单向浪涌测试波形。并将它们的衰减时间规定在 50% 的那一点上。换句话说，若将这个时间加倍的话，它将会具有近似于一个矩形浪涌波形所产生的加热效应。

美国保险商实验所（Underwriters Laboratory，UL）执行一些它自己的测试（Milton Hilliard，Compliance Engineering，January/February 2003），并给出在不导致线条开路前提下所能承受的最大电流能力的参考数据。该文献中的图 7 和图 8 就特别给出了这些参考值。它们与上式的估算结果相当一致（请读者注意：该文献的图 7 和图 8 中的 $x$ 轴标注的为线条厚度，但实际上应为线条宽度）。

上述的讨论中，仅考虑了铜的瞬间或浪涌电流的承载能力。但在铜线条被熔化以前，它将会

产生大量的热，并且线条本身的温度也会由此而变得很高。在这样的高温条件下不免会损坏到导线绝缘和 PCB 介质，并可能会引起叠层间的黏合力变弱，而导致 PCB 的可靠性降低问题。

有些制造厂商或供应商会向用户提供导线的瞬态电流的参考数据。典型的是 1s 周期的电流浪涌。一个具有 0.5mm$^2$横截面积，采用标准聚氯乙烯（PVC）绝缘材料、正常运行温度为 25℃ 的导线，它的 1s 周期的典型额定电流值为 55A。这个电流不会造成铜导线的温度上升到超过 PVC 短时间运行的 160℃的额定温度值（用于连续运行的标准 PVC 的额定运行温度为 70℃）。

瞬态电流的额定值（$t<5$s）正比于导体的 CSA，反比于电流维持周期的平方根。也就是说，维持周期为 $t$ 的额定电流为

$$\frac{(1\text{s 额定值})}{\sqrt{t}}$$

在设计 PCB 布局过程中，如果缺少适当的参考数据时，我们有可能选用 FR4 或类似的材料作为基板的 PCB 的有关指导值，因为它们的连续运行的最大工作温度与 PVC 材料相类似。

将这个指导性原则用于上面所讨论的线条例子中：0.18mm（0.007in）宽的、1oz（完成后的）铜材的厚度为 35μm 的线条以及承受的持续矩形电流浪涌周期为 40μs。我们发现，当正常运行温度为 25℃时，高达 100A 的重复瞬态或浪涌电流将不会造成 FR4 PCB 的损坏。当然，这里一个假定的前提是：瞬态或浪涌电流的重复率要允许线条冷却到 25℃。

当一个过电流超过上面所给出的参考性指导值时，为了保护一根线条或 PCB，我们推荐使用一个熔丝。但即便使用的是熔断最快的熔丝，它也不能在短于 10ms 的时间内做出响应（熔断）。就 EMC 来说，这个响应时间是一个非常缓慢的瞬态或浪涌。并且我们都知道，所有的熔丝的响应速度都具有允差。因此在设计过程中，应假定所安装的熔丝具有最为缓慢响应时间来考虑，以此来留有足够的工程裕量。在图 2-6-12 中所显示的就是这样的一个例子（虽然图中的例子使用的是导线，而不是线条，但原理则是完全一样的）。

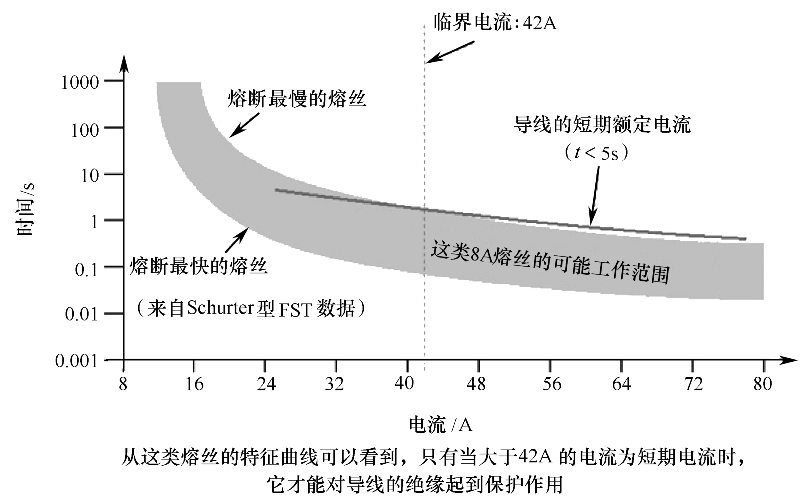



图 2-6-12　保护一个 0.5mm$^2$PVC 绝缘导线时 8A 的 IEC 60217 熔丝的工作范围

铜的熔化温度非常高。所以，任何高达 100℃的工作温度几乎不会对它的熔化额定电流产生任何影响。但是，倘若我们希望了解不会对塑料绝缘材料或 PCB 介质的熔化产生影响的最大额定电流则完全是另外一回事。

当要计算高于 25℃的正常工作温度所允许的最大电流时，请读者注意，线条在最大的绝缘温度（即 160℃）下所允许的电流为零。还有，一个电流的热效应是与它的电流值的二次方成正比的。因此在上面的例子中，假如工作温度是 60℃，而不是 25℃时，在线条温度超过 160℃以前所允许的最大电流将会从 100A 降至 86A。

还有一些按工作温度分类的高温等级的 FR4 和其他介质材料可供选择使用。在采用这些材料的情况下，线条所允许携载的瞬态或浪涌电流要比一般的参考数据要高。另一方面，还有一些类型的 PCB 介质材料，它们具有比 FR4 要低的短时温度电流额定值。因此，在选用这些材料时，假如不希望由于线条的高温而损坏 PCB 的话，则要求线条携载比一般参考值所建议的要低的瞬态或浪涌电流。

最好是使用 UL 认可的或批准的 PCB 材料。特别是为防止火警、烟雾和有毒气体的产生而出现安全问题。所以我们建议，所使用的 PCB 材料应具有 UL 认可和批准文件的材料。并不是所有供应商都能够提供他们所承诺的材料。因此入库时要对所有 PCB 材料进行验收检查，以确保它们的确具有 UL 标志。

### 6.6.2　PCB 线条所能承受的最大连续 DC 和低频电流

正如上面所讨论的关于瞬态电流的能力一样，PCB 线条承受连续电流的计算远没有那么科学。MIL-STD-275 和 IPC-2221 提供了一些参考准则。它们中的大多数都是针对一根线条的温度上升时，线条宽度、PCB 结构、环境温度等对连续电流承受能力的影响而言的。但目前看起来，它们既不精确也不完全 。IPC 正在 IPC-2152 中加入一套新的、有关这个问题的参考数据 ，但眼下还未正式公布（本书成文时）。

John R. Barnes 在他的书中提供了一些 PCB 线条安培量的参考数据。

### 6.6.3　在 PCB 电源分配系统中的电压降

当 DC 电流在一个 PCB 的电流分配系统中的电阻中流动时所形成的电压降（经常称之为 *IR* 压降），在 PCB 设计中也是一个必须考虑的重要因素。假如，一个 IC 在低于额定工作电压下运行的话，它的抗噪声性能会变差。并由此还会引起 EMC 的抗扰度和 SI 问题。

有文献报道指出，在现代的大电流低电压设计中，将封装和板的 IR 压降包括到系统的总噪声预算中变得越来越至关重要了。这是因为根据欧姆定律，IR 压降为与电阻（$R$）和电流（$I$）相关的压降。IR 压降分析对大型的复杂 PCB 特别重要。这些 PCB 通常要求电源配电系统横穿数英尺的层板和线条才能到达远端装置。因此，远端装置所接收到的工作电压常会比靠近稳压器模块的装置要低。由于篇幅关系，这个问题也不再在这里作更进一步的讨论。

### 6.6.4　PCB 线条所能承受的连续 RF 电流的能力

与滤波器相关联的线条很可能不得不对付连续的 RF 电流以及由此产生的热效应。由于趋肤效应，RF 电流总是沿着导体的表面流通。频率越高，携载电流的铜表面流通厚度就越薄。因此随着频率的上升，铜材的 CSA 影响会降低，并造成电阻的增加。这还将导致在特定频率下的给定 RF 电流的热效应增大。

因为它们是连续电流，热效应由热传导和对流损耗占主导地位（比如在所有其他条件相同情况下，带状线的温度要比微带线的高，就是因为微带线受益于空气的对流）。PCB 中线条与 0V 或电源平面靠近与否也可以对线条的散热造成很大的影响。所以在一个给定的 RF 频率下，要来计算 PCB 线条的最大电流承受能力是非常复杂的。

然而，我们可以利用一根线条的连续 DC 电流额定值（请参阅本章 6.6.2 节）来作为我们的参考：假定在所关心频率下的趋肤效应超过铜线条本身的厚度，则 DC 电流额定值也适用于该频率。但假如趋肤深度小于线条本身的厚度，可能的最好假定是，线条的厚度仅为一个趋肤深度（线条厚度与在该频率下的趋肤深度相等）。

在平面铜层中的趋肤深度由下式决定：

$$d = \frac{66}{\sqrt{f}}$$

这里，$d$——趋肤深度，单位为 μm；

$f$——频率，单位为 MHz。

例如，在频率为 160MHz 时，$d = 5\mu m$（远小于 1oz 的 35μm 的厚度），因此我们可以将 DC 的计算应用于此，并假定铜线条的厚度为 5μm。此时，我们既可以使用 DC 的计算方法来计算在频率为 160MHz 时，对于一个给定电流的线条温升，也可以计算在 160MHz 时的线条最大电流。

### 6.6.5 关于电流承受能力计算精确度的考虑

千万不要期望根据上述的关于电流承受能力计算的参考数据或指南所得出的结果会是非常精确的！为了安全和留有工程裕度，最好把最大电流限制到计算结果的 50% 以内，甚至更小。当这个电流小于所要求值时，而且又没有标定的模拟器可用，最好是制作一个具有代表性线条结构用来测试 PCB，并对它进行各种测试和修正直到满意为止。当然，所有的 EMC 实验室都有能力会很乐意提供浪涌和连续 RF 测试设施。这种测试用 PCB 应该在项目的设计初期制作，并完成测试，以降低项目的风险。

在所关心的瞬态和浪涌电流的持续时间短于 1s 的情况下，热传导和对流的影响不会很明显，所以测试用 PCB 可以仅由 PCB 表面上的一根线条所构成。但这个测试用 PCB 应该使用正确的铜层厚度和线条宽度，并具有与最终线条相类似的长度。把大电流连接到线条时要特别小心，以避免在这些连接点出现问题。准确地讲，在线条两端的连接宽度应至少是线条宽度的 20 倍，并且在加宽的端头上直接与连接器焊接在一起。而所使用的连接器必须与瞬态和浪涌发生器所使用的导线类型相吻合。

在所关心的连续电流的热传导和对流非常明显的场合，测试用 PCB 则需要具有正确的结构（包括线条厚度、宽度和长度；叠层和介质；所有 0V 或电源参考面的间距或嵌入型散热器等），并且还需要对最终产品中所预期的空气流通状况和 PCB 工作温度进行模拟。测试用线条还应具有类似的形状（比如重复任何存在的尖锐拐角等），但未被用作测试用的其他线条的布局并不需要与最终产品具有任何类似的外表。

## 6.7 布局对瞬态和浪涌电压的承受能力

### 6.7.1 线条与线条以及线条与金属体的间距

线条间必须具有足够的间距来承受由于瞬态和浪涌事件期间所产生的高电压。相关文献中提供了许多有关这个问题的信息资料。但定义性的参考条款公布在 EN 60950：2000 中的 2.10 条和附件 G 和 S 中。这些条款描述了，为了安全起见，线条之间所需要的最小爬电距离和净空间。

EN 60950：2000 中的第 2.10 条并没有明确指出它所假定的电源浪涌电压是否基于在适用于过电压等级Ⅱ区域中的设备。附件 G 给出的浪涌电压的电平，则是假定适用于各类的过电压等

级的。这样一来，到可以使我们把瞬态和浪涌过电压与 EN 60950 的 2. 10 条所规定的最小爬电距离和净空间距联系起来。

假如我们不能肯定在供电电源上可能发生的瞬态和浪涌电压的电平，但至少我们知道，EN 60950 所规定的过电压等级 II 的假定适用于大多数的信息技术设备，但是并不一定适合于所有一般设备。此时，若采用过电压等级Ⅰ、Ⅲ和Ⅳ可能更为适宜。对于一个给定的标准供电电源电压来讲，等级Ⅲ和Ⅳ涉及的是远为高的浪涌过电压电平（高到 8kV）。

用于 EMC 指令的抗扰度标准的符合性浪涌测试设备本身并不然意味着它本身将一定能够承受它所暴露的实际应用中的浪涌。在英国，任何单相的 AC 电源插座上，平均每年都会出现 3 ~ 300 次、高到 6kV 的浪涌（这取决于所处的地理位置和供电电源是否来自地下还是架空电缆）。一般地说，其他国家要么会与英国一样差，要么会更糟。因此为了生产出可靠的产品，并降低保修成本，通常都必须对产品的电源输入进行至少为 6kV 的测试。所使用的测试方法要么根据来自 IEC 61000-4-5，要么使用 IEC 61000-4-12 所给出的测试方法。

就全球范围来看，6kV 是单相电源插座产生跳火的通用估算值。也就是说，这些插座实际上为它们所供电的设备提供了一个火花隙保护器。主要用于交流电源配电系统中的三相插座所具有的火花隙效果，通常都会由于它们的接触端头具有较大间距而具有较高过电压承受能力。因此直接接入这些网络的设备很可能需要能够承受 10kV 或更高的浪涌电压能力。

有许多文献为我们提供了更多的关于实际应用的浪涌环境的情况。有兴趣的读者可以有选择地阅读。

# 第 7 章　PCB 设计中最后需要提及的一些问题

## 7.1　电源与 PCB 的连接

所有携载电源和 0V 的连接器都应该将电源和 0V 连接以相邻的方式设置。假如使用的是长形连接器（几何形状成长条形），那么应该沿着连接器的长度上相对均匀地散布设置若干个电源和 0V 插针对。假如使用的连接器还具有相当的宽度的话，则应该将电源和 0V 插针对分布在连接器的整个几何面积上。

理想情况下，应该针对每一个信号插针都设置一个电源和 0V 插针对。但由于成本和空间上的限制，这种做法仅能在关键性的信号的互连接上完成（比如，在 Gbit/s 数量级上的高速信号）。若 Gbit/s 数量级上的互连接使用的是差分对的话，上述的限制可以放宽到每隔两个或多于两个信号插针上使用一个电源和 0V 插针对。在给定数目的信号和给定的 EMC 性能要求条件下，差分对（以及它们的驱动器、PCB 线条、连接器插针以及外部电缆）的失衡越低，所需要使用的电源和 0V 插针对数目就越少（请参阅本篇第 5 章的有关内容）。图 2-7-1 所示就是一个 10 路连接器的例子。

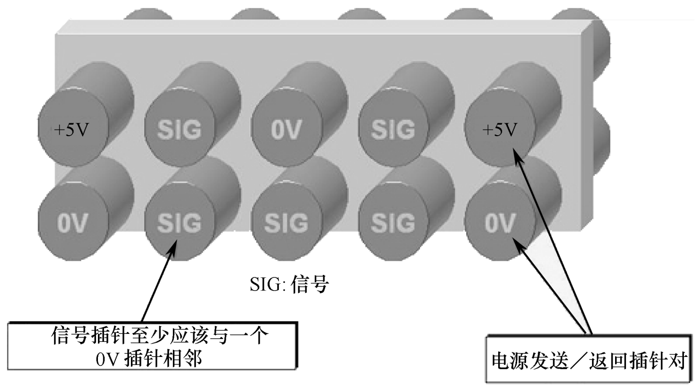



图 2-7-1　10 路连接器的例子

（图中的连接器不适用于差分对的使用，或所有信号都具有非常高数据率或非常高频的情况）

在非常靠近连接器插针的每个电源和 0V 插针对的位置上的电源和地之间都应该设置一个去耦电容（典型值为 10 ~ 100nF）。在主电源进入 PCB 的位置上，也应该设置一个大型去耦合电容。在过去，大于 470nF 的大型去耦合电容几乎无例外地使用电解电容。但如今的多层瓷介电容的电容值也可以做到高达 100μF（在低额定电压条件下）。它们不仅要比电解电容远为有效，而且体积也较小，更为可靠。并且还可以双向使用。

上述讨论的这些有关连接器方面的原则，也同样适用于电缆以及内部板的连接。当将这些原则使用于背板装配中时，把电源和 0V 插针对散布在每个连接器的整个面积上，将会有助于在装配中所有平面之间获得射频（RF）上的低阻抗连接，在一个子板（小背板）装配中也是如此。我们推荐尽可能将 0V 连接分布在所有子板/背板/插入板的四周边缘上（若能分布在它们的整个面积上会更好）。这样做，同时也帮助了对空腔谐振的控制（请参阅本篇第 2 章的 2.6 节）。

在有多个电源与同一个信号相关联的场合，比如运算放大器中常用的 ±15V 电源这类模拟设计就是其中的一个典型的例子。上述讨论的原则仍然适用，只是此时已不再是电源和 0V 插针对，而应该使用的是电源和 0V 插针组（两个电源插针加上一个 0V 插针形成一组）。

## 7.2　低介电常数的介质

一般来说，同质基板（与 FR4 这类环氧树脂-玻璃纤维基板相反）都会具有比 FR4 材料低的介电常数（$k$），并且也会具有较低的介质损耗因数（介质损耗角正切）。这类同质基板材料包括纯聚合物、液晶聚合物（LCP）、特氟隆（Teflon，即聚四氟乙烯）（甚至发泡 Teflon 材料）。在要求非常低 $k$ 值的场合，往往会使用由这些材料构成的基板。但是，这些材料构成的基板大多会较软。而基板越软，在 PCB 装配过程中就会越困难。低 $k$ 值使得在这些材料中的传播速度要高于 FR4 材料，而且这些材料的低损耗还有可能在仍然保持良好的 SI 条件下，将高频信号传播得更远。

低介电常数基板的使用给 EMC 带来的主要好处是在使用差分对时，能够获得较低水平的失衡（请参阅本篇　第 5 章 5.5.2 节的讨论）。我们知道，使用的线条越薄，线阻抗也就越高。反之亦然。但是，假如此时使用的基板层较薄的话，将会给以较低成本制造宽度过于狭窄的线条带来困难。但在获得相同特性阻抗（其他条件完全相同）的情况下，由于较低介电常数 $k$ 可以使用宽度较宽的线条，因此不仅使我们在使用较高阻抗传输线时困难会少一些，而且成本也较低。同时，这样做对它们自身也有好处。这主要是因为传输线阻抗较高的话，它们中的流通电流就会较小，从而降低了它们的发射。

低 $k$ 值基板普遍使用于微波应用中（比如卫星通信）已有二三十年了。随着信号传播速度的增加，早就有人预期，低 $k$ 值基板的使用将会移植到绝大多数的 PCB 制造中。特别是 PC 的主机板和手机中。但至今，在其他大多数产品中，设计工程师仍然想方设法以各种不同的技术、技巧和工艺上的改进来继续使用低成本的 FR4 以及其衍生材料。图 2-7-2 显示的就是 SI、基板损耗因数和线条长度三者之间的关系。

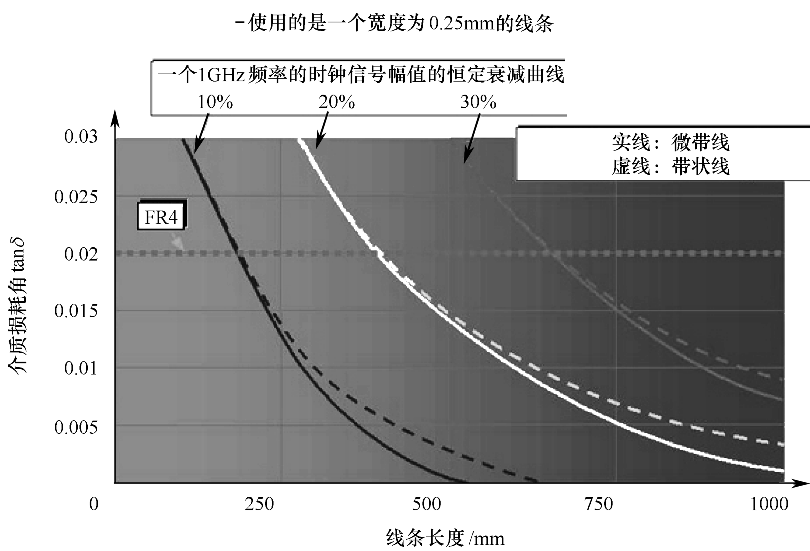



图 2-7-2　信号损耗与 PCB 基板类型间关系的参考曲线

已有文献报道指出，当信号的传输速率高到 10Gbit/s 或更高时，倘若在 FR4 这样的玻璃纤维基板上设计的线条长度为 600mm 或更长的情况下，会出现严重的 SI 和 EMC 问题。在本篇第 5 章中的图 2-5-33 中显示了以相对低成本的加入一层或两层的同质介质层来改善 SI 和 EMC 性能的

方法。

虽然本篇不是以讨论和解决 SI 问题为目的的，但图 2-7-3 显示了在 FR4 和 LCP 之间的很有意义的对比。从图中读者可以看到线-线之间的分隔距离发生变化时，串扰的程度也随之改变。

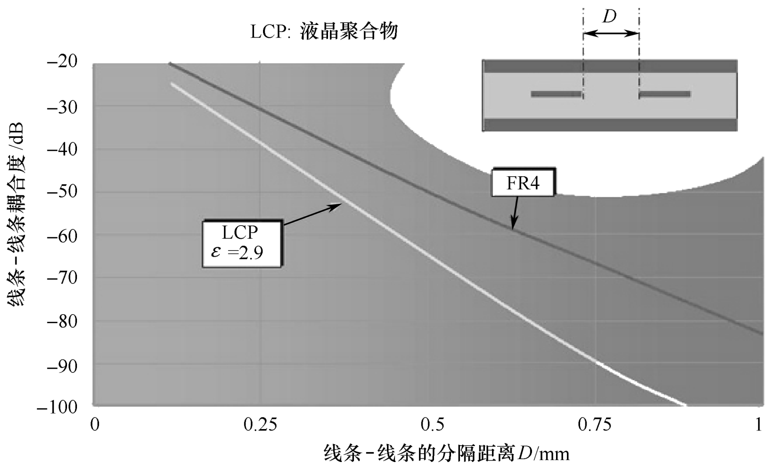



图 2-7-3　两种不同类型 PCB 基板时，50Ω 带状线条分隔距离与串扰的关系曲线

## 7.3　IC 的芯片级封装

正常情况下，这些几何尺寸很小的封装都会具有极好的 SI 和 EMC 性能。这主要是因为它们的封装较薄，从而使得它们的硅片非常贴近 PCB 上的 0V 参考面，从而使得镜像面效应变得非常有效（请参阅本篇第 3 章的讨论）。同时，由于它们非常短小的内部互连接，使得它们在第一个谐振频率以下的频率上作为一个意外天线时会变得不那么有效，并且它们的第一个谐振频率通常也会较高。因此，那些小型器件都倾向于具有较小的自身发射。

然而，伴随着这类小型器件所出现的一个问题是，它们允许产生远高的开关边沿和远高频率的噪声进入 PCB 的电源分配系统和信号线条，从而在相当程度上恶化了发射。据报道，有人曾使用时钟频率仅为 1kHz 的芯片级封装（CSP），但它的超过发射限值的频率则可以高达 1GHz（这个频率是它的时钟频率的 100 次谐波频率）。当然，如果在采用小型器件的同时，应用所有本书中所推荐的有关措施的话，通常它们的 EMC 性能都会优于较大封装尺寸的器件。

## 7.4　在板芯片

在板芯片（COB）技术中，裸露的硅片（芯片）直接黏贴在 PCB 上，然后用导线直接搭接到镀金的 PCB 焊盘上。其顶部使用保护目的的环氧树脂或硅胶形成拱形的顶部密封。这种成本很低的 PCB 装配技术被广泛地使用于大批量生产的低成本家电产品，或者需要非常结实和可靠产品的 PCB 上。尽管它在 PCB 上仅占很小的位置、成本低（大批量生产时）且结实可靠，但 COB 技术似乎仍被大多数其他产品的设计工程师们所忽视。

COB 的小型尺寸和它们与 PCB 上的 0V 参考面的极为贴近，这意味着它们具有良好的 EMC 性能。正如在本篇第 1 章中所描写的，假如需要，它们仍然可以使用小型屏蔽罩壳来实现屏蔽。然而从工艺角度出发，如果使用导电墨水印制在它的保护性拱形顶部来形成屏蔽可能会更加容易

和降低成本。用这类方法形成的屏蔽通常都非常小，以致它们的内部谐振往往都在 10GHz 频率以上才开始。显然它也不会存在缝隙（在 PCB 表面的上部），所以它的屏蔽有效性可以高达许多吉赫。图 2-7-4 所示为用导电油墨为一个在板芯片（COB）屏蔽的例子。关于 PCB 的屏蔽，我们在本篇第 1 章中已作过讨论，这里就不再重复。

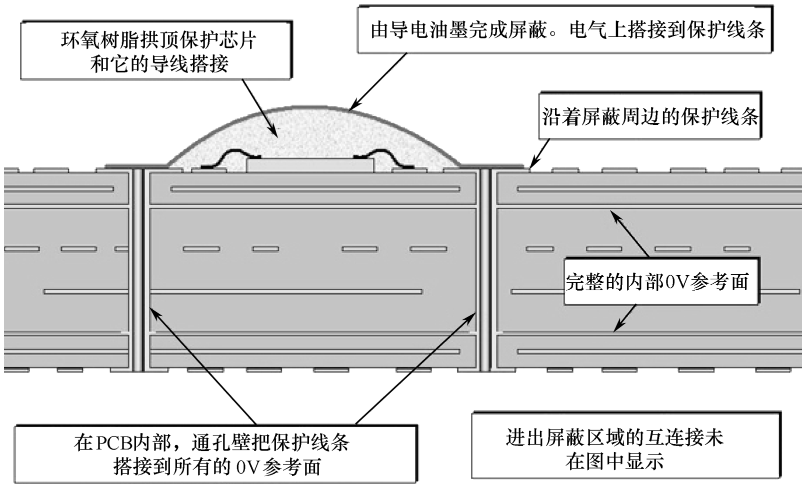



图 2-7-4　用导电油墨为一个在板芯片（COB）屏蔽
（穿过通孔壁周边的横截面图）

## 7.5　PCB 上的散热问题

### 7.5.1　散热器对 EMC 性能的影响

当 IC 或者功率晶体管中的电压波动时，在金属散热器和 IC 之间的寄生电容或散热器所降温的半导体器件会将杂散噪声电流注入散热器。结果，一个浮地的散热器将会经受一个浮动的噪声电压而引起电场发射。因为有时散热器的体积会很大，相对于 PCB 上的 0V 参考面也会具有相当的高度，从而更使它们成为一个高效的发射辐射器。

在 IC 或功率半导体内部，它与散热器之间的寄生电容多数来自器件的搭接导线和引线框架，甚至来自硅片上合金薄膜蚀刻图形（当频率高于 1GHz 以上时）。许多类型的功率晶体管会把它们的电极之一（比如集电极、漏极、阳极等）连接到它们的特别设计的、与封装形成一体的金属接头或者金属体上。在这些相对大面积的金属体和它们所安装的散热器之间的寄生电容有时可高达 100pF。

在散热器与一个参考电压相连接情况下，这将会把波动电流注入到该参考电压中。因此，该参考电压也将会经受一个取决于连接阻抗和电流幅度的波动电压。假如参考电压本身目的不在于此，以这种方式注入到其中的噪声电流会引起它的自身干扰或引起更高的发射。

由散热器形成的电场可以直接进行辐射，并引起一系列与辐射发射有关的问题。它们也能够与导体和金属件一起形成耦合而引起传导发射问题。假如一个散热器引起发射问题，那么同时完全有可能出现由于外部电磁场对散热器的耦合所引起的抗扰度问题，并再次从该耦合位置耦合到 IC 或功率器件中，所以降低散热器发射的同时也可以改善抗扰度。不具有 150kHz 频率以上发射的低频模拟电路仍然可能需要使用这里所描述的散热器技术来改善抗扰度。

为了获得良好的 EMC 性能（发射和抗扰度），关键是在第一位置上就把散热器连接到引起波动电压的半导体的参考电压上。在 IC 情况下，该参考电压就是它的 0V 参考面。而在功率晶体管情况下，则是它汲取功率的电压限值之一，这通常是通过最低阻抗连接到该器件的那个限值。同样重要的是所使用的连接方法。平面或电源限值都应该在所关心的最高频率上具有低阻抗。在本节下面的讨论中，我们都假定散热器是与 PCB 上的一个铜质参考面相连接的。这正如通常为了要对几个兆赫以上的频率进行控制所要求的那样。

这个技术可以被解释为它的使用降低了原来从一个 IC 或晶体管中的一个导体注入散热器的寄生电容电流的环路面积。为了获得良好的 EMC 性能，最好总是想办法使用最短的通路长度和最小的环路面积来使返回寄生电流返回到它的起始点。该通路长度应远短于所关心的最高频率波长的十分之一（$\lambda/10$），当然越短越好。

除了最简单的散热器（比如矩形的金属块）以外，在高达 1GHz（或更高）频率上时，散热器使用所造成的影响的精确分析则要求使用计算机辅助模拟，并要考虑下列因素：

1）散热器的几何形状；

2）半导体的类型和它的安装位置；

3）与任何 0V 参考面和/或机柜的接近程度；

4）任何连接到一个参考面（点）上的物理结构；

5）散热器所要连接的参考面（点）的物理特性；

6）散热器与实际发射源的接近程度（比如一个硅片和它的搭接导线和引线框架）。

## 7.5.2 散热器的 RF 谐振

在若干文献中已给出了包括散热器形状和器件位置确定的参考数据和指南，以及大量关于散热器谐振的有用信息资料。只有当散热器或它所形成的空腔（或多个空腔）的任何尺寸超过所关心最高频率的 $\lambda/10$ 时，才会开始产生谐振效应。当一个谐振频率恰恰和一个信号频率或它的某个谐波频率相吻合时，来自散热器的发射能够增加 30dB 或更高。最低的谐振频率由它最长的三维对角线的半波谐振所给出。例如一个 60mm 的正方形散热器的第一个（最低）谐振频率大约发生在 1.4GHz。在本篇第 2 章中已就 PCB 和机柜之间、两个 PCB 之间的空腔谐振展开过讨论，所得出的一些设计原则也同样适用于由散热器形成的空腔。

从几何结构的角度出发，正方形或立方体的散热器倾向具有最高的谐振频率。因此假如它们的最低谐振频率远高于所关心的最高频率那就再好不过了。但是这类对称形状的散热器在它们的较低谐振频率上倾向于有较高的 $Q$ 值。因此假如这些频率落入到所关心的频率范围之内时（特别是当它们正好落在时钟谐波频率上时）将会引起一些问题。为了避免这个问题的发生，应把散热器设计成矩形，但形状不要太长和太窄，并避免简单的长宽高比（比如 1：2：3）。图 2-7-5 中显示的就是上述的几种情况。

在散热器的谐振频率落入所关心的频率范围的场合，一般来说，IC 或功率晶体管的最佳位置应选择在散热器基的中心。该位置通常是散热性能最佳的位置。边缘上的位置会引起较大的谐振增益和较高的发射。一直到两个散热器之间的通道所形成的空腔引起谐振以前，散热器的多个散热片之间的通道中心都是最好的位置（但通常这个谐振频率要远高于散热器本身的谐振频率）。垂直设计的散热片会降低沿着它们走向上的谐振增益（$Q$ 值）。因此，最好将散热片按照沿着散热器最长的尺度方向上设计。但垂直设计的散热片会增加大多数/全部谐振模式的谐振增益。

图 2-7-6 和图 2-7-7 表示的是散热器的散热片和器件位置示意图。

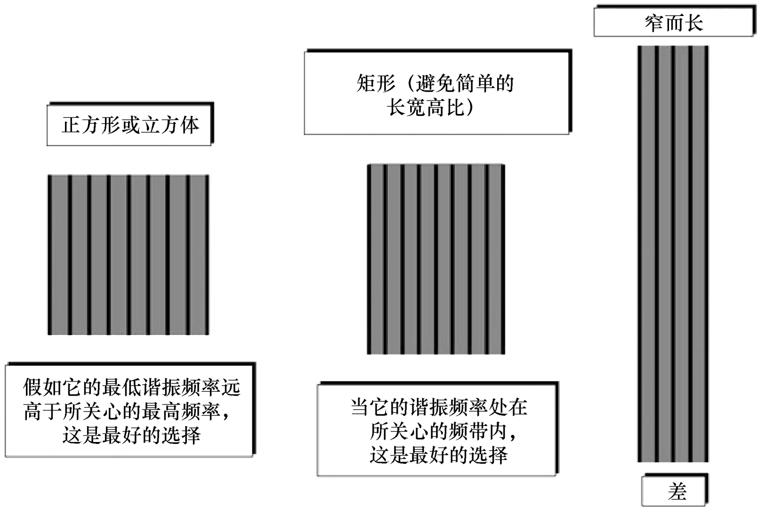



图 2-7-5　散热器形状的一个例子（顶视图）

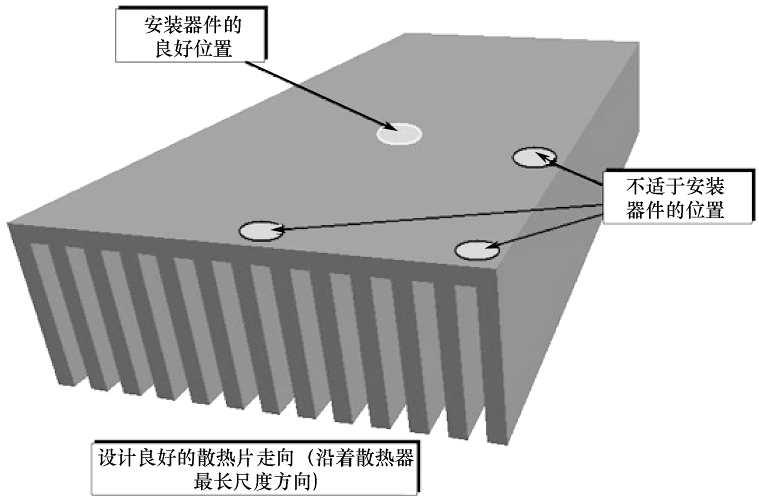



图 2-7-6　散热器的散热片和器件的位置（1）

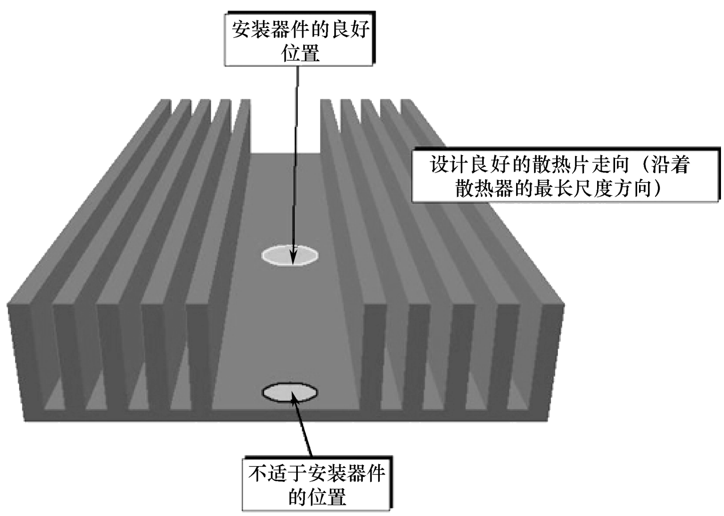



图 2-7-7　散热器的散热片和器件的位置（2）

## 7.5.3　散热器与 PCB 参考面的搭接

通常，把散热器搭接到 PCB 上的一个铜质参考面（在信号处理 IC 的情况下，通常是一个 0V 平面）会降低发射和提升最低谐振频率。所有这类搭接都应该是非常短而直接的。若能与安装用紧固件（比如短的安装螺栓）结合使用效果会更好。多平面搭接应该按整个散热器分布完成，以降低搭接电感和提升散热器的谐振频率。

使散热器和平面之间形成低电感搭接是非常重要的。研究发现，辐射发射是按照散热器搭接网络电感的 3.5 次方增加的，而且还发现，均匀地分布搭接点也同样重要。在获得相同的总搭接电感条件下，相同数目的均匀分布的搭接要比非均匀分布的发射低 20dB。Intel 公司推荐的搭接间距为小于处理器核芯时钟频率 3 次谐波的 λ/4（比如当时钟频率为 1GHz 时，应小于 25mm）。但为了改善散热器的发射和抗扰度，我们推荐搭接间隔要小于所关心最高频率的 λ/10。

图 2-7-8 所示为一个在典型的浮地散热器周围场的计算机模拟图。图 2-7-9 模拟的是相同的

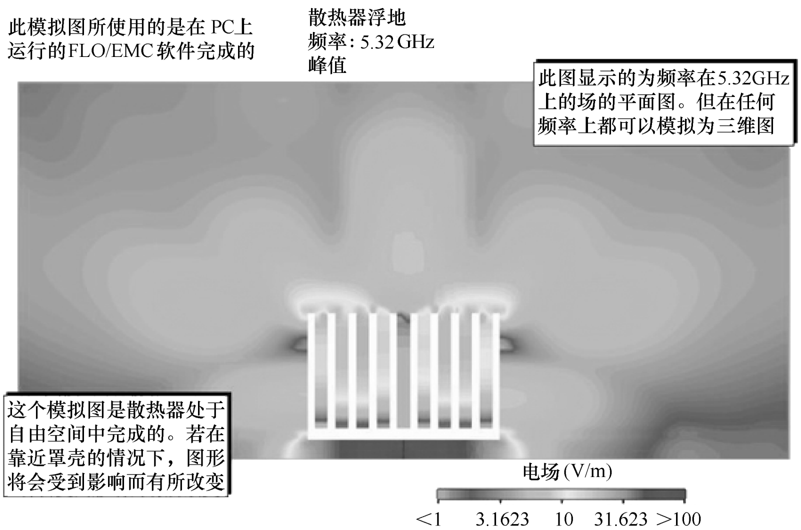



图 2-7-8　一个浮地散热器的计算机辅助模拟发射图

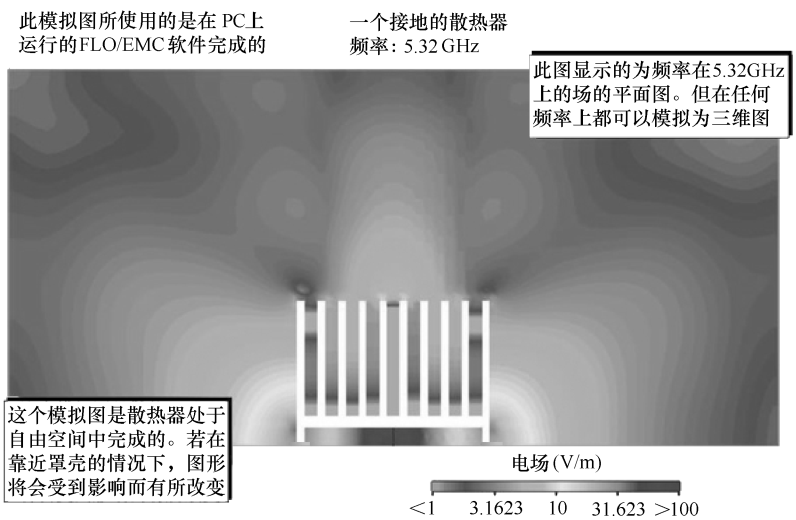



图 2-7-9　一个四角与地平面连接的散热器模拟图

（使用的散热器与图 2-7-8 中的相同）

散热器，但沿着四个方向搭接到一个无限大平面，每一个角上有一个搭接点。所使用的模拟器为在 PC 上运行的 FLO/EMC。虽然它计算了从 DC ~ 10GHz 范围内所有频率的三维场图，但这两个图仅显示了在一个平面上和在一个频率上的场图。

图 2-7-10 图示了在图 2-7-8 和图 2-7-9 所描绘的情况下，散热器上部场强与频率之间的关系。很明显，在 DC ~ 2GHz 频率范围内，浮地散热器是一个很好的场发射器。并且在 5. 32GHz 上有一个谐振点。但在该散热器的四个角上各设一个搭接点的情况下，在 DC ~ 1GHz 频率范围内，它的发射有明显的降低。并且它的最低谐振频率也提升到 2. 0GHz 左右。

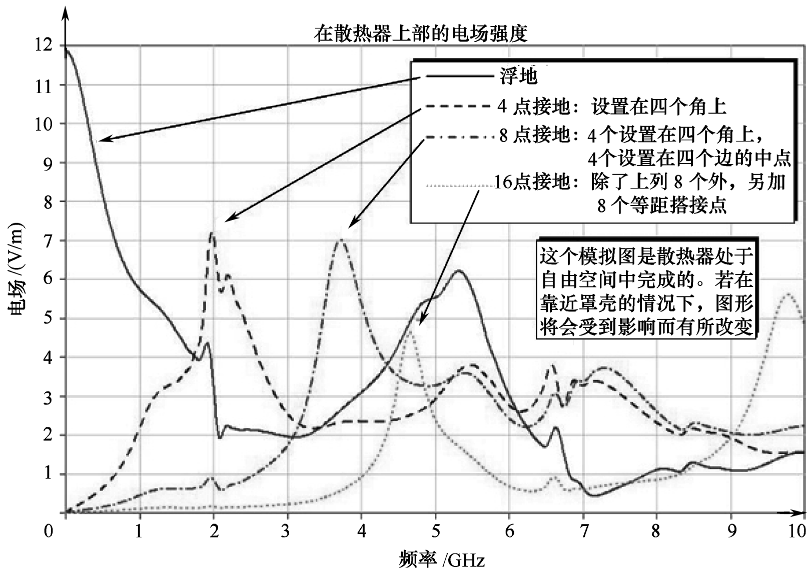



图 2-7-10　在图 2-7-8 和图 2-7-9 中的散热器上部的模拟电场强度曲线
（使用的是在 PC 上运行的 FLO/EMC 软件）

图 2-7-10 还模拟了具有 8 和 16 个等距搭接点的相同散热器。在具有 8 个等距搭接点的情况下，该散热器在 DC ~ 2GHz 频率范围内的发射要比浮地散热器低得多。而它的最低谐振频率提升到 3. 75GHz。在具有 16 个等距搭接点的情况下，它在 DC ~ 3GHz 频率范围内的发射非常低，而且它的最低谐振频率更提升到 4. 6GHz。若继续增加搭接点，这个倾向将会更进一步改善，最低谐振频率将会继续提升，并将发射电平降低到那个频率的 75% 以下。

读者一定会注意到，在具有 16 个搭接点的模拟曲线图中，在 9. 75GHz 上出现一个新的谐振点。其峰值幅度大约为 +12dB。该谐振峰在其他情况下均未出现。至今仍不清楚是什么物理原因产生了这个新的谐振尖峰的物理机理。但它显示了模拟本身在揭示未预见结果中的价值和优势，而这些未预见的结果则往往是会引起问题的潜在因素，从而在没有对任何硬件完成采购加工或装配以前的项目，早期发现这些潜在问题，并据此对设计进行修改当然是花费最为低廉的。

在上面的这些模拟中，都假定采用的是具有 0Ω 阻抗的直接散热器搭接。但在本篇第 2 章的 2. 5. 9 节中我们曾指出，对于 PCB-机柜的搭接，在使用电阻性（有损耗）搭接代替 0Ω 搭接的情况下，可以降低谐振峰的幅度，但代价是增加了在谐振频率以下频率范围内的发射。图 2-7-11 显示的模拟曲线是试图揭示相同的折中是否也适用于散热器和平面间的搭接。该图中显示，当搭接电阻为 25Ω 或大于 25Ω 时，最低谐振频率几乎完全被阻尼（衰减）。其代价与前者相同：增加了在谐振频率以下频率范围内的发射。换句话说，搭接电阻的增高会导致 DC 到最低谐振频率上的发射的增加。在最低谐振频率以上的频率的发射则反而会有所降低。使用 50Ω 的铁氧体磁珠

（块）来代替电阻搭接，将会恢复在较低频率上的良好发射性能（倘若在这些频率上，铁氧体具有非常低阻抗的话）。

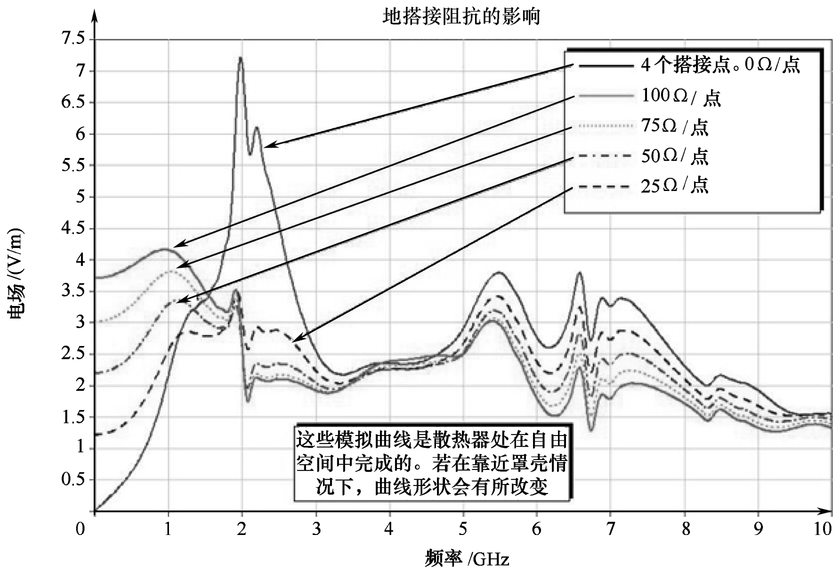



图 2-7-11　不同搭接阻抗条件下，图 2-7-9 中散热器上部电场模拟曲线

（使用的是在 PC 上运行的 FLO/EMC 软件）

上述这些模拟结果也引发出了一些非常有趣的和有用的应用。特别是在证明了把散热器最低谐振频率移到高于所关心的频率范围以上是不切实际的场合（并没有什么实用价值）。然而据我们所知，至今还没有人试图在真正的设计中使用电阻或铁氧体-平面搭接，所以也无从得知在工程实践中，它是否真正地像模拟中所显示的那么有效。

如今有些处理器插座本身已内置有用于散热的散热器接地螺栓。但在主电源中，则取决于设计工程师与他的电气和机械工程同仁们来寻找出既容易在 PCB 上装配，又不会占据 PCB 太大面积的低成本解决方案。图 2-7-12 中显示了 Intel 公司的一个设计实例。它只是一个直接焊接到 PCB 上的，用于散热器的冲压成型金属座架，并在器件的上部通过指簧与散热器形成接触（座架中间的大孔是为 IC 和散热器之间填充热传导介质而设计的）。

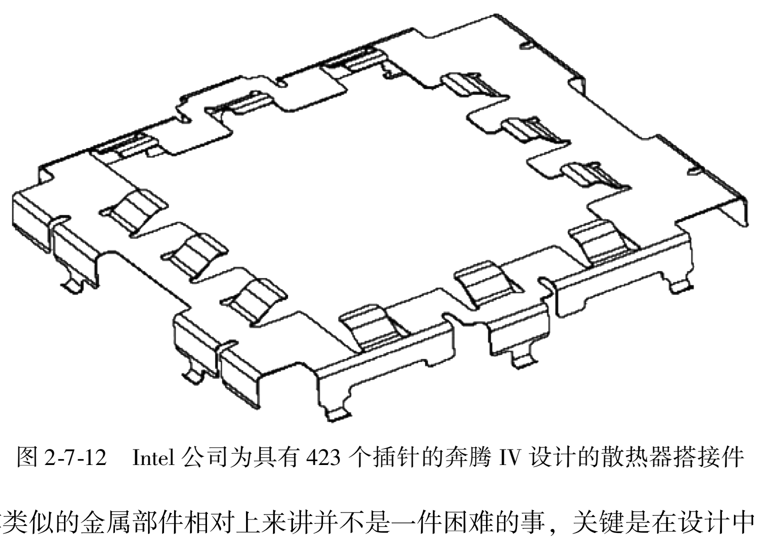


图 2-7-12　Intel 公司为具有 423 个插针的奔腾 IV 设计的散热器搭接件

设计和制作类似的金属部件相对上来讲并不是一件困难的事，关键是在设计中要采用正确的弹

性金属，并进行恰当的电镀，以形成与散热器金属具有良好的电气接触。PCB 屏蔽罩壳或指簧密封衬垫制造厂商应该能够为用户推荐最为恰当的金属材料。它们也同时是生产这类产品的最佳制造厂商。

当设计 PCB 平面与散热器之间的搭接方法时，要特别注意，由于在产品使用周期中，不同种类金属间电化学反应或氧化效应所引起的锈蚀。还有制造过程中的残留物或保护涂层（特别是阳极或钝化处理中使用的绝缘聚合物涂层）也都会造成接触不良，并使所期望的低阻抗受到严重损害（尤其是使用铝或钢的场合），再就是在液体可能出现凝结或潮湿的环境，通过使用各种恰当的技术来确保所有设计中的散热器搭接保持非常低的阻抗接触是保证产品在整个使用寿命中保持长期良好运行性能的关键。

在生产过程中，要使用具有低接触压力的平滑探头不断地检查每一个批次的金属部件（散热器、紧固件等）表面是否具有所规定要求的高电导率。我们特别推荐这一点是因为有些制造厂商或电镀厂商往往并不了解部件表面电导率的技术要求，而很有可能根据想象，在金属表面涂上一层使其表面看起来光洁的、无法用肉眼查看的绝缘的纯聚合物。还有些厂商会购买阳极化铝来代替 Alochromed 工艺处理技术，或者聚合物-钝化涂敷的元件。尽管在采购清单中常会注有技术要求，但因为它们看起来完全相同即都是一样的灰色金属。

### 7.5.4　屏蔽和散热技术的结合使用

请读者再回过头来仔细查看图 2-7-12，下一步设计似乎是显而易见的：设计把散热器连接到 PCB 的部件上，以使用它作为一个法拉第笼而把 IC 包括在其中。换句话说，不仅对 IC 进行屏蔽，并使散热器和 PCB 平面间形成的搭接更为良好，以给出最佳的 EMC 性能。但在 PCB 层次上的屏蔽（正如在本篇第 1 章中所指出的）会限制空气的流通而引起过热。把屏蔽和散热结合在一起考虑就可以解决这个问题。图 2-7-13 中显示的就是这样一个综合考虑的、设计良好的结构。

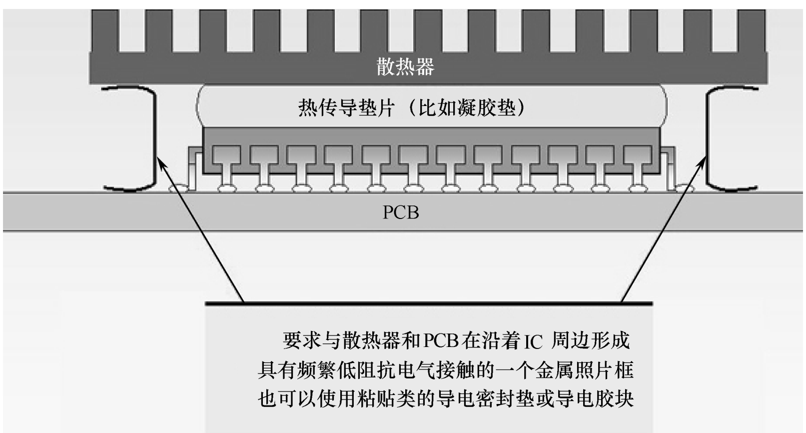



图 2-7-13　IC 屏蔽与散热器结合使用的组件

图 2-7-13 显示了围绕一个 IC 四周金属结构的横截面图。该金属结构是一个顶部和底部都加工成指簧的照片框。它的底部指簧与 PCB 元器件面上的一个 0V 保护线条完成电气接触（已镀锡，并且没有阻焊剂覆盖），而它的顶部指簧则与散热器的基座形成电气接触。这类金属结构有时被称之为尖桩篱栅或照片框。作为一个横截面图，该图中的尖桩篱栅上没有显示任何定位或安装销，也没有显示散热器是如何固定到位的。

把散热器沿着 IC 的四周搭接到 0V 参考面并形成屏蔽的设计方案可能有许多种。比如它可以使用金属的或电镀塑料制成尖桩篱栅，然后在多个位置上焊接到 PCB 上来代替指簧。假如 IC 为具有

高度足够低的扁平封装，则可以使用一个可压缩的导电密封衬垫或者一个导电胶块，它甚至可以是一个直接通过钎焊或锡焊焊接到散热器的一个金属构件，或者就是它本身（散热器）的一个组成部分。

为了形成有效的屏蔽，尖桩篱栅（或任何其他类型）必须沿着 IC 的四周形成一个完整的篱栅。不仅如此，还需要使散热器与 0V 保护环或在 PCB 顶部的平面沿着它的周边以一定的间隔距离形成低阻抗电气搭接。0V 保护环或顶部平面必须使用通孔以一定的间隔距离沿着它的四周搭接到主 0V 参考面。搭接点间距或通孔的间距的设计原则与本篇第 1 章中讨论的相同。

## 7.5.5　其他可利用的散热技术

只要在工程实践上可行，都应该想办法增加散热区域空气的流通（或其他冷却媒介），从而不仅降低了所要求的散热器尺寸的同时，还可以以此来上移它们的最低谐振频率。

使用具有较低介电常数的电气绝缘热接触材料或将它们加厚，可以降低散热器和半导体硅片以及搭接导线之间的寄生电容。

也可以使用屏蔽的热接触面。这类材料具有两个绝缘的导热层，并在两个导热层之间又以三明治的方法加入一层金属屏蔽层，以帮助保持杂散的寄生电流不在散热器中流通。中间的金属层还应直接搭接到适当的平面上。正如前面已指出的，若能沿着它的周边的多个位置上形成搭接最为理想。这样不仅可以降低发射，并且还可以上移它的最低谐振频率。

当使用散热管道散热时，与等效的直接安装在器件上的散热器相比，它们的长度通常会给它们以较低的谐振频率。与上述技术相同，散热管道应该沿着它们的长度上与适当的 PCB 平面相搭接，以降低在低频上的发射和把它们的谐振频率定位在远离所有时钟谐波或其他 PCB 的强信号上。理想地，散热管道的谐振频率应该设计在比所关心的最高频率更高的频率位置上，但这一点在工程实践中并不总是能够做到的。

用来收集来自器件热量的那一部分散热管的尺寸相当地小。因此与整个散热管道系统的谐振频率相比（或者与一个直接安装在器件上的等效散热器相比），它的谐振频率相当地高。所以若要把整个散热管道组件搭接到 PCB 平面或相关联的机柜上有困难的话，也许可以采用前面所描述的，把热收集管（器）搭接到 PCB 平面的办法，然后围绕着散热管的管道部分的四周安装上一个铁氧体来降低来自散热管组件中体积较大部件的发射。关于这一点请参阅图 2-7-14 所示。

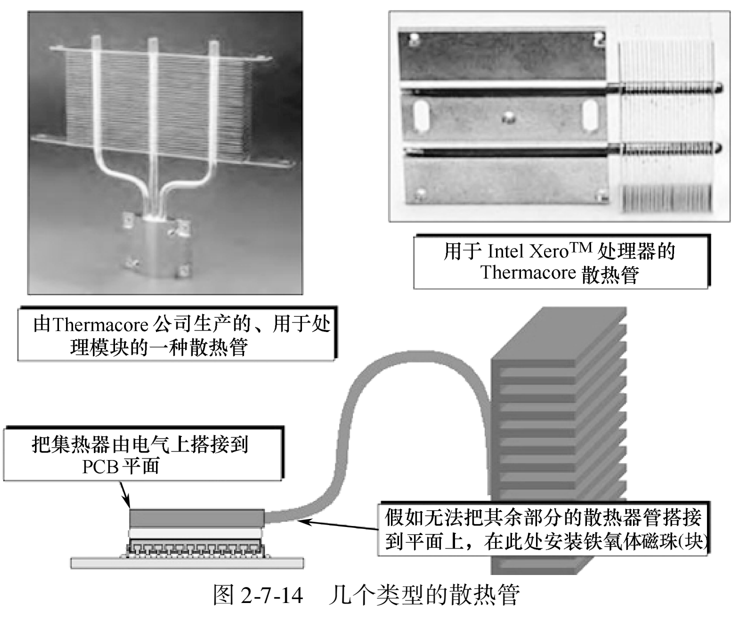



图 2-7-14　几个类型的散热管

### 7.5.6　用于功率器件的散热技术

尽管在本篇 7.5.2 ~7.5.5 节中所描述的散热技术和方法都集中在用于对 IC 散热的散热器上。但是上述的一些散热方式也同样适用于功率器件的散热用散热器。

在器件和它的散热器之间没有电气隔离的地方（一个常用的低成本方法），散热器可以通过使用一个具有适当额定功率的电容提供所必需的电气隔离来与相应的电源平面相连接。在高频情况下，所使用的电容器的类型和数量、它们在 PCB 上的位置以及与它们相关的线条布线都将会对散热器的搭接效果有着重大影响。这与本篇第 5 章中所讨论的去耦电容问题相类似。对于这类带电运行的散热器而言，设计中重点考虑的问题是它们的安装问题，不仅要重点考虑，而且还应把它放在首位（比如所能够使用的总电容值将会受到限制，以避免电击的发生。所使用电容器本身也可能需要经过安全认证的 Y1 或者 Y2 等级）。

即使是在安装有外部散热器的情况下，与功率晶体管本身封装在一起的散热用金属基板也是一个有效的发射辐射器。笔者就曾经看到过有这样一个带有垂直安装在 PCB 上面的、面积不大于 20$mm^2$的 TO-220 功率开关器件的低成本反相器，它本身的散热用基板就形成了该反相器在一个很宽的频率范围内的发射就已超过了它的总的发射限值（传导和辐射发射）。当然，就器件本身而言，它不能直接接到参考面上。因为它的散热基板本身在内部是与开关半导体的漏极相连接的。通过使用一个仅为几个纳法的电容器把它与一个适当的参考面相连接就可以解决这个问题。

功率器件经常会沿着 PCB 的某个边缘安装。这样，它们可以利用金属外壳作为一个散热器以节省成本。图 2-7-15 所显示的就是这种做法的一个例子。在这种情况下，金属罩壳应该以多点方式搭接到 PCB 的主 0V 平面，特别是在功率器件的附近更应如此。目的就是要使由功率器件所引起的杂散寄生电流在所关心的最高频率下以非常低的阻抗条件下返回 PCB（以及从此到所有相关联的电源限值）。但由于趋肤效应，这些电流的大部分将会保持在罩壳的内部，并且不会引起外部发射。在本篇第 4 章中已经讨论过有关 PCB-机柜的搭接问题。它的设计原则也适用这里所讨论的情况。理想情况下，在功率器件邻近的金属罩壳上，不仅不应有任何缝隙或接缝，同时也不应有接近的罩壳-PCB 搭接。否则的话，在罩壳的这个区域中，会具有密集的电流流动，并将造成 RF 场的泄漏。

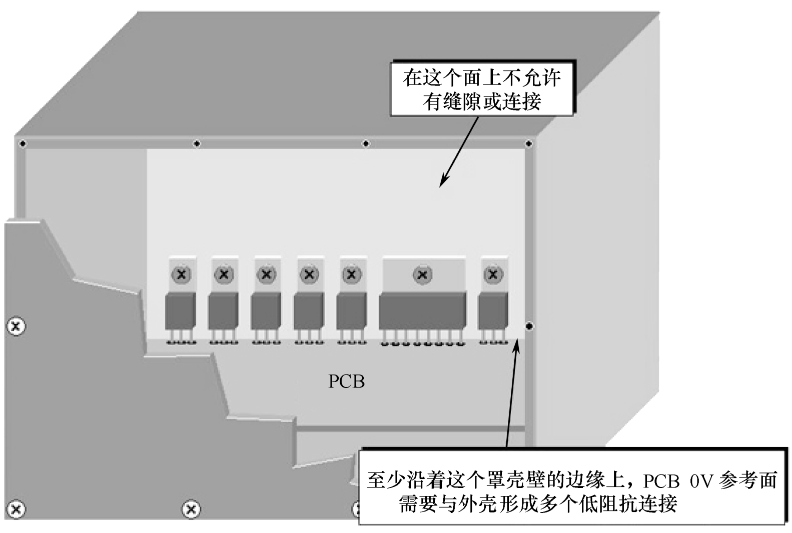



图 2-7-15　利用机箱外壳作为散热器

## 7.6 封装谐振

如今，在某些电气通信标准或军事应用中，对 EMC 符合性发射测试所要求的测试频率越来越高（比如无线电通信、串行数据、时钟和它们的谐波都在若干个 GHz 数量级上），常常可高达40GHz。这就意味着，半导体封装本身的几何尺寸就已大到可以形成谐振。换句话说，即便在未安装散热器时，其封装本身就已是一个非常有效的意外天线。

EricBogatian 在他的 PCB 发展趋势一文中指出：在已知所有封装的谐振频率条件下，假如其中某个谐振频率与时钟谐波相吻合的话，那么就需要改变封装的几何参数。显然，这种改变封装的做法对器件本身的有关性能并不会有任何可能的改善，而且器件封装形式作为工业标准，要对其做出某些改变往往也是不切实际的。因此在封装谐振频率和电路功能所必需的时钟频率的某个谐波的重叠不可避免时，同时假如时钟频谱不足以使用扩展技术或由于某种原因根本就不可能对它进行扩展的话，屏蔽很可能是解决问题的唯一答案。在本篇第 1 章中不仅已就 PCB 屏蔽技术有所讨论，而且还推荐了一些如何使用成本较低的措施来提供有效的屏蔽。

在工程实践中，为了精确决定封装的谐振频率，要求使用一个三维（3D）场求解器（程序）。但仅使用简单的数学来粗略估算封装的最低谐振频率也完全是可以做到的。

芯片的小型化封装技术提供了工程上可能的最小封装尺寸。但要在如此小的面积上完成好几百个器件接触的场合，由于它们的焊盘过于微小，目前工艺上可行的大多数 PCB 技术可能无法完全达到这类要求。因此可能要求使用 HDI/微化孔 PCB 技术来完成它们与器件的连接，即便这种连接可能无法提供良好的 EMC。

## 7.7 消除用于探针板（BON）或飞行探头测试的测试盘

使用探针板或飞行探头技术来测试裸板或完成装配的 PCB 是 20 世纪 70 年代发展起来的，并普遍采用的一类 PCB 传统制造工艺中的测试方法。但是随着器件的体积越来越小以及插针数目越来越多，使得这类技术的使用变得越来越困难。这类测试方法所要求的测试盘可能导致对 EMC 性能的严重损害，甚至损害到 SI，并会引起电路的功能性能和可靠性问题。当今在许多场合，这类方法已不再是最有效的方法。

就 EMC 来讲，重要的是要尽量想办法不要在每个电路节点上都加设测试盘。这些测试盘的增设会引起如 BGA 这样的具有大量插针器件的布线带来巨大困难（在没有测试盘的情况下，这类器件的布线已是一件相当困难的事了）。但更为重要的是由于在线条的端头上的测试盘就像所有其他任何导体一样变成了一个意外天线。但是，几乎没有哪个设计工程师关心或考虑过是否应该对它们进行一些分析，以判断是否需要使用传输线技术。

布局设计的结果经常会出现 BGA 被大量测试盘所形成的意外天线所包围着。它们中的一些与出现在它们上面的信号或噪声的电气长度相比，具有很长的线条长度。而与这些测试盘本身相关的寄生电容又进一步明显地增加了与它们相连接的线条的有效电气长度。结果是测试盘形成了作用如未终止的短截线传输线（使得它们在损害 SI 上非常有效），并且在 100MHz 频率以上，还是一个有效的意外天线（从而损害了抗扰度和增加了发射）。作为一个简化的例子，一个几何长度长于 15mm 线条所带有的焊盘，很可能在 1GHz 频率以下就已引起严重的 SI 和 EMC 问题。

除非对每一个测试盘都从一个用于 SI 的传输线角度来进行分析，否则很可能会造成探头测量信号的失真。原来性能良好的 PCB，则可能被送回去返工。所以为了获得良好的 EMC 性能，

要求对每个测试盘都按照一个匹配传输线来进行分析和设计。而这样的一个 PCB 很可能要求在屏蔽上投入大量的花费才能满足 EMC 的发射要求。但这样做的成本和 PCB 用于测试盘以及与它们相关的线条和终端器的空间损失（终端器的使用是完全可能的），加速了使用现代的 IC 和高质量 PCB 制造来代替这些即将被舍弃的 20 世纪 70 年代技术的进程。其结果是使产品也更为经济合理。

有报道证明已存在有完全不使用测试盘的性能良好的、能够准确判断故障位置的 PCB 测试技术。以器件为中心的边界扫描测试（JTAG 等）技术就可以使我们在个别元器件的层次上来确定许多或全部元器件故障的发生位置。这个技术使用一个 PCB 自己的地址和数据总线，并且测试仅使用 PCB 功能的连接器，而且即便在有些在板器件与 JTAG 要求不相符合的情况下，也仍能正常工作。在现代 VLSI 内置自测试（BIST）装置和许多系统软件也都与 JTAG 兼容，使这个技术的用途更为广泛。

PCB 的修复工作不仅花费很高，而且修复板的可靠性也会有所降低，从而导致了保修成本的增加。因此即便没有 JTAG 可用，仅使用内置自测试（BIST）或功能测试来检查 PCB；比如通过改善电路设计的质量，改进 PCB 布局以及元器件和装配也都同样可以提高成本效率，从而使故障 PCB 大为降低。即便是抛弃少量几块失效 PCB 也要比使用探针板或飞行探头测试这些板的花费要低。

在实际生活中，经常会遇到这样的情况：有些公司的采购部门坚持使用最低价格的 PCB 制造厂商和装配厂以及最低价格的元器件供应商，他们认为这样做可以为公司节省许多开支。但是，他们没有考虑到，在生产过程中所导致的探针板测试和返工的花费将远远大于他们选用质量低下的供应商所节省的费用。事实上，他们采用的是所谓不惜成本所带来的节省。在 20 世纪 80 年代，英国的 Marconi（马可尼）仪器公司发现，尽管与供应商声称的相反（没有不良元器件或总是按照技术规范来生产和出售产品），在英国，由于有若干个不良批次的元器件是在供应商坚持声称是严格按照完整技术规范生产并完成出售的，造成元器件的购买公司不断表示出对这些供应商的极为不信任，并在合同签署以前总伴随着艰难的销售谈判。和在现实生活中的其他领域一样，你所得到的就是你所付出的。虽然试图降低 BOM 的成本是一件很明显和合情合理的做法，但若由此而造成在整个产品生产过程中整体成本的增加（包括返修成本）超过 BOM 所节省的费用，那么它的成本效率就会倒置。

随着高级 PCB 技术的应用会伴随出现一些附加的、新的 EMC 问题。在选用较高质量的供应商和制造厂商，以及使用 JTAG 设计/测试技术条件下，事实证明：成本效益天平会更进一步朝着消除测试盘方面倾斜。

假如必须使用测试盘、测试连接器或可编程连接器的话，关键是要在 PCB 设计的一开始就把它们作为整体考虑的一部分。这样做所带来的好处是所有的功能和 EMC 验证都会在设计完成时同时到位。有些公司的生产部门会在 PCB 设计完成后自行在布局上增设一些测试盘，以方便生产过程中的监控测试，但是在使用现代半导体器件的今天，这样做会使设计中为 EMC 的考虑不是前功尽弃，至少也是受到严重损害，虽然有时它并不会给电路或产品功能带来什么不良影响。

把线条与测试或可编程连接器的连接会产生与把线条与测试盘连接起来时相类似的问题。因此应该采用完全相同的方式来处理和解决所带来的问题。任何在设计原型板时所需要的临时线条都应该在 EMC 测试开始以前移去，或者把它们完全按照一般功能线条来对待，并解决可能由它们所造成的 EMC 问题。这类线条可能需要被作为在传输线上的短截线来处理（请参阅本篇第 5 章的有关讨论）。

有些公司在设计它们产品的原型 PCB 时，会增设大量的附加备用线条。它们的唯一目的是用来测试大多数/所有的原型板上的节点。当判断已可以投产的情况下，这些备用测试线条将会被简单地从 PCB 布局中去除，但并不排除仍有可能会残留相当数目的测试线条达到 PCB 的边缘。从 EMC 性能角度出发，在一个使用现代数字或 RF 器件的 PCB 上，由于它们非常快速的信号边沿或很高的频率，上述技术所残留的线条将导致原型 PCB 与所要生产制造的 PCB 几乎不可能有任何类似之处。因此如果不是不可能的话，也至少会使获得良好的 SI 或 EMC 性能变得相当困难（其原因从上述的讨论中也是显见的）。

由于最初的 PCB 线条的布局是按照设置有测试线条的情况下完成的，所以即便是所有的多余测试线条完全从布局中去除，布局通常也仍然会不那么理想。通常在项目的这一设计层次上，不再会有时间对整个 PCB 进行重新布线，恐怕也不会重新测试它的功能性能和 EMC。上述的这项技术，从整体上来讲，在使用 20 世纪 70 年代或 80 年代的慢器件和低频率条件下，有时仍可能可以接受，但它已不再适合当今的现代新型电子器件。

假如必须继续使用前述技术的话，那么最终设计的功能性能和 EMC 所要求的线条和平面，应该以考虑到所有本书中所讨论的技术作为设计原则来形成最终产品中的层次和叠层。测试线条应该设置在所附加的 PCB 层次中，以避免与原始线条之间形成串扰。测试 PCB 的备用线条以及与它们相关的测试线条层次，应在项目尽可能早的时段内移去。即便测试备用设计是经过仔细考虑情况下完成的，并且仍保持匹配传输线状态（但经常不是这样）。移去备用线条和附加层次，不仅会对 EMC 的性能造成明显的影响，并且还会引起电路或产品的功能和 SI 性能很大的改变。所以在高级 PCB 设计中，最好是根本不采用这种技术。

在对一个电缆（或一个系泊部位）提供一个总线的场合，以及当连接器处于空载时，而又未被终止情况下，或者当产品未被泊定时，要想办法使这些时钟和数据在未被要求时加以禁止。

## 7.8 未使用的 I/O 插针

没有使用的输入插针应该被上拉或下拉，以防止非预期振荡。笔者就曾经看到过这样一台设备：在它工作时，就像是一个丙类振荡器（不希望的寄生振荡），并因此在频率为 200MHz 上会具有大约 2W 的 RF 辐射功率。其原因就是因为一个 HC00 型封装中的一个倒相器未被使用，而又未考虑把它的输入插针浮地保留在那里。但直接把一个输入与一个限值连接，很可能会引起功能问题，或使得故障测试变得相当困难。因此最好使用一个 10kΩ 的电阻将其上拉，或使用一个 200Ω 的电阻将其下拉。

有些 EMC 工程师推荐以编程方式把所有不使用的 I/O 端口都先编为输出，并具有很强的输出驱动能力。然后，按预先编好的程序将它们改变为逻辑低状态，并把它们与 0V 参考面相连接，以降低地反弹。还有其他一些则可以在程序中编为逻辑高，并与电源平面相连接，以降低电源反弹。地反弹和电源反弹不仅是 SI 的一个大问题，它们也是造成发射增加的共模噪声电压和电流的一个源。因此能够降低地反弹和电源反弹，不论从那方面说都是一件好事。

采用上述技术可能发生的问题是，在启动或受干扰期间，假如插针程序发生改变，即便是短暂的，也可能由于从电源汲取很高的电流而引起某种形式的故障或损坏。

## 7.9 晶体和振荡器

晶体和振荡器应该水平地安置在 PCB 上，并要紧挨着它们的 0V 参考面和远离 0V 参考面的

边缘（至少为 15mm。除非它们被设置在一个较大的屏蔽罩壳内。这一点已在本篇第 1 章中有过论述)。在 PCB 中的平面层不是最为靠近晶体安装面的场合，在元器件面的晶体下面设置一个 0V 参考面区域也会提供一些帮助。该区域的面积至少应该沿着晶体的四个边向外延伸 5mm。

这个小面积的 0V 参考面应该通过通孔与主 0V 参考面（完整的）相连接。连接通孔的间距不应大于所关心最高频率的 λ/10。在计算波长 λ 时，还要将 PCB 基板的介电常数考虑其中（比如，在频率高到 1GHz 情况下，在 FR4 上的该小面积上的通孔间距不应大于 15mm)。对有些带有金属外壳的器件来说，如果能够将它们的金属外壳用非常短的导线或 U 型金属条直接焊接到 0V 参考面也会有助于问题的改善。

## 7.10　IC 选用技巧

虽然并不存在所谓的 IC 选用技巧这种设计技术，但值得一提的是，可以用于现场可编程门阵列（FPGA）和专用集成电路（ASIC）中的高级 EMC 技术的数目正在日益增加。如何正确地选用它们应该说也是一种技巧。这包括有：

1）具有用户可编程转换速率的输出器件。

2）具有用户可编程驱动强度（能力）的输出器件。

3）驱动器具有自动调节它们的输出阻抗来降低它们信号的上冲和振铃能力。

4）驱动器具有内置的电压倍增器，并允许使用传输线的经典终端匹配（两端)，而不会造成信号幅值的损失。

5）具有增加敏感度的差分接收器。并允许使用传输线的经典终端匹配（两端)，而不会由于 50% 的信号幅值损失而造成问题。

6）颤动输出开关的使用，防止了输出在相同瞬间改变状态（从而帮助降低了地反弹，限值崩塌和在 PCB 电源结构中的 CM 噪声)。

7）在芯片上封装内置或多芯片模块中去耦电容。

设计工程师们在工程实践中每时每刻都在不断地通过发展更多样化的技术来改善它们所设计器件的 EMC 性能。因此在开始一个新的 ASIC 或 FPGA 设计时，应综合考虑所有可用和可行的技术。因为我们都知道，以最低成本控制 EMC 的层次，通常就是半导体本身。即便它们会由此而增加器件本身的成本。在 PCB 层次上控制 EMC 性能，通常是下一个成本效率最为合理和合算的层次。

## 7.11　传输线端头上的终端器位置

随着 PCB 布局复杂化程度的增加，有时要把传输线终端器直接设置在它们的接收器或驱动器的输入或输出插针相邻位置上是有困难的。已有文献就短截线线条长度过长，并考虑到搭接导线和器件本身内的引线框架电感情况下，如何计算它们对 SI 所造成的影响问题进行了讨论，有兴趣的读者可以查看和参阅。但在实际应用中，为了获得良好的 EMC 性能，短截线线条的长度只能为 SI 计算所给出长度的 1/3。

有些 PCB 制造厂商提供嵌入式电阻层（而不是一般的铜质层)，通过蚀刻，它们可以在 PCB 叠层内部形成传输线匹配电阻。这个技术使得将终端器直接设置在插针所处的位置上要容易得多。

当今，有些器件运行速度如此之快，以致它们内部互连接的长度本身就已变成一个严重的问

题。因为它们的长度已变成为了获得良好 EMC 性能，而需要良好线匹配的障碍。既便当终端电阻被设置在尽可能靠近它们的插针情况下也是如此。这是因为器件内部短截线的存在，并由此所引起的某种程度的上冲和振铃不可避免地总是存在着。这是为什么要尽可能选用最小可用封装器件的另一个原因。比如前面曾提到过的 IC 芯片级封装。

## 7.12　电磁能带隙（EBG）

在图 2-7-16 和图 2-7-17 中显示了一个小型的铜质正方形阵列。每个正方形又通过通孔与一个大面积相连接。这样做的结果可以使某些频率在沿着 PCB 平面（或两个平面中的空腔中）的传播速度降低达 30dB。这个技术通常称之为光子能带隙（PBG）或电磁能带隙（EBG）技术。

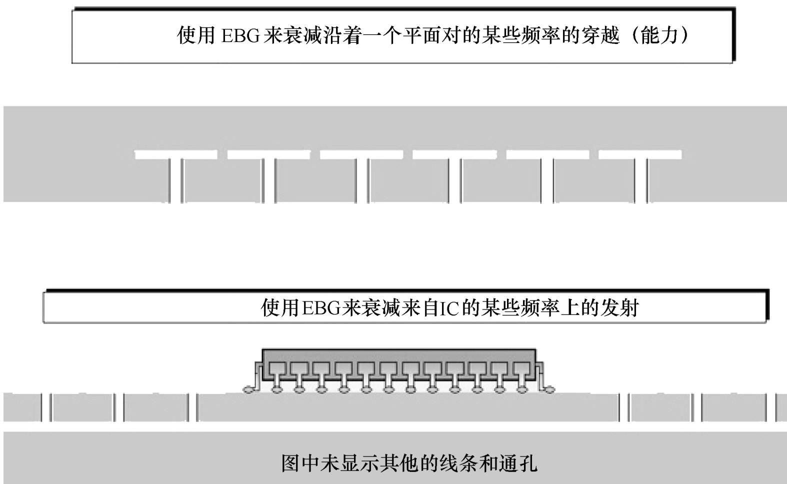



图 2-7-16　使用 PBG/EBG 的例子（侧视图）

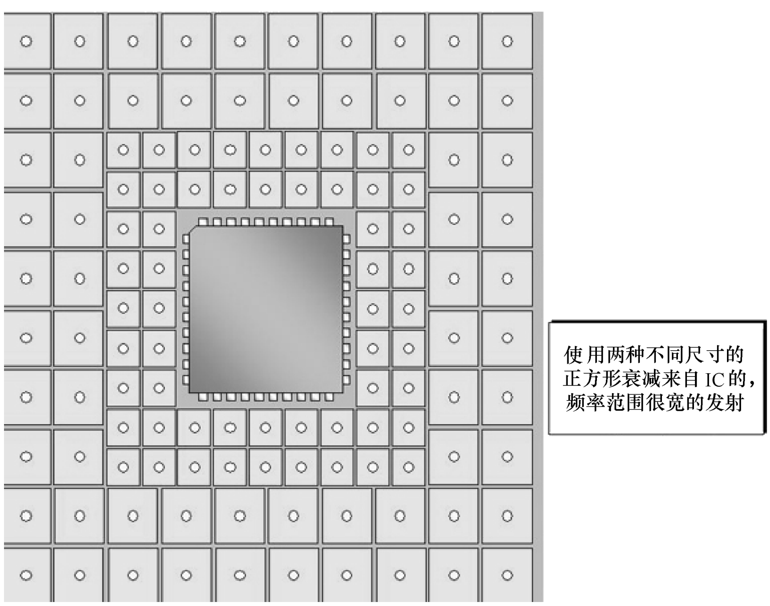



图 2-7-17　使用 PBG/EBG 技术的另一个例子（俯视图）

但为了正确评估PBG/EBG结构所形成的衰减，则要求使用一个场求解器（程序）或通过实验完成。根据笔者的估算，在一个采用FR4基板的PCB中，当使用每边尺寸为*D*的小正方形平面作为PBG/EBG结构的基本单元时，有用的衰减大致发生在频率范围为22/*D*到42/*D*之间。当*D*的单位为mm时，给出的频率单位为GHz。例如使用每边长度为10mm正方形所形成的阵列，在2.2～4.2GHz范围之内形成有用的衰减。要求的衰减越大，所需要的PBG/EBG阵列的面积就越大。

PBG/EBG阵列可以用来降低在一个区域中的噪声或信号沿着一个公共平面流向另一个区域的电流。所以有可能被用于一个PCB区域的所有周边或者围绕一个边角区域中来帮助形成区域之间的隔离（正如在本篇第1章中所描述的）。或者作为保护线条技术的一个替代技术（请参阅本篇第3章的有关内容）。千万不要使用PBG/EBG来衰减电路运行所必需的重要波形。比如防止0V/电源平面在某些需要的频率上提供电流。关于这个技术的大量潜在应用的更为详尽的信息和资料，请参阅相关文献。

一个PCB中使用PBG/EBG所要求的通孔数量提示我们：在PCB制造技术和工艺中，使用盲孔或掩埋孔的微化孔将最为容易（请参阅本篇的第6章）。PBG/EBG技术要么使用了较大的PCB面积，要么增加了PCB层次，总之是增加了成本。但是，它的确在频率超过1GHz以上时为控制传播和谐振提供了一个方法。我们都知道，在1GHz频率以上，要做到这一点所需要的花费将会更高。但至今我们还不知道，也没有见到有任何人除了在实验PCB上采用这个技术外，还将此技术应用到其他什么地方的报道。如果有人在工程实践中已将此技术应用到真实产品中，那真是一件最为令人兴奋的事了。

## 7.13　PCB设计中最后两个需要注意的细节

将携载有任何时钟、数据或高频信号的未使用线条禁止可以降低发射。假如它们还与接收器相连，也许还需要对它们进行抑制，以改善抗扰度。

假如，一个线条必须从一个微处理器的RAM或其他噪扰器件的一边走线到另一边时，它应该绕着器件的周边布线，而不是穿越器件所覆盖的区域。

## 7.14　密切注意PCB制造厂商对层次布局和叠层的改变

PCB制造厂商为了改进它们的制造工艺和提高产量，都会不断调整或改进PCB的层次布局。这通常意味着，在通孔或贯穿孔周围的净空孔（抗焊盘）的直径也将随着变化。这样做有时甚至会导致切入到相邻的线条或者使抗焊盘相互重叠，而在平面上形成更大的净空孔。倘若购买PCB的厂商只以所报最低价作为采购标准的话，这只会促使或鼓励PCB制造厂商去这样做。所以，在正式签订合同以前，至关重要的是要检查所有的有关最终产品的技术规范。如可能，甚至还应检查未层压前的各个层次的初步布局设计，以防止图2-7-18所示的情况发生或其他未经授权的、会引起潜在问题的变更。

笔者就曾见到过，由于大批量生产的低成本PCB制造厂商未经授权而修改PCB布局设计，以致导致产品的安全性能大幅下降的情况。不幸的是，这是在已有超过10万件使用不安全PCB的产品运抵英国后才被发现。虽然原始设计工程师的确认号和批次号并没有任何的改变，但是，布局上的某些钻孔等已与它的原设计几乎没有任何相似之处。笔者也曾见到过，由于抗焊盘的重叠合并所造成PCB的主0V参考面被分割的情况。结果是原计划延续到整个PCB的0V参考面被

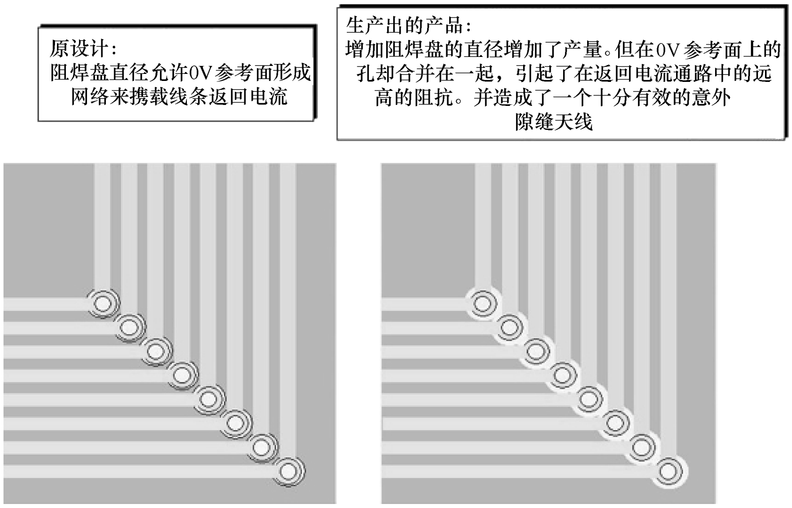



图 2-7-18　要注意 PCB 制造厂商进行未经授权的更改
（增加阻焊盘（净空孔）直径的例子）

分割成仅由一个宽度不超过 0.25mm（0.01in）宽的铜须连接着的两个大平面。由这个批次的 PCB 所装配的产品的 EMC 性能与原测试过的符合 EMC 指令标准的样机（它的抗焊盘有着正确的直径）大相径庭。

超尺寸净空孔或其他未经授权的布线调整最可能发生在批量生产中，而不是在原型 PCB 上。因此没有出现在样机上的功能或 EMC 问题，倘若出现在连续生产中，则 PCB 是一个值得怀疑的重要对象之一。具有两层以上层次的 PCB，则很可能要求通过 X 射线检查来确定在一个完成的 PCB 内部的真实情况。

有时，PCB 制造厂商会增设一些铜补丁来帮助铜平衡的完成（请参阅本篇第 6 章 6.3.3 和 6.4 节），或改善由于在使用波峰焊时的焊料偷窃而引起的铜失衡。但这样做会引起受控阻抗线条阻抗的改变，或差分线的失衡（请参阅本篇第 5 章和第 6 章）。当一个 PCB 布局被更改后，制造厂商很可能会采用引起不同问题的不同铜补丁或充填。在需要这些铜补丁或充填的场合，它们应在考虑到对 EMC 影响的情况下，由原设计工程师完成。

一个完成的 PCB 每个方面都必须处在设计工程师的完全控制之下。任何 PCB 制造厂商都不允许在没有经过书面批准的授权书下，自行做出任何修改。事实上，即便是这些条款都已写入购买合同中，仍最好假想它们并未按合同执行。换句话说，仍应坚持对最终产品或层压以前的各个层次布局进行检查。

## 7.15　生产过程中对 EMC 设计的检验

在生产过程中，倘若原始设计不再受到原设计工程师的控制情况下，原设计的 EMC 性能往往会变差。这一点对产值分析或降低成本项目来说，问题尤为突出。它们应该选用至少与原设计工程师具有相当知识和经验的工程技术人员对这些产品的生产过程进行监控。但在工程实践中，通常使用人员会具有较少的技能和经验。他们会按照他们的逻辑思维对产品进行修改。完全相同的问题，曾使得一个花了数十年才建立起良好信誉的公司，由于产品不可靠而处于非常困难的境地。

在许多公司中，即便是原设计工程师已编写了详细的、关于一个设计 EMC 性能要求的技术报告，也不见得会有太多的帮助。因为正工作在下一个改型或成本降低的人员，要么并不真正理解这些文件，或根本就觉得他们没有时间去阅读它们。有时甚至都不愿意去查问一下是否存在这些文件。我们要确保原设计所获得的良好 EMC 性能在未来产品的生产过程中不会变差或消失。这一点在质量控制人员对产品进行某种更改过程中尤为重要。否则，该公司很可能会为此而付出巨大的代价。

### 7.15.1　在设计图上注明用于 EMC 设计的要点或所使用的关键元器件

与 PCB 设计相关联的 EMC 特点包括如多个 0V 返回线条、附加的 0V 参考面、布线的限制、PCB 叠层所获得的掩埋电容等。对 EMC 性能起关键作用（不见得对电路功能起关键作用）的元件，包括有多个去耦合电容、传输线终端等。

为了使一个良好设计的 EMC 能在未来生产中继续保持下去，要在电路图上、PCB 设计文件、装配图上、工艺流程说明、甚至元器件清单上给出所有的设计要点或对元器件进行注解。换句话说，这些要点和元器件的设计是为了符合 EMC 要求而进行的。在有些场合，不仅会采用一个相邻近的 EMC 标注（有时就简单地使用一个 E），而且还要求在绘制的每一张设计图上给出脚注：明确指出这个符号表示该设计点或元器件对 EMC 性能起着至关重要的作用。在其他的一些场合，甚至还需附带一些指导性说明。例如这些线条对必须像在两个完整 0V 参考面之间的带状线一样，沿着它们的整个长度，在单一 PCB 层面上对称布线。

按上述要求去做至少会给人们一个合理的警示：如果有人试图改变这些设计，将会使 EMC 性能变差或无法达到 EMC 指令要求。如果坚持这样做，将面临的是大量的测试时间或重新设计的可能（比如由于对原设计的修改而造成一个精心完成的、正确设计的 EMC 性能无法通过测试，结果恐怕需要大量的时间才有可能恢复到原设计所要求达到的 EMC 性能），并会给该公司带来巨大的经济损失。假如您认为需要更为明显和强硬的警告，你应该毫不犹豫地去做。

### 7.15.2　EMC 设计的质量控制步骤

假如一个具有一个有效的质量保证（QA）系统（比如 ISO9000）和一个完善的 EMC 设计过程，将会有助于保证设计工程师和其他有关人员（比如成本核算人员）从别人手里接过一个项目或产品的过程中，不会损害已经获得的良好 EMC 性能。这样的设计过程通常都会包括要求确认如以上所述的 EMC 设计的关键特征和与 EMC 性能有关的关键元器件。

# 第 3 篇　设备和系统安装中的电磁兼容技术

## 第 1 章　设备安装中的 EMC 技术

### 1.1　装置的分隔和对它们分别供电的必要性

在设计一个新产品的初始阶段，就应该按照它们的供电电源的高低，在安装和装置设计布局中以不同类别或等级进行分隔。这个过程在新产品的研制初期阶段是很容易实施的。并可以为产品的研制节省大量的时间和后期花费。装置应该按照高压设备（HV，＞AC33kV）、中压设备（MV，1～AC33kV）和低压设备（LV，＜AC1kV）进行分类。而低压设备应再按照“噪扰的”和“敏感的”分类。在对 EMC 控制有更高要求的场合，它们还应按要求进一步的完成分类。

举例来说，噪扰设备包括有可调速电机驱动器；金属或塑料电焊设备；电化学过程中的电源滤波器；无线电、电视信号和雷达发射机以及电源变换器等。敏感设备包括有无线电、电视信号和雷达接收机；温度、液体、重量、pH、湿度、压力等测量仪器；阴极射线管（CRT）视频显示；感应环音频系统和诸如计算机和 PLC（这类可编程序电子系统）等。

图 3-1-1 显示的就是这些分隔中的一个例子。该图中还显示了不同类别的设备应由不同的电缆供电的情况。

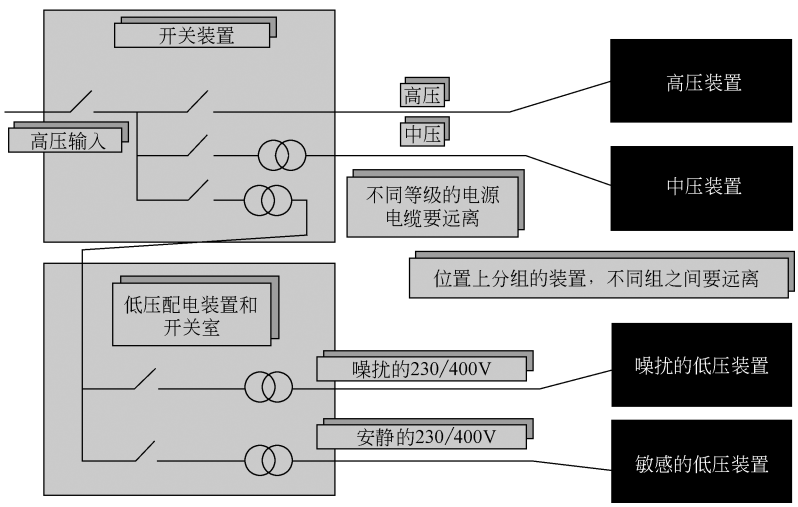



图 3-1-1　装置以及它们电源电缆的分隔

不同电压等级的装置或设备应由相互独立运行的不同配电网络供电。理想条件下，两个（或多个）不同类别的低电压设备也应该由不同配电变压器供电。在具体的安装位置上，不同等级的装置应该以相互远离的格式布局（这里所指的远离是距离上为米的数量级的远离，而不是厘米数量级上的远离）。任何与每个等级有关的电缆也应该尽量按照相互远离的原则布线和敷设。

同一个设备机柜内既包括有噪扰单元，又包括有敏感单元的情况下，应该期望它们的制造厂商已经将它们按照避免相互干扰的内部隔离的方式完成机柜内布局。

就更大的范围来说，譬如一个铲车电池充电站和一个计算机或文件伺服器室被设置在相互邻近的场合，电池充电过程就有可能对 CRT 显示或计算机系统的运行造成干扰。在设计的初期阶段，可以很容易将这两个设施布置在相当远的距离上，而不会增加任何附加费用。但假如在交付试运行期间（或建成后）才发现并试图解决干扰问题，则要将其中的一个设施以及与它有关的电缆连接移动到远离另一个设施的位置上的花费绝对不菲。在这期间，由于设施的无法正常运行而造成的损失甚至更大。

类似的问题也会出现在食品加工工业中。在（敏感的）称重仪和金属探测器后面紧跟着包装机械的生产流水线上，由于包装机械（噪扰的）通常会采用射频（RF）塑料焊接技术来完成对塑料袋或盒的密封封装。所以，它很可能形成对前两者的骚扰。但假如在生产线布局设计的初期就将这个潜在问题考虑其中（使两者相隔相当距离或者从技术上采用某些有效的隔离措施），不仅可以避免在项目后期对整个生产线结构的重新设计，而且也避免了巨额的花费。

## 1.2　把发送和返回电流通路尽可能地紧挨在一起敷设

要使同一个负载所接收到的发送电流通路和它的返回电流通路应尽可能地紧挨在一起。双绞线、三导体绞合、四导体绞合等则是最好的用于发送和返回电流的电缆。若使用汇流条于此目的时，汇流条之间最好使用完整无缺的薄层介质于以隔离。同样，重载大型个体电缆间也应该尽可能地靠近排布（在考虑到所有物理条件限制下）。

作为一个例子，图 3-1-2 显示了我们所推荐的和不推荐采用的布线方式。其中一个导体串接有一个开关。比如在室内照明电路中的手动开关，或者在控制面板上的继电器或接触器。

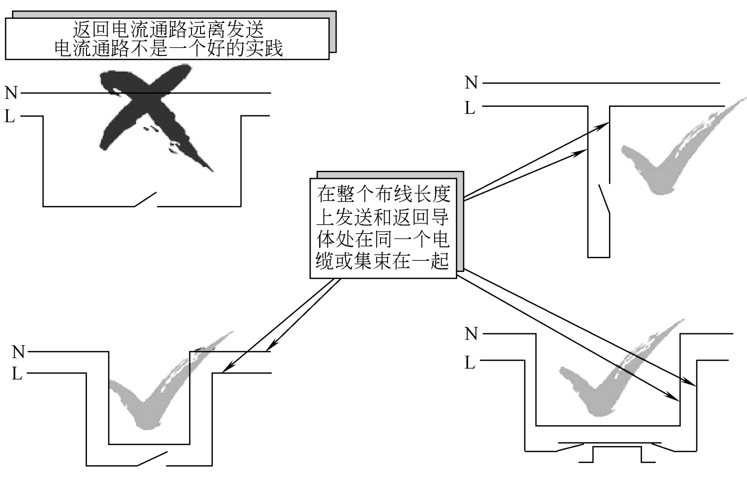



图 3-1-2　发送和返回电流通路要靠近布线
（所示的是 AC 电源的情况，但适用于所有的信号）

这个技术的应用同时还降低了在电缆和它的电磁环境之间磁场和电场的差模和共模耦合。作为一个例子，虽然图 3-1-2 显示的仅为这个技术在一个电源中的应用，但不论涉及的是信号电缆还是电源电缆，也不论它们携载的是来自转换器的微弱信号还是高速数据，甚至是重载电源，这个技术的实施对降低发射和改善抗扰度都是至关重要的。

除非发送和返回导体被封装在同一个单一屏蔽内（双导体同轴电缆），采用屏蔽电缆对 EMC 问题的解决毫无帮助。在发送和返回电流通路间的物理平衡越好，它们所携载的信号之间的电气平衡就会越好，电缆的电磁性能也就会越好（不论是否有屏蔽存在）。在许多现代系统中，假如没有明智地选用双绞线电缆，转换器信号很可能将会由于外部骚扰而受到严重损害。在选用双绞线时，转换器的 + 、 - 信号应该由双绞线的两个导体分别携载（而不是它的屏蔽。如果屏蔽存在的话）。

电源电缆本身的性能也会从发送和返回导体的相互靠近而获益。对一个三角形连接的三相系统来说，它仅意味着涉及三个相。但是在星形连接的系统中，它意味着不仅涉及三个相，还要加上它的中线。但在实际安装中还要对不同的应用场合和条件个案考虑。例如，重载电源电缆，诸如那些在卷钢厂中向主要的重型直流电机供电的电缆，如果将它们的导体安置得过于靠近，由于它们的磁场的相互作用所形成的电动势会使它们承受强度很大的机械应力，并很可能由此而损坏它们的绝缘层。空气隔离的高压电缆也必须以相当大的距离于以分离，以免在它们的导体间产生放电。

在上列的两种情况中，由于某种原因无法将电源发送和返回导体设置得非常靠近并无法按照完全一致的通路敷设时，在它们邻近区域必然存在和承受由此所造成的高电平电场和磁场。而且很有可能会损害到附近的电子设备的运行。例如，CRT 类型的 VDU 的视频图像的稳定性就经常会受到来自邻近的电源电缆的磁场影响。尤其是当该电缆的发送和返回导体是处在分离的状态。

如前所述，在电缆携载重载电流时，采用这个技术的一个问题是由于它们的强大磁场会在电缆上形成电动势并在它们的导体上产生很大的机械应力。并由此而导致绝缘材料在使用中过于迅速的损坏。因此在电源导体由于这个原因而不得不分离时，必须做到的一点是，这些分离的电缆要远离所有敏感的电子设备。在这样强大磁场存在的地方（它们可以很容易的计算出来），还应该注意检查该环境是否会对暴露在其中的有关人员的健康造成影响，甚至包括是否存在着对有关人员的生命安全造成直接危险在内。

## 1.3 网孔化搭接（接大地）网络

### 1.3.1 为什么说星形搭接不是一个良好的实践方法?

很久以来，设备安装中的大部分干扰问题是由于 50Hz 的存在所造成的。所以，有可能使用星形搭接技术来控制环形电流（“大地环路”）。如今，环境已被高达数千兆赫频率的信号所污染，并继续趋于恶化。同时，电子通信所使用的信号也通常都会超过 30MHz，甚至更高。况且，在眼下所使用的典型频率范围内，由于互感和电容所产生的杂散寄生耦合在空气绝缘中所形成的环形电流以及在它们中的流动已起码是构成了整个电流通路的一个组成部分。在存在这类情况的场合，通常是无法用星形搭接技术来加以控制的。

既然现在我们不再能（一般地说）使用星形“大地”搭接。所以，我们需要利用与它相反的技术：网孔化搭接（一般地说，试图使用部分网孔化搭接的妥协方案会使两种方法的缺点继续存在，而且几乎没有什么效果可谈）。但网孔化搭接有它自身的不足。但这种不足是可以加以克服的。然而，对于现代的环境和可用技术来说，星形搭接的缺陷通常是无法用任何实践方法加以克服的。

### 1.3.2 网孔化公共搭接网络（CBN）

图 3-1-3 显示了我们所要推荐的，用于固定安装的，经常称之为网孔化搭接方案的示意图。

这种网孔化搭接技术可以获得从 50Hz 直到很高频率范围内的低阻抗搭接（取决于网孔的平均尺寸）。这是一种主要用于包括计算机和电通信等高技术设备在内的现代化内部安装技术。

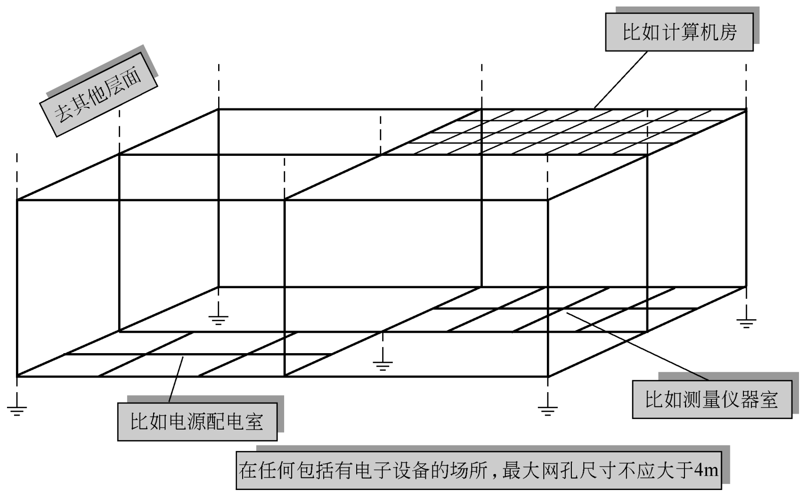



图 3-1-3　网孔化公共搭接网络

（在 50/60Hz 或高频 EMC 出现问题的场合，则要求对电压具有较高的控制能力。所以，应该使用较小的网孔尺寸）

在许多文献中都采用 CBN 来代表公共搭接网络。通俗地说，就是接大地结构。一个三维的网孔化 CBN 经常使用 MESH-CBN 来代表。在本章后面的讨论中，我们将使用这个缩写来代表一个（三维）网孔化 CBN。

在工程实践中要求将大电流设备安装在较为靠近网孔的位置上，以防止泄漏电流或故障电流过高情况下出现过高的电位差。高频设备（比如，计算机或电通信设备）则要求一个网孔尺寸较小的接大地网络，以防止由于它们的 CBN 电感引起过高的电压降落。敏感的测量仪器也经常会要求较小的网孔尺寸。因为，在它的整个很宽的频率范围上，CBN 中过高的电位差的出现很容易对它造成损坏。

图 3-1-4 显示了现代概念中一个 MESH-CBN 的各种连接方式。该图还为读者显示了应如何将

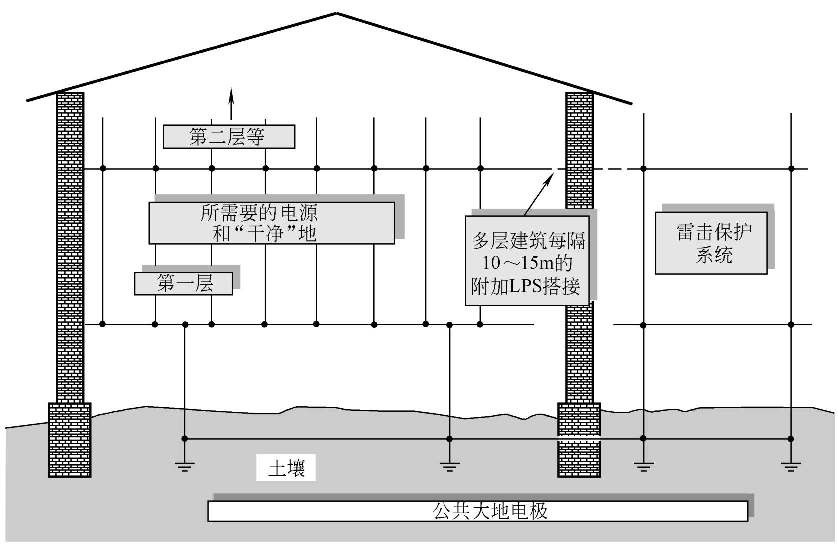



图 3-1-4　对 EMC 和安全性能来说，MESH-CBN 是极好的实践方法

MESH-CBN 与雷击保护系统（LPS）和它的大地电极系统相连接。请读者注意，下图已将三维的 MESH-CBN 显示在一个二维的平面中。

网孔化的 CBN 帮助保护了设备免受雷击浪涌的损坏。当浪涌保护器件（SPD）与一个低阻抗 CBN 连接时效果会更好。在用于雷击保护目的时（此时，大部分的能量出现在频率为 10kHz 以下)，我们通常推荐在安装现场的任何部位和任何方向上的 CBN 网孔尺寸都不要超过 3m 或 4m。

我们还推荐使用所谓的中性金属构件。诸如钢筋、钢梁、结构金属件以及任何其他金属构件等。其目的是为了帮助获得一个良好的 MESH-CBN。图 3-1-5 就是采用上述推荐的一个例子。

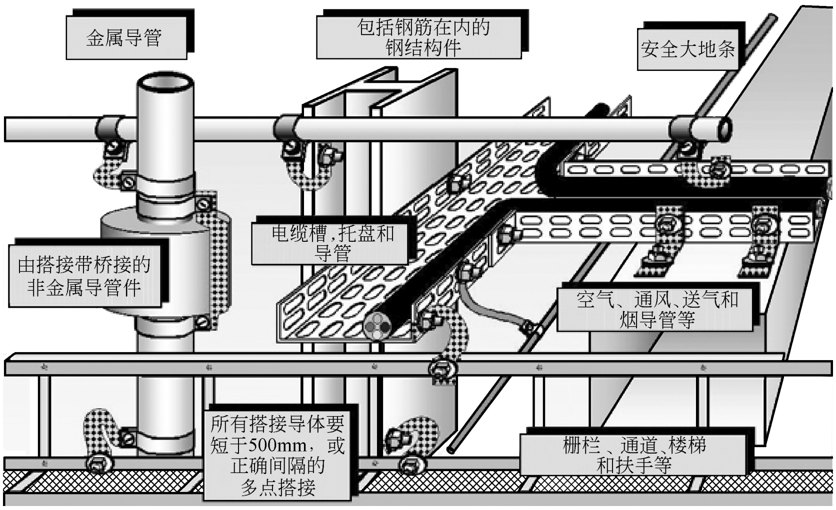



图 3-1-5　网孔化 CBN：搭接到中性金属件

理想条件下，最好的搭接方式应该是金属对金属以及完成缝隙焊接的直接搭接。虽然可以使用导体来完成搭接，但在高频时性能会有所下降。这些不同搭接的性能比较可以从下面的图 3-1-6 和图 3-1-7 中找到。

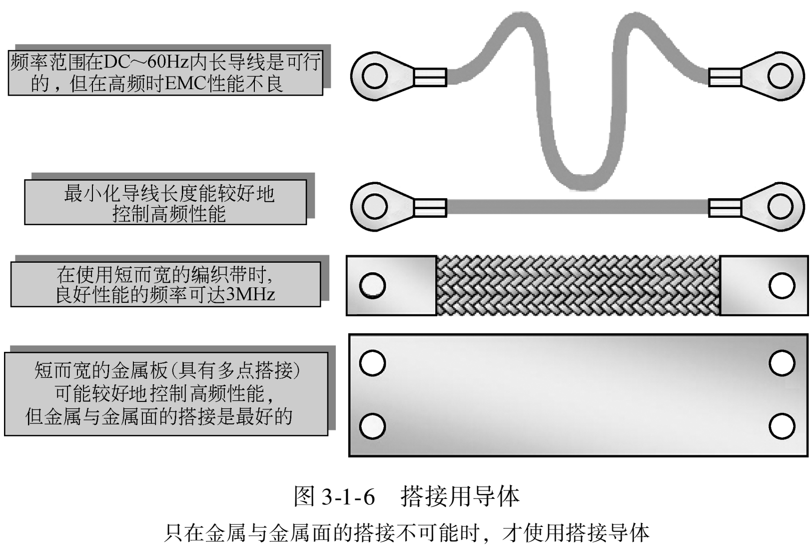



图 3-1-6　搭接用导体

只在金属与金属面的搭接不可能时，才使用搭接导体

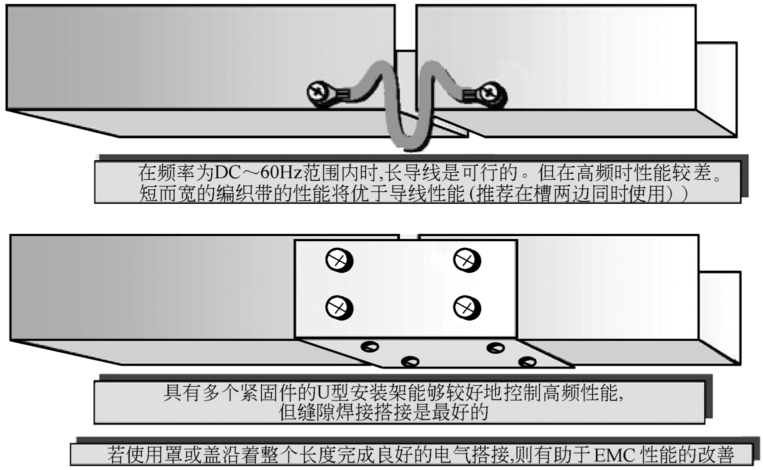



图 3-1-7　电缆槽的搭接

若要求在极端环境条件下（特别是核和军事控制室）一个高度完整的系统仍能继续保持原有的性能和正常运行，很可能需要尽可能地减小网孔尺寸。使用无孔的金属制地板或墙壁以及通过缝隙焊接的金属室都是现代工程实践中可供选择的良好方法。

## 1.3.3　搭接环导体

我们推荐在结构的每一个层次上的 MESH-CBN 要结合使用一个具有相当大横截面积（CSA）的搭接环导体（BRC）。并且要求它至少能承受最大的故障电流。进入建筑物的电缆和金属化构件，诸如各种气体导管、燃气和水管、通风管道等应该被搭接到一个单一的、作为 BRC 组成部分的接大地端子上。而且还要求 BRC 的两端都要与电源进线的接大地端子相连接（请参阅图 3-1-8）。在实践中实在无法做到直接搭接的场合，比如信号和电源线，那么它们需要在与电源接大地端子的相同物理位置上加设浪涌保护和/或滤波措施。

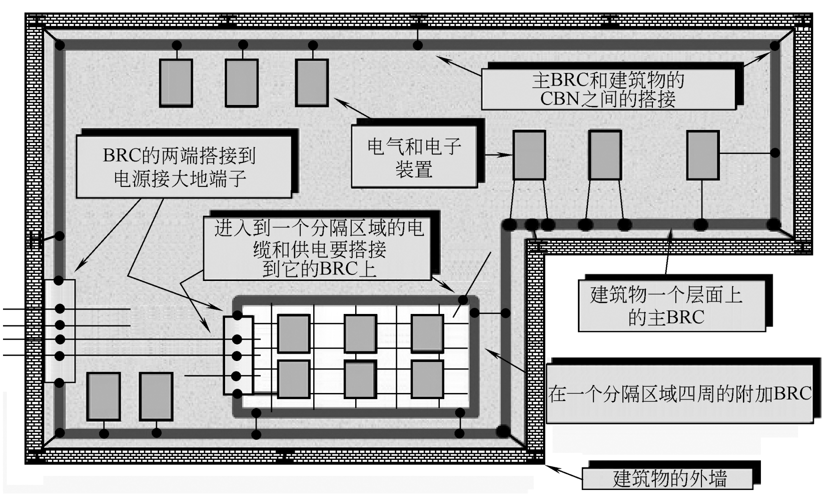



图 3-1-8　搭接环导体

有时，电源接大地端子可能需要使用一个大型金属平板，以允许滤波器有足够的安装空间完成搭接。图 3-1-8 显示了安装在一个建筑物的一个层面的平面 BRC。图 3-1-8 试图向读者展示这样一个通用的概念：BRC 是沿着所关心区域的周边进行敷设的。而这样一个区域至少是建筑物的一个层面或一个结构中的某个层次。然后，它又通过单一的短搭接导体连接到装置的每一个单元或构（部）件上（电源导体永远都应该在物理上尽可能地靠近搭接导体）。当装置的某个单元在安装上不得不与 BRC 保持有一定距离的情况下，应该使用两个或多个相互分隔一定距离的搭接导体（请见图 3-1-8 中的右部的两个单元。它们都具有两个搭接导体）。其目的是以此来降低连接 BRC 的电感。关于 BRC 更为详细的结构请参阅原丛书中所推荐的相关文献。

有些应用中还有必要将建筑物的一个楼面或结构的一个层次再分隔成不同区域，以便能够更好地控制特别噪扰的或特别敏感的装置（比如专门用于安装计算机或精密测量仪器的一个区域）。图 3-1-8 下部所分隔出来的一个小的区域就是这种做法的一个典型例子。这样一个局部隔离的区域在 IEC 雷击保护标准中常称之为一个分区（zone）。同时，这样的一个分区通常都会有它自己的电源接大地端子。所有的进入该分区的电缆和伺服性管道都会在完成浪涌保护或滤波后在该处完成搭接。这类分区的 CBN 也往往会具有更小的网孔尺寸。甚至有时会要求一个下面将要描述的“搭接垫”。

在电缆进线或金属化伺服性管道进入一个层面或进入远离它们电源接大地端子的一个分区的场合（这是在整修或翻新老的安装时所经常遇到的情况），它们应该（或在浪涌保护和/或滤波后）在穿越主 BRC 时完成与它的搭接。但是要意识到，这样做并不是一个理想的解决办法。当这样做造成问题时，很可能需要对它们的进入方案和布局重新考虑。

## 1.3.4 搭接垫

由于高频信号在信息技术（IT）和电通信用机房中的大量使用，使得如何控制由 IT 或电通信系统所占据区域中的局部参考电位变得越来越重要。比如，网络伺服器制造厂商对通过与伺服器相互连接的计算机所占据的整个区域中所有所涉及的频率上，所规定的最大电位差为不得大于 15mV。这是一个相当严格的技术指标。在环境受到的高频骚扰电平很高的地方，为了能使诸如测量仪器或音频系统这类低频电子设备能够正常运行，对局部参考面电位的控制不仅是很重要的一个环节，而且是完全必需的。

搭接垫（有时也称之为系统参考电位平面或 SRPP）常被用来作为改善局部参考电位方法的同义词。虽然它们并不柔软也不是由纤维制成，所以它们根本就不是真正的“垫”。图 3-1-9 是一般类型的这种搭接垫构造的示意图。

典型的这类搭接垫是一个使用铜质导线或类似雷击保护系统中下行电流用的金属条构成的一个栅网。它的网孔典型尺寸为 600mm$^2$。它通常安装在计算机房的地板下面，并通过使用 CSA 直径为 6mm，以不长于 500mm 的电缆与设备机柜的框架相连接。作为一个搭接垫，有时也可能会使用金属支撑结构或在地板上覆盖有金属贴面来直接构成计算机房的地面。每一个搭接垫都要求有一个 BRC 环绕在它的周边。

上述所指的金属条实际上是一个扁而宽的实心铜质条。通常是为引导雷击保护系统中的下行电流至大地电极而设计的。它的厚度一般为八分之一英寸、宽度为一到两英寸之间不等。在我们所讨论的情况下是由许多这种金属条构成一个栅网来形成需要的搭接垫。笔者称它为金属条是为了防止与使用非常薄的铜箔或铜带相混淆。

图 3-1-10 显示了为一个多层电通信建筑物所设计安装的 MESH-CBN。从图中可以看到，每一层都有它自己的 BRC 和搭接垫（栅网）。它们全部都在水平和垂直方向上与建筑物 MESH-CBN

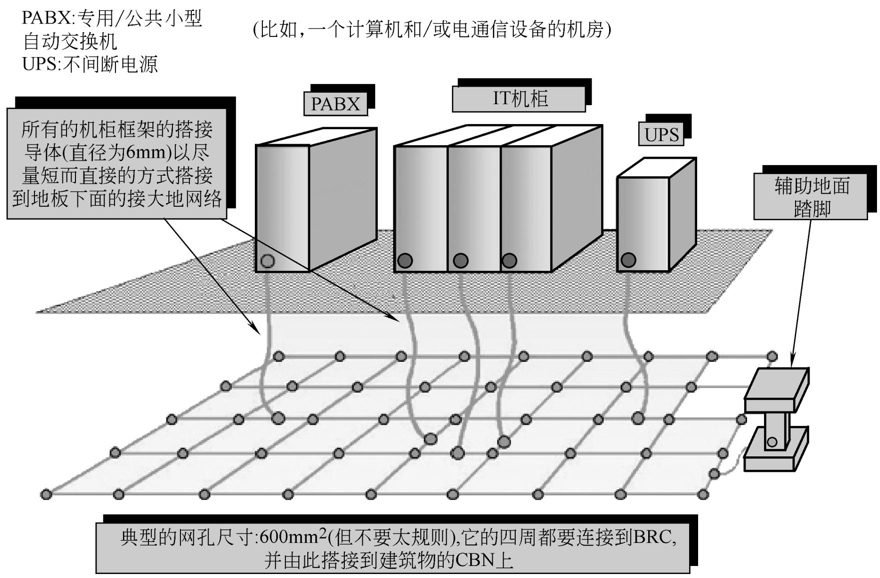



图 3-1-9 一个搭接垫的例子

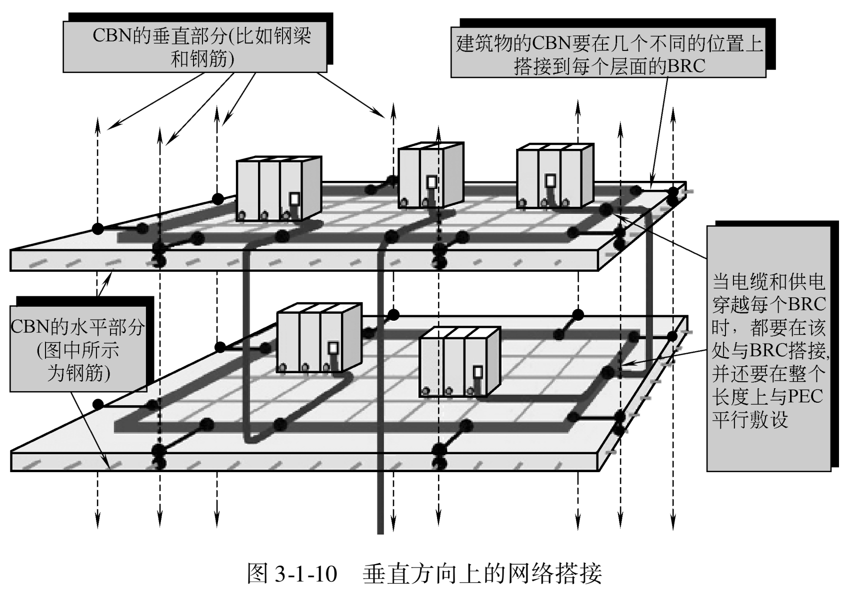



图 3-1-10 垂直方向上的网络搭接

的其余部分相互连接在一起。并且只要可能，就要使用“中性”金属构件（比如，钢筋）。但是，在栅网网孔尺寸过大的场合，还需要附加可利用的或增设金属构件或搭接导体。

虽然每个实际应用场合的情况不会完全相同，但如上图所示的一个由 600mm² 网孔尺寸构成的网络搭接垫在满足一个计算机房地内电位差不超过 1V 的老的 IBM 技术规范要求上应该不存在任何问题。但在控制要求和频率都较高的地方（比如，技术规范要求地电位差为 15mV 以及通信频率高到 30MHz，或典型的 100Mbit/s 和 Gbit/s 的以太网数据率），网孔尺寸很可能需要设计得更小。当然，直接采用一个薄板金属来作为搭接垫将是最好的。与此同时，框架搭接长度可能需

要进一步缩短。在某些实际应用中安装一个缝隙搭接的金属地板，并通过非常短的金属带，而让设备的落地机柜直接搭接到地板上，从技术上也完全做得到。有些应用甚至还要求沿着机柜周边的每个角或每隔 300mm 左右完成搭接。

相关文献给出了一些非常有用的编织搭接带有效性的频率响应曲线。其中的一个频率响应曲线显示，在频率高到 10MHz 以上时，一个长度仅为 9.5in 长的单根编织带的使用（将设备搭接到一个金属平面）就会造成这种搭接不仅变得几乎毫无用处，甚至会起到相反的作用。在频率为 30MHz 上，为了提供任何可靠而有效的搭接垫搭接，则要求使用的单一编织带的长度不得长于 2in（在其他条件完全相同的条件下，频率越高所允许使用的编织带长度越短）。同样在 30MHz 频率上，若使用远为分离的多个编织带的情况下，则允许使用长度较长的编织带来提供对搭接垫有效的搭接（在使用相同的编织带条件下，使用多个编织带的性能将优于使用单个的场合。并且在达到相同效果前提下，允许使用的长度也会较长）。通过在搭接电缆两端以及搭接电缆槽（托盘）和设备机柜的搭接管道的两端进行屏蔽来提供许多平行搭接通路也会帮助降低局部参考电位。

### 1.3.5 隔离的搭接网络

较老的建筑物通常都不具有良好的 MESH-CBN。若仅要求对建筑物或结构作简单地修缮或改造的情况下，要建立一个全新的、具有良好性能的 MESH-CBN 会过于花费。有些主管当局和标准中建议，在这类建筑物中增设 IT、电通信或其他现代电子设备单独使用的一个隔离网孔化搭接网络（MESH-IBN）。

MESH-IBN 至少与建筑物中的其余搭接网络（如果存在的话）之间要具有 10kV 的绝缘承受能力。并且它们还应具有自己的搭接环导体（BRC）。并要求它们的电源接大地端子与建筑物或其他结构之间形成“单点连接”（SPC）。所有的电缆和金属化设施都要搭接到 SPC（不论是受到浪涌保护的还是经过滤波的）。在这种情况下，无一例外的也不允许有任何电缆或金属化设施通过其他（搭接点）进入该 MESH-IBN。这样做的目的是为了防止来自建筑物中其他搭接网络部分的，未受到控制的电流进入由新的 MESH-IBN 所形成的“干净”区域。

即便 MESH-IBN 在首次安装以后的确能在正常情况下工作得很好，但这并不意味设计已正确考虑到了对无法预料的雷击和浪涌出现时的保护。为了安全起见，决不允许在完成后的安装设计中出现任何搭接到 MESH-IBN 的设备与连接到不同“大地”的其他任何设备或结构之间存在着可能通过操作人员本身形成两者之间跨接的情况。因此说，MESH-IBN 的采用对技术人员来说不仅有其不足之处（如危险性增高），而且易遭损坏。所以有些技术人员也许会由此而去掉一个隔板或把一个较宽的通道改的较窄以利用所增加的空间来增设一个端子排。

从上述我们已知道，对工程师和有关工程技术人员来说，MESH-IBN 是一个有缺陷和易损的系统。除了上述的原因外，在工程师们决定在两个区域或两个机房，甚至两个楼层之间敷设铜质数据或电源电缆的同时，他们未必会意识到他们正在损坏着新区域的隔离。新敷设的这类附加电缆极可能会引起严重的电击或火井危险。

据上所述，不难看出，如可能最好避免使用 MESH-IBN。除非在建筑物预期寿命周期中，你能 100% 地控制其内部的电气安装，并确保安装人员完全理解 MESH-IBN 存在的目的和要求。

## 1.4 在电缆两端同时完成屏蔽搭接

从本书的前两篇中我们已知，由于现代电子技术使用的频率已高到通常都要求在电缆屏蔽的

两端同时都以 360°搭接方式（即沿着它们的整个周长完成电气搭接）与该局部的 RF 参考面（或者“EMC-大地”。请参阅本篇第 2 章第 2.3.6 节）完成搭接。对于高速或敏感信号而言，局部的 RF 参考面通常都是与该电子单元有关联的屏蔽罩壳。我们还会从本书后面的章节看到，即便是在音频范围内，在电缆屏蔽的两端同时都以 360°完成搭接也是良好的工程实践。

在安装技巧来说，可以通过将电缆的整个长度与大地导体（PEC）并行敷设，并以此尽量将由电缆两端设备之间存在的电位差所引起的电缆屏蔽中的过高电流降低到可以忽略不计的数量级上。我们都已知道，由于 PEC 具有远比电缆大的横截面积，所以，它具有远为低下的电阻值。

设备之间的电位差的上升有着各种不同的原因。但假如它们的 CBN 的阻抗下降时，电位差都会跟着降低。这也就是为什么在现代安装中，我们通常都会推荐使用网孔化的 CBN 的原因之一。

在 CBN 中流通的电源电流（通常为 50Hz）会由于 CBN 阻抗的存在而产生电位差，它同时会在测量仪器和音频系统中引起“哼声”。邻近的雷电活动以及高功率瞬态事件（诸如一个重载的开关动作或电缆和设备中的地故障）也都会引起 CBN 的不同部位之间出现电位差。但由于这些事件往往只涉及相对低的频率，所引起的电流通常也都会根据各个通路的电阻值分流。因此说低电阻 PEC 的措施确保了在两端都完成搭接的电缆屏蔽中流动的电源电流和浪涌电流降低到可接受的水平（虽然它们永远都不会完全消除）。

两端同时完成搭接的屏蔽电缆具有远优于传统上只在一端完成搭接电缆的 EMC 屏蔽性能。两端同时完成 360°搭接的要求不仅提供了正确的电缆屏蔽终止，并且最佳化了它们的 EMC 性能。360°搭接可以通过使用屏蔽连接器或“EMC”电缆夹完成。在所涉及的频率不那么高或 EMC 性能要求不那么严格的场合，选用电缆夹、鞍座夹或 P 型夹也是可以接受的。本篇第 2 章还会就这个问题作更进一步的讨论。

如今，从市场上可以很容易的购置到各种类型的电缆夹。其中有些是专门设计与保护用电缆导管（其中可以只有一个，也可以有多个电缆）一起使用的。而这些电缆导管也有许多种类可供选用。有些种类仅为电缆提供机械和/或化学保护（比如用于提供机械保护的，具有肋状凸起加固的塑料或金属）。还有一些种类可以提供某种程度的屏蔽。这些电缆导管夹经常就简称为“导管接头配件”或“屏蔽用导管接头件”。

图 3-1-11a 所示为来自不同制造厂商的各种不同种类的 360°屏蔽搭接电缆夹。图 3-1-11b 所示的为不同用途和等级的电缆导管。有些可以防止电缆受到各种液体的侵蚀（防水）。还有些种类可以提供电磁屏蔽和防止射频干扰的作用。

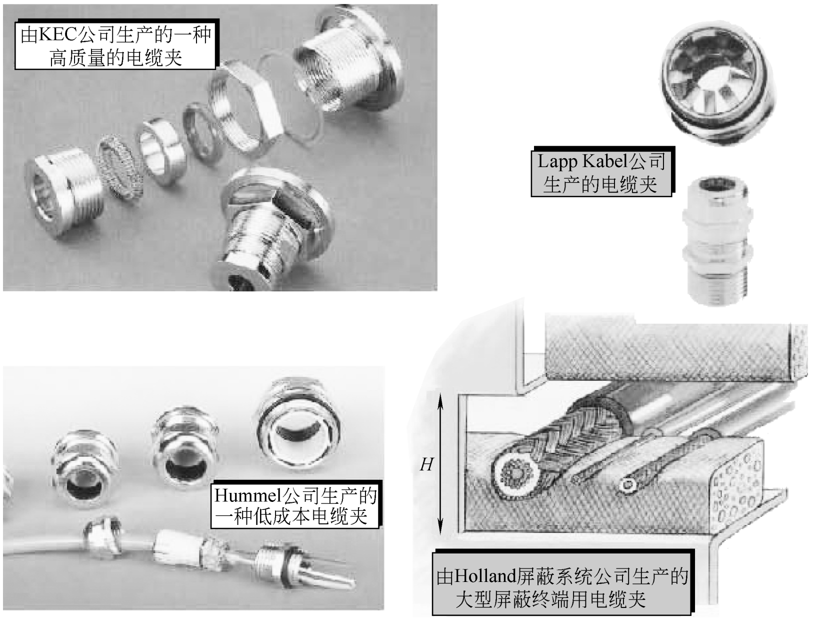
LAS：柔软的屏蔽钢导管。采用的是镀锡铜编织带和 PVC 套管。

EMS：带有 PVC 套管的柔软屏蔽铜导管。

EMSP：采用镀锡铜编织带和 PVC 套管的柔软屏蔽铜导管。

为了正确完成屏蔽电缆的屏蔽并保证它的屏蔽效果，是不允许使用尾线的（使用一定长度的导线来终止电缆屏蔽）。许多测试都已显示并证明，即便是在 70MHz 这样的低频情况下（就当今而言），一个长度仅为 25mm 的尾线也会使屏蔽电缆的屏蔽效果大打折扣或完全丧失。

在任何时候，电缆都应尽可能地靠近 PEC 敷设或布线，以使由磁场引起的环行电流最小化。对于布线长度很长的电缆或污染严重的 EM 环境中（比如附近存在有高功率无线电发射机或类似电气机车编组场这样的宽带干扰源），很可能需要在每隔约 10m 的距离上暴露电缆的屏蔽和铠装，以便在这些部位上将它们搭接到它们的 PEC 或 CBN 上。




a)




b)

图 3-1-11　各种不同结构的 360°屏蔽搭接电缆头及三种电缆导管

a）各种不同结构的 360°屏蔽搭接电缆夹　b）三种电缆导管

## 1.4.1　为什么说仅在电缆屏蔽的一端完成搭接已不再是一个良好的实践方法？

在不存在高质量 MESH-CBN 的地方（正如上面所描述的，这在过去是经常出现的情况），传统上总习惯只将电缆屏蔽的一端完成连接。其目的是希望防止由于它们在 CBN 的不同部位的电位差形成“哼声”电流环路。

如今，除了在一些特殊情况下，这个技术已不再那么有效或完全无效。这是因为从屏蔽电缆所获得的很差的 EMC 性能日益变得与现代电子设备所使用的高频和敏感性不再能很好地兼容。

在这个传统技术的应用中，即当长电缆的屏蔽仅在一端连接时，经常忽视的是在地故障和雷击浪涌期间，整个浪涌电势会全部集中并出现在屏蔽的终止端。这将会引起飞弧，并因此而导致火警。但在更多的情况下，可能引起的是对电子设备的实际损坏以及将操作和维修人员暴露在电击危险之中。

从地故障和雷击的观点来看，仅在长电缆的一端完成搭接的做法是错误的。况且这样做也未

必就能避免“哼声环路”的形成。除非采取某种浪涌保护措施将非连接端的浪涌电压值限制在安全水平以下。(例如，10Base-5 以太网是为仅在屏蔽的一端上完成搭接而设计的。但在危险的浪涌电压可能会出现在任何 LAN 的安装人员身上的场合，应该安装浪涌保护器件或采取其他措施将任何一点上可能出现的最高电压限制到安全电平以下。这样做不仅光是考虑到人员的人身安全，也是为了提高 LAN 设备的可靠性)。

### 1.4.2　在 CBN 质量很差的情况下应该如何处理?

当无法获得高质量的低阻抗 MESH-CBN 的场合（这是对一些较老的建筑物修缮改造时所经常遇到的情形)，很可能需要把所有的电缆沿着新增加的、具有相当大 CSA 的、能够承受很高故障电流的 PEC 敷设。为了达到作为一个 PEC 所应具有的性能，应在它的每一个连接点以及它的两端都与该处的 CBN（通常为设备的机柜壁或电机座架）完成电气搭接。

另一个可供选择的方法是采用浪涌保护和/或滤波措施。但此时要特别留意必须符合相应的安装安全标准（此处应该理解为：更重要的是在符合安全标准条件下的浪涌保护和滤波。器件导线连接的良好与否则是第二位的)。

在 CBN 的性能质量很差，而又不希望安装大量 PEC 的场合，通常为了获得高达 20kV 或更高的电气绝缘，可能采用的最好办法是对所有信号和数据都使用光纤（使用非金属类型的电缆)、红外。或无线通信等。当然，对于某个特定应用，还要保证它们的发射机或接收机都具有恰当的 EMC 性能。

### 1.4.3　当制造厂商的应用指南要求电缆屏蔽仅在一端搭接的情况

在一个设备制造厂商的电子单元处在已使用正确的滤波技术的低频信号连接的场合，就 EMC 来讲，仅在电缆屏蔽的一端完成搭接是可以接受的。但是，值得在这里提醒读者注意的是，在有些应用中，把极易受到损害的模拟测量电路暴露在几百兆赫的骚扰频率下，从而造成严重的测量误差则是不恰当的。所以，测量仪器需要能够在缺少滤波措施的场合仍能使用单端屏蔽搭接而不会损害到 EMC 的性能。

为了改善 EMC 性能，而需要在电缆两端完成搭接的场合，可以使用一种与制造厂商的安装手册相抵触的安装方法：使用一个双层（相互隔离的）屏蔽电缆。把外部的一层屏蔽在两端都完成搭接，而内层屏蔽则按照制造厂商的安装手册完成。

### 1.4.4　当相应的安全标准禁止使用这些 EMC 技术怎么办?

我们知道，有些用于暴露在大气中的实际安全标准是禁止使用网孔化搭接网络或在电缆两端同时完成屏蔽搭接的。很明显，在工程安装中安全标准是必须遵循的。这样一来将不可避免地使获得适当的 EMC 性能更为困难（特别是使用于现代电子技术的应用中)。

在上述这类情况下，使用红外或非金属化光纤来获得电气上的隔离往往是一种很好的实用技术。类似的产品项目还可能会需要使用其他的 EMC 技术就不再在这里做更多的讨论了。

## 1.5　PEC 的类型

图 3-1-12 ~ 图 3-1-15 显示了若干种可供选用的 PEC 的类型以及如何以最佳方式沿着它们敷设电缆。这些类型中包括有使用粗大的导体、导流条、电缆槽、管道、电缆导管、结构金属件等。

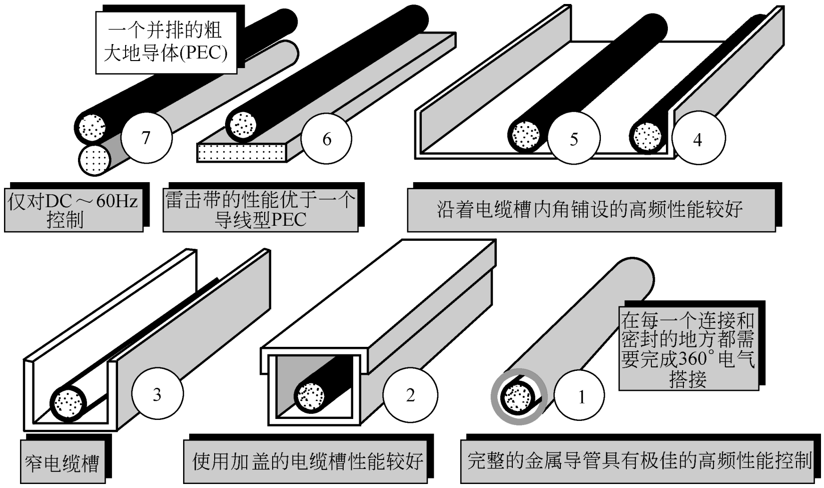



图 3-1-12　平行大地导体（PEC）
（图中编号越小，对高频性能的控制能力越强）

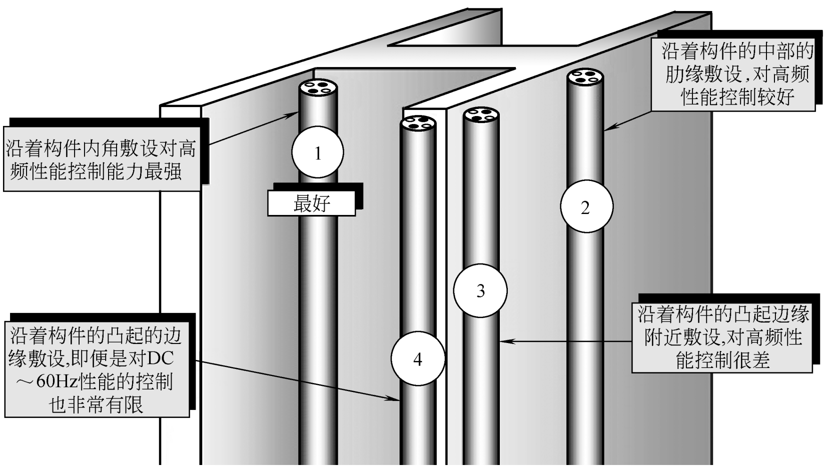



图 3-1-13　使用平行大地导体（PEC）
（使用工字钢梁的例子。图中编号越低，高频性能控制能力越好）

正确构成的 MESH-CBN 的任何部分都可以被用来作为一个 PEC。同时，最好是在电缆的整个长度上沿着相同类型的 PEC 敷设。当然，PEC 的两端都必须搭接到电缆所要进入设备的机柜。而且还要在它们整个长度上的每一个连接处都要以正确的电气搭接方式完成搭接。

除非电缆与坚实的 PEC 捆绑在一起，电缆决不应该单独的随意“架空”敷设。

为了安全起见，PEC 应该能够承受它们可能所暴露的最高故障电流。在一个设计良好的网孔化公共搭接网络中，这些电流将会比稀疏的搭接网络或星形搭接系统中的要小。这是因为前者具有远多的多重故障电流通路的缘故。

正如在上列的那些图中所示，在高频时，有些类型的 PEC 将会比其他一些具有更低的阻抗（因此也就会有较好的性能）。

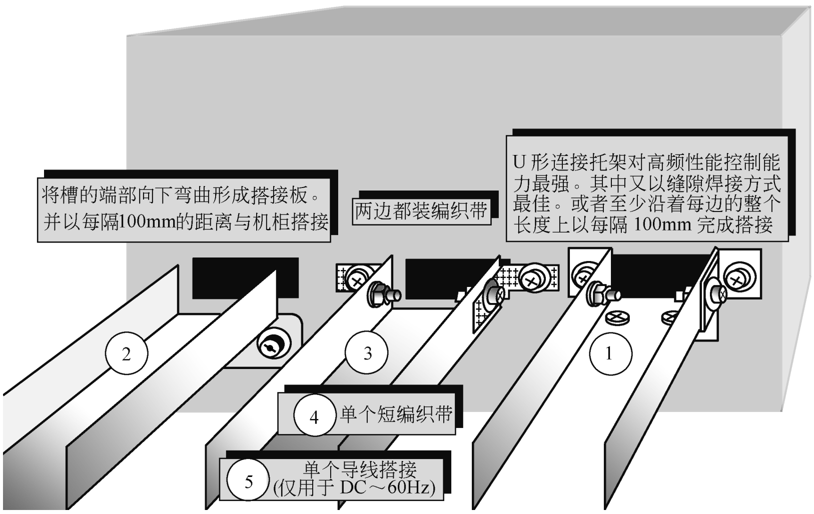



图 3-1-14　用作 PEC 的电缆槽与机柜的搭接方法

（图中编号越低，对高频性能的控制能力越好）

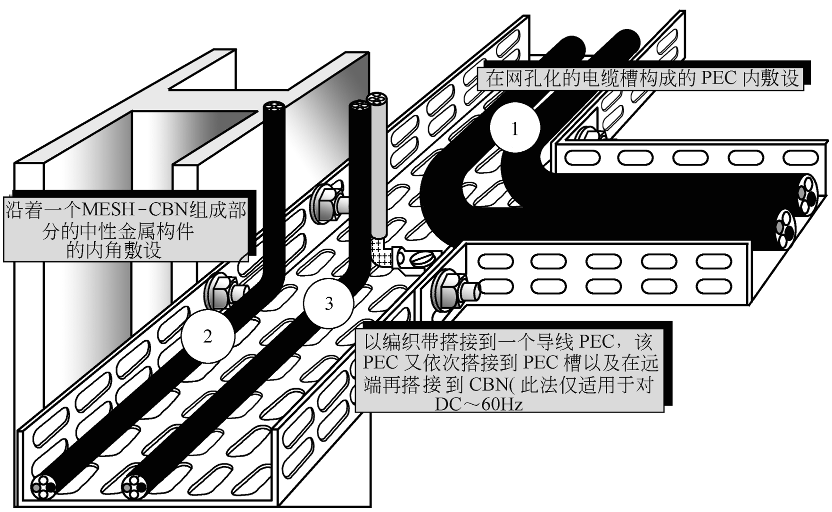



图 3-1-15　与 PEC 平行敷设电缆

（图中编号越小，对高频控制能力越好）

## 1.6　搭接电缆的铠装

电缆的铠装在用作为一个 PEC 的场合，需要与其他 PEC 一样，要在它的两端都完成搭接。有些类型的电缆铠装在低频时的确会提供某种程度上有用的屏蔽。在一个电缆仅要求在低频条件下的保护时，倘若它的铠装已在两端都完成搭接前提下，那么，它的屏蔽仅在一端完成搭接的方案在工程实践中是可以接受的。

## 1.7　电缆分类、分隔距离和布线

低电压电缆（＜AC1kV rms）至少可以被分成四个等级。每个等级的电缆都应具有它们自己的布线路径。并且，只有相同等级的电缆才可以集束在一起（或非常靠近）。理想条件下，不同等级的电缆在走线中不应相互跨越。但在必须跨越的地方，它们的交叉必须成90°角（即便在这种情况下，倘若使用的不同电缆已超过一个分类等级以上的话，也仍然可能需要附加的金属屏蔽）。

### 1.7.1　电缆的分类等级

下列是基于分成四个等级的低电压电缆分类系统的一个例子。BS IEC 61000-5-2：1997 描述了一个具有若干个等级的电缆分类系统。其中的第三等级在 EMC 行话中常称为“EMC 中性”等级。虽然很难想象任何电缆是真正的会在 EMC 性能上处于中性，况且我们也不打算就这个所谓的“EMC 中性”电缆等级作进一步的讨论。但在本小节后面有关对不同等级电缆所推荐采用不同分隔距离时，可以看到它的寄生效应仍然是很显然的。

Class1 是设计用于携载非常敏感信号的电缆。携载变换器和无线电接收机天线的低电平模拟信号的毫伏级（mV）输出/输入级电缆就属于 Class1A。而诸如以太网这类的高数据率通信电缆则属于 Class1B。Class1A 和 Class1B 电缆可以相互靠近的布线，但不应被集束（捆绑）在一起。

所有的 Class1 电缆都应该在它们的整个长度上使用完全屏蔽的电缆和连接器。并且要求从它们的一端到另一端都要保持使用包裹类型的 360°屏蔽搭接。非屏蔽双绞线电缆通常用作于以太网和类似的数据电缆。在非屏蔽双绞线被用于获得全数据率或改善 EMC 情况下，性能上的确不如在其他条件完全相同时的屏蔽双绞线。

Class2 是设计用于携载较为敏感信号的电缆。诸如普通模拟信号（比如 4～20mA、0～10V、频率在 1MHz 以下者），低速率数据通信（比如 RS422 和 RS485）以及数字（即 ON/OFF）输入和输出信号（比如限流开关、编码器和控制信号等）所使用的电缆就属于这个等级。

Class3 是设计用于携载较为噪扰的信号电缆。诸如不向“噪扰”装置供电的低电压 AC 配电（＜1kV）或 DC 电源（比如，48V 通信电源）电缆。在电源配电电缆还为噪扰设备供电的情况下，所使用的电缆可以在正确应用滤波的前提下，由 Class4 转为使用 Class3（在有些场合，这是一种很值得一试的做法）。

Class3 也使用于在负载中的电感分量被抑制的场合（比如继电器的激磁线圈、接触器、螺线管、驱动装置和阀门等）；直接在线（DOL）电机；所谓的“无火花”DC 电机；用于反相器驱动的电机电缆，尤其是那些已根据制造厂商的安装手册细节，经过正弦波输出滤波器正确滤波后所使用的电缆。

Class4 是保留用于携载具有很强骚扰能力的信号电缆。这包括所有（去或来自）可调速电机驱动装置，电源转换器，以及它们的 DC 连接用电源输入或输出电缆。Class4 电缆也应用于与电焊机相关联的电缆；RF 设备（比如塑料焊接机、木制品黏接机和高频加热装置、微波烘干机和微波炉）；DC 电机或集电环以及类似的“噪扰”装置用电缆。连接到 RF 发射天线和未抑制电感负载的电缆也归属于 Class4。只要是可能的地方，所有 Class4 电缆都应使用屏蔽的电缆和连接器。

Class5 和 Class6 分别保留给用于中电压（MV）和高电压（HV）电源配电用电缆。由于空气绝缘的高功率汇流条（排）和高压配电电缆本身无法实现屏蔽，因此与它们接近的其他等级的

电缆必须通过增加附加屏蔽或预留有相当大的空间距离来加以保护。在这个等级上的（电缆）铠装也应该被用来作为一种屏蔽方式。但它的有效使用，则要求在每一个连接处和终端都要采用可靠的360°电气搭接方法。即便如此，在高频条件下，铠装的单独使用一般都无法提供良好的屏蔽效果（虽然还有一些特别设计用于此目的的其他类型的铠装效果会好一些）。

## 1.7.2　电缆间的分隔距离

图 3-1-16 显示的是在基于沿着靠近公共 PEC 敷设的长度为 30m 电缆的情况下，我们所推荐采用的不同等级电缆间的间隔距离。随着铺设电缆长度的增加，这个间距还应按比例增加。理想情况下，所敷设电缆与一个 PEC 之间的空间距离应该不超过 25mm。这样做对于敏感或噪扰电缆尤为重要。在 BS IEC 61000-5-2 中推荐：倘若在所使用的 Class2 和 Class3 电缆之间的间距为 300mm，而该间距间还存在有其他大量的“无等级”电缆的情况下，那么应该把这些“无等级”电缆在技术条件允许的条件下尽量设置在 Class2 和 Class3 区域间的中部。换句话讲，在我们的例子中，这些“无等级”电缆应该距离 Class2 和 Class3 分别为 150mm。

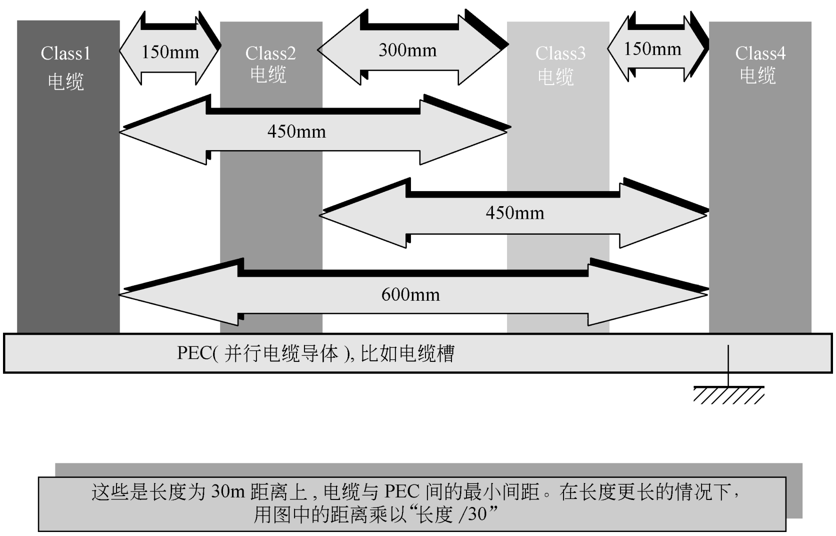



图 3-1-16　不同等级电缆的分隔距离

在此图中并未显示 Class5 电缆的情况。假如仍然使用该图的例子，那么在安装设计中它也应该与 Class4 至少保持具有 150mm 的间距。而对于 Class6 电缆来讲，它应该在这个基础上至少再增加 150mm 的距离。当一个 MV 或 HV 电缆处在一个 Class1 电缆 1m 以内时，在 Class1 电缆敷设长度上应为其覆盖金属导管。

应该指出的是，目前几乎并不存在任何证据来证明上述所推荐的电缆间距的准确和精确程度。然而，我们都知道，并可以有把握的讲，电缆间的间隔距离越大，形成的耦合也就会越低（串扰）。但耦合的可接受程度总是与电缆的类型、所使用的安装技术、电缆两端所连接的电子设备以及应用本身的功能要求直接相关联的。

沿 PEC 内角布线的电缆会具有较低的电感以及可以更好地控制高频 EMC 性能的优点。所以这个部位应该保留给特别敏感或特别噪扰的电缆。在不同等级的电缆之间设立分隔器或在电缆长度上使用附加的电缆屏蔽（并在两端都搭接到局部 RF 参考面）都可以用来降低电缆间的分隔距离。

若相同等级的电缆都具有它们自己的封闭电缆槽或圆形管道型 PEC 时，则在安装实践中，将允许把在不同等级的电缆之间的分隔距离减小（甚至减小至零）。但是，比如说，仍然最好是避免把 Class1 和 Class4 电缆敷设在一起。

图 3-1-17 显示了如何把两个（或多个）不同等级的电缆分别敷设在上下（垂直）设置的两个电缆槽中。在这样一种开放式的电缆槽中，所形成的不同等级电缆间的垂直距离应该与前面所建议采用的水平分隔距离相同。

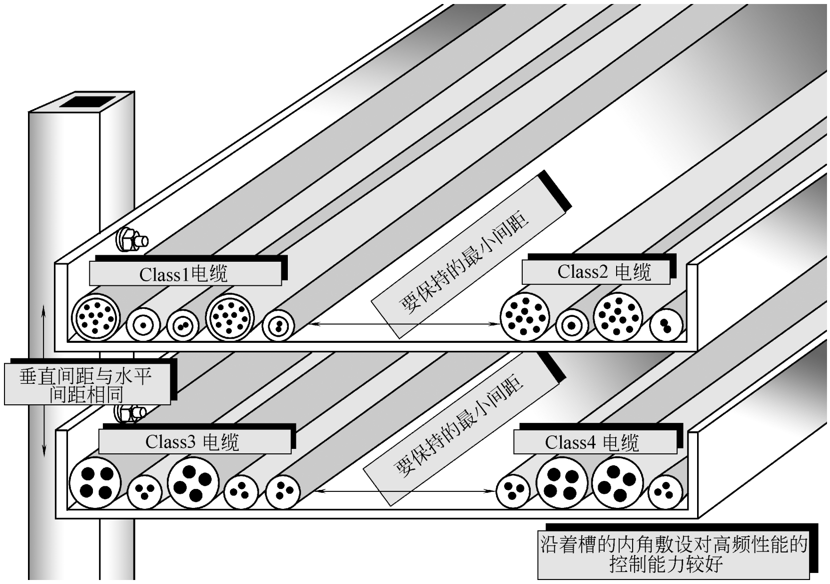



图 3-1-17　在电缆槽中电缆间的分隔

## 1. 7. 3　电缆布线

如图 3-1-18 所示，所有等级的电缆都应该沿着不同单元之间以相同路径布线。并以此来达到由电源磁场所引起的环行电流降至最小。

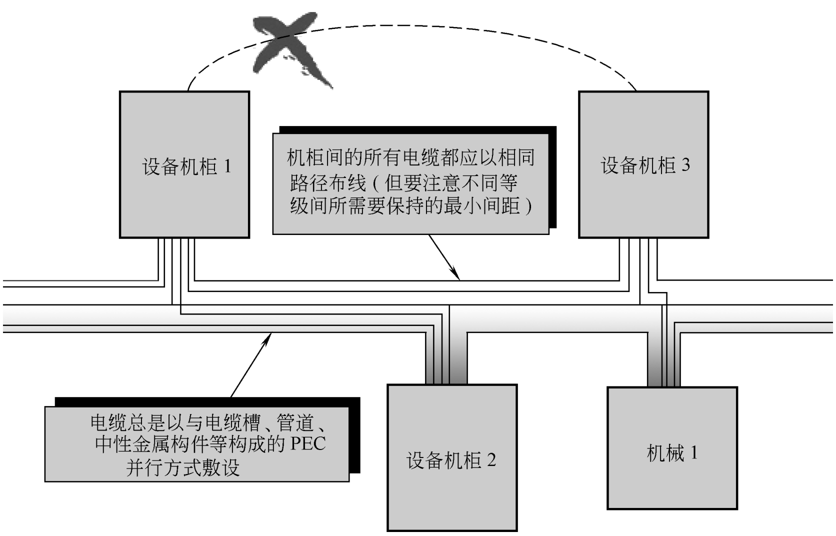



图 3-1-18　电缆的铺设（平面图）

在上面的平面示意图中，设备单元（机柜）之间的电缆铺设可以想象以如图 3-1-17 所示的上下叠起的电缆槽方式完成它们的敷设和安装。虽然，电缆在整个长度上沿着它们的公共或个别 PEC 以相同路径布线，但它们仍应按照它们的不同等级保持它们的分隔距离。

这个要求（所有电缆具有完全相同路径）启示我们：每一个单元（机柜）都应该设有单一的一个连接面板（该连接面板上的连接器和电缆夹应该按一定距离分隔，以保证不同等级的电缆之间具有一定的间距）。我们不推荐将进入或离开一个机柜的电缆设置在机柜的不同侧面，顶部和底部上。

通过增加所使用 PEC 的 CSA 能够降低环行电流所造成的影响（当然，在较高频率情况下，如前所述，降低 PEC 的 RF 阻抗也可以做到这一点。实际上，随着 CSA 的增加，PEC 的表面面积也将会随之增加，在较高频率下为环行电流所提共的趋肤表面面积也就增加，从而降低了它的 RF 阻抗）。但是通过不形成环路的灵活电缆布线技巧则可以帮助降低对上述这类功能强大的技术使用的依赖性。

## 1.8　屏蔽机柜的互连接

图 3-1-19 详细描绘了如何将两个屏蔽机柜连接在一起的情况。一般地讲，即便是使用不经过特殊屏蔽设计的普通机柜，一般只要按照图中的连接和安装方法也能获得较好的 EMC 性能。

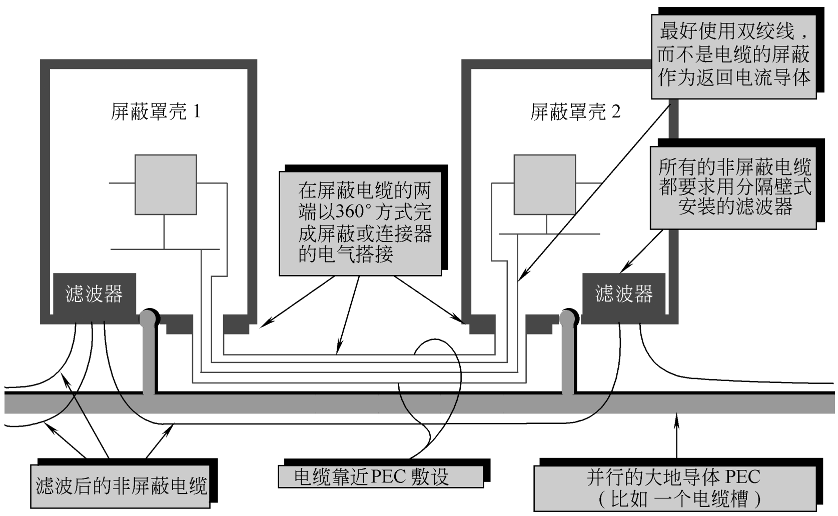



图 3-1-19　安装屏蔽罩壳时使用的 EMC 技术

屏蔽电缆仅应通过安装在机柜壁上的屏蔽搭接连接器或电缆夹（要求在两端都完成搭接）进入一个屏蔽机柜。而非屏蔽电缆则应采用隔板安装式滤波器（或相类似者）进入机柜。在两个机柜之间的所有电缆都要按等级进行分隔，并应尽可能地与在两端都搭接在两个机柜的 PEC 靠近布线。如前所述，这个 PEC 可以是金属的电缆导管或电缆槽等。

讨论至此，留意的读者一定会注意到，通过屏蔽电缆连接在一起的电子单元的安装机柜从来都不使用电缆的屏蔽作为它们的电流返回通路。它们代替使用的是指定的或特设的导体。由于同轴电缆会在它们的屏蔽中同时携载屏蔽和信号返回电流，所以，在许多情况下，会造成无法分离这两个电流的困难。屏蔽的双绞线或双导体（中心导体）同轴电缆、三导体同轴电缆或任何内部导体分别用于信号和返回电流的其他同轴电缆，而屏蔽仅被用来携载噪扰电流类型的电缆性能通常都会优于普通单导体同轴电缆。据此，上述这些电缆应该是应用中的首选。除非设备制造厂商的 EMC 安装指南中具有特别的规定。

# 第 2 章　产品装配中的 EMC 技术

## 2.1　沿用良好的 EMC 实践

在电气和电子装配构成中的良好 EMC 实践至少已有 10～15 年以上的历史了。并且随着正常使用频率的增加还在不断改善和发展中。许多文献都提供有相应的标准和公开文件以及由生产和销售工业元器件公司所制定的一些良好的实用实践手册和指南也常见于市。

良好的 EMC 实践往往不同于传统的实践和方法（虽然并不总是这样）。在一些传统的工业行业中，至今仍有人在毫无必要地不断花费大量的金钱和时间，根据在系统和安装现场所出现的 EMC 问题来就事论事的，以传统的方式解决它们。这是因为至今有些传统工业仍对理解、掌握和应用良好的现代 EMC 技术和工艺存有保留。有时甚至当安装现场出现问题时也往往会采取认为与 EMC 无关的态度。

有相当一部分良好 EMC 实践是要按照所使用的电子单元制造厂商所提供的 EMC 技术应用指南来完成的。但这些指南或指导原则仅能在有充分理由，并且与本篇所介绍的技术之间或它们自己本身之间（不同制造厂商所提供的指南有时会有所不同，甚至相互抵触）相互不矛盾的情况下使用。当不同制造厂商所制定的指导原则或指南各不相同或相互矛盾的情况下，就需要一是根据本篇所介绍的技术，二是依赖工程师本身的 EMC 专业知识和丰富的 EMC 实践经验来加以判断了。例如，至今有些制造厂商仍规定屏蔽电缆的屏蔽应仅在一个端头与“大地”完成搭接（这里使用的“大地”与 RF 参考等效）。虽然这样做在有些场合仍可以接受，但这样做能使现代产品通过 EMC 测试的机率变得越来越小。况且，其中相当一部分这样的应用手册是由一些从来都没有做过 EMC 测试的公司所撰写的或者测试，是在使用完全不切实际的一些设备条件下完成的。但这些公司仍会相信这是一种最好的实践方法。并不断重复的盲目写入它们新产品的应用手册中。

然而，一个考虑周到的制造厂商很可能已对它的产品的低频输入和输出进行了滤波，以致对屏蔽电缆不再一定要求具有良好的射频（RF）性能。在这个前提下，仅在它们屏蔽的一端上完成搭接也是可以接受的。即便此时，仍要求限制该电缆不能用于两个屏蔽罩壳之间的互连接。

一般地讲，在产品安装设计和组件装配中的良好 EMC 实践要求包括下列步骤：

1）对产品运行现场电磁环境中的骚扰程度进行评估（对新产品的威胁程度）。

2）在产品正常运行情况下，对周围可能存在的其他敏感电子设备所造成的 EM 骚扰程度进行评估（来自新产品的发射所造成的威胁程度）。

3）选择使用已知具有所要求 EMC 性能的电子设备，以满足根据上述步骤所导出的技术规范。

4）遵循电子设备制造厂商所制定的合理 EMC 指导原则（指南）。

5）在所有其他场合都要使用下面（以及本篇其他章节）所介绍的 EMC 技术。

除上列以外，有关 EMC 良好实践的其他一些更为详尽的步骤和要求，也常见于各种文献中。尽管有些文献的题目看来更适用于各种类型的系统安装以及在系统中所使用的产品，但它们的讨论仍涉及许多可用于其他应用的有用 EMC 良好实践的内容。

## 2.2　形成一个本机 RF 参考（一个 EMC 大地）

在频率高到几个兆赫以上时，只有完整无缺的金属面积或容积才能获得一个可靠的本机 RF 参考面（容积）。并且要求电缆和电子设备保持在它们的边界内。在使用一个金属薄板作为一个本机 RF 参考面的情况下，电缆和电子设备应尽可能地保持与它们的表面（或容积的一个面）处于靠近的状态。一个经验数据告诉我们：电缆和电子设备距该金属薄板上面的高度不应超过所涉及最高频率的十分之一（1/10）。比如，在 200MHz 频率上（一个步话机所使用的典型频率），它们的离板高度不应超过金属薄板表面 75mm。

在使用一个金属底板（理想的是没有任何接缝和孔洞的金属板）、金属机柜或金属外壳的场合，它们的壁、背面板、顶部、底部或门都有可能被用来作为本机 RF 参考面。就工业用机柜而言，人们经常会把构成它们的电气和电子部件或其他单元安装在机柜的一个指定的金属板面上或安装在一个框架结构上以便插入模块或 PCB。最为靠近电子部件的金属支撑结构，比如背板或插卡框架都应成为它们的本机 RF 参考面的一个部分。并且要求以多个搭接点搭接到就近的金属构件上。

我们已知道，在频率上升到几百个千赫时，连接到一个星形点的绿/黄色导线通常在提供一个本机 RF 参考方面基本上没有什么效果。甚至，即使电子单元（比如，低频模拟处理单元）并不采用或发射 RF 频率的场合，它也将会对它所处环境中所出现的 RF 进行解调（制造厂商事先已有特别考虑的情况除外）。因此，即便是模拟电子部件也需要采用某些或全部 EMC 方面的装配技术。有关更多音频电子设备的 RF 敏感度的内容以及所有如测量仪器这类低频模拟信号处理单元所隐含的 EMC 问题请参阅原丛书中所推荐的相关文献。

假如能使用镀敷有防锈处理的耐用导电层的金属结构来作为 RF 参考面则是最为简易的。这是因为只有金属表面与金属表面的直接搭接才最有可能在如今常用的最高频率上有效地工作。非导电涂层（漆层）、塑料涂覆层、阳极化等这类工艺都会增加搭接的电感，并降低它们在高频情况下的有效性。在涂层或塑料涂覆表面被用来作为搭接的地方，必须要仔细考虑如何获得 RF 条件下的良好搭接（通常会涉及去除局部表面上的涂层或塑料）。与此同时还要考虑到由于保护涂层的去除所可能造成潜在锈蚀的发生。

在安装有背板的工业用机柜情况下，近些年来，采用镀锌背板来帮助 RF 搭接和改善 EMC 性能已变成了几乎所有机柜制造厂商的标准做法。对大多数低碳钢来讲，厚实的不活泼锌或锡镀层是最好的导电层。但有时也会采用带有钝化层的较薄的镀层。可惜的是，虽然钝化层仅是一层很薄的塑料涂覆层，但它仍会损害到 RF 搭接性能。据我所了解，“黄色”的钝化（层）较为容易使用一般冲压强度的方式冲裁成各种类型和尺寸的金属件。比如广泛应用于电子设备中的典型螺栓和螺帽等。但笔者仍然推荐使用较厚实的锌或锡镀层，而不建议使用钝化处理。

## 2.3　最佳化 RF 性能的搭接方法

### 2.3.1　保护性搭接（安全性）导体连接

图 3-2-1 显示了一个保护性导体的进线与一个外壳壁的连接（经常称之为保护性和安全性大地。在 AC 电源电缆中通常使用绿色或绿/黄色绝缘的导体）。这样做的目的显然主要是从安全角度考虑的（也就是为什么我们要把它与外部金属构件搭接）。假如保护性导体在外壳内部所暴露

的长度仅为150mm或更短的情况下，它的确可以帮助我们从外壳获得最佳EMC性能。但把它与金属外壳的外部表面（而不是内表面）完成搭接则是最好的方式。从安全角度考虑，它需要尽可能靠近与它相关联的电源端子。笔者推荐使用焊接的方式将它搭接到外壳的后侧面或背部面。虽然也可以使用螺栓和螺帽完成，但效果不如前者。为了安全起见，就所采用的焊接桩柱的类型而言，以贯穿在外壳上钻（冲）孔的焊接桩柱为最佳。这是因为即便在焊接失效的情况下，它仍然能由螺栓紧固在原来的位置上。

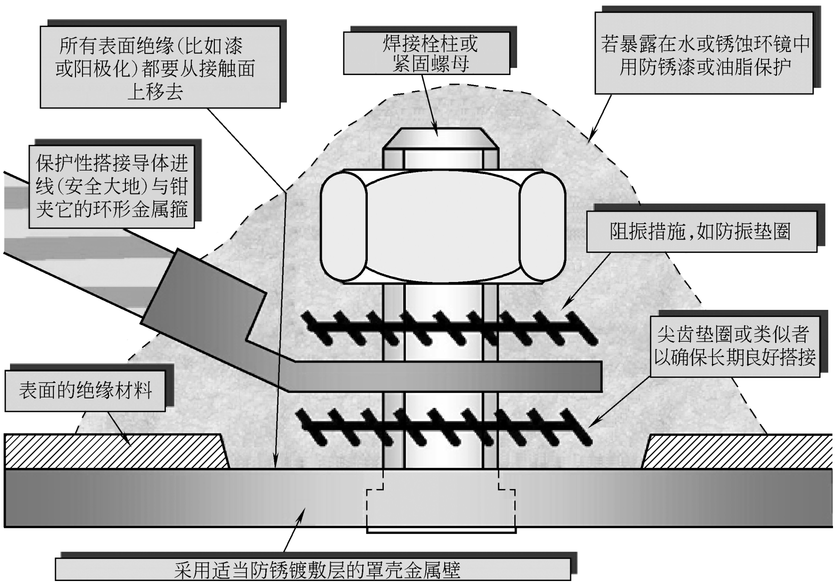



图3-2-1　保护性搭接导体于罩壳壁的搭接

就工业用机柜而言，安全标准EN 60204-1中要求每个端子上不能使用多于一个的保护性导体（这是一个在大多数情况下会被忽略的要求。从而使得许多工业机柜无法满足安全标准所规定的安全规范要求）。因此在将背板与保护性导体完成搭接时，则要求设置一个接近于“安全大地”进线端子位置上的独立焊接或螺栓型搭接桩柱（两者之间还要求具有足够大的金属接触横截面积）。有些控制面板制造厂商会使用一个可靠的搭接到外壳外壁上的完整金属端子块来作为它们的“安全大地”星形点。

门和其他可移动面板都应该具有它们自己的保护性搭接结构。并使用它们自己的搭接桩柱、短而宽的搭接条或编织带搭接到最为靠近的外壳壁上。一般地讲，搭接条或编织带的长度越短，金属外壳在较高频率上所能提供的屏蔽效果就会越好。在外壳的最长几何长度超过所涉及频率波长的十分之一（1/10）（取决于所要求的屏蔽有效性）时，不论它们是如何的短，这样的搭接条或编织带几乎不能提供任何EMC效益。此时，很可能要求在门和可移动面板四周使用导电密封衬垫来完成对它们的屏蔽。

图3-2-2所示为一个安装有背板的典型工业机柜中保护性搭接的例子。为了帮助形成一个更大的本机RF参考面积以及从一个基本外壳的各种不同类型的屏蔽中获益，背板应该在它的每个固定点上与金属机柜完成电气搭接。

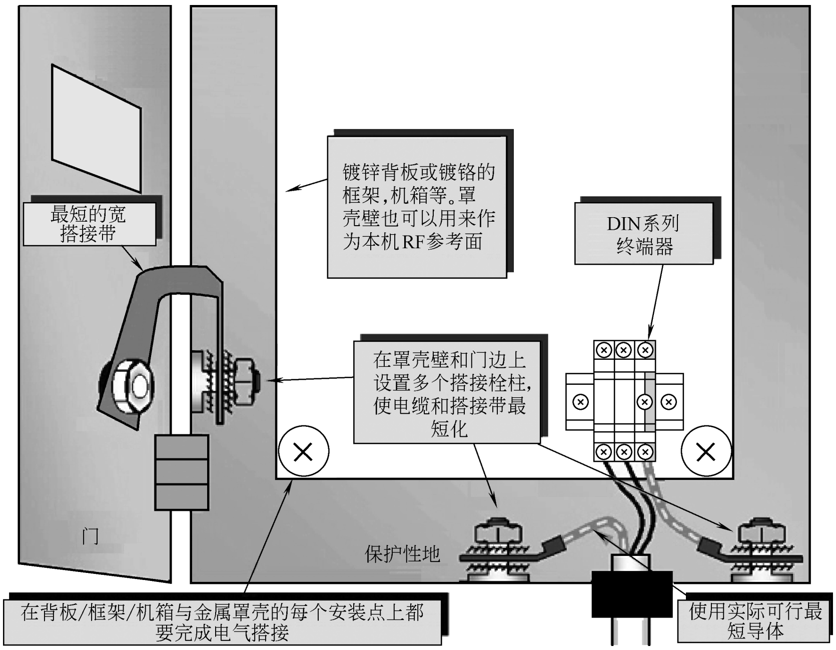



图 3-2-2　一个非屏蔽罩壳内部的保护性搭接导体的例子

## 2. 3. 2　与本机 RF 参考连接用的短导线或编织带

图 3-2-3 所示的装配方式与本章第 2. 3. 1 小节中的非常类似。它用于内部保护搭接导体、电缆屏蔽尾线（但请同时参阅本章下面的第 2. 3. 7 小节）以及其他与安全性能无关的“大地”导线与它们的本机 RF 参考的连接（也请参阅下图关于使用本机 RF 参考作为一个保护搭接导体的情况）。

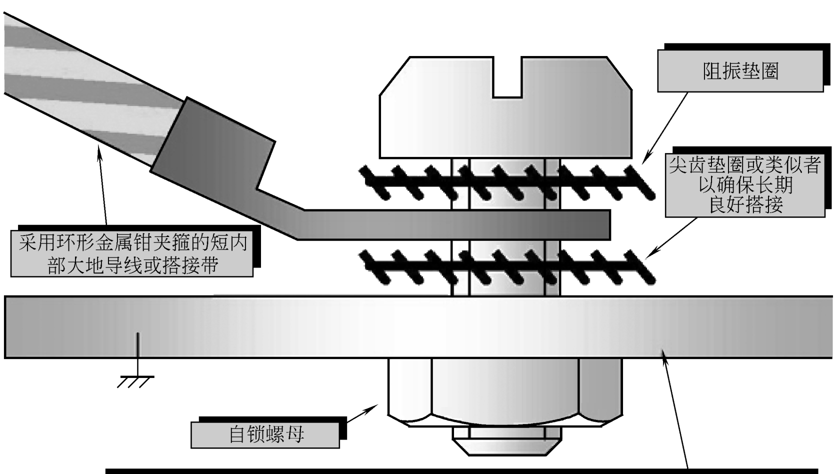



图 3-2-3　保护性导体和其他“大地”导体的内部搭接方式

将自锁螺栓或自攻孔设置在使大地导线长度最短的位置上（使用最大可用横截面积的导线）

在产品装配技术和工艺中，经常会使用自锁螺帽（或自锁垫圈）或者攻有螺纹的孔以使装配变得比使用通常螺栓和螺帽方式不仅要容易许多，而且搭接性能也会有所提高。有时也会使用预钻孔自攻螺钉。但在用于安全目的的情况下，上述这些做法都要经过仔细的检查，以确定它们是否符合安全要求。搭接点位置的选择应以使用最短导线或编织带为原则。即使是这样，当频率高到几兆赫以上时，仅为几英寸长的导线或编织带也能使搭接变得无效（甚至变得反而起到抑制导电的作用）。这一点在文献（NAVAIR AD 115 “Electromagnetic compatibility design guide for avionics and related ground equipment”, 3rd Edition June 1988 ）中有几个很好的图示例子。对于采用塑料壳体的电子单元，它们的保护性导体端头应以具有最大横截面积的最短导线搭接到最为靠近的本机 RF 参考的某个点上。图 3-2-4 就是这种做法的一个示意图。

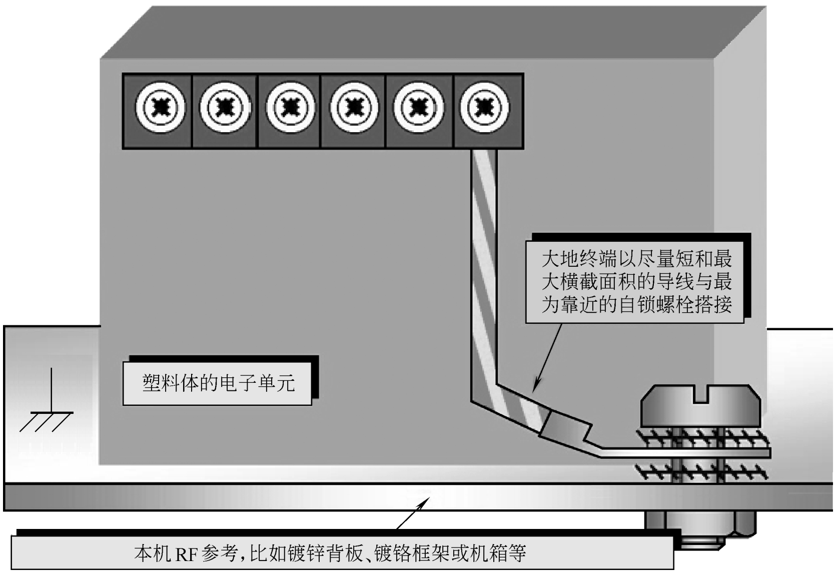



图 3-2-4　一个塑料体电子单元的“大地”导线搭接

用本机 RF 参考作为一个保护性导体是可以接受的场合

## 2. 3. 3　金属壳体与本机 RF 参考的搭接

在高频情况下，金属表面之间的直接搭接的电气性能最好。并应该将这种搭接方式尽可能地应用到所有电子单元的金属紧固件与它们的本机 RF 参考间的搭接。图 3-2-5 和图 3-2-6 所示的就是其中的两个例子。当一个电子单元具有一个金属（或金属化的）外壳时，最好将它的安装面也与本机 RF 参考搭接在一起。当然，假如供应商的应用手册中有特殊规定者除外。

## 2. 3. 4　使用本机 RF 参考面作为一个保护性搭接导体

在工程实践中，往往有可能使用本机 RF 参考面来代替布线于不同位置上的若干个绿/黄色导线连接到“安全大地”星形点。在相应的安全标准允许这样做的场合（通常取决于金属结构的有效横截面积以及搭接方法的阻振性能），这个做法可以节省装配时间以及电缆束和其导管所占据的空间。其结果还有可能会形成一个保护性搭接网络。同时，它还具有所可能具有的最好 RF 特征（有兴趣的读者可以将它与本篇第 1 章中讨论的一个建筑的搭接网络形成一个 MESH-CBN 的结果作一个比较）。

在为了安全起见无法使用本机 RF 参考达到上述目的的场合，RF 参考系统和保护导体系统

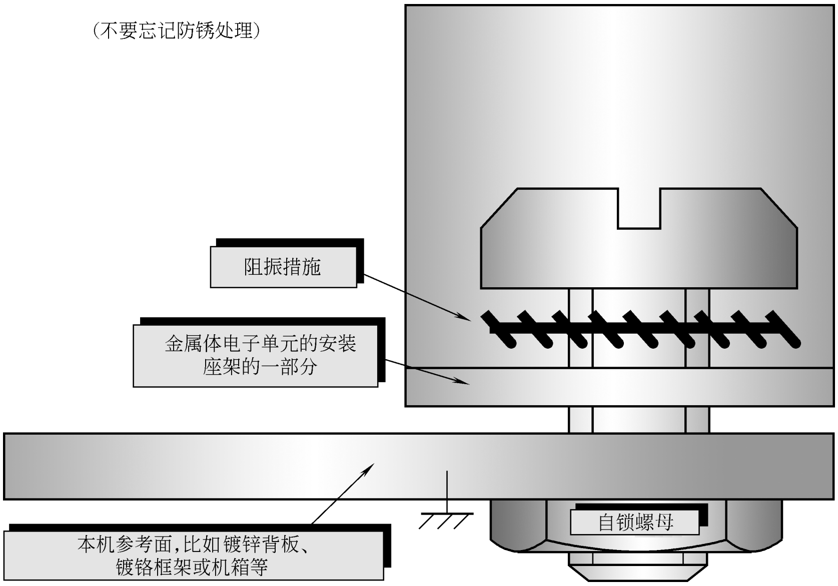



图 3-2-5　推荐采用金属对金属的搭接方式

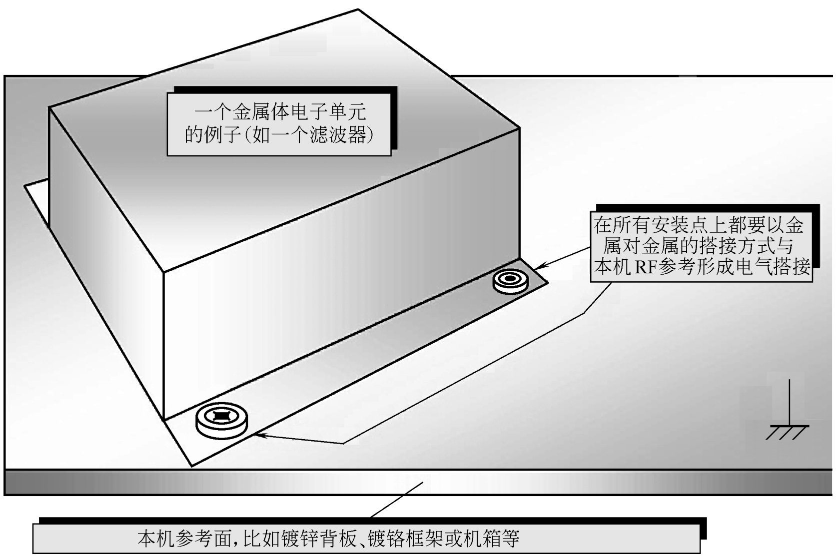



图 3-2-6　搭接一个金属体（罩壳）单元的例子

同时存在会形成大量的“大地环路”。正如我们在本篇第 1 章第 1.4 节中所看到的，环路的形成对信号、EMC 和安全都是一件好事。但前提是假如形成的是大量的小环路而不是一、两个大环。

## 2.3.5　屏蔽电缆与屏蔽连接器的搭接

屏蔽连接器连接到由它们所插入的电子单元所提供的本机 RF 参考面，这往往也就是它们的 PCB 参考平面或者是它们的金属或金属化塑料“法拉第笼”罩壳。在装配中，通过这个方法将一个电缆的屏蔽搭接到它的连接器的屏蔽上是很重要的。图 3-2-7 显示的是一个 D 形连接器。与它相连接电缆的屏蔽在剥去外部绝缘材料后使用一个金属鞍座夹以 360°（整个圆周）搭接方式

与其完成电气搭接。图 3-2-8 显示的为一个军用圆柱形连接器的纵横截面图。在电缆屏蔽和连接器金属体之间所获得的搭接性能要优于普通常用的 360°搭接方式。

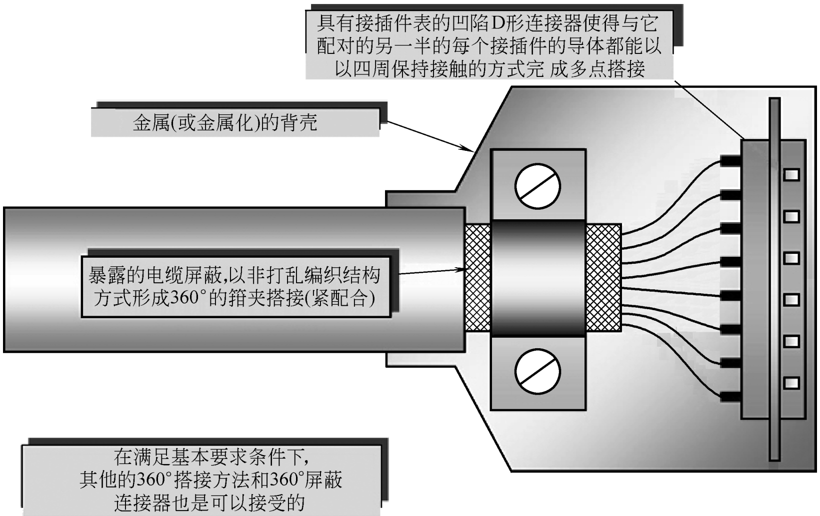



图 3-2-7　在一个 D 形连接器中，360°电缆屏蔽的搭接

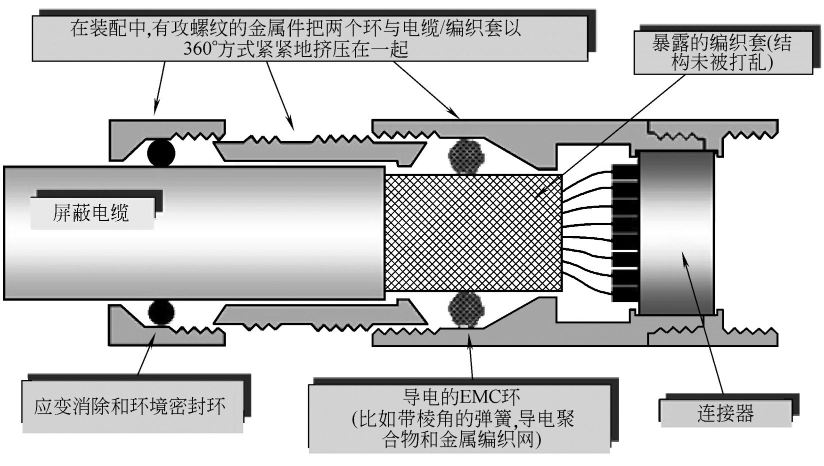



图 3-2-8　一个圆柱形连接器的 360°电缆屏蔽终止的例子

图中所显示的为已拆开的部分横截面图

还有其他一些类型的连接器和屏蔽终端技术可供选用。但是，只有那些在电缆屏蔽、连接器背壳以及与其相配的连接器另一半背壳（或相配的安装板）之间以 360°方式完成电气搭接的类型才会在 RF 条件下工作得很好。任何涉及打乱电缆屏蔽箔或编织套层或使用导线将其延长的连接器搭接技术都会在某种程度上牺牲电缆或连接器的屏蔽性能。

当使用仅提供一个单一电缆夹（D 形连接器就是这类连接器的一个典型例子）来钳夹并打乱电缆屏蔽的连接器往往是指电缆的外部绝缘层（套）并未参与钳夹的做法。由此很容易造成钳夹松弛的现象而导致搭接不良。这时，倘若在对 EMC 性能要求不是非常高的场合，通常的做法是把屏蔽箔或编织套反折覆盖在外部绝缘层上面，然后再用鞍座夹将两者同时夹紧。

## 2. 3. 6　与本机 RF 参考的搭接

在屏蔽电缆的端头或断开处不使用屏蔽连接器的地方，它们所暴露出来的中心导体（芯线）可以很容易的损害它们的 RF 性能。图 3-2-9 显示了如何使用鞍座夹来将电缆屏蔽在尽可能靠近它们的端头处终止于它们的本机 RF 参考上。这样的做法可以使暴露出来的中心导体长度短到最低限度。在具有多个中心导体的电缆情况下，所有所暴露出来的中心导体不仅都要尽可能的短，而且在应该具有相等长度的同时，还要尽可能的相互靠近。在图 3-2-9 中所示的是一个 DIN 轨道型连接器。但是也可以使用螺栓（钉）或焊接型终端器或者使用安装在电子设备塑料基体上的连接器来代替。一个电缆屏蔽的最佳本机 RF 参考面是电缆所插入的电子单元的金属（或金属化）壳体。但若无法采用上述方法完成与本机 RF 参考的搭接时，则应该直接使用靠的最近的本机 RF 参考面来取代。

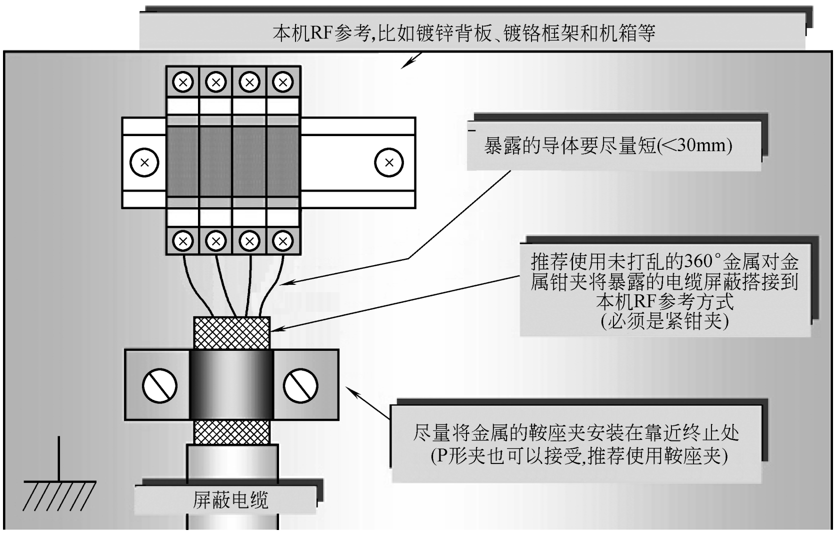



图 3-2-9　使用鞍座夹完成电缆屏蔽搭接

（图中使用的是内导体与终端器连接的情况）

正如需要将一个电缆在它的端头或连接器处将它的屏蔽搭接到它的本机 RF 参考面一样，在装配中还需要完成其他方面的一些屏蔽搭接。在下面的讨论中，读者将会看到，假如在装配中不希望彻底损害屏蔽罩壳的 RF 屏蔽有效性的话，所有的电缆屏蔽都必须以 360°的搭接方式搭接到屏蔽罩壳的一个壁上。但在未使用屏蔽罩壳的场合，若仍然希望从现存的结构获得最佳 EMC 性能的话（这样的希望是理所当然的：在任何场合或条件下，都希望设备能够具有最佳的 EMC 性能），这就要求把所有的电缆屏蔽在它们第一次跨越本机 RF 参考面的边界的那一点上完成搭接。图 3-2-10 所示的就是这种情况。

尽管这类鞍座夹既简单又实用，但几乎没有那一个 EMC 元件制造商厂生产制造这类专用夹。而设计工程师不得不从供应水管装置、气动或液压装置的供应商的产品手册中去寻找合适的类型和品种。当然，完全有可能选用其他几种类似于鞍座夹的钳夹装置。而对具有独创能力的设计工程师来讲，要设计类似的新型钳夹来方便的安装在他们设计的机柜上则更不是什么问题。P 形夹是经常为工程师们所能接受的其中一种。但是由于它们仅有单个搭接点而使它们具有较高的电感。从而它们的 RF 性能不如鞍座夹来得好。

现在有好多连接器生产厂商供应用于电缆屏蔽终止的电缆夹。这类用于电缆屏蔽的夹子可以

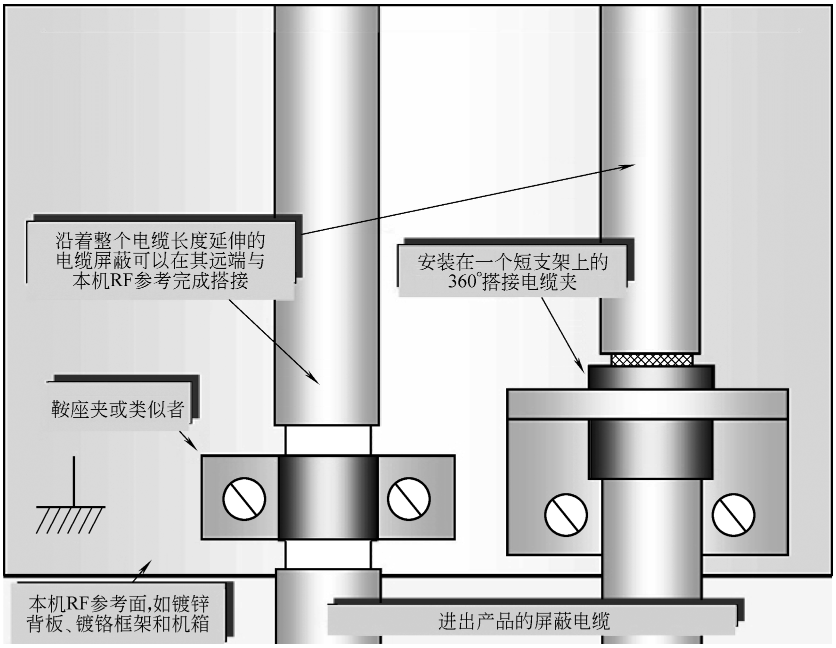



图 3-2-10　当屏蔽电缆穿越本机 RF 参考面边界是与它的搭接

安装在一个固定在 RF 参考面上的短支架上（请参阅图 3-2-10）或者就直接设计安装在支架的内部（或穿越它）。这其中又以环绕电缆的未打乱屏蔽四周，并形成均匀压力的类型具有最好的 RF 性能。

有些罩壳和终端系统的生产厂家销售它们自行设计的电缆屏蔽搭接器件。这些器件一般都能在电缆屏蔽和本机 RF 参考面表面间形成较好的 360°直接搭接。所以它们都将会给出良好的 EMC 性能，并满足要求较高的技术规范的要求。但请读者注意：其中有些这类附加的器件在把电缆屏蔽连接到金属搭接排时会形成相当可观的电感，况且，通常它们还要通过一个导线与本机 RF 参考面相连接。这将会更进一步的增加这类所不希望的电感。

在屏蔽搭接需要在本机 RF 参考面上部具有数十毫米数量级上的几何高度情况下，可以建立一个宽形金属支架（平台），并利用它来与 RF 参考面完成多点搭接。由于它具有成碟（或成槽）状的上部凸起或凹槽，电缆屏蔽可以通过使用鞍座夹、P 形夹、水管夹、不锈钢电缆夹带或其他 360°搭接方式等终止于它。虽然该金属支架在某种程度上增加了电感，并在高频时会产生有害影响。但从数量级的比较来看，它们的电感和影响要小于带有尾线的屏蔽。

从机械装配角度来讲，所有的电缆屏蔽的搭接方法都应该使它们的电缆屏蔽沿其周边形成紧配合装配（但又不能由于过紧而损坏电缆）。在产品的使用寿命周期中，这种紧配合装配不应随着时间的推移而松动、磨损和破裂。所以，当以 360°搭接方式搭接它们时，最好不要打乱电缆屏蔽层原来的排序（不论屏蔽层是箔形还是编织套）。但在可以接受较低屏蔽性能的地方，可以稍稍放松鞍座夹或连接器背壳后将较长部分的屏蔽编织套通过紧缩它仍来形成紧配合装配。相类似的，箔状屏蔽也可以在它们的钳夹下面使用它们自身的加蔽（排扰）线在它们的未打乱的箔上而形成几匝缠绕来达到紧配合装配。

## 2. 3. 7　尾线

图 3-2-11 以示意图的方式显示了经常称之为加接“尾线”的最后不得不使用的搭接方法。

另外，该图中还显示了一个所使用的 DIN 系列终端器。电子单元的终端也可以使用相类似的终端器。

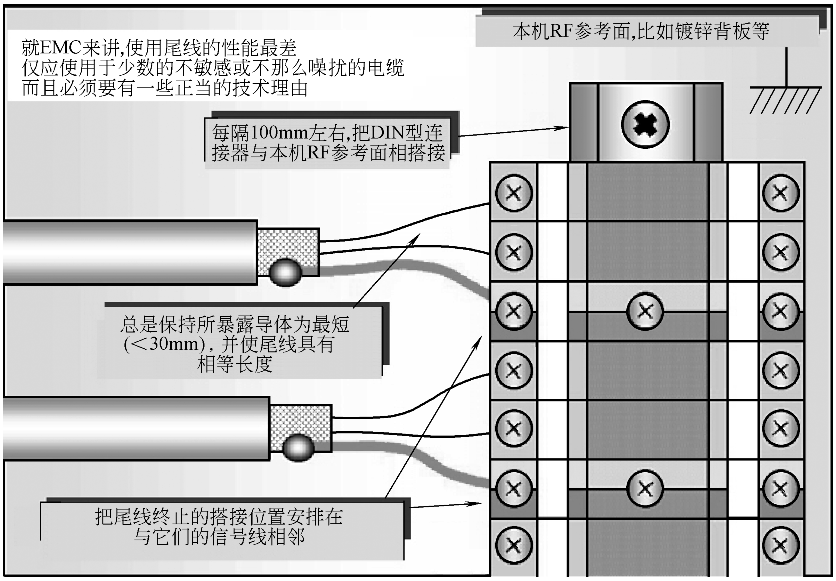



图 3-2-11　如何将屏蔽尾线最佳化

带尾线的电缆屏蔽的 EMC 性能很差。因此仅应在不得已的情况下使用于不敏感的或并不非常噪扰的信号电缆。为了从尾线方法中获得它所能提供的最佳性能，应使将所暴露的中心导体和尾线尽可能的短（比如说不长于 30mm），并通过采用相互交错的方法把尾线搭接端头与信号端头排在一起。

当使用 DIN 型轨道搭接排把尾线连接到本机 RF 参考面时，金属 DIN 搭接排本身应该在其两端以及其他的一些沿着它的长度上的位置上（推荐大约每隔 100mm 的距离）直接搭接到背板（请参阅图 3-2-10）。

## 2.4　在电缆屏蔽的两端都要完成搭接

一般地讲，电缆屏蔽应在它的两端都与本机 RF 参考完成搭接。这是因为一个屏蔽电缆仅能在频率高到一定限度的范围内提供良好的搭接性能。这个频率的“一定限度”范围通常为由电缆长度长到为频率波长的几分之一所决定。换句话讲，当电缆长度在尺度上变得与频率的波长相比拟时（比如为波长的几分之一），它的屏蔽效果将开始随着频率的继续增加（波长不断缩短）而逐步变差直至消失。对屏蔽效果的要求越高，电缆长度为一个波长的几分之一这个分数值就越小。下述为这个现象给出一个经验上的定量值：为了获得 20dB 的屏蔽效果，电缆的几何长度不应大于所涉及频率波长的二十分之一（1/20）。一个普通商用步话机使用的典型频率为 200MHz，它在空气中的波长为 1.5m。因此，它的二十分之一大约为 75mm。这意味着，在频率为 200MHz 上，要保持屏蔽效果为 20dB，要求屏蔽电缆的几何长度不超过 75mm。与此同时，还要求在它的两端都完成电气搭接。

当然，在具体的工程实践中决不会如此简单。大多数类型的屏蔽电缆都在 200MHz 频率左右已开始部分损失它们的屏蔽有效性。就这一点来讲，编织带电缆屏蔽的性能通常都会优于包裹类

型的箔屏蔽。并且在工艺上也较容易完成端头上的360°搭接。质量较好的编织带屏蔽电缆通常所覆盖的频率范围也较高较宽。并且在更高频率范围上，双层编织带或编织带-箔屏蔽结合使用通常都会给出比任何单层屏蔽都要好的屏蔽效果。与其他大多数屏蔽电缆不同的是，昂贵的“超级屏蔽”电缆的屏蔽有效性会随着频率不断地增加甚至会更进一步的改善。

若屏蔽电缆的物理位置相对于一个磁场处在某些特定方向时，电缆屏蔽根本无法提供任何屏蔽。在这种情况下，如仍要求屏蔽电缆能提供某种程度屏蔽的话，则要求屏蔽中的电流按一定方向流动，若此时的电缆的屏蔽仅在一端完成搭接显然是无法做到这一点的。

倘若在屏蔽电缆的两端位置上，设备的本机 RF 参考面本身存在有显著的电位差的话，处在外部的电缆屏蔽在两端都接地会引起屏蔽中出现高电平的电流流动。显然，这是一个安装技术上的问题，而不是一个产品的内部装配问题。这个问题已在本篇第 1 章的第 1.5 ~ 第 1.7 节中有所涉及。特别是还引入了网孔化公共搭接网络（MESH-CBN）和并行接大地导体（PEC）两个主要概念，并且还就如何在工程实践，特别是建筑物内部安装中来解决有关的问题展开了讨论。有关这两个概念在实践中的具体应用的更详细的内容，有兴趣的读者可以参阅原丛书中所附的相关参考文献。

在一个产品的装配过程中，要在屏蔽电缆两端完成良好搭接主要涉及下列几个方面：

1）要形成一个本机 RF 参考面（或容积），并使所有电缆和电子设备与它尽可能保持靠近（或者处于其中）。

2）外部电缆的屏蔽一旦穿越一个本机 RF 参考面边界时就应马上与它完成搭接（请参阅前面的第 2.3.6 小节和图），即便它们在内部也还要搭接到相同的参考面。

3）提供用于外部 PEC 连接用的合适紧固件（这里的 PEC 可以是导线、管道、铠装、槽等）。

假如由于某种原因，无法在电缆两端都完成搭接的情况下，有关实践证明使用一个引线很短的陶瓷电容把电缆的一端与本机 RF 参考面搭接来代替两者间的直接搭接也是可以接受的。可惜的是，在使用较高频率的现代电子设备中或者试图将此法应用到很宽的频率范围时，仍希望这个方法工作得很好往往会遇到很大的困难。所以这个方法应保留给仅在一些特殊情况下的使用。

在产品装配线上，对提供有双端屏蔽搭接的电缆使用一个电容来代替其中一端的搭接，并同时移去原有搭接并不是一件太困难的事。但是，若装配工艺设计中本身就只要求一端完成搭接的情况下，要试图再在屏蔽的另一端再安装电容或改成360°搭接以解决装配中所出现的问题则绝非易事，况且还非常费时。

只要可能，绝对不要使用一个电缆的屏蔽来作为一个信号的返回通路。并要尽一切可能选用双绞线或三导体或具有更多导体的绞合电缆。以确保该电缆对一个给定信号能提供所有所需要的发送和返回电流通路。本篇第 1 章第 1.3 节已就这个问题作过较为详细的介绍。

## 2.5 滤波器以及它们的设置和安装

当在挑选一个滤波器时，最可靠并最保险的办法是假定，不论是在共模或差模（非对称或对称）情况下，该滤波器在任何频率上的衰减都不会优于从所有它的 50Ω/50Ω 匹配情况以及它的 100Ω/0.1Ω 和 0.1Ω/100Ω 失配数据中所推导出的最差情况。仅仅使用 50Ω/50Ω 匹配衰减曲线来作为选择滤波器的依据很可能导致放大一个不希望有的噪声频率，而不是衰减它。信誉良好的滤波器制造厂商通常都会以衰减曲线等图表方式为用户提供上面所述的数据。图 3-2-12 所示的就是如何使用这类曲线寻找出一个滤波器的最差性能的情况（一个能够依赖的性能）。

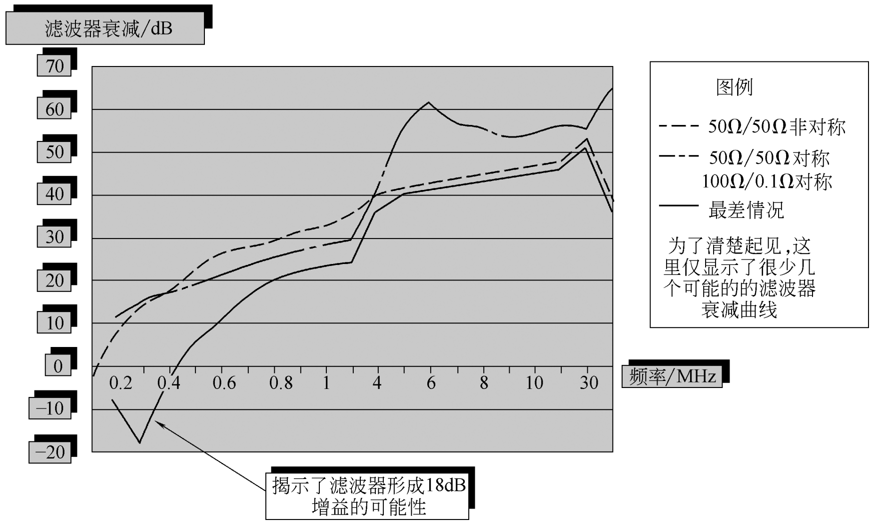



图 3-2-12　从制造厂商所提供的数据中导出滤波器最差曲线

最好的滤波器具有无缝的金属体。正如在图 3-2-5 和图 3-2-6 中所示。并在它们的每个固定点上都要以金属对金属的搭接方式搭接到它们的本机 RF 参考面上。为了帮助保护一个产品的电子单元免受外部电磁骚扰，外部电缆的滤波器应该选择安装在电缆首次穿越本机 RF 参考面的那个位置上。为了降低来自一个未使用屏蔽罩壳产品中噪扰电子单元的发射，滤波器还应该以尽量靠近所关注电子单元的地方安装在本机 RF 参考面上。在滤波器用来降低外部干扰的影响，同时又用来降低发射的场合如何妥善解决它们在一个非屏蔽罩壳内的位置是一项具有相当挑战性的任务。有关如何在一个屏蔽罩壳内选择滤波器位置，请参阅下面的第 2. 6 节，特别是图 3-2-16。

在安装电网电源进线上的滤波器时，应该以尽量缩短进入到一个罩壳的外部电网电源进线的电缆长度为原则来设置。对工业用机柜来讲，最好短于 150mm。假如可能的话，较小的产品应该使用穿壁式安装电源滤波器。诸如普通的 IEC320 插座型滤波器。此时，根本就用不着在罩壳上形成外部电源导线穿越孔。但要知道，即便是电源处在切断状态下，安装在产品电源开关前面位置上的电源滤波器也仍然会保持其带电状态。所以，此时必须在它们的端头提供必要的接触防护和适当的安全警示（请参阅有关的安全标准）。

滤波器的输入和输出导线绝对不允许被设置为即使是略为相互靠近的状况。而且两者使用的电缆永远都应该至少相差一个等级（请参阅第 2. 8 节）。级联式滤波器的组合会形成串接滤波器之间的相互影响，而使得整体 EMC 性能甚至还远不如只使用单个滤波器的情况。在丛书所附的文献中有产品中如何选用滤波器的更为详细的内容。本篇第 3 章也将会涉及并简要讨论在产品安装层次上的滤波器技术。

## 2. 6　罩壳屏蔽

所有上面的讨论都假定了，产品存在有一个可用的金属机柜、机箱、背板、框架结构或罩壳，并且它们都可以用来作为本机 RF 参考面。但并没有同时假定它们是被设计用来为产品提供任何特定的屏蔽性能的。对产品系统内部所使用的电子单元来讲，倘若产品计划使用的运行现场环境过于恶劣会对产品造成某种程度的威胁，或者需要防止该产品的内部电子单元可能出现的发射骚扰对环境造成污染的话，则对罩壳要进行屏蔽处理并要求使用金属罩壳［或表面完成金属涂（镀）层或具有导电材料充填的塑料罩壳］。假如不仅需要进行罩壳屏蔽，而且要使屏蔽性能达

到预期效果（某个量值的屏蔽有效性），那么，在设计和装配中就不仅需要，而且是必须对它们给予特别的关注。我们知道，在屏蔽上存在的缝隙会形成“隙缝天线”效应，而损害屏蔽有效性（SE）。图 3-2-13 中显示的是屏蔽上存在单个缝隙的情况。

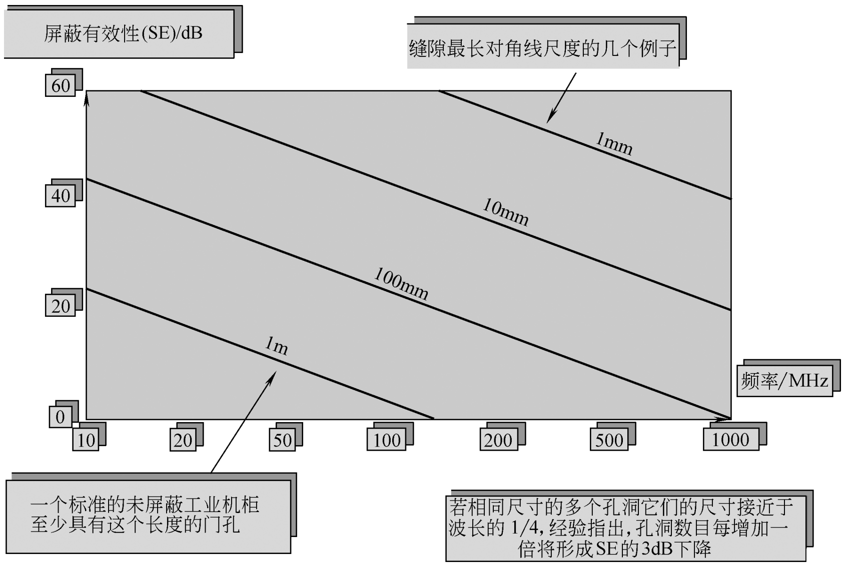



图 3-2-13　SE 相对于单个缝隙最长尺度的实用经验曲线

本篇的第 3 章中还将会讨论如何处理在安装层次上的屏蔽问题。现在已有许多供应商可以提供具有完善屏蔽措施的门窗和通风系统，并因此而具有极好 EMC 性能的全屏蔽机柜。但倘若在安装过程中，为了装配和/或安装的需要而在其上开设安装附加的门窗、钻孔、还有滤波器安装不规范、电缆屏蔽或屏蔽搭接不良都会很容易将原有机柜所具有的极好的 EMC 性能“破坏”的荡然无存。图 3-2-14 显示了在一个单元的安装过程中，不得不在一个完整屏蔽上钻孔时，如何使

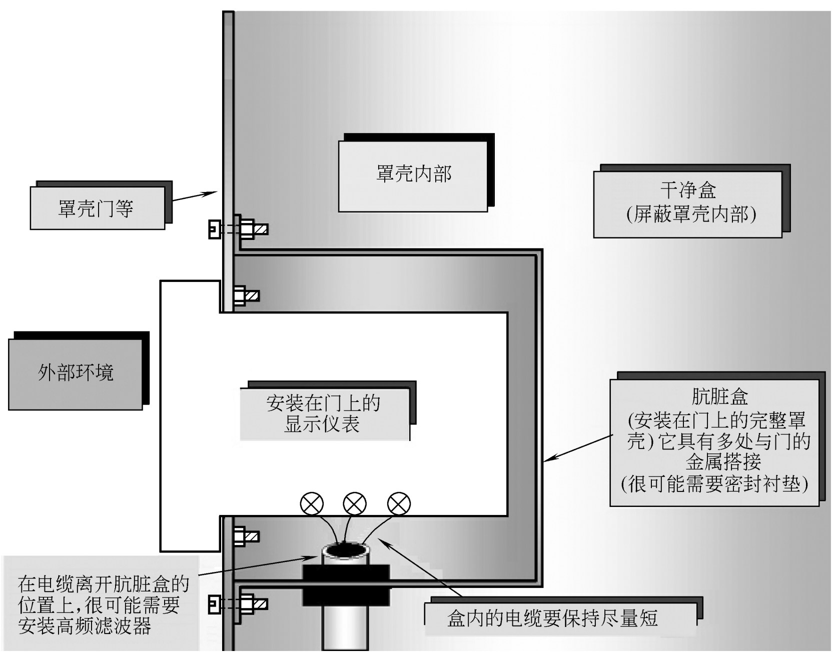



图 3-2-14　干净盒/肮脏盒方法的示意图

用于净盒/肮脏盒方法来防止上述情况的发生。当然，倘若能把所有的显示单元都设置在完善屏蔽的显示窗的后面将会收到远为优良的性能。特别是在需要一个优良的 SE 的场合，或者所要控制的频率为较高的情况更能体现出上述做法的优越性。另外一个可供选用的技术是本身带有屏蔽的触摸式显示屏。只要屏蔽的触摸式显示屏的屏蔽表面是以电气搭接方式搭接到所开孔洞的周边上，屏蔽的触摸式显示屏恐怕是解决人机对话（接口）中改善 EMC 性能的一个最好办法。

## 2.6.1　屏蔽电缆进入一个屏蔽罩壳的情况

所有的屏蔽电缆在它们进入屏蔽罩壳时都必须在它们进入的第一位置上，将它们的屏蔽用电缆夹或连接器以 360°屏蔽终止技术搭接到屏蔽罩壳的金属（或金属化）的壁上。图 3-2-15 所示的就是这种搭接方法。鞍座夹和尾线不能使用于这个场合。当高频（比如 1MHz 以上）不是所关心的特殊环境中则是例外。

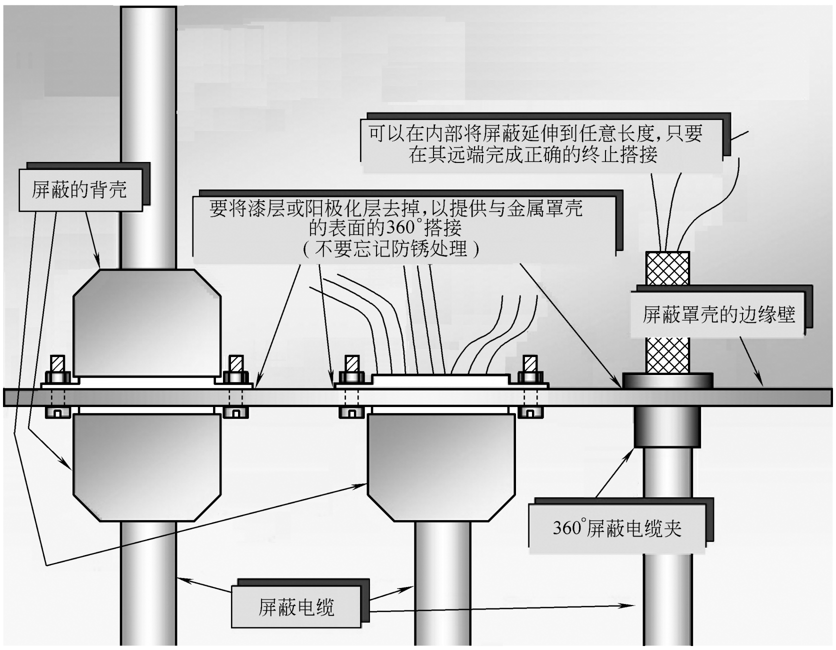



图 3-2-15　屏蔽电缆进入屏蔽罩壳的例子
（以 360°搭接方式将电缆屏蔽搭接到屏蔽罩壳的壁上）

## 2.6.2　非屏蔽电缆进入一个屏蔽罩壳的情况

所有进入一个屏蔽罩壳的非屏蔽电缆都要配置和安装滤波器。不仅以此滤波器为非屏蔽电缆提供相对于频率的 RF 衰减，此地还要利用该滤波器为电缆提供与屏蔽罩壳所要求的相类似 SE 性能。这里希望再次强调，如与屏蔽电缆进入屏蔽罩壳的做法相类似：这个滤波器必须安装在电缆进入屏蔽罩壳的金属（或金属化）壁的那个位置上。分隔壁安装式滤波器（比如带有滤波器的连接器）所造成的 SE 下降最小。当然，其前提是它们的金属体沿着分隔壁上冲裁孔的四周金属表面形成的是良好的 360°的电气搭接。在对 SE 要求不那么严格的场合，很可能仅使用滤波器本身的金属紧固件来完成这种搭接就已足够。但是，在对 SE 要求很高以及使用的又是较高频率的情况下，通常都会要求采用导电密封衬垫来把滤波器的金属外壳接到它的贯穿孔四周的罩壳金属表面上。

当要对高功率导体进行滤波时，最好是使用高功率类型的穿壁式滤波器。在进行产品的安装（或装配）设计中，要考虑到为这类高功率滤波器的外部端头安装防护性外壳。另一个可供选择使用的方法是采用一个“盒式屏蔽滤波器”。这种所谓的“盒式屏蔽滤波器”是一类特殊设计的，专门用于安装在屏蔽罩壳上，而又不会损害到屏蔽罩壳 SE 性能的盒形滤波器。这类滤波器，正如它的名称所提示的，通常都会拥有它自己的小型屏蔽盒（室）。并且它们通常都会使用镀锌电缆导管等将滤波后的输出引入到屏蔽罩壳内。

当然，这里也仍然可以使用如前所述的干净盒/肮脏盒的方法。这种方法可以允许使用成本较低的螺栓固定型滤波器。图 3-2-16 所示的就是这种方法。在计划使用这种安装技术时，在产品安装设计初期就要考虑到如何能保证获得产品所要求的 SE 值。其中尤为关键的是：

1）要尽可能地减小‘肮脏盒’四周边缘上的搭接缝隙。

2）要尽可能降低在肮脏盒内部的输入和输出电缆间的高频耦合。

3）要使两者分离得尽可能地远。

4）使用的导线长度要尽量地短。

即便是如此，仍有可能还是需要在一个（输入或输出）或两个电缆上都使用穿壁式滤波器（或者哪怕仅是几个圆柱形铁氧体也好）。

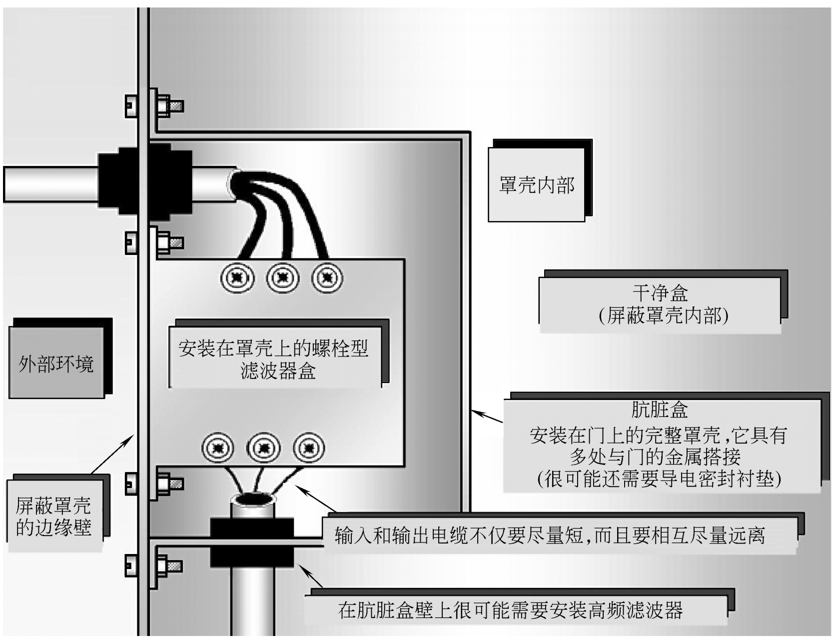



图 3-2-16　在屏蔽罩壳上安装螺栓安装型终端滤波器时的“肮脏盒”方法

## 2.6.3　一个已完成内部分隔的机柜

图 3-2-17 所示为一个使用上述的电缆终端技术以及螺栓安装型滤波器在内部已完成“干净”和“肮脏”容积分隔的屏蔽机柜的示意图。有时，还会使用一个用紧固件安装（但推荐尽量使用无缝焊接工艺）在主“干净”盒外部某一侧的，专门设计的“肮脏”盒的办法来代替在机柜内部进行容积分隔的方法。

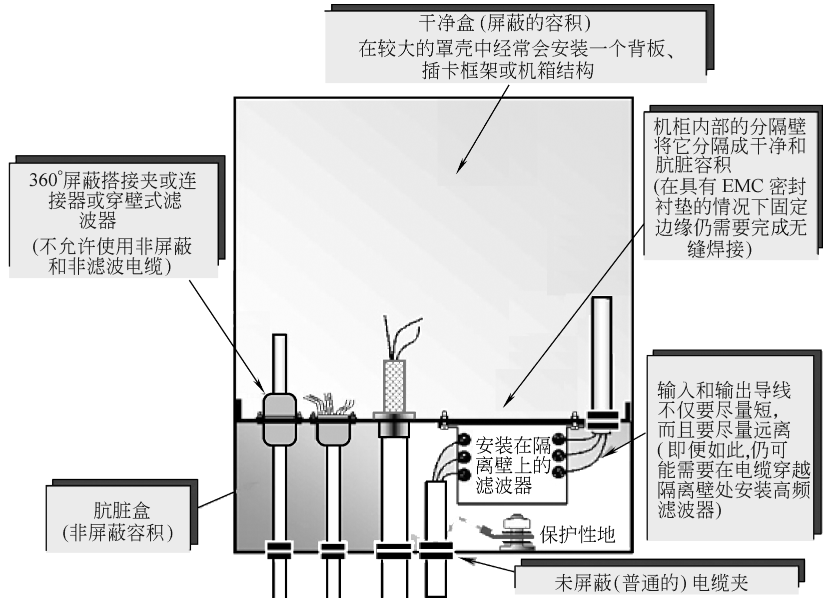



图 3-2-17　隔离“干净盒/肮脏盒”屏蔽机柜的例子

## 2. 6. 4　门窗、可移去面板、显示和通风装置的考虑

为了获得较为有效的 SE，在一个罩壳上所允许的缝隙和孔洞数目应尽量地少，并且它们的尺寸也要尽量地小。因此门窗和可移去面板等都必须在它们的边缘设有多处性能良好的电气搭接。使用导线或金属编织带来完成上述搭接的效果，在频率达到几兆赫时几乎不复存在。图 3-2-18 所示的是使用一个导电的 EMC 密封衬垫（比如，添加有细小镀银玻璃球的硅橡胶）来完成门窗和可移去面板的电气搭接。这类 EMC 密封衬垫可以同时提供并完成对 EMC 和环境的双重搭接和密封效果。密封衬垫以及它们的接触表面不允许进行涂敷处理（比如喷漆）。并且不仅要对它们所使用的材料进行仔细挑选，而且还需要对它们的金属表面进行正确的防锈处理。如何防止电化学锈蚀问题的讨论可见于许多文献。有兴趣的读者可以有选择性的阅读。

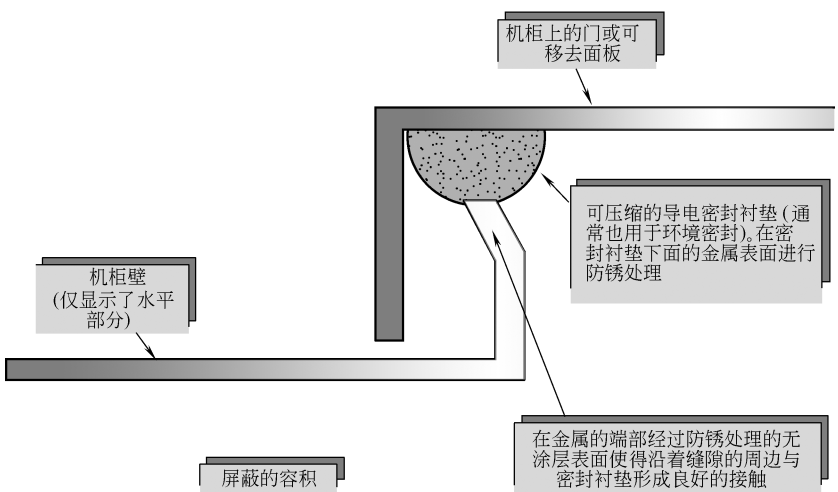



图 3-2-18　屏蔽机柜上门和可移去面板的 EMC 搭接

指簧（指簧型框架）可以用来代替门窗和可移去面板周围的密封衬垫。但它们在某些应用场合会过于容易损坏。市场上有各种类型和尺寸的密封衬垫和指簧可供选用。密封衬垫的选择不仅要求考虑到多种物理因素的平衡，比如材料在弹性限度内的可塑性，承压下的压缩性永久变形等。而且还要考虑到它们在元素周期表中的位置（以防止两种不同活性金属间形成电化学锈蚀）。一个经常被人们开启/关闭的门很可能要求选用一种柔性密封衬垫。并以此来保证在产品的使用寿命周期中，所采用的密封衬垫和指簧能够保持在原来的位置和形状（所有的物理特征保持不变）。但这往往又恰恰是使得形成一个低阻抗搭接变得相当困难的一个主要因素。

视频显示屏最好选用那种可以通过屏蔽的可视窗口进行观察的并设置在屏蔽机柜门内部的类型。这些透明窗口可以采用一层很薄的金属化镀层（经常使用的这类材料是称之为ITO的铟锡氧化物）。或者是一种经过黑化处理的，具有极为细小网孔的栅网。这种具有细小网孔的栅网通常会给出较好的屏蔽性能。但倘若网孔尺寸未经仔细设计选择以与显示的像素尺寸相适配，它的性能会由于产生莫尔（Moiré）条纹效应（网状干扰）而受到严重损害。这里，至关重要的另外一点是要沿着屏蔽的视窗周边与屏蔽罩壳的金属表面完成良好的电气搭接。

通风用孔洞可以通过安装金属编织成的栅网将其覆盖来形成屏蔽（要注意在每一个网孔四个交接点上都要以焊接方式构成）。与其他方式一样，这个方法也要求所有栅网的金属导线以金属对金属的方式与通风用孔洞周边的金属表面完成搭接。在罩壳上冲钻出许多细小的条形孔或洞也能像用金属导线构成的栅网覆盖一个大的冲裁孔一样获得相同的屏蔽性能。有些制造厂商生产和供应已预先装配好的屏蔽用栅网。它们只要简单地使用螺钉（栓）在其四周固定在罩壳孔洞四周的平面金属表面即可。因为它们的四周本身已带有装配好的导电密封衬垫。有些这类屏蔽栅网是基于上述的由导线构成网格后形成的，有些则是基于一些较为奇特的技术来构成。比如导线绒棉（空气过滤器芯用的）或蜂窝状金属结构等。通常，它们都会给出较好的SE值。

有些屏蔽机柜的制造厂商可能会使用一些其他技术（比如截止频率以下波导）来形成屏蔽。而且这些技术一般都不依赖于栅网或网孔化网格原理。假如你看到一个通风孔洞，而又没有任何显见的屏蔽装置的话，你可以询问制造厂商，它们是采用什么技术和措施来阻止屏蔽效果的损失的。

### 2.6.5　屏蔽罩壳之间的互连接

请读者参阅本篇第1章的第1.8节和图3-1-18的有关内容。

## 2.7　连接器面板

理想情况下，每个罩壳仅应有单一的一个连接器面板。所有的外部电缆都应通过位于罩壳一个侧面上的该单一连接器面板进入内部电子单元的本机RF参考面区域或容积。这样做的好处是（与其他已描述的技术结合在一起），尤其是在某些工业环境中或雷电活动期间，能使在长度很长的外部电缆中流动的共模电流通过安装在连接器面板或背板边缘的屏蔽终端和滤波器在电缆之间流通。结果是这些环行电流将不会在罩壳的其他部分、RF参考面或通过内部电子单元和它们的电缆流通。因此也就阻止了干扰的发生。关于这个问题的更多讨论，请参阅本篇第1章第1.7.3小节的讨论。请读者特别关注所附的图3-2-17。

## 2.8　电缆的等级和分隔

正如在本篇前面第1章第1.7.1小节中描述的，进入产品内部的电缆应至少分成四个等级。

具体的分类我们在该章已有详细的讨论，这里就不再重复。但有一点要强调的是，在任何情况和任何时候，这些使用于产品内部的电缆都必须按等级完成物理上的分隔。只要在技术条件可能的地方，不同等级的长并行电缆之间的分隔距离不应小于150mm。并且任何电缆都应无例外地沿着它们的长度尽可能与本机参考面紧贴布线。但假如两根电缆必须交叉的话，它们必须以90°夹角方式完成。在实践中无法做到150mm分隔距离时，很可能就需要使用具有较高屏蔽技术指标的屏蔽电缆，或者在它们的两端采用较高质量的屏蔽终端技术（比如，用屏蔽连接器或电缆夹来代替普通的鞍座夹或尾线）。若此时使用的是非屏蔽电缆，很可能就不得不改用屏蔽电缆。

### 2.8.1　用于计算技术器件的I/O电缆

按EMC的要求来看，有许多电子元器件的I/O信号相对于其他的一些要好一些（或者讲，要“干净”或“安静”。比如音频输出、来自按键的输入、热耦合输入、指示器照明的输出）。但经常不为人们所意识到的是在一个电子单元内常存在有数字处理过程。因此它们的I/O信号常会携载有与它们I/O信号本身无关的，包含有大量高频成分的共模噪声。

而其中又以内部时钟的谐波和数据总线为主要肇事者。它们经常给出的共模发射频率可高达几百兆赫数量级。因此除非这类电子元器件的制造厂商采用的是元器件内部具有非常“干净”逻辑状态或波形的数字处理方法，恐怕不可避免的不得不为这些信号采用高质量屏蔽电缆（没有尾线的）或滤波器。

### 2.8.2　当附近存在RF发射机时外部电缆的分隔

本篇前面第1章第1.7.1小节中的电缆分类是按照它们所携载的信号进行的。但在实际应用中，除此以外，还要考虑到外部环境对电缆所造成的影响。假如电缆附近存在有功率强大的无线电、电视或雷达发射机的地方，对外部电缆而言，这类环境绝对是不利的。这类环境的例子还包括有广播电台、手携步话机、车载通信设备（比如紧急救援车辆使用的）等。产品与这些发射机（器）之间的可接近程度取决于发射机（器）的RF功率。原丛书第三册所附文献中包括有用于此目的的这类图表。有兴趣和有需要的读者可以参考对照他们所设计使用的距离是否符合要求。

电工、安装人员、建筑工人、操作人员、安全警卫和推销人员所使用的步话机在靠近电缆附近时，它们会成为一类非常噪扰的发射源。为了保障产品的正常运行，有时不得不对这类便携通信器材所使用的范围做出限制性的规定。有时应用RF原理制造的生产设备（诸如感应炉、介质加热器、塑料焊接机或塑封机、微波干燥设备等）也会发射很高电平的射频能量。并对位于它们附近铺设的电缆造成严重的干扰。

在知道或怀疑存在这类骚扰问题的场合（用户应该不难或有能力找出这些问题的来源），应该把进出面板的信号或电源电缆要么按Class1电缆处理，要么按Class4电缆处理。并选用适合的屏蔽技术或滤波措施。然而，假如外部电缆处在RF暴露区域中的部分完全封闭在RF搭接的导管内的话（即具有RF搭接盖的矩形或圆筒形电缆导管），那么仅选用它们等级中的普通类型电缆也就可以了。

## 2.9　一个产品内部的布局

在产品内部要仔细考虑对不同种类的电子、电气、气动、液压等单元的布局。并还要把电气上敏感的和噪扰的单元尽可能地远离。电气上敏感的单元包括诸如输入为毫伏级（mV）的传感

（换能）放大器或可编程逻辑控制器（PLC）等。电气上噪扰的单元包括诸如继电器及其接触器、开关电源变换器等。这种布局方式也同时帮助了不同等级电缆的分隔。图 3-2-19 所示为一个简单的工业控制面板的背板布局示意图。

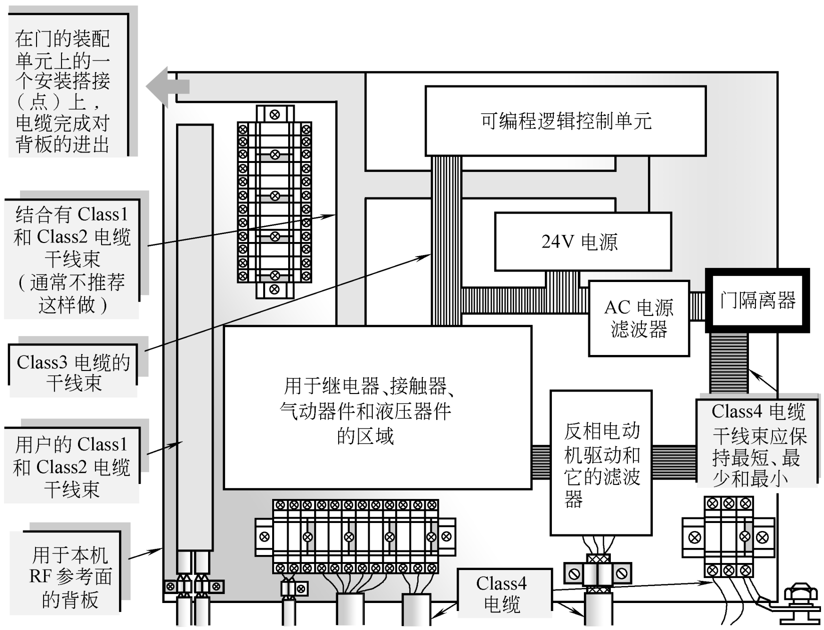



图 3-2-19　一个非屏蔽工业机柜中的背板布局

在图 3-2-19 中，请注意到 Class1 和 Class2 电缆享用同一个电缆导管。这样做实际上是一个折中方案。因为该背板本身的尺寸并不很大。所以我认为这样做是可以接受的。同时，还因为此时仅有非常少的几个 Class1 信号，况且它们也都不那么敏感。在这里，我希望读者能真正理解这样一个事实：不论在设计迭代过程中，还是在安装实践中，大量采用折中方案并不是一件什么错误的事情。归根结底，折中和迭代是工程实践中达到产品或系统技术规范要求的生命线所在。没有这些迭代过程或折中，许多应用工程是无法如此简单实现的。但同样重要的是，折中方案的选择是以个案为基础的。它是在不同工程技术领域中的（就我们的例子而言，就是 EMC 领域）工程技术人员长期实践积累的体现。这里并不存在什么通用规则可遵循。

正如在图 3-2-19 中所示，设计工程师试着完全不使用内部 Class4 电缆，或在不得不使用的情况下，至少是在可能的范围内尽量缩短它们的内部长度。这意味着要尽量把诸如开关电源或变频电机的驱动装置或元器件安装在产品的边缘。并且/或者对所有 Class4 电网电源进线电缆在它们进入产品的位置上完成滤波，以使它们在产品内部降至可以使用 Class3 或 Class2 电缆。

图 3-2-20 所示为一个非屏蔽工业机柜中一个门安装单元的最佳电缆布线路径。这些电缆在它们的整个长度上都应尽可能的沿着本机 RF 参考面布线。这意味着，它们仅在电气搭接安装点上离开背板，并且穿越门上的条形绞链连接到就近的机柜壁搭接编织带上。显然，不能仅依赖绞链作为门与罩壳（机柜壁）的电气搭接。因为它们的表面通常都会涂有润滑油脂或塑料填充料。在一个屏蔽良好的机柜中，由于门总是以在其四周的导电密封衬垫与机柜相搭接的。因此，电缆在何处穿越绞链区域并不是一个什么重要问题。

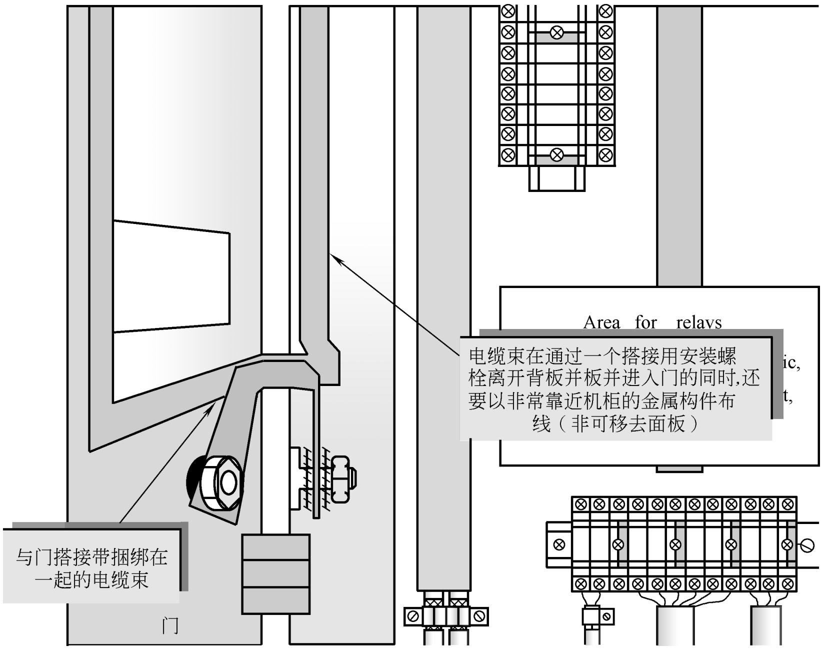



图 3-2-20　电缆穿越门安装机构的示意图

# 第 3 章　滤波和屏蔽技术

## 3.1　滤波和屏蔽技术的应用

滤波和屏蔽这两种技术在产品的装配和安装中的应用具有双重目的：它既可以用来降低进入一个产品所在区域的电磁（EM）骚扰，又可以用来降低来自该区域所发射的电磁骚扰。“电磁骚扰”是对所有电气和电子噪声和干扰这类“污染”的正式通称。它包括从低频端的电网电流的跌落和中断到高频端（GHz）的来自雷达和通信卫星上的微波辐射以及频谱上两者之间的所有其他形式的噪声和干扰信号。

虽然人们往往总喜欢使用区域这样一个二维的平面概念（比如一个楼面面积等）来表示一个区域，但事实上这样的保护区域总是以三维的容积形式出现的。所以应该记住我们所面对的是一个（或多个）三维的区域（容积）。一个区域既可能很大，也可能很小。它可以小到仅包括一个单一组件或模块，诸如一个用于生产过程中的触摸式遥控器单元。但它再小也仍然很可能会受到操作它的工作人员所使用的步话器的干扰。

还有诸如测量仪器、计算机或电通信机房内的设备等，由于这类设备是由许多敏感电子单元所构成，因此它们完全有可能会由于一个噪扰的 EM 环境的存在而无法正常运行或受到损害。滤波器和屏蔽技术不仅可以改善它们运行的可靠性，还为它们提供了一个受到保护的、防止干扰侵入的区域。在使用一个可以造成大量 EM 骚扰的机械的场所（诸如使用大功率 RF 场的塑料熔焊机、感应加热器、木制品黏结机以及所有使用电弧或等离子体的大型设备都属于这个范畴）。在这些场合使用滤波器和屏蔽技术可以将这些骚扰限制在机械本身所在区域，从而不仅保护了周围其他区域中所存在的电气/电子设备，还减少了这些机械对外部环境的污染。

正如有关文献中所列的事实指出的：如今，对来自电磁骚扰的保护正在变成一个非常重要的课题。这绝不仅仅只是对银行界、商业行业和保安方面的电气/电子设备而言。这个课题对一般公众和公共场合以及所使用的设备具有同样重要的意义。因为包括在这些领域中的人类社会活动日益地变得更加依赖于诸如计算机和电气通信等技术，而随着这些技术变得越来越精密复杂，通常它们对 EM 骚扰的承受能力也就越发脆弱。

## 3.2　在安装过程中分区的重要性

按照设计，在安装过程中，对产品仔细并正确地进行区域的划分是使用区域分隔技术成功的关键。要在安装现场更改已存在的计算机和其他设备或机械所处的位置不仅会花费很高，还会由于要改变与它们相关联的电缆敷设而使得这类变动有时甚至是不可能的，更不要说在这期间还有可能造成停机停产。由于上述因素，为了获得最佳效价比，区域的分隔计划要在产品设计的最早可能时段完成。

事实上，从本篇第 1 章开始（1.2 节和图 3-1-1），我已经就按照装置的类型和它们的电源和信号电缆在物理位置上分隔的重要性进行过描述。分隔的主要目的就是要将它们之间的干扰降至最低。正确的区域分隔是设备安装技术的基本组成部分。若没有对要保护的设备、装置、单元进行必要的分隔（或防止它们对其他设备的骚扰），即使采用了正确的滤波和屏蔽技术，有时仍会

无法实现或达到所要求的滤波和屏蔽效果。

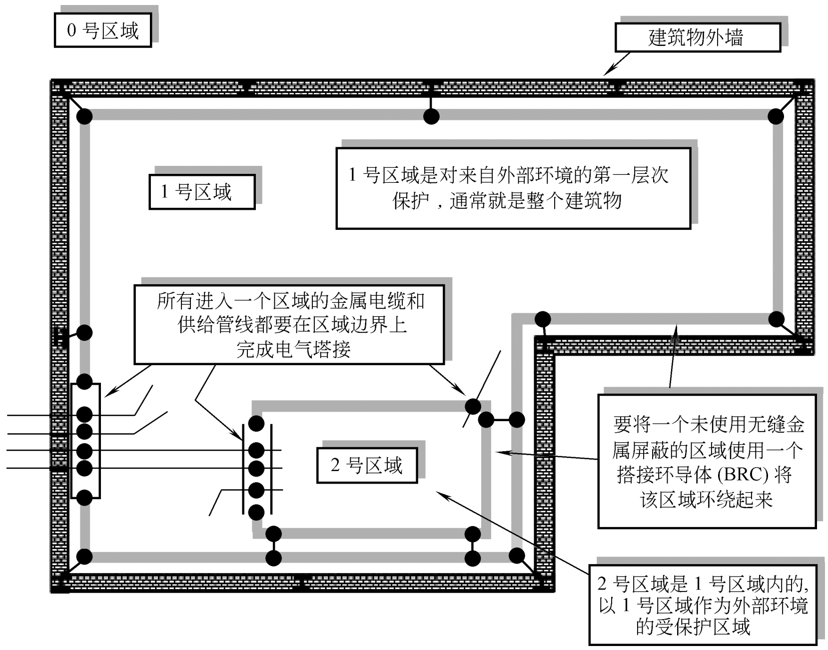



图 3-3-1　一般区域分隔原则

（基于第 1 章图 3-1-8 的例子）

图 3-3-1 所示为区域分隔的一般原则。在实践中，对某个具体安装实体并没有可以分隔成多少个区域的限制。但如图 3-3-1 所示的，从表面上来看，对一个安装现场很少有分隔成超过两个以上区域的情况。但实际上，从大的方面来说，电子设备的罩壳本身也为该设备提供了另外一个“区域分隔”层次。同样，从小的方面来说，在电子设备内部很可能会存在更进一步的小块的区域分隔或者说被分隔成更多更小的被保护区域（比如对敏感电路的保护和对噪扰电路的屏蔽措施）。所以对一个仅有两个分隔区域场合的完整分析，人们也许会发现，它的内部电子设备很可能会涉及四层或更多层次的区域分隔。

所有在同一个区域中的电气和电子电路之间以及与区域外部环境的电磁耦合都可以通过使用滤波和屏蔽技术以及诸如光隔离或纤维光学等技术加以控制。在安装设计和布局中，我们要特别考虑到所有可能存在的穿越区域边界的电磁耦合。本篇第 5 章的讨论中，读者还可以看到，区域分隔对建筑物或建筑物内部设备的雷击保护也是一个非常重要的技术。在硅芯片日趋微小化以及由它们构成的集成电路功能反而更为强大的今天，现代电子对抗（电子战）亦已成为人们日益担心的另一个重要课题。

## 3.3　穿越一个区域边界的耦合

在区域边界上，至少有五类 EM 耦合需要加以控制：

1）公共阻抗的传导耦合；

2）其他非公共阻抗的传导耦合；

3）电容性辐射耦合；

4）电感性辐射耦合；

5）EM 场辐射耦合。

传导耦合可以通过任何金属体或金属化体形成。这当然也包括带有绿/黄条纹绝缘材料的导体（电源安全大地导体）。传导耦合也可以通过诸如渗入水和某些工业溶液类型的导电液体形成。还有像土壤、人体等都可以是形成传导耦合的材料。辐射耦合通过空气形成，但它也可以通过木材、玻璃、塑料、玻璃纤维、绝缘液体、气体以及其他介质形成。

## 3.3.1　公共阻抗传导耦合

公共阻抗耦合是由公共电路中所存在的，不可避免的固有阻抗所引起的，通常就是“大地”或共享的 AC 或 DC 电源。在一个建筑物中，EM 耦合并不会受到大地电极的影响。为了避免混淆，我们将使用不太容易引起误解的“公共塔接网络（CBN）”来代表保护性导体以及搭接的金属构件网络来代替“大地”这个词。

图 3-3-2 显示了在 AC 馈电电源的一个相中是如何发生公共阻抗耦合的。由于任何电源都不可避免地存在着源阻抗，因此像电焊机对电流的汲取所引起的电路中电流的快速波动也会同时引起相电压的波动。结果是不断波动的相电压很可能影响到共享同一相的计算机的正常运行。

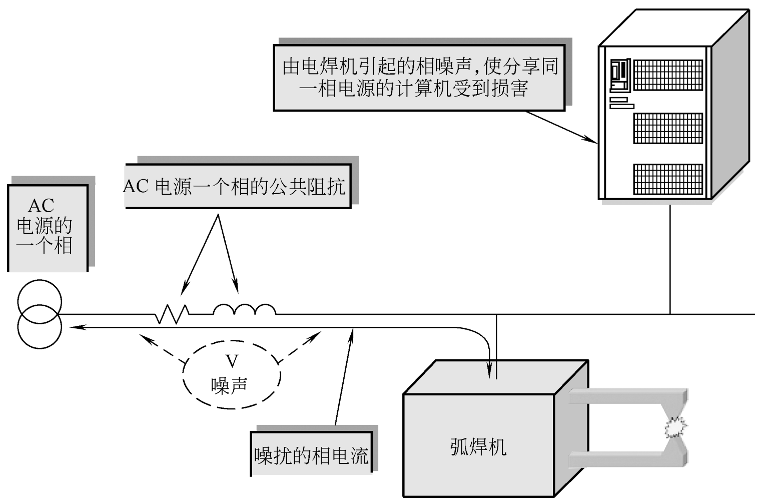



图 3-3-2　公共阻抗耦合

类似的情况也可以发生在 CBN 中。但由于 CBN 中的这类电流主要是由 AC 电源滤波器的“大地泄漏”、绝缘失效和电机漏电流（由绕组到电机基座间寄生的杂散电容）所引起的，所以比较难以预测。这在现代化的办公室中，由安装在计算机上的射频干扰（RFI）滤波器所形成的“大地泄漏”有时的确可以很大。例如，有文献指出，在一个现代化建筑物中，由于计算机的 RFI 滤波器本身所造成的漏电流就可以高达 70A。另外，由于 AC 电源滤波器的泄漏电流中倾向具有丰富的远高于 50Hz 的谐波频率，因此 AC 电源波形经常会由此而出现严重的谐波失真。同时，频率越高就越会引起成比例增长的公共阻抗问题。这是因为电源电缆和 CBN 主要呈现为电感性，所以它们的阻抗是随频率成比例增加的。

在有些建筑物所使用的电源分配系统中，让中性线和保护性导体共享一个单一导体（比如 TN-C）。这种系统的 EMC 性能的确很差，所以应该使用 TN-S 系统（三相、中性线和保护性导体）来代替之。在有些场合下，TT 和 IT 分配系统作为一个选择方案也是可以接受的（许多 IT 和电气通信安装的现代标准中也往往推荐这样做）。

即便在正常情况下，公共阻抗耦合不足以引起问题的地方，但诸如开关启动浪涌、相地间的失效以及雷电活动（并不一定非要是直接击中）等这类瞬态事件也能引起巨大的电流在相线和 CBN 中流动，并形成相应的很高公共阻抗耦合电压。

降低公共阻抗耦合的有关技术已在本篇前面有关章节中有所涉及。比如在本篇第 1 章 1.2 节中指出，对于不同等级的设备要使用不同的电源配电变压器，以及本篇第 1 章 1.4～1.7 节中所介绍的 MESH-CBN 和并行大地导体（PEC）等技术都可以降低公共阻抗耦合。

## 3.3.2　不属于公共阻抗范围的其他传导耦合

其他传导耦合通常是由传递信号的金属电缆的相互连接所引起的。比如来自一个单元信号接口的噪声通过信号电缆连接到其他单元的信号端口。这类噪声像信号本身，既可以是差模（DM），也可以是共模（CM）。而更经常的是两者都有。

对电缆而言，一个重要的参数是它的纵向转换损耗（LCL）。这个参数代表了一个电缆将它所携载的有用信号转换成不希望存在的共模（CM）噪声的转换能力（转换率）。这个转换率类似于用于电缆和连接器的 $Z_T$指标（表面转移阻抗：它是指注入电缆屏蔽中的外部射频电流与在同轴电缆芯线上形成的电压比）。所有的金属导体都会将部分有用的 DM 信号转换成不希望的 CM 噪声。只是不同的金属导体，它们的转换率也各不相同（反之，它们也将会不希望有的部分 CM 噪声转换成信号中不希望有的 DM 噪声）。CM 噪声在一个电缆的所有导体中（包括所有的屏蔽层在内）都会以相同的方式和方向传播。一般地讲，在频率高于几兆赫时，它们将会成为 EM 耦合的主要方式。

一个 DM 数字或模拟信号的高频成分或叠加在信号上的高频 DM 噪声都会最终转换成 CM 噪声，并成为传导或辐射耦合这类麻烦事情的主要肇事者。我们已知道，在信号完整性和 EMC 性能两者之间存在着一定的关联。

金属电缆的相互连接还会助长电缆导体对周围环境中 EM 骚扰信号的拾波。比如：

1）当电缆所连接的设备具有明显的 CM 电压存在时。（一个典型的 PC 或其他数字信号处理器件，而且它们的外部电缆又不具有屏蔽或它们的屏蔽所连接的是数字 0V，而不是 PC 罩壳的屏蔽情况）。

2）当电缆布线非常靠近另一个噪扰的电缆或处理过程时。电缆会对这个噪声源完成“拾波”，并再将它辐射出去。例如，在一个不久前所发生的无线电干扰的事件中，人们发现一个闭路电缆电视（CATV）系统中经常存在有对其他设备的无线电干扰。经过调查才知，这是由于该 CATV 系统的电缆对在同一个电缆槽中的一个并行噪扰电缆形成了拾波，而后又将它辐射出去所引起的。

## 3.3.3　消除传导耦合的策略和具体做法

通常要消除传导耦合的最好办法是根本就不使用（金属）导体。而将带有内置电源的电子单元通过无线（无线电）、红外、激光或光纤（无金属类型）来完成它们间的信息或数字交换。由于它们完全不带有任何金属导体，所以它们也不可能受到损害或引起任何传导耦合的问题。已经按这种策略设计，并已大量投产的产品包括有手机、个人电子记事本以及某些与病人直接相连接的医疗用监测仪器等。

由于无线或光纤接口的高成本，在新项目的启动阶段就采用它们往往不易被人们所接受，所以新产品一开始就考虑采用这些技术的并不多见。但这样做，实际上只会推迟产品交付使用的周期，并且项目的最终成本将会远高于在项目启动时就考虑使用它们（这甚至还未包括所涉及的惩罚性条款所造成的损失在内）。其结果不难看出，一个系统或产品中只要由于传导耦合故障而造成几个小时的停机或停产就可以使用户毫不犹豫的改用由不同供应商所提供的无金属化互连接产品。因此可以毫不夸张地说，避免使用金属化接口是一个效价比非常合算的策略。

当然，即便在使用金属电缆的场合，我们也还可以通过使用电气隔离技术来降低传导耦合。像1∶1的隔离变压器和光隔离器就归属于这类技术的产品。这其中有些技术需要与滤波器结合在一起使用才会给出宽带隔离。当今，相当数量的在现场工作的工程技术人员都会随身携带一些常用的光数据隔离器件。但本篇所关心的是在使用金属化接口条件下，所需要采用的有关滤波和屏蔽技术。有关内置电源和非金属信息交换已超出本章所讨论的范围。

### 3.3.4　电容性、电感性和无线电波的辐射耦合

在导体之间所存在的“寄生”或“杂散”电容以及互感都会引起电容性或电感性耦合，传统上称之为串扰。这两类耦合都可以通过增加源和受害导体间的间距和把它们靠近PEC布线予以降低。有关这一点，在本篇第1章的1.7节和第2章的2.8节中已有过简单讨论。

我们都知道，当电缆的几何长度与它所携载的信号和噪声的波长可以相比拟时，电缆开始呈现为一个相当有效的RF发射天线。它将EM平面波（无线电波）向空中发射。与此同时，又被其他具有RF接收天线性能的导体所拾波。目前存在若干种用来降低电缆发射效率的技术。比如，通过使用双绞线或屏蔽技术就是其中常用的两种。它们的采用仅会影响到（降低）电缆的LCL，而不会对电缆作为一个CM噪声源的RF天线的效率产生任何影响。

当电缆的几何长度超过大约为所关心（或涉及）频率波长的1/10时，它开始变成一个非常有效的发射和接收CM噪声的RF天线。在10kHz频率（用于一个50kW HVAC电动机驱动装置的典型开关频率）上，电缆长度即便达到3km也不会引起进入其他电缆的明显串扰。所以，不会将该电缆看作为是一个非常有效的RF场发射器。但是在10MHz频率（呈现于0～10kW电机驱动装置中的典型开关谐波）上，电缆长度在超过3m的情况下，就会变成一个明显的RF发射/接收天线，并大大地改变了它们的“串扰”特征（希望读者注意的是，这个“1/10”规则或多或少有那么一些“随机的”含义），比如在保护的目标电平定得很高的情况下，即便电缆长度为所关心频率波长的1/100也可以成为一个造成问题的长度。

### 3.3.5　穿越一个区域边界的EM耦合的归纳

图3-3-3所示是一个所有可能穿越区域边界的EM耦合示意图。

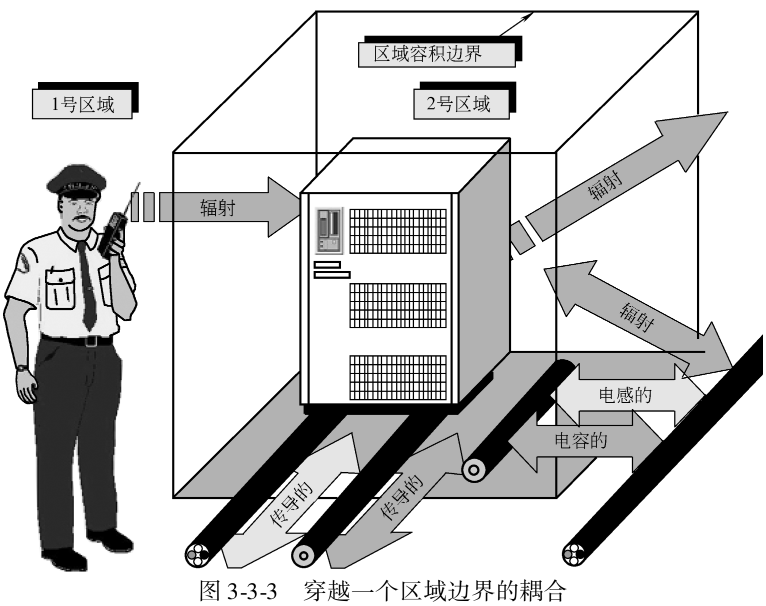



图3-3-3　穿越一个区域边界的耦合

图 3-3-4 显示了如何使用滤波和屏蔽技术来降低各类穿越区域边界耦合的情况。请读者注意的是，要对区域内部的 CBN 进行滤波是不可能的。但假如该 CBN 在所要控制的频率上的阻抗足够低的话，它们可以形成为“法拉第笼”屏蔽的一个构成部分。

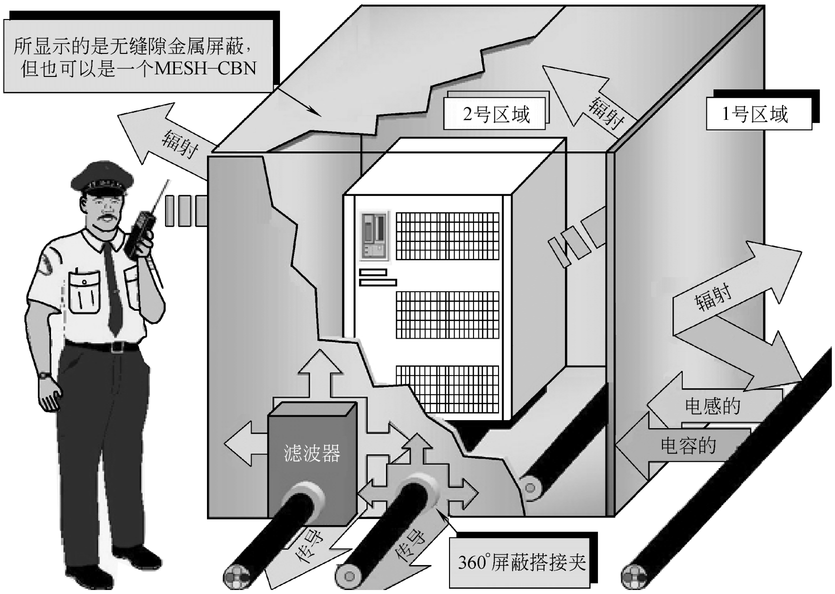



图 3-3-4　使用滤波和屏蔽来降低穿越边界的耦合

### 3.3.6　屏蔽和滤波的最佳协同应用

所有的电气和无线电信号和噪声都是 EM 现象，只是它们的表现形式不同而已。所有这些电气和无线电信号和噪声又都是以它们在其中传播的媒介的特征阻抗的变化的经受能力为基础的。那就是说，对需要的电气和无线电信号而言，我们希望在传播媒介通路中的特征阻抗的非连续性变化越小越好；而对噪声信号而言，则希望该非连续性的幅值越高越好。滤波和屏蔽技术的使用有着相同的目的：那就是在所有所不希望的耦合通路中形成所要求幅值的阻抗非连续性。因此正确选择滤波和屏蔽技术的目的就是要如何通过它们间的最佳协同作用来达到所要求幅值的阻抗非连续性。换句话说，就是在应用中形成两者间的最佳互补。

辐射场可以被电缆所拾波，并作为传导噪声沿着电缆传播。同样地，电缆中的传导噪声又会以场的形式辐射进入周围的环境中。因此有一点是我们需要充分理解的：不恰当的滤波可以很容易地增加所不希望的辐射耦合，而不良屏蔽则很容易增加所不希望的传导耦合。

假定在频率为 40.68MHz 上，对一个区域所要求的屏蔽有效性为 40dB，而通过一个滤波器进入该区域的电缆仅能在该频率上获得 20dB 衰减的话，该进入电缆很可能就会损害到屏蔽的有效性。类似地，同样在 40.68MHz 频率上，若需要一个具有 40dB 衰减能力的滤波器才能保护一个区域的话，在该区域屏蔽上的一个靠近滤波器的 100mm 大的孔隙完全有可能损害到滤波器的性能。

## 3.4　设备安装中的滤波技术

### 3.4.1　滤波器的目的——衰减金属化互连接中的噪声

设置滤波器的目的是要阻止骚扰通过金属化互连接接口进入或离开一个区域。这样也就在直

接降低传导耦合的同时还帮助降低了进入或来自（金属或金属化）电缆的辐射耦合。

滤波器本身的设计、装配技术和工艺在其他许多书籍和文章中都有非常详尽的讨论，但是笔者经常发现，在电路设计教材中或如何使用模拟器来设计用于真实系统和设备安装中的，以达到控制 EM 骚扰的滤波器的内容不仅是相当缺乏，而且实用价值也不那么高。由电子单元装配和设备安装所引起的许多类似问题已在本篇第 2 章的 2. 5 节中有所涉及。原丛书第三册就如何正确选用滤波器以及 AC 馈电电源滤波器的安装所附的参考文献也都有详细讨论，所以不再在这里做进一步的介绍。下面我将仅针对滤波器设计、装配、安装以及工艺实践中可能会出现的一些问题作一个概括性的讨论。

### 3. 4. 2　CM 和 DM 的衰减

滤波器应该按照共模和差模所具有的带宽以及对它们所要求的衰减程度来进行设计。经常所需要的低通 DM 滤波技术是要除掉不需要的高频信号或噪声。这将使得这些信号或噪声不会由于电缆的 LCL（或 $Z_T$）转换成引起麻烦的 CM 噪声。

CM 滤波技术则不同。它往往是用来防止某个电子单元中的 CM 噪声进入一个电缆或防止在电缆中的 CM 噪声进入电子单元并转换成 DM。设计工程师能够通过设计使所使用的 CM 滤波技术在所需要的 DM 信号的带宽中对某个（些）频率具有很高的衰减。

### 3. 4. 3　源和负载阻抗的影响

在工程实践中，滤波器的输入和输出端口所看到的并不经常都是 50Ω（事实上，在大多数情况下都不会是 50Ω）。但是许多设计工程师都知道，假如在设计中采用的仅是低成本的廉价滤波器（特别是那些单级滤波器），那么它们的性能在很大程度上将会取决于它们的终端阻抗。否则它们不仅不能提供衰减，有时反而会在这些频率上产生一些增益。

在滤波器仅为跨接在信号线和机柜之间的一个单一电容器的情况下（大多数 D 型穿壁式滤波器就是这样的一个典型例子），人们可以很容易地找出不同终端阻抗所造成的影响（不要忘记：当频率达到与电缆长度和传播速度系数相关的某个频率以上时，电缆本身特征阻抗的影响相对于远端的源或负载阻抗占着主导地位）。

对于一个 AC 馈电电源滤波器而言，它的源阻抗（AC 电网阻抗）会随着它的位置和一天的不同时间段在 2 ~ 2，000Ω 之间变化，典型值在 5 ~ 300Ω 之间。在它的负载端，AC/DC 变换器的阻抗在整流器导通时会变得非常低，而在其他时间上，它则又变得非常高。显然，整个实际应用情况会与滤波器制造厂商所标称的，使用典型 50Ω/50Ω 匹配状态所获得的特定衰减截然不同。在本篇第 2 章的 2. 5 节中曾推荐使用一个曲线图的方法来处理 AC 馈电电源滤波器的问题。这要求向滤波器制造厂商收集所有的匹配和非匹配 CM 和 DM 曲线，并根据这些曲线来绘制一条新的曲线，用它来表示滤波器在所有可能应用中所出现的最差情况（请参阅本篇第 2 章中的图 3-2-12）。这个方法甚至可以用来推导出这类滤波器的整套技术指标。虽然对设计的各种滤波器进行传导发射测试是唯一可以获得最佳滤波器配置的方法，但上述的曲线图方法对特定工程需要的滤波器的选用有其独特的优点。

### 3. 4. 4　滤波器产生增益问题

“滤波器产生增益”问题在一些使用低成本廉价滤波器的典型场合中是一个非常实际的问题。在频率为 150kHz ~ 2MHz 之间时，大多数单级 AC 馈电电源滤波器运行在典型的非匹配源和负载阻抗时，可以将发射放大高达 20dB（而不是衰减！）。具有两级或更多级的 AC 馈电电源滤

波器通常不会明显出现这个问题。但在较低频率上所形成的衰减将仍会比所期望的要差（通常在 500kHz 以下）。三级或更多级的这类滤波器甚至能够获得可预见的更高衰减。

### 3.4.5　滤波器的频率响应

有些 AC 馈电电源滤波器仅对标准传导发射的频率范围（150kHz ~ 30MHz）制定技术规范。但就我们的目的而言，应该就来自或进入所要求保护区域的传导或辐射的整个频率范围制定滤波器的衰减性能。该频率范围在有些情况下，可以宽到从千赫到吉赫数量级之间。

### 3.4.6　滤波器的设置位置

滤波器应该设置在它所保护区域的边缘位置上。将滤波器设置在距区域边缘一定距离处会使噪声信号耦合进入电缆而破坏了滤波器对区域的保护。频率越高，在滤波器的未滤波端口与它的滤波后端口间的 RF 耦合所造成的对滤波器性能破坏的程度就越严重。连许多设计工程师都会为围绕这类耦合对滤波器造成破坏的严重程度而大为吃惊。

在区域边缘的金属表面上存在电缆进出孔（比如一个屏蔽的机柜或一个屏蔽室结构的表面）的场合，滤波器的安装应该采用在该点（电缆穿越金属表面孔位置）以穿壁式安装型完成。大多数 AC 馈电电源滤波器制造厂商都生产有专门用于这个目的的“室滤波器”（有时也称之为“盒式滤波器”）。此外，还有一些带有内置滤波器的穿壁式安装类型连接器也可供选用（比如 D 型）。

假如使用的是最为廉价的螺栓固定型滤波器（不是穿壁式）的话，采用本篇第 2 章中图 3-2-13 所示的干净盒/肮脏盒方法可以帮助保护区域屏蔽的完整性。在一个滤波器不得不安装在与它相关联的或保护的区域外部的情况下，它连接到区域的导线应该采用绞合线类型的电缆，并在整个长度上始终靠近与其相邻近的 CBN 的组成部分布线。虽然在高频情况下，在滤波器和被保护区域之间采用屏蔽电缆会对性能有所改善（电缆屏蔽必须以 360°搭接方式在它的滤波器端和区域端都完成电气搭接），但不要期望会从这样的结构获得良好的衰减。

### 3.4.7　滤波器的接大地

在滤波器与它的本机 RF 参考搭接中所形成的任何电感都会损害它的滤波性能。所以仅使用一根导线来完成滤波器壳体与它的本机 RF 参考面的连接通常是不可接受的。参考文献（Tim Williams，Keith Armstrong. “EMC for Systems and Installations”，Newnes，2000 ）第 7 章的图 3-7-7 中所示的就是对一个单级 AC 馈电电源滤波器的测量。图中示出，在频率为 15MHz 情况下，当将它的“大地”搭接导线从 1cm 增加到 15cm 时，它的衰减能力将会降低 25dB。电感量越大，也就是说导线越长，这种性能上的恶化程度就会变得越明显。为了获得接近于滤波器所设计的标称性能，要求把滤波器壳体（盒）直接与本机 RF 参考搭接。但要注意，制造厂商在滤波器壳体（盒）上提供的单独的大地桩柱通常只是为了安全的目的而设置的。

滤波器壳体与区域隔板的金属对金属的良好接触提供了对本机 RF 参考所必需的高度完整性搭接。这里的区域隔板通常是指一个机柜的屏蔽壁、一个屏蔽小室的某个壁或者一个接大地栅网的搭接环导体。在不存在可用来安装一个穿壁式滤波器的金属壁情况下，一个大型金属板（比如至少为 1m × 1m）或金属机柜应该在电气上以尽可能多的点搭接到区域边界的 CBN 上来作为滤波器的本机 RF 参考（面）。图 3-3-5 所示的就是这种情况。

假如在一个分隔区域中使用的是在它的一个隔离搭接栅网或系统参考电位面的话（MESH-IBN），该平板或机柜必须安装在它的“连接单点”（SPC）上。

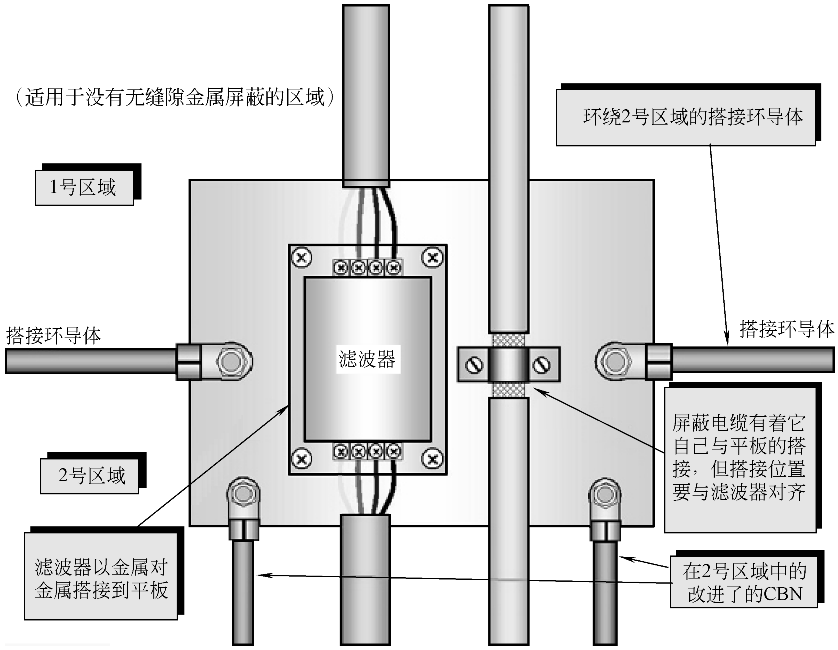



图 3-3-5　滤波器搭接平板

## 3.4.8　滤波器的连接

用于滤波后和未滤波信号的电缆必须严格按要求进行物理上的分离。在任何情况下，都不允许将滤波器的输入和输出导线集束在一起。当一个屏蔽罩壳或屏蔽室的金属表面是一个区域边界时，而且滤波器又是以穿壁式安装在该表面上时，那么该滤波器的输入和输出电缆之间显然已有屏蔽存在，这也是最为理想的情况。但在滤波器的输入和输出电缆之间不存在金属隔离（形成屏蔽）表面条件下，两者在离开滤波器体后应按照尽可能远离的布局方式仔细设计它们各自的布线路径。通过使用在两者其一或两者都使用屏蔽电缆或屏蔽电缆导管可以降低滤波器输入和输出电缆之间的耦合，从而也就改善了滤波器的滤波性能。

假如某电缆上的一个滤波器必须以串接方式安装在一个作为 PEC 使用的电缆槽或导管中的情况下，那么在那个电缆槽中的所有其他未屏蔽电缆都必须在相同的物理位置上完成滤波。图 3-3-6 所示的就是这种情况。否则的话，进入或来自未滤波电缆的耦合（串扰）将会不可避免的损害到装有滤波器电缆的高频衰减性能。但在同一个电缆槽中并行的电缆是屏蔽电缆的情况下，它们的屏蔽应该在与该滤波器相同的几何位置上予以暴露，并搭接到 PEC 上。

## 3.4.9　大地泄漏电流

大多数 AC 馈电电源滤波器都会带有将它们的相线或中线连接到它们金属壳体的电容。这些电容通常仅具有几个纳法的电容值，所以在 50/60Hz 的电源频率上具有很高的阻抗。但即使如此，它们仍然能将相当数量的泄漏电流注入本机 RF 参考（面）。这里所用的“相当数量”这个词是相对于人体的电气响应而言的。也就是说，这个电流已大到可以使人类的肌肉产生不自主动作的程度。一二纳安电流就能使人类的肌肉突然急剧抽动而撞击到其他物体上而使人体受到伤害，仅为 9mA 的电流就已公认足以使人类的心脏猝停（因此在行业内有着流传甚广的安全性咒语：“杀人的 9mA”）。

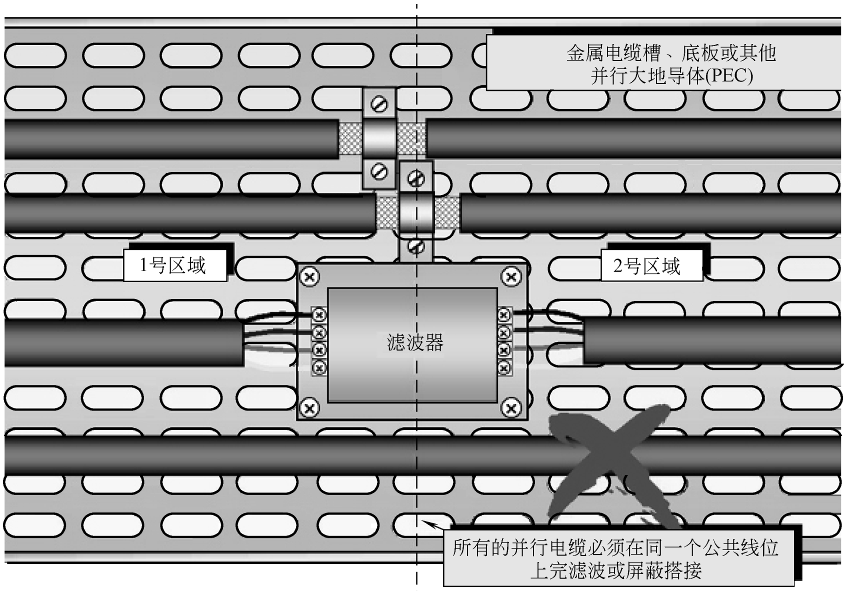



图 3-3-6　并行电缆的滤波或屏蔽搭接

所以说，所谓的获得安全性能就是意味着，要考虑到所有合理的、可预估单个故障所可能引起的后果。比如一个已损坏的保护性导体连接或搭接都有可能造成所有来自一个设备单元或系统的漏电流通过操作者或维修人员的身体而形成流通环路。在大系统中，设备的各个单元上的许多小型滤波器的少量泄漏电流可以汇聚成很高的、危险的泄漏电流。在有些安全标准中规定，一个建筑物中的永久性接入（固定安装）设备所允许存在的泄漏电流可高达输入电流的 5% 。这个百分数所代表的漏电流实际上可以是一个很大的电流值。比如用于提升系统或 HVAC 系统的，功率很大的变速电动机就是这样一类永久性设备。

除了与安全性能相关联以外，在 CBN 中的大电流还存在会引起哼声的电位差以及在设备间的互连接电缆上形成高瞬态电压电平。由于电容器的阻抗会随着频率的上升而下降，泄漏电流会使 AC 馈电电源电压中的高频成分变得尤为突出。而一些老式的 CBN 的高电感则更会使这些高频成分有所增加。

现代最佳 EMC 实践要求使用一个低电感三维网格化搭接网络（MESH-CBN）。不具有 CBN 的、老式安装的设备可以通过使用特殊设计的低漏电流滤波器而使其性能获得某种程度的改善。

使用一台隔离变压器可以在一定程度上消除来自于它相连的“浮”大地一侧上的滤波器的泄漏电流。其消除泄漏电流的程度大小则取决于变压器的一次侧和二次侧之间存在的固有/杂散电容。另一个可供选择的方法是采用一个具有中心抽头的变压器来为怀疑的漏电滤波器供电。此时的变压器中心抽头则必须与 CBN 相连接。但应该指出，这种方法只有在权衡并符合所有所涉及安全性能的条件下才推荐使用。

在三相电源系统中，滤波器漏电状况的改善最多只能达到与在每个频率上的相平衡状况相当。即在中线和大地电极（忽略不计电容器的允差）之间的电压。在当今的 AC 馈电电源中，电源基频中的谐波耗损在数量上不断的在增加，而谐波又是无法使用传统方式进行平衡的。特别是 3 次谐波和 3 倍频的奇次谐波（3 次、9 次、15 次等）更是无法抵消掉。它们总会在中性线中以构成方式相加，虽然它们在一定前提下可以通过使用星-三角形变换器加以阻断。这里所指的前提是，在星形联结一侧的负载上的 3 倍频的奇次谐波必须具有良好的平衡。关于这一点的更进一

步讨论已超过本篇的范围。

目前，有许多方法可以用来降低谐波对 AC 馈电电源的污染，并以它们来降低在 CBN 中的滤波器泄漏电流所造成的电压差。这些方法包括如采用无源滤波器、有源谐波抵消技术、特种类型的不间断电源（UPS）等。但是，像由晶体管电路构成的电动发电机组的 UPS 本身所形成的许多 AC 馈电电源谐波问题几乎和它们所能解决的问题一样多。

### 3.4.10　滤波器安全性能的认证

AC 馈电电源滤波器的安全性能与 EMC 一样是我们所关注的焦点，在有些场合甚至更为重要，所以最好总是选用经过独立的专业实验室鉴定并认证的 AC 馈电电源滤波器。即使如此，在使用前也还应该对滤波器安全性能作再次审查，以确保安全。认证过程应包括真实性（可以向签发实验室查询）、滤波器型号和其改型、适用的环境（包括温度、湿度等范围）、电压和电流额定值以及是否采用正确的安全标准等。

### 3.4.11　滤波器的额定值

一个 AC 馈电电源滤波器的额定电流基本上是由它的电感所决定的。若在应用中超过它的额定电流值时，主要可以造成三方面的影响：

1）由于过热而导致可靠性下降，并引起安全问题。

2）由于扼流圈磁心的饱和而导致衰减性能的下降。

3）引起滤波器输出端电压的下降。

选择一个具有正确额定值的滤波器并不总是一件简单的事。这是因为电子设备、低能量照明和电动机驱动逆变器等都可能会有严重失真的正弦波波形。而此时它们的峰值电流会比它们额定的有效值高很多（有时甚至会高达 5～10 倍之多）。假如你预计在某个应用中的峰值电流很有可能超过滤波器的瞬间电流承受能力的话，在正式应用之前，应该向滤波器制造厂商进行咨询。

滤波器制造厂商通常都会向它们的用户提供与过热程度密切相关的，滤波器额定电流有效值的降低曲线（与滤波器电流有效值的温度响应曲线有关）。有时它们也会提供一个电感饱和曲线。这个曲线显示了相对于电流的电感损耗。该曲线所使用的电流应该是峰值电流。用户通常都应该使用该曲线来检查滤波器的衰减性能在应用中是否会有过度的损失。当使用滤波器于 DC 电源时，也经常会出现电感器饱和的情况。制造厂商应该能够为它们的用户提供所生产的滤波器的电感曲线以及相对于 DC 电流的滤波器衰减性能曲线。

### 3.4.12　滤波器和过电压

构成 AC 馈电电源滤波器所使用的元器件不仅应该按照能够承受它们运行的标称电压来额定，另外还要加上一个安全系数和可能造成滤波器损坏的瞬态过电压的工程裕度。正确的滤波器选用涉及对它们运行环境中可能经受到瞬态的评估以及选择那些可以承受所预期出现的过电压的滤波器，以获得所期望的可靠性。

若仅是为了能够承受滤波器使用寿命周期中偶尔遇到的瞬态过电压，而造成那些由特种元器件构成的滤波器价格过于昂贵而无法在实际应用中采用时，为了仍然能够保证滤波器获得高度可靠的运行，它们以及在它们所处在区域中的设备可以通过使用类似于原丛书的第 1 册第 9 章所描述的雷击保护方法来加以保护。

### 3.4.13　简单的软铁氧体滤波器

封装在带有一个“锁扣”的塑料罩内的、由两个空心半圆柱体构成的软性铁氧体滤波器是

特别有用的一种滤波器类型。按这种类型设计的软性铁氧体滤波器尤其适用于事后需要安装的情况（并且在安装后发现并不那么有效时，又可以很容易地将其移去）。它们具有各种形状和尺寸可供选用，甚至包括用于带状电缆的扁平形状。

在低频情况下，软性铁氧体材料会增加它们所钳夹电缆的串联电感。但在高频时，它们则会增加电缆的串联电阻。这将有助于防止不希望有的谐振发生。当将它们同时围绕一个电缆的发送和返回通路钳夹时，它们仅会对CM信号或噪声产生衰减。但当它们仅围绕单个导体钳夹时，它们会衰减DM信号。由于铁氧体和所有其他磁性材料一样，也会达到它的饱和状态。所以在实际应用中，还要注意到它是否会由于饱和的出现而造成对它的性能的影响。特别是将铁氧体用于对DM进行抑制的场合尤为如此。对于一个给定长度的铁氧体而言，它的铁氧体材料壁越厚意味着它所能承受的磁通能力就越强。

铁氧体材料具有很高的介电常数。因此将一个圆筒形铁氧体环绕一个电缆设置，并将它靠近于本机RF参考安装会具有增加串联阻抗和旁路电容的双重效果。

大多数EMC工程师在现场进行问题调查或解决干扰问题时，都会随身携带适合于各种圆形或扁平形电缆的、不同规格尺寸的、切割成两半的铁氧体元件。但一般来说，这类软性铁氧体元件仅能获得大约3～12dB的衰减。

## 3.5　设备安装中的屏蔽

### 3.5.1　区域屏蔽

许多电气单元和电子设备都是封装在金属（或金属化）的罩壳内。而最佳效价比往往是使用这些罩壳来作为区域的边界，并使得设备制造厂商有可能使用所有必要的滤波和屏蔽技术（以及浪涌抑制、光隔离和AC电源谐波滤波等技术）条件下获得的。在本篇第2章中曾就在罩壳边界上的滤波和屏蔽技术有所讨论。因此这里就不再对这些技术做更多的描述。

在有些情况下，所购置的低成本大批量生产的通用产品（比如计算机及其显示器）通常都会设计安装在一个保护的区域中，以保证它们能在各种不同的环境中正常运行。例如，美国军队通过他们的COTS方案（不需要进行任何修改就可以使用的标准商业产品），使这个原则的采用获得了相当程度的成功。

对不属于一个设备罩壳上的一个区域或小室的屏蔽，在屏蔽的物理原理上与一个罩壳屏蔽相同。至于该区域是一个二维的控制面板，还是一个内部安装有若干设备的三维立体容积则并不重要。本篇第2章所介绍的技术也都适用于此。在被保护区域比上述所指的更大的场合，比如一个建筑物，则需要采用下面将要介绍的AC馈电电源屏蔽技术。为了与安装有设备在内的区域或立体容积的区域这个表述有所区别，在下面的讨论中，笔者将使用“建筑物屏蔽”这个词来代替。

建筑物屏蔽不仅是一件不容易做到的事情，而且花费也不菲。我们已知道，所有的屏蔽技术都是基于使用一个完整无损的金属盒对整个保护区域完成无缝隙封闭来达到屏蔽目的的。所采用金属盒的所有金属壁的厚度都要为所关心或所涉及最高频率的趋肤深度的数倍。在焊缝、连接处或用于电缆和连接器进出的位置存在缝隙的情况下，特别是用于电缆进入的孔洞处而造成该位置上屏蔽效果相对较弱时，要对设计和安装上的任何细节都应予以特别的关注。

### 3.5.2　在很低频率上的屏蔽

在工程实践中，采用“无源”建筑物屏蔽来对付很低频率（比如50Hz或60Hz），一般来说

是不切实际的。当然，若项目本身是属于极高成本的军用或科研项目，而成本花费又不是一个考虑因素的情况除外。但采用“有源室”技术则往往可以较好地对这样低的频率完成屏蔽，况且这类技术的效价比也不错。“有源室”技术使用音频功率放大器来驱动低频电流在一个预先设置好的、环绕所屏蔽区域的金属导体装置中流动。并且该金属导体与被屏蔽区域在电气上又是隔离的。与此同时，还要通过安装在区域内部的内置磁强计来检测场强。其目的是要通过监测结果来对这个音频电流进行调节，以驱使屏蔽区域内部的场强为零。

一个具有非常低电阻的三维 MESH-CBN 能够在区域内衰减来自外部的非常低频率场。比如说，这个技术可以将一个位于架空功率线下面或靠近为有轨电车供电的架空线的钢架结构的建筑物内部的、来自 50/60Hz 频率的电场降低到仅为它在外部场强的二十分之一（1/20）。但是，由于架空线电流所形成的低频磁场具有非常低的阻抗，要使用一般屏蔽技术来降低这类低频磁场则相当困难。原因是显见的：在这样低的频率上的趋肤深度将会要求非常厚的金属表面（请参阅图 3-3-7）。虽然像高磁导率铁镍合金以及无线电用高磁导率合金这些合金材料都具有很薄的趋肤深度，但即使如此，人们发现要使用它们来对非常低频率磁场进行建筑物屏蔽，并要获得良好的屏蔽性能仍是相当困难的。

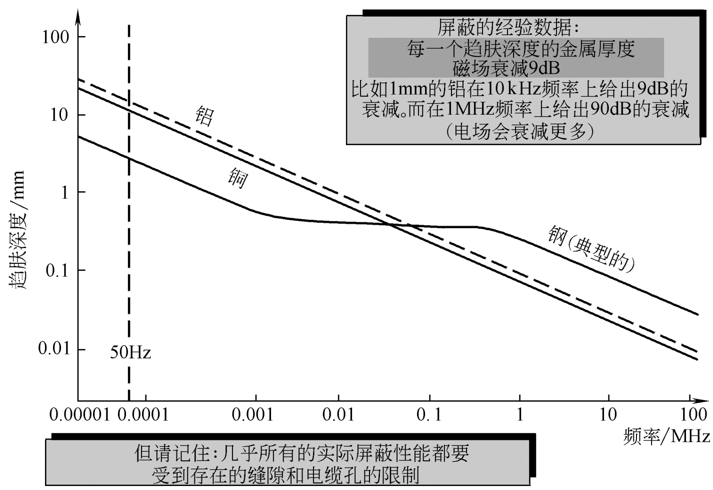



图 3-3-7 趋肤深度曲线

（铜、铝和典型低碳钢）

## 3.5.3 对 10kHz 以上频率的屏蔽

我们已知，随着频率的增加，趋肤深度就会随之降低。实现工程实践中对磁场（同样对电场）的实际屏蔽也就成为可能。

与上述类似，使用由一个 MESH-CBN 所形成的无源三维栅网来对这些频率进行屏蔽将会比一般其他屏蔽方法更为有效。它所获得的屏蔽有效性（SE）与它的网孔尺寸直接相关。这里推荐使用的网孔尺寸不应超过 3～4mm 以保护和降低由于雷电活动对所保护区域造成的影响。通过对建筑物中所有混凝土钢筋的每个交叉和连接点上都完成电气搭接以及使用带有金属衬里的屋顶和地面（在设计初期对它们的使用和安装就要有所考虑）可以很容易地获得远为更小的网孔。

使用类似于铁丝网的栅网（并对栅网网孔交叉处进行焊接）或使用拉制成形的多孔金属网（并在沿着它们的长度上所出现的连接处都要完成搭接）覆盖一个房间（室）都能提供相当好的、可接受的屏蔽有效性。

倘若所涉及的区域仅为一个房间（室）中的一个分隔部分，使用一个由上述这些材料所覆盖的木制间隔柱所构成的框架来形成一个 MESH-CBN 会容易得多。笔者在这里推荐采用在框架的两侧（内外的两个面）都设有这类覆盖层。具有较高电导率、磁导率或较厚的材料（在使用栅网的情况下，则是较粗的编织材料）都是提供低频屏蔽的良好材料。从而也就可以为保护区域提供在低频上的较好屏蔽。带有小孔的、具有较高电导率的材料在高频情况下也会提供较好的屏蔽性能。

### 3.5.4　对 1MHz 以上频率的屏蔽

在超过 1MHz 以上的频率上，即便采用的是厚度上相当薄的金属屏蔽材料也可以获得相当不错的屏蔽效果。“EMC 墙纸”就是用来生动形容采用铜箔作为衬底的建筑用墙纸。而且它可以很容易地粘贴在坚实而平滑的表面上（比如混凝土表面上）。金属纤维和拉制成形的金属网亦已成功地应用在这类场合。它们所具有的优点是，在一定程度上可以让空气流通（有一定的透气性能）。但是，在工程实践中，为了获得最佳屏蔽性能，没有哪一种材料可以替代完成接缝搭接的两层金属平板。这也就是为什么大多数的 EMC 测试实验室采用的都是这类材料和结构。

### 3.5.5　孔洞问题

对一个大容积进行屏蔽的真正挑战性问题是它的屏蔽有效性都会由于必要的孔洞的存在而有所损失。比如门、窗、电缆进出孔、通风孔、采光孔和安装空气调节系统所需要的孔洞等。意外形成的孔洞，特别是那些原应是无缝隙连接的金属表面的不完善也都会在相当程度上损害屏蔽的有效性。

一个原来在 200MHz 频率上应该获得 80dB 屏蔽有效性的金属屏蔽室可以会由于一个未滤波的照明电缆进出孔而降低到仅为 10dB 或更低。粗略地说，在金属表面上的单一的，直径不大于手指粗细的孔洞就会将屏蔽有效性降低到仅为 40dB。

### 3.5.6　门是一个大问题

除了用于电缆进出的孔洞外，屏蔽一个区域（室）的单个最大实际问题是人和设备本身的进出问题。换句话说，也就是门的问题。这是一个在任何工程实践中都无法回避的事实。由于密封衬垫在使用周期中所累积的压缩力的影响，在门的三个没有安装铰链的边上往往都需要采用类似于杠杆的操作机构来驱动多个门闩，以形成门在关闭条件下的、均匀而完善的密封。要保持一个门和它的整个框架之间具有足够的配合精度，并做到保持坚实而均匀挤压，即便对使用的导电密封衬垫的技术指标要求不那么高的情况下，也会是一项极为困难的任务。千万不要受使用电动门闩的诱惑！这是因为由于突然断电而使工作人员被困陷在屏蔽室内长达数小时的事件已屡见不鲜（特别是它们经常会使得被困人员的求救呼叫无法传出的环境）。

### 3.5.7　屏蔽罩壳间或屏蔽室间的互连接

图 3-3-8 不仅显示了应如何在不会损害它们的屏蔽有效性的情况下，将两个屏蔽的区域正确地相互连接在一起。图中还显示了如何正确地将屏蔽区域与其余的设备连接在一起的情况。这里所指的罩壳可以是任何尺寸：从一个机柜到一个大型屏蔽室，甚至是整幢建筑物。

所有进出屏蔽区域的屏蔽电缆都必须用电缆屏蔽夹（或屏蔽连接器）以 360°电气搭接方式搭接到罩壳壁上。在一个区域是由一个 MESH-CBN 简单定界的场合，即便屏蔽不是针对高频（取决于网孔尺寸）的场合，屏蔽电缆仍必须搭接到区域的边界上。例如，如图 3-3-5 所示，使用一个鞍座夹把它们（电缆屏蔽）搭接到滤波器的搭接平板上。

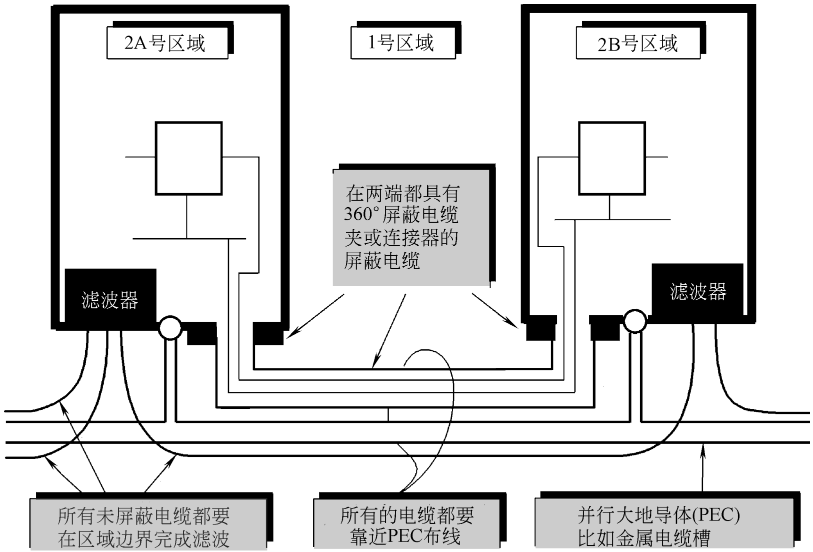



图 3-3-8　区域间的互连接

未屏蔽电缆的区域进出只允许通过安装在区域边界上的滤波器完成。穿壁式安装型滤波器是用于这个目的的最好形式（请参阅图3-3-4）。通过使用一个敷设在区域之间的 PEC（比如至少是一个金属的电缆槽、底板、导管或其他类似的钢制结构件）将各个屏蔽区域搭接在一起。PEC 的另一个目的是在结构上承载所有区域间互连接电缆。但这些电缆应该按照它们的等级（类别）分隔布线。

将非金属光纤电缆用于这些区域之间的相互连接所形成的屏蔽性能将优于金属类型导体。因为它们可以以无明显泄漏的波导管形式（截止频率以下波导技术）进出屏蔽区域。可惜的是，光纤电缆至今还不能传送能量较大的电功率（比如高于几十瓦）。所以不论是 AC 电源还是 DC 电源情况下，我们仍需要使用金属电缆和滤波器。

图 3-3-9 显示了用来将一个屏蔽区域一分为二的两个小区域之间的电缆互连接技术。从该图

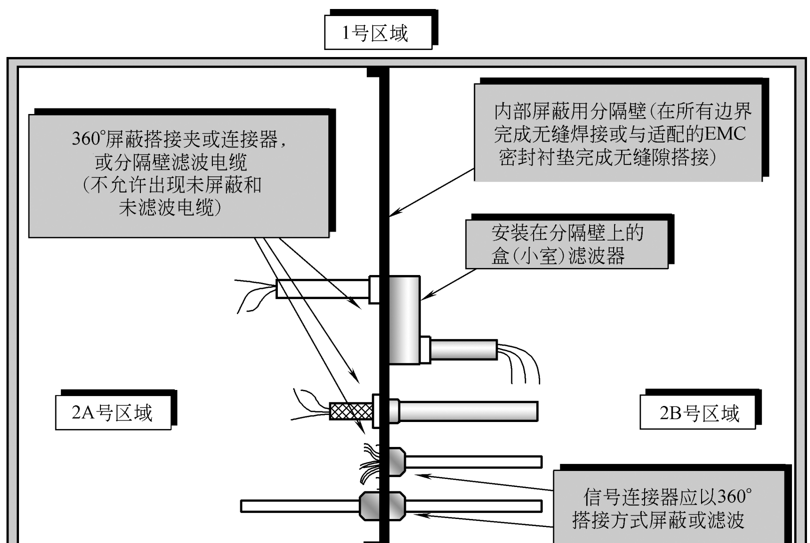



图 3-3-9　采用分隔壁将一个屏蔽区域一分为二

中可以看到，该屏蔽区域使用的是一个分隔壁，并以焊接方式将其分隔成了两个小区域。

### 3.5.8　波导技术

低于截止频率以下的波导是一个功能强大的屏蔽技术。对这个题目，笔者在本书第 1 篇第 4 章中已有过详细的介绍。与用于一个区域的光纤、微波、红外和激光通信一样，它们也可以使用于对通风和照明系统的屏蔽中，而不会损害屏蔽区域的 SE。

就应用于后者的目的而言，经常使用的是蜂窝状金属板面。在具体的工程实践中，重要的是要使沿其四周与结构的其余部分仔细地完成缝隙搭接。同时也不要忘记这个技术的名称：只有当频率处于它们的截止频率以下时，它们才能提供良好的屏蔽性能。粗略地说，当频率波长 4 倍于波导横截面最长尺度以上时，它们才能提供良好的屏蔽。

# 第 4 章　正确选用滤波器

## 4.1　滤波器技术指标的计算

为了估算一个用于控制产品发射的滤波器频率衰减性能，首先要做的是将来自产品（未滤波情况下）的、所预期的发射频谱与相对应的 EMC 发射标准的限值进行比较。

对抗扰度来说，要通过比较外部电气噪声（通常选自相应的 EMC 抗扰度标准）与产品中电路的敏感度以及在干扰情况下所期望的性能水平来估算一个滤波器的性能。商业/工业用抗扰度标准主要是以经济上的考虑和折中（牺牲某些次要性能来换取或改善所要求的一些关键性能）为基础的。因此为了确保在实际应用运行中有足够的可靠性（以便最大程度降低保修成本和赢得用户的满意），最好还要对产品实际运行所处于的电磁环境进行评估，并与正常抗扰度标准进行比较。

在已精确地知道产品的实际发射和敏感度条件下，精确的计算可以代替粗略的估算。可惜的是，倘若滤波器不是工作在受到控制的 50Ω 信号环境条件下，我们不可能仅依赖于制造厂商的所供的技术规范来决定选用和购买哪一种滤波器。

## 4.2　阻抗问题

任何滤波器的性能都会在很大程度上依赖于在它的两个端头上（输入和输出端）所看到的阻抗。具体地说，对于一个简单的单相 AC 馈电电源滤波器而言，存在有四个与其相关的阻抗。它们分别是：

1）在 AC 馈电电源端头上的差摸（同步）阻抗。

2）在 AC 馈电电源端头上的共模（非同步）阻抗。

3）在设备端头上的差模（同步）阻抗。

4）在设备端头上的共模（非同步）阻抗。

在实际应用中这些阻抗所呈现的形式不仅都会很复杂而且往往都会与频率密切相关。

我们都知道，所有的滤波器的工作都基于这样的原理：即向沿着一个导体传输的射频（RF）波所“看到的”特性阻抗提供一个很大的非连续性（点）。并有目的将该传输的射频波中的与不希望存在的噪声能量相关联的大部分反射回到它的源端。

大多数滤波器的性能都是使用 50Ω 作为源和负载阻抗进行测试的。并根据该测试结果来制定它们的滤波性能的。这样的测试结果直接向我们揭示了非常重要的一点：当将由制造厂商所提供的滤波器的技术规范与它们实际应用中所要求的性能相比，人们会发现，滤波器的性能已大大地被最佳化了。

现在，让我们来考虑一个典型的 AC 馈电电源滤波器。它通常都会安装在 AC 馈电电源和 AC-DC 转换器之间。而上列三者结合在一起就是向电子产品供电的 DC 电源。在一个正常的工作日期间，AC 馈电电源的阻抗（公共供电电网）通常会随着时间和频率的变化而在 2～2000Ω 之间变化。当然，这其中还要取决于它所要连接的负载以及所测量的频率。通往产品的 AC 馈电电网的 RF 特性阻抗大约为 150Ω。在整流器导通条件下，特别是在接近电源波形的峰值时，AC-DC

转换器的电路所形成的阻抗低得就好像处在短路状态。而在其他的所有时间上，AC-DC 转换器电路则好像处于开路状态（高阻抗）。显然这与制造厂商所提供的 50Ω/50Ω 匹配测试条件相差甚远。所以说，在实际应用中，滤波器的性能被大大地被最佳化了。

滤波器技术规范中采用50Ω 源和负载阻抗是因为大多数 RF 测试设备使用的是 50Ω 的源、负载和电缆。况且 AC 馈电电源技术规范标准（CISPR 17）也要求这样做。不用说读者也都知道，这个测试所获得的衰减性能与滤波器的实际应用中所能得到的相对照一定是最佳的，但同时也是一个最大的误导。

由于常用的滤波器都是由电感器和电容器所构成，因此它们又都是谐振电路。所以说，它们的性能和谐振将会在很大程度上取决于它们的源和负载阻抗。在工程实践中，时有下述情况的发生：一个具有极佳 50Ω/50Ω 性能指标的昂贵滤波器在实际应用中的性能还不如一个具有不怎么样好的 50Ω/50Ω 性能指标的廉价滤波器。其原因归纳起来，不外乎有下列几种：

1）连接到电源上的负载。

2）所使用电源变压器的种类（性质）。

3）连接用电缆和导线。

## 4.3　AC 馈电电源滤波器

仅有一级的 AC 馈电电源滤波器，如图 3-4-1 中所示的那些滤波器的性能对源和负载阻抗都非常敏感。当它们工作在不是它们技术规范所规定的源和负载阻抗条件下，稍不留心就有提供增益，而不是衰减的可能。这个增益通常会出现在 150kHz～4MHz 频率范围内。其增益值大约在 10～20dB 之间。因此由于选择安装一个不适当的单级 AC 馈电电源滤波器完全有可能会导致在该频率范围内的发射的增加或使敏感度恶化（抗扰度变差）。

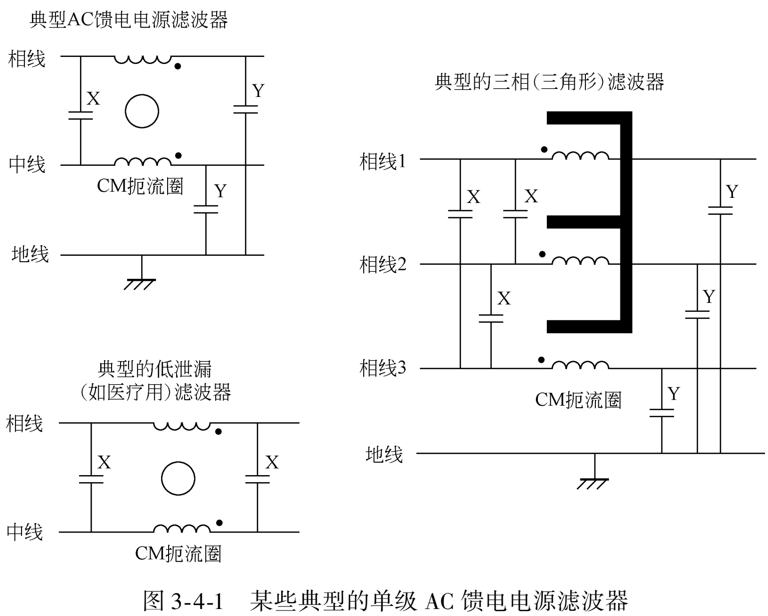



图 3-4-1　某些典型的单级 AC 馈电电源滤波器

如图 3-4-2 中所示的，具有两级或多级的滤波器能够在其内部维持一个节点，在该节点上所形成的阻抗基本上与源或负载阻抗无关。因此它们能够提供较好的衰减性能或至少与它们的 50Ω/50Ω 技术指标处在相类似的水平上。当然，它们的体积会较大，且花费也会较高。

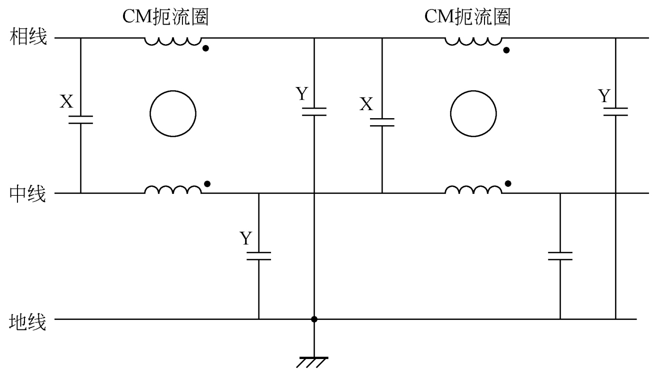



图 3-4-2　一个典型的两级 AC 馈电电源的滤波器

为了解决阻抗问题，最好购置那些制造厂商已在滤波器的技术规范中对它们在匹配的 50Ω/50Ω 以及在非匹配的源和负载条件下，已对它们的共模（CM，非对称）以及差模（DM，对称）性能作出规定的滤波器。这里所指的非匹配性能测量结果通常是使用一个 0.1Ω 的源和一个 100Ω 负载（或 100Ω 的源和 0.1Ω 的负载）条件下对滤波器进行性能测试的结果。

为了求得一个滤波器所应该具有的真正技术性能，其关键技巧是要绘制一个它所形成衰减的频率响应曲线。该曲线是根据所有 6 个所提供的衰减曲线中的最差性能绘制而成的。并且还假定了，这个衰减的频率响应曲线（滤波器整体最差曲线）代表的就是滤波器的实际性能。图 3-4-3 所示就是根据上述绘制步骤所绘制的滤波器频率响应曲线的一个例子。当使用这个方法将所选择的滤波器去满足它们应用中预计的需要时，它们的性能通常都会优于或较好于所预期的性能。

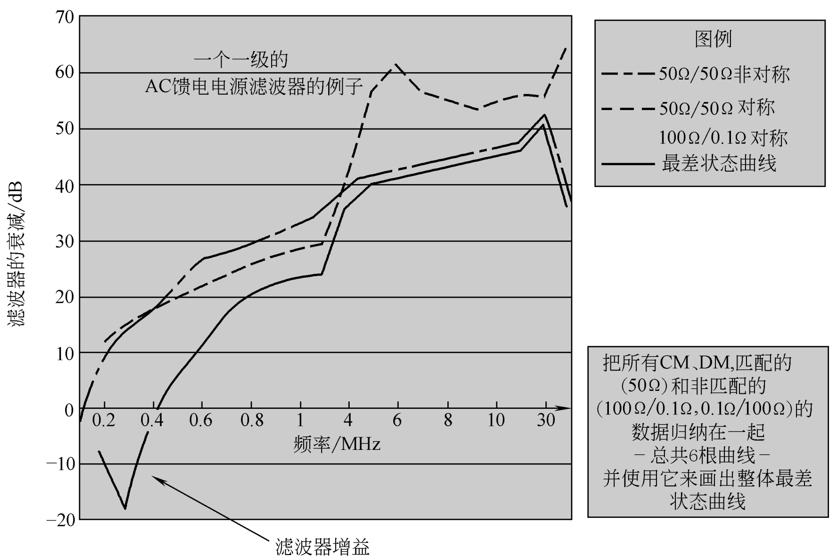



图 3-4-3　从制造厂商的数据中绘制出实用的滤波器衰减曲线

大多数 AC 馈电电源用滤波器都是通过使用 CM 扼流圈加上在相-地之间（三相电源）的低值 Y 电容来获得对 CM 信号的衰减的。对差模信号的衰减，它们则依赖于跨接在相-相之间（三相电源）的 X 电容加上 CM 扼流圈的漏电感来形成的。

但对那些不得不对付来自开关模式转换器、相角功率控制器、电动机驱动装置和类似设备的

高电平低频噪声滤波器而言，经常会需要获得大于采用上述措施所能获得并解决的差模衰减。所以很有可能需要使用如图 3-4-4 中所示的差模扼流圈。由于扼流圈磁心具有磁饱和问题，会使得将大量差模电感同时安装在一个小型封装中变得相当困难。所以这些滤波器倾向于具有较大的体积和较为昂贵的费用。

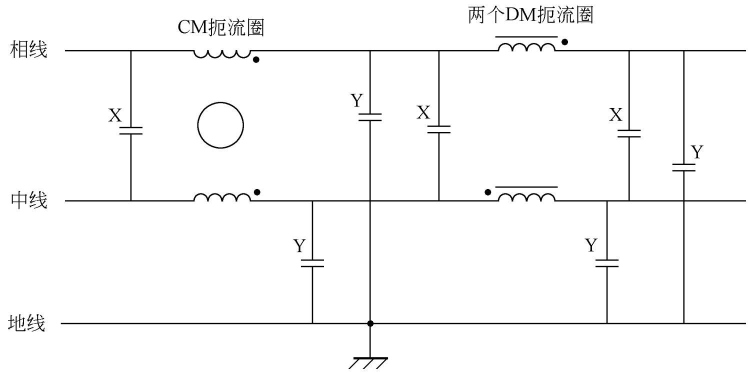



图 3-4-4　用于一个开关电源转换器的单相 AC 馈电电源滤波器的例子

从上述我们已知，大多数 AC 馈电电源滤波器在相地之间都用有 Y 电容。其电容值大约仅为几个纳法的数量级。使用小值电容的主要原因是要避免由它所产生的地泄漏电流会超过相应安全标准所规定的限值。Y 电容正确安装的经验准则是将它连接到滤波器具有最高噪声电平的一侧。例如，当滤波器是用来对整个低频模拟产品（不包括任何数字技术在内）的线电源进行滤波时(典型应用)，Y 电容应该安装到 AC 馈电电源滤波器的输入端。但是该滤波器要是用来对付一个开关模式转换器或一个产品既包括有数字处理技术，又包括有 RF 模拟电路时，它应该安装到 AC 馈电电源滤波器的输出端。

对于那些用于医疗上的装置，特别是那些与病人直接相连接的装置，会对地泄漏电流有着极为严格的限制。所以往往是不论使用任何合理的 Y 电容都不可能达到如此低的水平。这样的滤波器将需要从它们的 CM 扼流圈或通过使用增加滤波器的级数来获得所需要的更高衰减。这样一来，此时的滤波器体积又会变得更大，而且更为昂贵（当然最好是使用一个由电池供电以及仅通过光耦合器或光纤连接来完成与病人直接相连接的医疗装置的连接。这样做的优点是，在 AC 馈电电源中的 Y 电容所引起的地泄漏电流将不会造成病人的安全问题)。

在一个大的系统中，来自设备的多个单元中的小值 Y 电容的地泄漏电流可加累积形成非常大的地泄漏电流（已经见到的一个例子是在一个拥有 10，000 个 PC 和它们的显示器的建筑物中的电网大地终端电流可高达 70A)。这个大地泄漏电流引起的地电位差不仅会形成哼声，还会在设备之间的互连接电缆中形成很高电平的瞬态。现代最好的工程实践推荐采用三维的栅网大地系统搭接。但在一些较老的建筑物中则无法采用这个技术。因此计划用在一些大系统中的装置可以通过使用很小的 Y 电容，甚至不使用 Y 电容的滤波器中获益。即便这样做会使得这些滤波器变得更大和过于昂贵。

最好是使用制造厂商已通过安全认证的 AC 馈电电源滤波器。并总是应该对这些安全认证的真实性进行确认（可以询问安全认证的签发机构)。此外，还要检查滤波器适用的温度范围、电压和电流的额定以及在它们的测试过程中所使用的安全标准。

AC 馈电电源滤波器的性能在很大程度上还取决于它所使用的、随着温度和电流变化的电感器的磁导率。已有文献报导指出，在额定的范围内，AC 电压、负载电流和环境温度的改变会降

低一个样品 AC 馈电电源滤波器的衰减性能。其程度最高可达 20dB（与正常商业/工业发射测试中所获得的性能相比）。所以为了确保在实际应用中可以获得可接受的发射和抗扰度性能，最好选用可以获得比仅是通过正常 EMC 测试要高得多的衰减的 AC 馈电电源滤波器。

## 4.4　信号滤波器

假如发射是由有用信号频谱所引起的，那么试图用差模滤波器来降低传导或辐射发射不会起到任何效果。但 CM 滤波器技术则可以应用于有用信号频谱中的频率上。因为有用信号总是以差模形式出现的。所以 CM 滤波技术对信号的有用部分不会产生任何影响。CM 滤波技术是一种功能非常强大的技术。这是因为频率在 1～1000MHz 的大部分发射都是由共模电流所引起的。

数字 IC 的内部电路的运行会引起地反弹噪声。即便在印制电路板（PCB）的 0V 平面和罩壳的 RF 搭接甚为理想条件下，这种地反弹噪声仍然会将大量的高频噪声加到所有元器件的输入和输出端头上。这个附加的噪声可以直接影响到对信号滤波器的选择。

用于低电平数字和模拟信号的滤波器可能需要使用两级或多级滤波器以获得足够的抗扰度。特别是所保护的是非常敏感的电子设备的情况。而高电平的数字和模拟信号通常都会不那么敏感。所以使用简单的单级 *R*、*L*、*C*、*RC*、*LC* 的 T 形或 π 形滤波器往往就已足够了。图 3-4-5 中所示的是不同种类的单级单线滤波器。

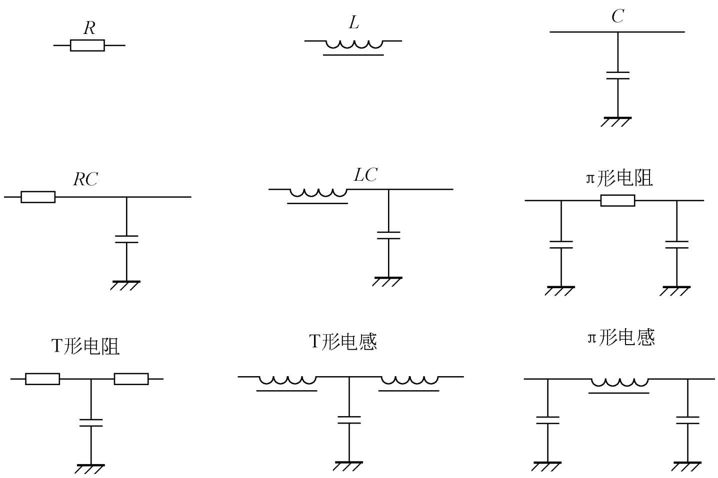



图 3-4-5　单线滤波器的种类

*R* 和 *L* 型滤波器是通过形成高阻抗将干扰反射回源来完成滤波工作的。但它们通常仅能获得几个分贝的衰减。它们的最佳应用是源和负载阻抗为低阻抗的场合。*L* 型滤波器还存在有解决自身的谐振问题。因此，最好使用软铁氧体构成的 *L* 型滤波器（请参阅下面的讨论）。*L* 和 *R* 型滤波器的另一个问题是，在高频情况下，它们的衰减性能还会由于寄生（杂散）电容的存在而有所下降。通常，这类寄生电容存在于滤波器的两个端头之间。或者假如是 PCB 安装型的，则存在于它们的 PCB 焊盘和印制线条之间。

*C* 型滤波器是依赖于它们所形成的低阻抗来旁路并折射回干扰信号的。它们的最佳应用场合是源和负载阻抗都为高阻抗的情况。虽然通常从所公布的 *C* 型滤波器的性能曲线看起来都很好，但它们在实际应用中的性能会远不如此。这是由于在它们的引线和地端上都存在有寄生（杂散）电感的缘故。

使用高 $R$ 值的 $RC$ 滤波器和电阻性 T 形或 π 形滤波器是性能上最可预见的一些类型。这是因为它们通常都不会以非常急剧的方式形成谐振。但在有用信号频率高于几个千赫，数据速率为每秒几千位的情况下，很有可能无法使用高值 $R$（比如说，大于 1kΩ）。

$LC$ 滤波器以及 T 形或 π 形电感滤波器采用电感器来代替电阻器。与电阻性滤波器相比，它们能够提供较高电平的衰减性能。但当将它们连接到不是原设计（通常为 50Ω）所要求的源和负载阻抗的场合，它们存在有潜在的谐振问题。这个问题可以通过使用软铁氧体磁心作为它们的电感器而有所缓解。换句话讲，将谐振的可能性大大降低。在低频时，软铁氧体起着一个电感器的作用（有时这里所指的低频可以高到 10MHz 左右）。但在高频情况下，它们将会丧失它们的电感性，而起着一个电阻器的作用。

可以从市场上获得在较高频情况下（比如在 100MHz ~ 1GHz）仍具有很高电阻性阻抗（比如 1kΩ）的单电路“软”铁氧体珠块。而且这些铁氧体磁珠大多又具有很低的 DC 电阻（比如低于 0.5Ω）。它们的这种性能可以对所不希望频率形成很高的抑制效果，而对有用频率几乎不产生什么衰减或衰减很小。可以从市场上购买到品种繁多的各种类型的表面贴装铁氧体磁珠和 CM 扼流圈。它们的阻抗-频率响应曲线也各不相同，以适用于各种宽度或范围的信号频谱。

## 4.5　滤波器的接地

经常会忽略这样一个事实：一个滤波器的 RF 性能在很大程度上取决于它所连接的 RF 参考（通常是地或 0V）的质量。

唯一的，质量符合良好的 RF 参考结构是位于 PCB 和类似的金属板上或屏蔽罩壳上的完整的（实心的）0V 平面。一个滤波器的 RF 参考在所涉及的或所关心的频率上应该能够提供良好的屏蔽效果。这通常意味着，它们最多仅允许有很少数的、尺寸又很小的孔洞或缝隙（如果允许存在的话）。并且它们的最小尺寸都不应大于所要滤波的最高频率波长的 1/100。例如在空气中，在要滤波的频率为 1GHz 时，这个尺度不应大于 1/8in（3mm）。在使用 FR4 作为基材的 PCB 上，在与上述频率相同情况下，这个尺度不应大于 1/16in（1.5mm）。

滤波器电容和它的 RF 参考之间的搭接长度应该短于波长的 1/100，并且必须具有很低的电感。这意味着不能使用导线或编织带作为滤波器的地（导体）（即便是那些用于安全目的的，带有绿色或绿/黄色绝缘材料的接地导体也不行）。当然，假如所要滤波的频率为非常低的频率情况除外。举例来讲，假如一个 AC 馈电电源滤波器使用一个 4in 长（近似于 100mm）的，用于安全目的的接地导线或编织带来完成一个电容值为 2.2μF 的 Y 电容的接地的话，由于滤波器的接地电感的存在，它的 Y 电容将会在频率高于 10MHz 以上时形成一个谐振器。因此滤波器的滤波性能在较高频率上将会受到很大损害。

在考虑使用导线或编织带连接所造成的影响时，可以假定它们的每英寸长度上具有 25nH 的局部电感（1nH/mm）。滤波器的最佳参考连接方式是在滤波器的金属壳体和它的 RF 参考结构之间以金属对金属的直接连接。当然，为了安全目的而安装和使用安全地导体也是可以接受的。前提是，必须还同时存在有用于 RF 滤波目的的、金属对金属的直接搭接。

当一个滤波器安装在一个 PCB 上时，它的构成电容必须直接搭接到 0V 平面上。假如不存在这样一个 0V 平面的话，在 PCB 上安装一个使用电容器的滤波器是浪费时间。因为它们将很可能在不可预估的频率上形成谐振。从而会造成对有些频率进行衰减，而对另一些频率则产生增益。在一个滤波器安装在一个金属平板上或屏蔽罩壳内的场合，在它的所有安装固定点上都要以金属对金属的方式形成搭接。有时甚至需要在滤波器基体下面安装一个导电的密封衬垫，以在它的壳

体和金属构件之间形成一个无缝的 RF 搭接。

信号滤波器在用于军事装备上时倾向于偏爱使用或依赖于 *C* 型和 π 形滤波器。这主要是因为传统的军事装备都会具有大量的、工程上设计良好的 RF 接地点（比如在所有的载体上都会使用压铸成形的经过铬酸盐/磷酸盐处理过的铝盒，并用螺栓紧紧的固定在金属壁上）。这意味着，它们的接地电容的性能并不会由于不良 RF 参考所引起的制约而受到损害。但对于许多现代军用车辆或载体则并不完全都是这样。因为有相当一部分军用车辆或载体的结构材料或部件已越来越多的依赖于碳纤维、玻璃纤维和其他非金属材料。

不幸的是，对于家用、商用和工业用产品来讲，RF 参考的质量则往往是一个严重的问题。其中的主要原因是这些产品都必须仔细核算成本。由于这个原因，在上述这几类应用中的大多数可预估信号滤波器通常都会选用 *RC* 或 *LC* 类型的滤波器。尤其是它们的 *R* 或 *L* 元件与外部导体相连接的那些种类。因为它们在成本上与 *C* 型或 π 形滤波器相比要低一些。有时也会采用 T 形滤波器于上述的应用中。同样与 *C* 型或 π 形滤波器相比，这些类型的滤波器在 RF 参考上所产生 RF 电流要低得多。因此也就降低了由于质量较差的 RF 参考引起问题的可能性。

在一个电缆中包括有若干个导体的场合，最好的方式是使用单个 CM 扼流圈于所有的导体。假如这个方法会在敏感信号之间引起太多的串扰的话，请试着在电缆中的每对发送/返回导体（不论是信号还是电源）上设置一个 CM 扼流圈来代替之（电缆总是应该包括与每一个信号或电源连接相关联的、各自的发送和返回导体为好。换句话讲，它们总是应该以成对的方式出现。所以，推荐使用双绞线、三导体绞合或四导体绞合电缆等。并对各绞合导体使用单个 CM 扼流圈，以降低串扰。对 EMC 性能而讲，使用一个机壳连接来作为信号或电源的返回通道是一个非常错误的实践方法）。图 3-4-6 显示了将一个 5 个电路 CM 扼流圈用于一个包括有 5 个导体的电缆的例子。用于信号的 SMD-CM 扼流圈，可以在一个封装内包括有高达 8 个电路，其尺寸不会大于 1/4in$^3$（6mm$^3$）。

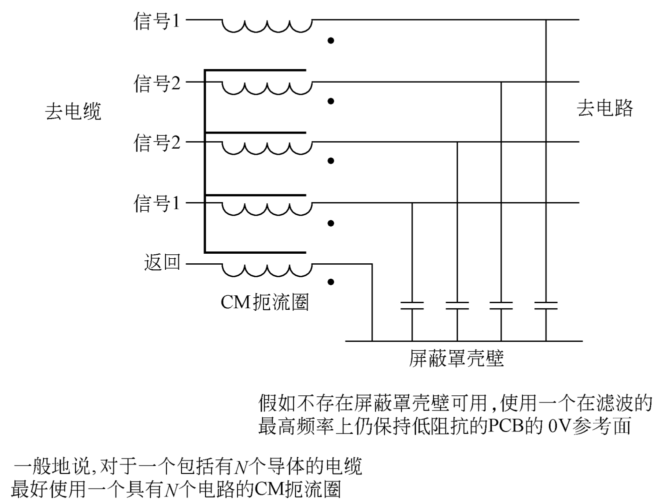


图 3-4-6　一个使用 CM 扼流圈的典型单级信号滤波器

# 4.6　滤波器和屏蔽的最佳协同应用

大多数 AC 馈电电源滤波器是为衰减传导发射标准测试范围内的频率而设计的（比如在欧洲为 150kHz ~ 30MHz；在美国则为 450kHz ~ 30MHz）。但是假如一个 AC 馈电电源滤波器允许来自数字处理的 900MHz 谐波泄漏进入设备的 AC 馈电电源导线的话，来自 AC 馈电电源导线的这些几乎是微波频率的辐射几乎可以肯定会使产品的辐射发射性能恶化。

因此为了获得成功的 RF 滤波的另一个技巧是正确地将滤波和屏蔽技术搭配使用，以起到相互取长补短的效果。不正确的滤波设计、结构和安装都会很容易的造成产品的辐射发射性能的变坏。

同样地，正如上述所讨论的，不适当的屏蔽则会损害到产品的传导发射性能。这主要是因为它无法为滤波器提供质量良好的 RF 参考。本篇的前面有关章节已包括和讨论了一些非常实用

的，有关屏蔽技术使用的指南和准则。

## 4.7　滤波器构成、布局和安装

### 4.7.1　概述

如前所述，使用不正确的滤波器结构或安装技术可以很容易地损害到产品的辐射发射和抗扰度性能。相对照，质量很差的屏蔽技术和使用则会很容易地损害到产品的传导发射和抗扰度性能。所以说，将滤波技术和屏蔽技术结合使用以取长补短应该是最佳的实践方法。

在非常高频率条件下，滤波器的性能很容易受到滤波器的非滤波和滤波后两侧导体间的 RF 泄漏或耦合而受到损害。特别是在要求良好滤波性能的场合，这种损害往往是不允许的。许多工程师都会为滤波器所形成这类泄漏或耦合的能力而感到吃惊。为了降低这类泄漏或耦合，比如在 PCB 上，滤波后和滤波前线条或导线之间就应该尽可能地保持远离。同时也不允许任何未经过恰当滤波或屏蔽的其他导体在滤波器附近跨越滤波器输入和输出端两侧，以防止该导线加重滤波器两侧间的泄漏和耦合，而损害到滤波器效果。在有些场合，即便在尽可能做到上述要求的情况下，仍可能需要使用屏蔽技术来控制任何剩余的泄漏电流。

在将一个需要滤波的外部电缆连接到一个未屏蔽的 PCB 的场合，该滤波器应该采用 PCB 的 0V 平面来作为它的 RF 参考，并用非常低电感方式直接与它搭接。本书第 2 篇的有关章节中包括有如何在 PCB 上结合滤波和屏蔽技术的详细讨论可供有兴趣的读者对照。

相类似，在将一个需要滤波的外部电缆接入到一个屏蔽罩壳内的场合，滤波器应该直接搭接到电缆进入罩壳的那一点的屏蔽表面上。如可能，最好是将滤波器的金属壳体沿着安装它的孔洞的四周搭接到屏蔽表面。有些滤波器的金属壳体本身就设计有用于这个目的多个搭接点。而其他不具备有多个搭接点的滤波器则很可能就需要使用导电密封衬垫了。穿壁式安装滤波器（即馈通型滤波器）是最佳的选择。但它们经常又是较为昂贵的一种。

有些信号电缆连接器甚至已设计安装有内置的馈通滤波器。D 形滤波器就是其中的一种。这些滤波器通常仅是由一个 1nF 的电容器构成而已。但内置有 *L* 型、T 形和 π 形滤波器的连接器也可以从市场上购置到。

就 AC 馈电电源滤波器而言，IEC 60320 型插座是最为普遍的商业类型穿壁式安装滤波器。一个具有安装在屏蔽罩壳内的金属壳体的 IEC 60320 插座滤波器仅能在频率为 30MHz 以上时获得良好的衰减。为此，它的金属壳体不仅要求是一个无缝隙结构，而且要求它的金属壳体与屏蔽表面之间为非常低电感的直接连接。关于这一点请参阅下面的图 3-4-7。

对于那些使用扁平板或螺栓端头连接的大多数商业和工业用大功率 AC 馈电电源滤波器来讲，要采用穿壁式安装几乎是不可能的。图 3-4-7 所使用的是在“肮脏盒”内部再设置一个专门用于安装 AC 馈电电源滤波器的屏蔽罩壳。即便如此，在该“肮脏盒”内部也仍应将滤波器的输入和输出电缆做得尽量短并尽量远离。即便在上面所有的要求都已做到的情况下，它们之间的高频泄漏仍然是不可避免的。因此在它们中的某一个电缆（不论是输入或输出电缆）要贯穿“肮脏盒”壁时仍可能需要在该位置上设置铁氧体环或高频馈通滤波器。

有些滤波器制造厂商供应室滤波器。这类滤波器主要用于 EMC 测试设施中的屏蔽室上。它们所使用的大多为典型的螺栓端头连接，并提供单独为它们设计的“肮脏盒”，以防止它们的输入和滤波后输出间的过渡 RF 泄漏。这类滤波器都可以较好的解决由于滤波输出一侧电缆所引起的泄漏问题。

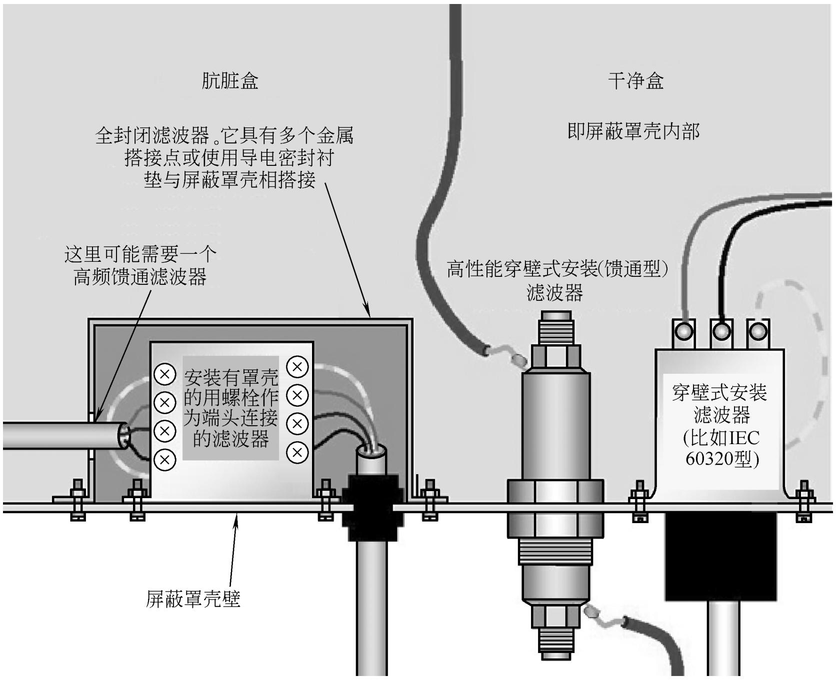



图 3-4-7　滤波器与屏蔽罩壳型的搭接

如图 3-4-8 所示，这类室滤波器的电缆通常都是采用一个标准的圆筒形电缆导管来贯穿滤波器的安装基板的（或者是屏蔽罩壳的一个壁）。并且读者也可以清楚地看到，滤波器的滤波输出

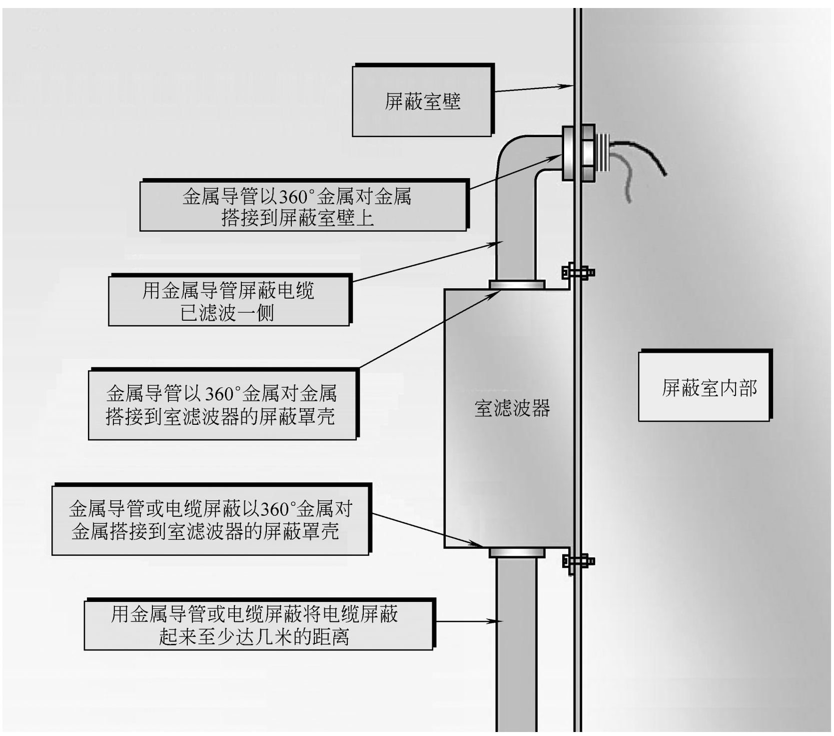



图 3-4-8　室滤波器的安装

一侧的电缆仍然处在它本身的屏蔽罩壳内部，并采用一个标准的圆筒形电缆导管与机柜的屏蔽罩壳相搭接后进入机柜。这个结构有效地屏蔽和保护了滤波输出一侧可能会受到滤波输入侧电缆的影响。因此这类滤波器也就可以在所涉及的最高频率上工作得很好。

## 4.7.2　滤波器的安装位置

一个滤波器通常都会安装在一个区域的边缘上的原因有两个：

1）滤波器构成区域隔板（屏蔽罩壳壁）所提供保护的一个部分。把一个滤波器设置在远离这类隔板会使得在滤波器和隔板之间的这部分电缆失去保护。

2）为了获得良好的高频运行性能，一个滤波器需要一个高度完善的大地参考。如上所述，这类区域隔板通常就是在一个机柜或屏蔽区域的屏蔽壁。所以，它们应该能够形成相当良好的大地参考。与一个区域以单点连接方式相连接的大地结构的大型金属平板（至少为 $1\times1\mathrm{m}^2$）也能用来作为这样的一个参考。

除了上述的一般准则外，滤波器应该尽可能地靠近可能是干扰源或干扰对象的装置，以减小连接阻抗。假如滤波器不得不安装在被保护区域或装置的外部的话，在滤波器和被保护区域之间的连接线应该尽量靠近大地结构布线。

## 4.7.3　大地连接

所有商业化的滤波器都会以某种方式封装在一个金属壳体内。而滤波器就是以它的金属壳体形成与大地的连接的。我们已经知道，在一个屏蔽罩壳内安装一个带有金属壳体的 IEC 插座型滤波器仅能在频率高于几十兆赫时提供良好的衰减。即便此时也仍要求它的壳体具有无缝结构，并是以 RF 搭接方式搭接到屏蔽用金属构件上。上述的结论适用于任何具有金属壳体的滤波器。由于一个导线型大地连接的存在而形成的电感会使滤波器形成高通滤波结构。那也就是讲，导线越长，电感也就越大，形成高通滤波效果的频率就会越低（这是人们所不希望看到的）。图 3-4-9 显示了一个简单的单级 AC 馈电电源滤波器的两个不同长度的与罩壳相连接的导线的测量结果。在频率为 15.0MHz 上，两者间的衰减差别大约为 25dB。

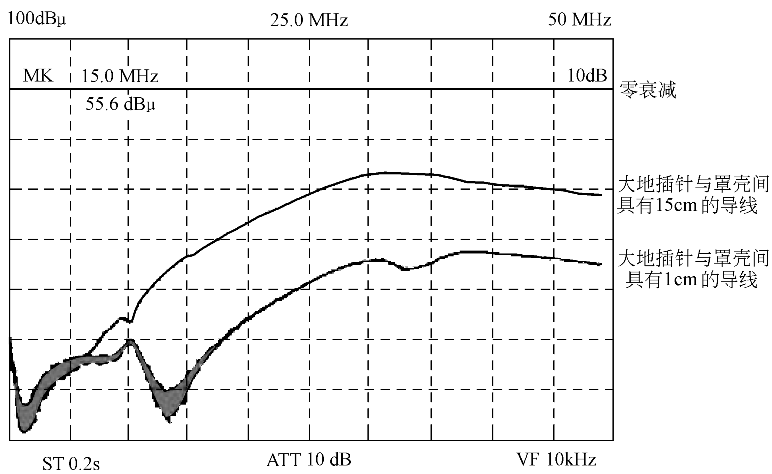



图 3-4-9　滤波器大地搭接导线长度对衰减的影响比较

将滤波器金属壳体直接与罩壳大地相搭接是唯一能够真正获得滤波器制造厂商所规定的衰减性能的方法。设置在滤波器金属壳体上的搭接桩柱是制造厂商为安全目的而设计的，它不应该用

于 EMC 连接。

### 4.7.4　滤波器输入和输出导线的布线

滤波器的滤波输出和未滤波输入电缆不仅必须严格地分隔开，而且所使用的电缆至少要有一个类别的区别（请参阅 IEC 61000-5-2 有关电缆分类的规定）。分隔的一般原则如下：相邻的两个类别的电缆之间的分隔距离应在 150 ~ 300mm 之间。而在最为敏感的电缆和最为噪扰的电缆之间的分隔距离则至少为 600mm 或者更大。当然，在实际应用中，大多数滤波器本身的尺寸就会小于这个分隔距离。所以在滤波器的输入和输出端头之间不具有屏蔽壁存在的情况下，在它们的电缆能够达到前述所要求的分隔距离以前，要特别仔细地设计两者在离开它们的连接端头时的布线。在有些场合仍还需要在靠近滤波器的位置上采用电缆导管。

假如一个滤波器必须安装在一个金属电缆槽或电缆导管中，而电缆导管又是用来作为一个平行大地导体（PEC）的情况下，那么在电缆导管中的所有导体都必须滤波。否则的话，电缆间的串扰将不可避免地损害滤波器的高频衰减性能。

在任何情况下，都不允许安装技术人员将滤波器的未滤波输入电缆和滤波输出电缆捆绑在一起。这种做法看起来会使布局和走线变得干净整齐，但实际结果却是使得一个昂贵的滤波器变得毫无价值。请参阅图 3-4-10。

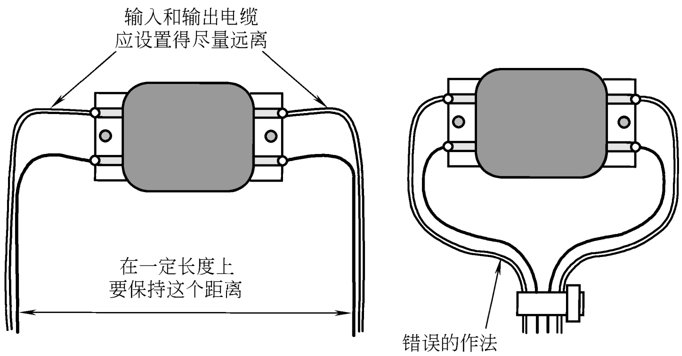



图 3-4-10　滤波器输入和输出电缆的布线

## 4.8　小结

现成的商业化滤波器在降低 RF 发射和改善抗扰度方面，既方便，性价比又较好。正确地选择和安装它们是确保满足性能技术规范的关键所在。

# 第 5 章　良好 EMC 工程技术在工业机柜设计和构成中的实施

## 5.1　形成一个 RF 参考

### 5.1.1　RF 参考

在任何一个包括有两个和两个以上相互连接的电子单元（组件）的工业机柜（比如变速电动机驱动单元以及与它分离的 EMI 滤波器、PLC 和 DC 24V 电源）都应该使用一个 RF 参考来帮助控制它的 EMC 性能。而这样一个 RF 参考通常可以通过使用现成的机柜的金属构架来形成。这一节中所介绍的就是使用普通（非屏蔽）机柜构架形成有用 EM 性能的 RF 参考技术。在后面的一节中还要向读者介绍在使用屏蔽机柜条件下如何形成良好 EMC 实践的技术。

在几兆赫以上的频率上，只有导电性很好的面积或容积才能形成可靠的 RF 参考。但是只有当一个 RF 参考是一个本机的（局部的）RF 参考时它才能起到它的参考作用。而这里的本机（局部）是指所涉及的电缆、器件以及电路在任何位置上都应与该参考的表面保持非常靠近的距离。而该距离又应该是小于所涉及（或所关心的）最高频率波长的 1/10（比如，在频率为 400MHz 时，该距离应小于 75mm。这个频率是一个步话机使用的典型频率）。该距离越小，所给出的 EM 性能将会越好。

在使用一个金属机箱（理想的是一个无接缝和钻孔的整体机箱）、金属机柜或金属罩壳的场合，它们的外壁、背板、顶部和底部或门都可以用来作为本机 RF 参考。工业机柜经常会将它们所安装的电气、电子和其他单元安装在一个金属背板上或安装在一个用来插入模件或 PCB 的机柜或固定支架上就是几个典型的例子。应该特别注意的是，诸如背板或插卡支架这类最为靠近电子设备的金属支撑结构应该无一例外地成为本机 RF 参考的一个组成部分。并且还要有多个金属对金属的搭接点搭接到与它相结合的金属结构上。

### 5.1.2　导线、导电带和编织层的失效

正如前面所讨论的，绿/黄色导线或编织带与一个单点的连接（有时称之为星形点），在频率为几百千赫以上时是无法提供有效的 RF 参考的。当然这个有效与否还与导线或编织带本身的长度有关。

即便电子单元（比如低频模拟处理单元）没有采用或不发射 RF 频率，在单元内部的半导体也仍然很可能会对任何在它们电路中的 RF 噪声进行解调和互调（制）从而引起抗扰度问题。当然，倘若它们的制造厂商在对产品的 EMC 设计中已给予充分考虑的情况除外。所以说，即使是 DC 和低频模拟电子设备也需要采用良好的 EMC 实践方法。

### 5.1.3　要求使用不带有聚合物钝化膜的高导电金属镀层

采用一个由适合于其周围特定环境和机柜使用寿命周期的高导电金属镀层形成的金属结构表面来作为 RF 参考是最为容易的。而只有金属表面对金属表面的直接搭接才有可能在现今普遍使用的最高频率上有效的工作。非导电涂层（漆层）、塑料喷涂或阳极化都会由于搭接电感的增加而降低它们在高频频率上的有效性。在搭接表面具有涂层或塑料膜的情况下，则必须认真考虑如

何获得射频（RF）频率时的良好搭接（通常的一种作法是将搭接的局部区域除去任何涂层或膜）。但由于保护层（膜）的去除，所以还需要兼顾考虑如何防止在产品使用寿命周期中可能出现的锈蚀的问题。

近些年来，在工业机柜安装有背板的情况下，采用镀锌板作为背板来帮助改善 RF 搭接和 EMC 性能几乎已经变成所有机柜制造厂商的制造标准。用厚重的锌和锡形成镀层的低碳钢板是当今最好的导电表面。但有时也会采用较薄的这类镀层表面，然后再在该表面上覆盖一层聚合物保护膜。可惜的是，由于该保护膜层通常是由一层薄的塑料涂层所形成的，所以在不做任何处理的情况下它的存在将会使 RF 搭接性能完全失效。虽然从工艺角度来讲，在很多情况下，这类聚合物保护膜的存在会使得使用普通压力来完成对诸如电子装配中常用的螺帽和螺栓的冲载要容易得多。然而，已有证据显示，在这种情况下，很可能需要加用 EMC 密封衬垫。但由于它们很有可能不能形成足够的接触压力来穿破聚合物膜层，而无法形成良好的 RF 搭接。所以最好还是采用良好的金属镀层来作为金属件的搭接标准。这样做的优点是，在完成良好的 RF 搭接的同时还解决了长期使用中可能出现的锈蚀问题。换句话讲，只要可能，应从根本上完全避免使用聚合物膜层。

有些工业机柜是以无缝焊接形式构成的。比如在食品、医药和其他清洁卫生是绝对必要的工业领域中所使用的不锈钢机柜就是典型的这类机柜。这些机柜可以形成极好的 RF 参考。但在更多的情况下，工业机柜是由框架加上金属蒙皮覆盖构成的。这些机柜内部通常还会采用若干个机柜来构成垂直的上下隔层以安装尺寸较大的，两个以上的设备（比如传统的 19in 机柜安装结构）或者用于安装 DIN 导轨或用于底板安装的单元或模块组件。这些机柜通常都是由螺栓（钉）紧固在一起的许多金属部件所构成。为了使它们形成一个有用的 RF 参考，它们必须以 RF 搭接方式形成一个整体。对机柜构成中的任何一个金属件而言，若由于没有与其他部件形成 RF 搭接而没有成为 RF 参考的一个部分的话（包括用绞链安装的门在内），该部件将会根据其尺寸大小和所要控制的频率形成一个效率各异的一个潜在意外天线（随机天线）。

## 5.1.4　形成有效的 RF 搭接

图 3-5-1 和图 3-5-2 显示了两个平板金属之间 RF 搭接的原则。重要的是要在搭接本身上获得足够低的 RF 阻抗以及使搭接点的间距尽可能的按照所涉及的频率来设置（当然越小越好）。

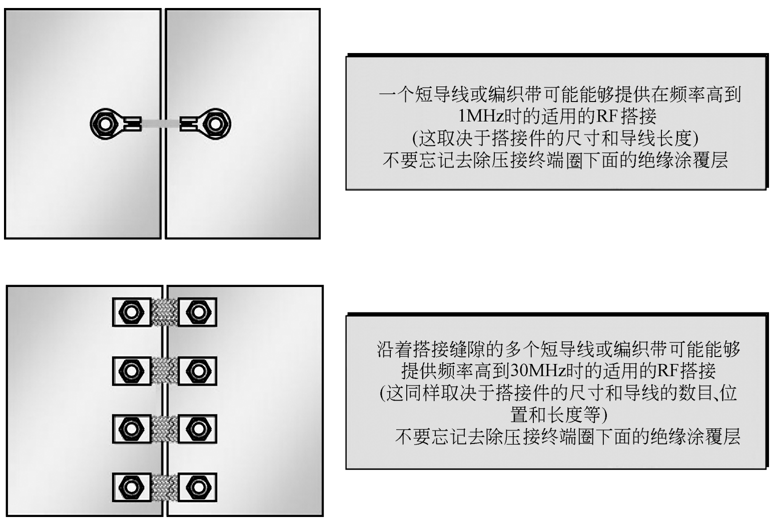



图 3-5-1　用导线或编织带形成板金属件与 RF 参考的搭接

（在频率高于 1MHz 时效果并不很好）

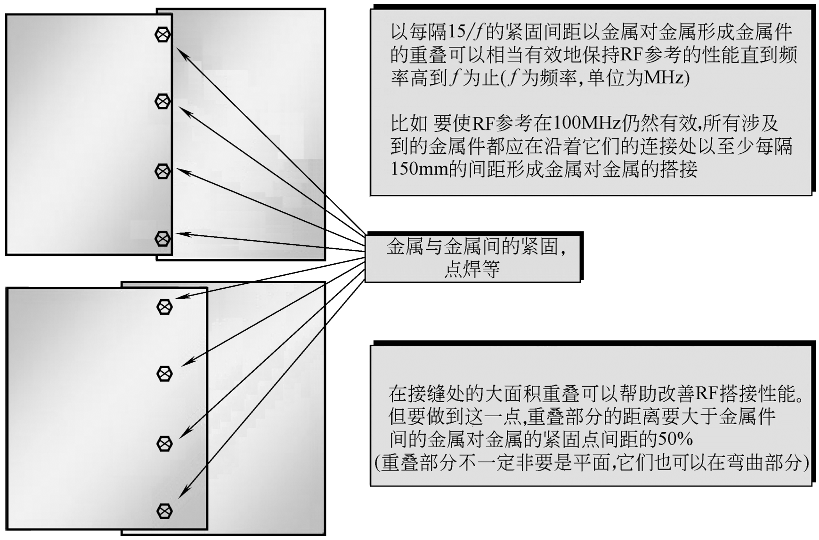



图 3-5-2　在紧固点上将板金属件以金属对金属的搭接方式形成一个 RF 参考（效果要好得多）

虽然图 3-5-1 和图 3-5-2 显示的仅是为了形成较大的 RF 参考面而使用两个平板金属之间的搭接，但该技术同样可以应用到任何金属构件以及三维空间中。在使用金属栅网来代替平板金属或整体实心金属构件的场合，作为一类中度有效的 RF 参考，它们只能应用到高到（15/$l$）MHz 频率上（$l$ 的单位为 m）。在高于（15/$l$）MHz 频率以上时，为了获得相同有效的 RF 参考要减小网孔尺寸。网孔尺寸越小，RF 参考的性能就会越好。

图 3-5-3 和图 3-5-4 显示了用来将金属件连接在一起形成 RF 参考平面的金相同金属对金属搭接的有关细节。任何其他类型的搭接，包括短而宽的编织带都是质量很差的金属的搭接方式。虽然它在一定程度上还取决于应用的频率。但倘若能将所涉及的最高频率控制在几百个千赫以下，那么采用编织带甚至搭接线本身也许也能够提供相当低阻抗的 RF 参考。

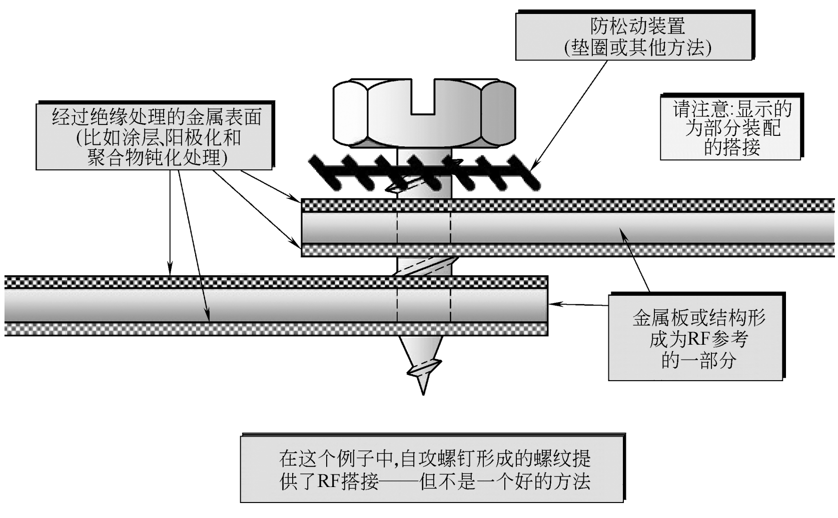



图 3-5-3　自攻螺钉和尖齿垫圈都不是理想的 RF 搭接方法

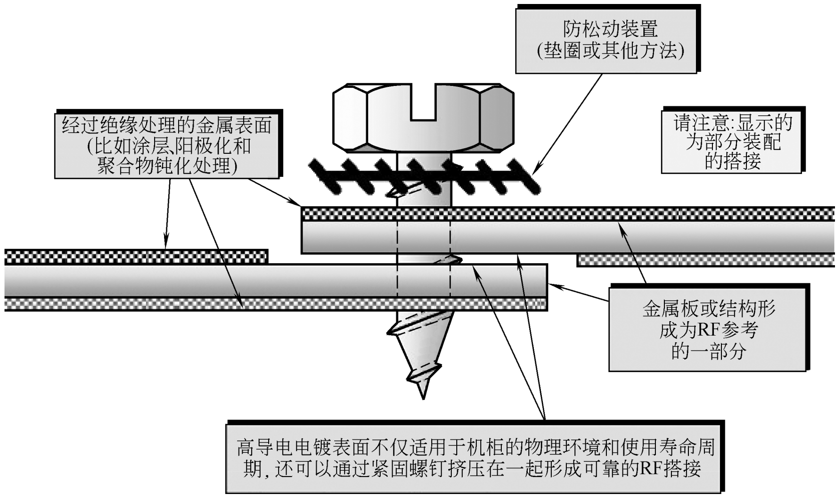



图 3-5-4　使用高导电镀敷和紧固的金属对金属表面形成最佳的 RF 搭接

图 3-5-3 显示了采用带尖齿的垫圈和自攻丝螺钉于两个具有绝缘层的金属构件之间的 RF 搭接情况。这类绝缘层可以是漆层、阳极化或甚至是一个聚合物钝化膜。当试图改善一个已存在机柜的 EM 性能时，上述做法也许可以获得某种程度的成功，但它绝不是一个理想的方法（虽然它要比使用导线或编织带效果好得多）。

正如在早些时候所提到的，在最初设计中就采用具有导电镀层的金属构件（没有漆层或绝缘膜层表面）来构成完整的机柜的情况要远优于前述情况。最好和最为可靠的 RF 搭接是通过使用紧固螺栓把导电金属表面挤压在一起形成的。未经处理的钢和铝材本身（不锈钢除外）并不是合适的材料。原因很简单：在使用寿命周期中，它们迟早会由于氧化作用而形成电阻很高的表面。因此它们表面上必须完成镀锡（钢材而言）或铬酸盐/磷酸盐处理（铝材而言）或其他具有低阻抗的防锈蚀处理工艺。

在一个 19in 机柜安装机柜内部的 RF 参考性能可以通过将所有机柜安装设备的前面板左右两边对称的与机柜框架的安装点上完成金属对金属的搭接来获得改善（有时将这些安装点嬉称为“机柜安装耳”）。典型的机柜安装耳往往是由阳极化铝制成。但因为阳极化表面是非常好的绝缘体，所以它们根本就不能提供任何 RF 搭接。倘若能使用具有高导电的镀层，并使用螺栓与具有相同镀层的，镶嵌在机柜构件内的螺帽紧固在一起来形成安装耳则效果会好得多。通常，前面板两侧搭接点之间的设计间距为 19in（19in 机柜名称的由来），这意味着由此而形成的 RF 参考在频率高到 20MHz 时，仍会具有低阻抗。为了更有效地控制在更高频率上所形成的阻抗，有必要在前面板的两侧边缘沿着垂直方向上与在它下部和下部的安装机柜形成 RF 搭接。

如 3M 等公司还生产许多类型的特殊 EMC 胶带。它们不仅可以用来形成良好的高电导率搭接表面（通常是锡表面），关键是它们可以用来完全代替依赖于工艺远为复杂的电镀处理。另外还有些胶带的作用则与上述不同。它们的外表层为不透明的胶纸带，其好处是可以用它为所涉及的金属件进行大面积覆盖处理，而后再将需要完成搭接处的胶纸带移去而使其具有高电导率的金属表面暴露出来以完成良好的 RF 搭接。

在固定点上的点焊工艺与金属表面对金属表面的挤压搭接方法的效率一样好，甚至会更好一些。但需要掌握的是如何保持焊点之间具有适当的距离，以保证在其中有些焊点焊接不良的情况下，仍有足够数量的良好焊点存在。沿着整个接缝完成无缝焊接（或铜焊）的效果会更好。所以这类焊接通常都用于要求具有最高 RF 性能的场合。

除了使用接缝电焊/铜焊/锡焊来形成一个 RF 参考以外，同样还可以使用导电密封衬垫来形成一个 RF 参考。这种导电密封衬垫通常称为 EMC 密封衬垫。它的使用可以使沿着一个金属接缝形成低阻抗搭接。大多数机柜都会使用这种密封衬垫来形成机柜的 EMC 屏蔽。从应用的角度来讲，使用它们来形成机柜的 EMC 屏蔽与使用它们来形成 RF 参考没有什么不同。但使用密封衬垫来代替多个螺栓紧固或焊接的优点是它们提高了机柜装配和拆卸的速度，从而提高了生产效率。

## 5.1.5　有效使用密封衬垫

数量众多的密封衬垫供应商提供品种繁多的各种不同材料、形状和尺寸的密封衬垫（图 3-5-5 和图 3-5-6 所示的就是其中的一些）。原因很简单，没有哪一种密封衬垫可以适合于所

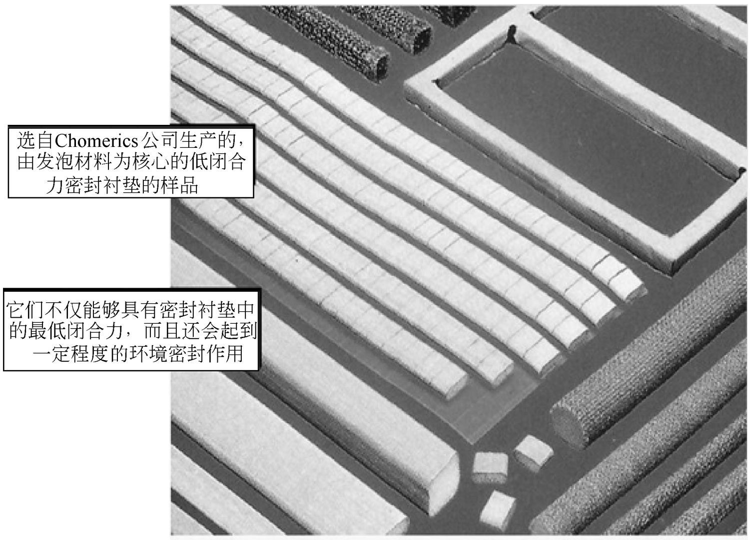



图 3-5-5　覆盖导电材料的中空弹性体和发泡材料构成的密封衬垫

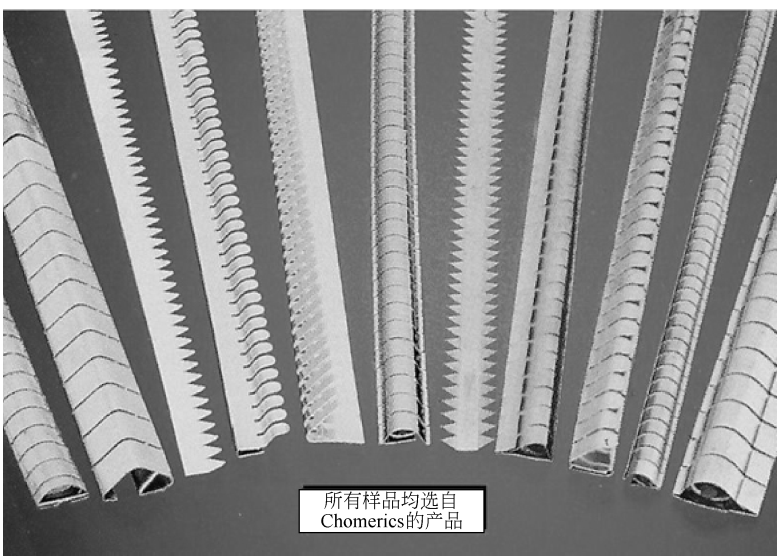



图 3-5-6　指簧的一些样品

有的应用。本章并不打算在为读者提供的指导性应用原则中就密封衬垫的材料和它们的使用进行具体讨论。但有一点则是需要指出的：在装配过程中它们应该严格按照制造厂商所推荐的范围施加机械压力。有时对这种压力强度的要求会相当可观。信誉良好的 EMC 密封衬垫制造厂商会为它们的用户提供大量的有关它们的密封衬垫的数据和应用指南。其中通常都会包括有如何根据不同的应用来正确选用密封衬垫材料和类型以及提供为了设计和形成正确的机械性能所要求的数据。

即便可以很容易地使用两个手指就将其压扁的密封衬垫在长条形应用中也会要求施加很大的机械压力。因此为了有效地使用密封衬垫，通常都会要求对机柜的机械性能和紧固安装方面进行仔细设计，以防止金属构件由于受到过大压力而过度变形。虽然采用非常柔软的长条形导电密封衬垫于工业机柜的门上是很普通的一种做法，但却仍不时地会发现为了达到预期效果必须是把门完全紧闭，而一旦将它们完全关闭则往往又会由于受力不均匀而变形如香蕉状，从而造成在门与它的框架之间出现很大的缝隙，而使采用密封衬垫的初衷完全丧失。

## 5.2　导线和电缆的布线技巧

### 5.2.1　把发送和返回通路尽量布置在一起

任何电气和电子设备的电源（AC 或 DC）以及信号（不论是数据、控制、模拟、输入、输出等）都有电流从源端流经各自的通路进入负载（驱动器到接收器），然后再沿返回通路返回到源端。就改善 EMC 性能的观点出发，关键是要使它们所形成的环路所包围的面积（区域）尽可能的小。换句话讲，我们必须为发送电流通路提供一个导体的同时，还要为返回电流通路提供另外一个导体。并且将两者在沿着它们的整个长度上以最为靠近的方式布线。图 3-5-7 所显示的就是上述考虑的一个例子。

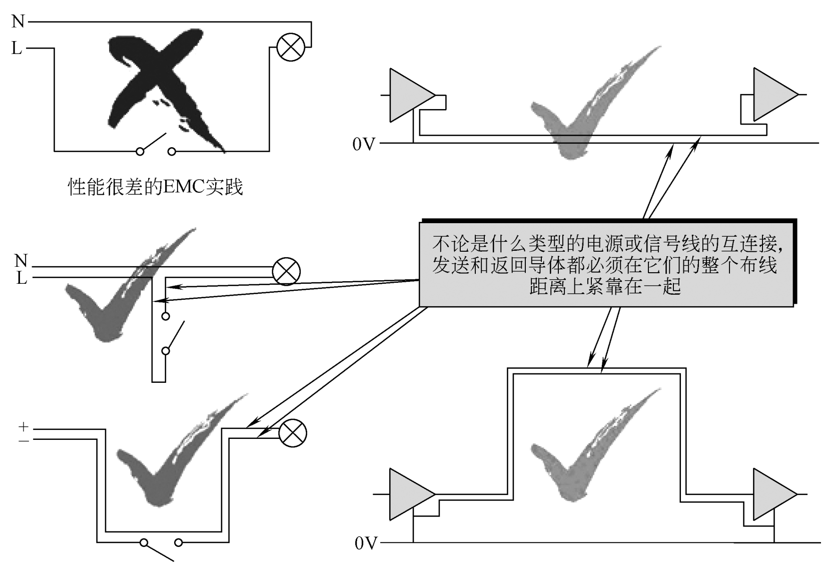



图 3-5-7　发送和返回电流通路要紧靠在一起布线

从工程实践的效果角度出发，最好是把发送和返回导体绞合在一起形成一个绞合对电缆（有时甚至会要求将三根或四根导体绞合在一起。比如用于三相 AC 馈电电源的电缆通常就是由

三根或四根导体绞合在一起所构成的）。当然也可以使用带有屏蔽的绞合对电缆，并且它们的 EMC 性能会更好（与非屏蔽绞合对相比）。但同轴电缆的性能就要差许多。使用普通扁平状电缆和由多个单个导线集束形成的电缆也会对 EMC 造成很大的麻烦。

图 3-5-8 显示了如何改善非屏蔽导线 EMC 的一些方法以及如何从集束导线和电缆（不论是屏蔽的还是非屏蔽的）中获得最佳 EMC 性能。图 3-5-9 所显示的是如何通过在非屏蔽连接器上正确设计和布置插针来改善 EMC 性能的方法。有关这方面的更为详细的内容，有需要的读者还可以参阅本书第一篇的相关内容。

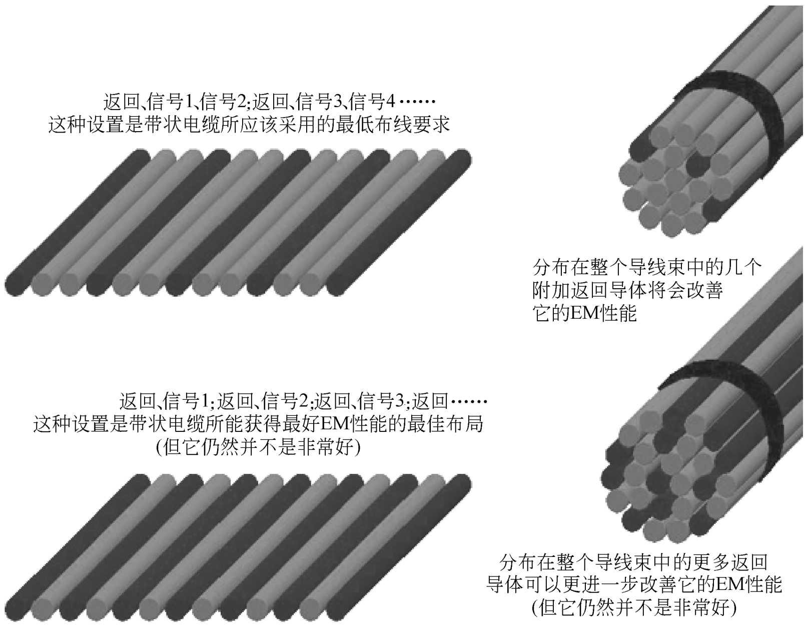



图 3-5-8　非屏蔽导线束和带状电缆

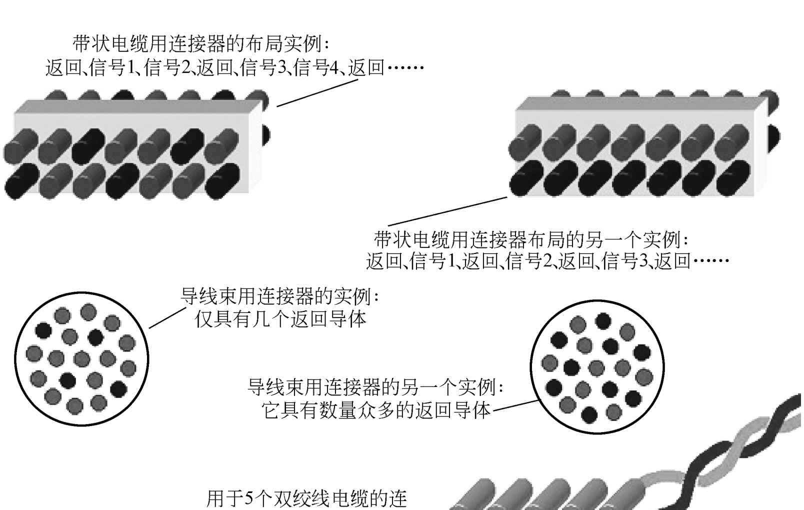



图 3-5-9　非屏蔽连接器中的插针布局

在涉及很大电流的情况下（比如数千安培），由于电缆之间的电磁力的存在会造成绞合对中的发送和返回导体之间的绝缘损坏。但在工业机柜内部，这样的大电流通常都是由汇流排（总线）所携载，所以不会产生什么问题。但显然的是，汇流排不能绞合。它们的分离就意味着它们所携载的电流会在它们的邻近区域中形成很高的磁场和电场，并因此会对邻近的电子设备造成问题。而且就汇流排所形成的任何 RF 电压和所携载的电流来讲，汇流排本身绝对是一个很好的意外天线。因此很可能需要采用滤波措施来降低它们的 RF 电平或者需要对该机柜加以屏蔽。

为了改善汇流排的 EMC 性能，最好使用固体的绝缘材料（而不是空气）来将分别携载发送和返回电流的两个汇流排尽可能靠近地安置在一起。在三相 AC 电源或三相电机驱动电缆中，每一个相导体都是其他相电流的返回通路。

## 5. 2. 2　把电缆尽量靠近 RF 搭接金属件布线

一个 RF 参考仅在它是本机的（或局部）情况下才会有助于一个电路的 EM 性能的改善。那也就是说，只有在它与电路之间的距离小于所要控制最高频率波长的 1/10 时才会有效（比如，为了控制高到 100 MHz 的频率，它们间的距离不能大于 30mm）。更为接近的距离所给出的 EMC 性能将会更好。本节所要讨论的就是如何获得所需要的导线束间或电缆间的适当间距的技术。后面的第 5. 3 节将要讨论电子单元与 RF 参考之间的间距和搭接技术。

导线和电缆，还有它们的集束绝不应随意地让其悬挂在空中。正确的做法是应该沿着它们的整个长度以尽可能靠近金属构件的方式布线和固定。而这类金属构件应该是一个具有低 RF 阻抗的，并返回到 RF 参考面的连续导电通路（或者这类金属构件本身就是 RF 参考的一个组成部分）。图 3-5-10 所示的就是这种情况。

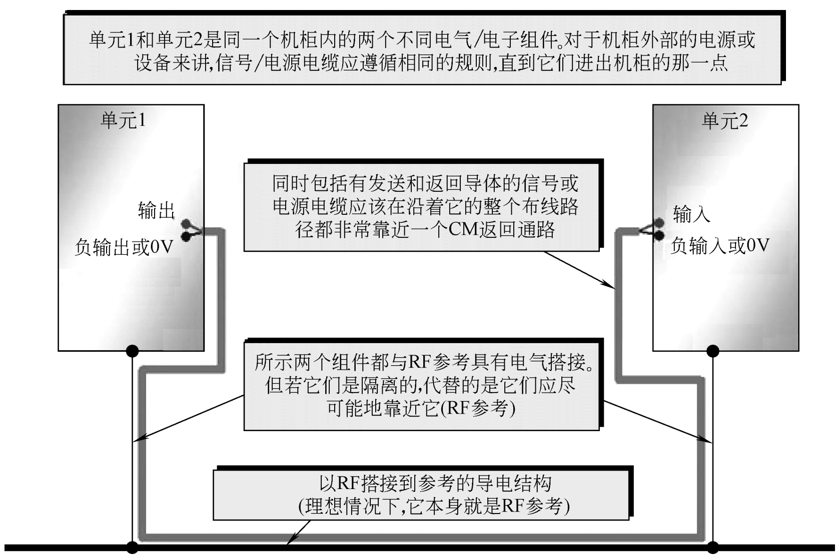



图 3-5-10　尽量将所有的电源和信号电缆紧靠 RF 搭接到 RF 参考的金属件布线

这类金属构件为所有来自导线和电缆（即便是屏蔽电缆）的共模（CM）泄漏电流形成了一个优先选择的通路，它将会降低意外天线效应。而通过为导线和电缆提供一个称之为镜像面将进一步改善 EMC 性能。金属件越宽，RF 阻抗就越低，镜像也就越好，导致的 EMC 性能也就越好。假如金属结构是 RF 参考的一个组成部分，正如在前面所第一节描述的，并与参考的其他部件形成搭接，则对改善 EMC 性能来讲是最为理想不过的。

使用背板的工业机柜通常都会使用塑料电缆槽来铺设它们的导线和电缆。其意是要简单地把所有的导线和电缆都铺设其中并能将槽盖扣上。但当发送和返回导体都是单导线的话，如前所述最好是把两者绞合在一起或至少在把它们置入槽中以前就把它们捆绑在一起（请参阅图 3-5-8）。这样它们就不可能在沿着它们的整个长度上过于远离。

塑料电缆（导线）槽的使用虽然可以帮助我们使导体合理的靠近背板（背板通常总是 RF 参考）。但有些电缆槽仍可能会使导线和电缆处在距背板 50mm 或 75mm 的位置处。所以将不会给出最好的 EM 性能。就改善 EMC 性能来讲，最好使用较短的或者较窄的电缆槽，这样可以使它所容纳的导体更为靠近背板。对于那些对 EMC 性能起关键影响的电缆尤应如此（1 类和 4 类电缆。请参阅下面紧接着的第 5. 2. 3 小节）或者直接就将这些关键电缆捆绑（固定）在背板上。

图 3-5-11 和图 3-5-12 显示了如何解决当导线和电缆处在拐角处时以及穿越 RF 参考中的连接处时的布线问题。

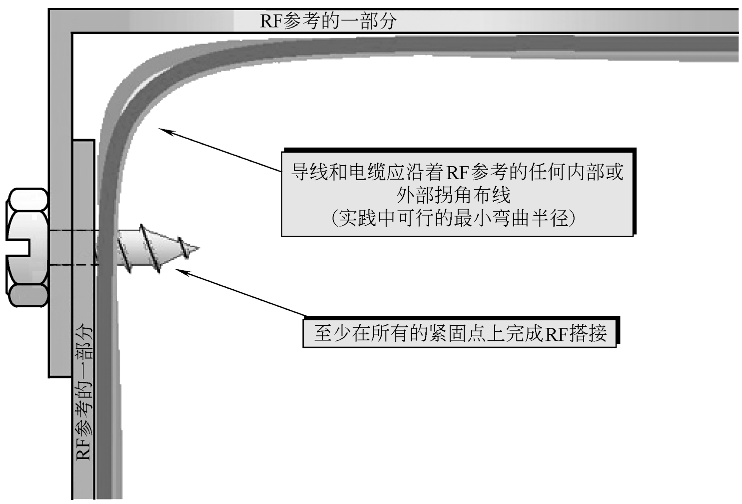



图 3-5-11　电缆应沿着 RF 参考的拐角布线

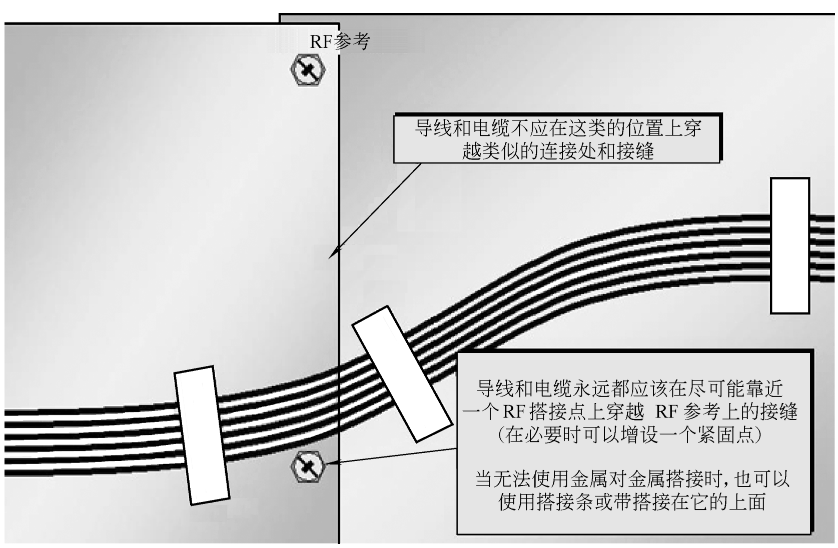



图 3-5-12　电缆在穿越 RF 参考上的金属接缝和连接处的布线

携载电流和信号的导体不宜过分沿着它们所靠近的金属构件边缘上布线。在具体工程实践中，它们与金属构件边缘的距离至少应是三倍于它们的高度。这一点对 1 类和 4 类电缆尤为重要（请参阅本篇第 5. 2. 3 节）

在用电缆将导体和印制电路板（PCB）、单元、模块和其他产品相连接的场合，在它们的整个连接长度上应该尽可能地靠近 RF 参考布线。理想情况下，PCB 和单元等也应该以 RF 搭接的方式完成与参考的搭接。假如 PCB 和单元等有一个金属壳体，那么导体应该尽量靠近它布线并一直延伸到它们的连接器或终端。

图 3-5-13 以图示的方式显示了将上述要求应用于一个已经完成封装的单元的情况。而图 3-5-14 显示的则是使用一个扁平电缆连接到一个 PCB 的情况。屏蔽电缆应该在它们的两个端头都将它们的屏蔽搭接到 RF 参考上或者起码应尽可能在靠近它们的端头位置上这样做。我们会在本篇第 5. 3. 4 小节中就这个问题做更进一步的说明。

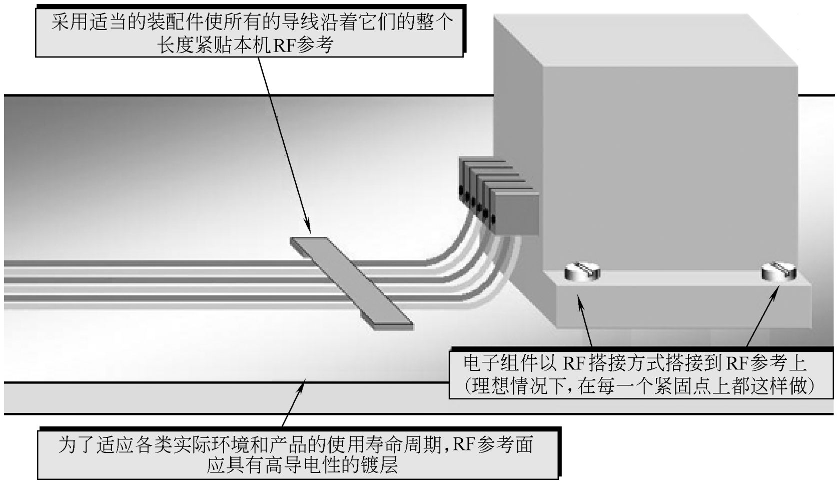



图 3-5-13　电缆以贴近 RF 参考的方式与一个组件的连接

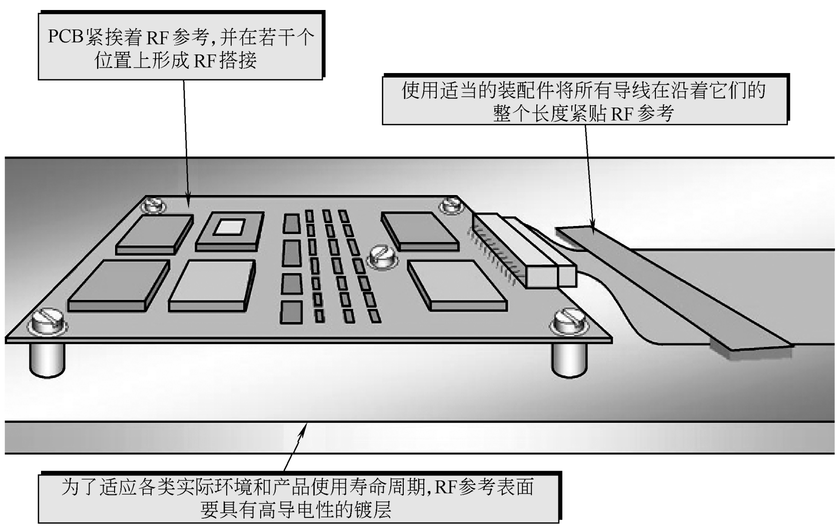



图 3-5-14　电缆紧贴着 RF 参考布线并形成与 PCB 的连接

### 5.2.3　不同类别电缆的分隔

在一个机柜内部使用的电缆应该根据 IEC 61000-5-2：1997 所提供的指导原则分成 4 个不同类别。它们分别是：

1 类电缆：它们是携载非常敏感电源和信号的导体。比如传感器的毫伏级输出以及无线电接收机天线等这类携载低电平模拟信号的电缆就属于 1A 类电缆。高数据率的数字通信电缆，比如以太网电缆则属于 1B 类电缆。1A 类和 1B 类电缆不应被集束（捆绑）在一起，虽然这两类电缆可以在各自集束后邻近的布线。

所有的 1 类电缆不仅都应该在它们的整个长度上使用全屏蔽电缆和连接器，而且在它们的两端都应该采用完整的 360°搭接方式完成搭接。（请参阅本书第 1 篇第 2 章的讨论）。非屏蔽的双绞线是最为常用的以太网和相类似的数据电缆。但就获得满数据率和 EMC 性能方面来讲，它们不如其他技术指标与其相同的屏蔽的双绞线来得好。

2 类电缆：它们是携载较为敏感电源和信号的导体。比如普通的模拟信号电缆（例如 4 ~ 20mA，0 ~ 10V 以及在 1MHz 以下频率的信号）、低数据率数字通信（比如 RS422、RS485）信号电缆、数字输入和输出（即像来自限制开关、编码器和按钮开关的非串行或并行数据通信的开关信号）电缆就是几个典型的例子。

3 类电缆：它们是携载稍有骚扰的电源或信号电缆。比如低压 AC 分配电缆（ < 1kV）或 DC 电源电缆（比如，48V 的电通信电源）就都归属于这个类别。对于归属于这个类别的上述两类电缆的一个要求是，不能使用它们为噪扰的装置供电。对于那些还要向噪扰设备供电的电缆，可以通过正确的应用滤波技术将其从 4 类电缆转换为 3 类电缆（这里所指的不是那些一般的可有可无的滤波技术。请参阅本书第 1 篇第 3 章的讨论）。

3 类电缆还包括用于带有电阻和电感负载控制电路在内的电缆。但必须是负载中的感性成分被抑制的场合（比如继电器的激磁线圈、接触器、螺线管、执行机构、阀门等）；直接在线（DOL）AC 电机以及所谓的无火花或薄饼状扁平 DC 电机等。

4 类电缆：它们是被保留用于带有很强骚扰能力的电源和信号的电缆。这类电缆包括用于所有连接到或来自 AC 变速电机驱动装置的电源输入和输出频率转换器；AC/AC 和 AC/DC 电源转换器以及它们的 DC 连接和 DC/DC 电源转换器等电缆。4 类电缆也适用于与电焊机；RF 设备（比如塑料熔焊机、木制品黏结机、高频设备、微波烘干和微波炉）；DC 电机或集电环以及类似的与噪扰装置相关联的电缆。向 RF 发射天线馈电的电缆以及未抑制电感负载电缆也归属于 4 类电缆。所有的 4 类电缆都应该是在它的整个长度上使用以 360°屏蔽方式完成屏蔽的屏蔽电缆和它的屏蔽连接器（请参阅本书第 1 篇第 2 章的讨论）。

由于在 AC 变速电机驱动装置中使用的开关电源的电子电路；频率转换器；AC/DC 电源转换器；DC/DC 电源转换器和类似的装置（包括大多数类型的不间断电源）等都会在它们的电源输入和输出上产生电平非常高的 RF 噪声，所以，在缺乏任何 EMC 测试数据的情况下，我们总是将它们归类于 4 类电缆。然而它们的输入和输出电缆则可能通过采用正确的滤波技术而降级到使用 3 类，甚至 2 类电缆。

大多数以带有罩壳的组件或模块形式出现的 DC 电源都会内置有输入和输出滤波器在内。并且它们的制造厂商通常都会声称：它们的电源完全符合相应的发射标准（通常是指 CISPR22、EN55022、EN/IEC61000-6-3 或 EN/IEC 61000-6-4）。由于各种不同类型开关电源转换器的 AC 电源输入的外置滤波器可以从许多不同制造厂商获得，所以倘若滤波器并未结合在它们的单元内的话，信誉良好的供应商通常都会向它们的用户推荐应该采用由那个制造厂商生产的，什么型号的

滤波器。以确保它们能够符合所要测试的相应 AC 电源发射标准。还有些制造厂商生产适合安装在开关电源转换器输出端的滤波器，并通过这类滤波器来去掉最为严重的 RF 噪声或将输出波形转换成正弦波或 DC（如果适用的话），以达到在相当程度上净化输出的目的。

大多数 AC 变速电机驱动装置制造厂商都会规定它们的电机电缆必须使用在电缆屏蔽两端均要完成 360°搭接的特定屏蔽电缆。但当电机驱动装置安装有相应的正弦波输出滤波器时，它们的电机电缆则可以按 3 类电缆处理。但从整体上来讲，通常都要求在能够形成足够的经济效益和对 EMC 性能上有重大改善条件下才会考虑安装使用正弦波输出滤波器。安装使用正弦波输出滤波器的好处是，在最终安装中可以避免使用屏蔽的 4 类电缆以及降低或消除对它们布线间的分隔要求。

在机柜内部，所有不同类别电缆之间在任何时候都应该保持一定的物理上的分隔距离。正如在图 3-5-15 中所示，在较长的并排布线情况下，它们之间的间隔距离不应该小于 100mm。并在可能的情况下，它们与 RF 参考间的距离应尽可能的小。假如不同类别的电缆必须相互交叉，它们必须以正交（90°）的方式完成这种交叉。在机柜外部并排布线的电缆间的间隔距离应该更大。图 3-5-15 中的下部所示的就是各类外部电缆之间所应该具有的最小间距。但在采用良好 EMC 技术条件下构成的系统和设备则不受到这个原则的支配。此时，应按照文献（Tim Williams，Keith Armstrong. “EMC for Systems and Installations”，Newnes，2000）所介绍的技术进行。

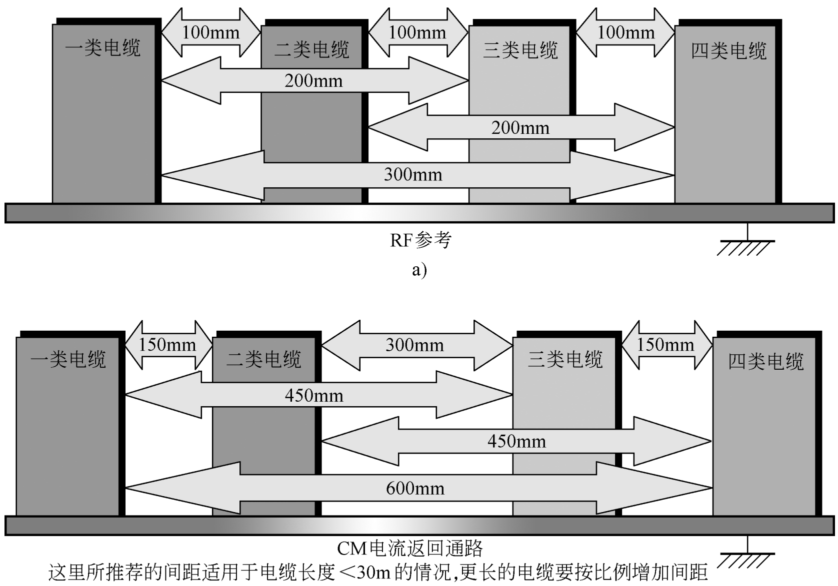



图 3-5-15　产品内部所推荐采用的最小电缆类别间间距

a）产品内部　b）产品外部

前面所介绍的分类方法是按照电缆导体内所携载的电源和信号来进行的。但很有可能还有必要进一步根据其他一些附加因素来增加导体的分类或等级。例如许多现代电子器件具有的 I/O 信号，用 EMC 述语来讲是相对良好的干净信号（比如音频输出、来自按键的输入、热耦合输入、指示器灯的输出）。但往往容易忽略的是，在一个单元的内部存在有数字处理或开关电源转换过程时，会使这些 I/O 很可能携载很高电平的，与它本身运行无关的，但却具有明显的 RF 成分的 CM 噪声。数字时钟和数据总线的谐波通常是主要的肇事者。它们经常会引起表面上看起来携载

的是非常安全（良好）信号的导体向它的周围发射数百兆赫频率的噪扰信号。

图 3-5-16 中所显示的是一些自制的近场探头和低成本的，便携式频谱分析仪。在本书后面第 4 篇的第 1 章和第 2 章中将会对它们的使用方法进行描述。这类简便工具的采用可以在项目的早期就帮助我们发现上述的和类似上述的问题。它们还可以用来帮助我们选择使用具有较少 EMC 问题的工业元器件或帮助我们选择使用适用类型的屏蔽电缆、连接器、滤波器以及用于抑制 CM 噪声的钳夹式铁氧体扼流圈等。通过这样的选择可以将属于同一类别的电缆放心地集束在一起而不必担心会引起干扰。

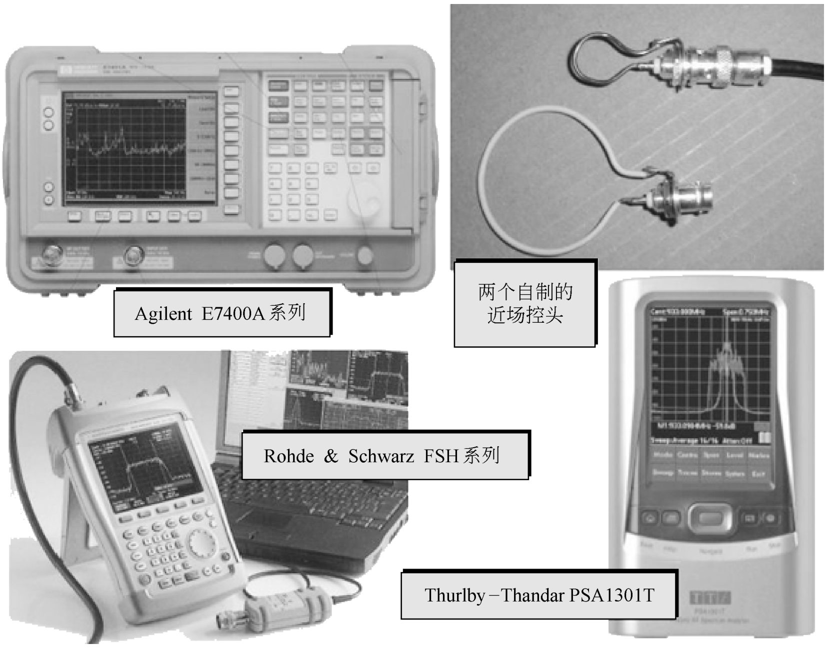



图 3-5-16　频谱分析仪和近场探头

出现在现代工业系统设备中的另一个问题是无线电发射天线往往会作为产品的一个组件已经结合在现代的工业系统设备中。所以电缆暴露在这类无线电发射天线附近的强 RF 场中已是无法避免的事实。这类无线电发射器件包括有诸如 GSM、GPRS、Wi-Fi、Bluetooth、3G 或其他无线电发射器件。电缆不可避免地暴露在功率强大的 RF 场中的场合，还包括有来自无线电或 TV 广播台站、手提式步话机、车载通信系统、RF 生产设备（比如感应炉、介质加热器、焊料熔焊机或封塑机、微波干燥器材等）。所以上述这些对进出一个机柜的电缆而言都是一个相当棘手的问题。除此之外，这些电缆还会暴露在无法控制的或无法预料的外部的 EM 环境中。这个问题必须采用相关文献所推荐的办法先对外部 EM 环境评估。然后根据评估结果，选用适当类型的电缆和连接器或滤波技术。从而使暴露在这些场中的电缆在与其他相同类别的电缆集束在一起时不会引起相互干扰。

前面所推荐采用的不同类别电缆间的间隔距离（如图 3-5-15 所示）是基于若干个假定的情况下所形成的。这些假定包括有所选用电缆的类型、电缆所连接的电气/电子单元中的电路以及技术人员的实际经验等。因此讲，它们的（间隔距离）最多只是一些非常粗略的指导值而已。决不能期望它们在所有个案中都是恰当的。将电缆分类等级增加到 5 个、6 个、甚至更多或增加并行布线电缆间的间距以及将它们尽量靠近 RF 参考布线等方法都会改善所形成产品的 EM 性能。并且产品的 EM 性能通常都会优于通过使用上述的固定粗略指导值所获得的性能。

正如前面所讨论的，使用近场探头和频谱分析仪来对电缆进行实际测试将会大大有助于我们（当它们按设计要求在具有实际电源/信号和负载条件下运行时）摆脱对整个问题的粗略猜测的依赖。并且，一般来讲，这个实际测试方法也是我们对供应商声称它们的产品满足和符合所规定的 EM 技术标准做出判断的最佳实践方法。

### 5.2.4 如何降低不同类别电缆间的间距

在导线和电缆不能紧靠 RF 参考布线的场合，并排布线的不同类别电缆之间的间距则要大大增加到超过图 3-5-15 中所推荐的距离。

但在工程实践中无法获得所要求的不同类别电缆间的间距的场合，在电缆上使用改善导体 EM 性能的技术将会降低所要求的间距。这些技术包括有：

1）在导线束中增加返回导体的数目（请参阅图 3-5-8 和图 3-5-9）。

2）在集束中用双绞线，三导体或四导体的绞合（电缆）来代替单独使用分离的发送/返回导体。

3）使用具有正确屏蔽终端（在两端都加终止的）的屏蔽电缆来代替非屏蔽电缆。

4）用屏蔽技术规范较高的或两端具有较高质量屏蔽终端类型的屏蔽电缆代替普通的屏蔽电缆。

使用恰当的技术、技巧和工艺完全有可能将导体的 EM 性能改善到可以将所有类别的电缆都捆绑（集束）在一起。此时，剩下的唯一限制因素是制造厂商所提供的机柜内所使用的电气/电子单元的连接器。例如使用螺栓完成终止或使用塑料壳体的连接器都会使正确地完成电缆屏蔽产生困难（典型的正确的搭接方式是 360°的搭接方式，而不是尾线的使用）。

即便提供的是带有金属罩体的 D-型连接器，倘若单元制造厂商没有将 D 型连接器正确地搭接到它所要连接单元内部的 RF 参考，那么来自 360°终止电缆屏蔽所获得 EM 性能改善也会被浪费掉。在购买它们以前存在有足够充分的理由要考虑到这些因素。

通过改善应用到导体一端或两端所连接的电气/电子单元上的滤波技术，不仅可以改善电缆的 EM 性能，而且还会降低对不同类别电缆间的间距要求。但试图重新开启已封装好的，所购置的电气/电子单元的封装来改进它们的内置滤波器是不切实际的。因此更为普遍采用的是在电缆进出单元的位置上增设滤波器的做法。

在电缆上增设滤波器的最容易做法是使用铁氧体扼流圈。各种类型、尺寸和形状的这类滤波器可以从许多制造厂商或供应商处购得。它们既具有适用于圆柱形电缆的圆筒形的类型，也具有适用于扁平电缆的扁平状的类型。它们其中特别常用的是分成两半的，具有塑料锁扣的圆筒形铁氧体扼流圈。这种结构和构成方式使得它们很容易钳夹在现成的电缆上。若发现效果并不那么理想，也可以很容易地去掉。图 3-5-17 所示的就是这种类型的铁氧体扼流圈中的一些例子。图中的右下部所示是一个已穿有电缆的铁氧体扼流圈。

电缆安装型铁氧体可以由许多不同种类的材料制成。不同的材料所用来抑制的频率范围也各不相同。所以根据使用的不同频率范围来选择适当的类型和材料也是显而易见的做法。倘若产生问题的频率无从得知，它们可以通过使用如图 3-5-16 所示的近场探头和频谱分析仪来找出或按照本书第 4 篇中所介绍的有关技术和插图所示的方法去做。

我们也可以将在图 3-5-18 中所示的滤波器串接在电缆中的作法来改善电缆的 EM 性能、降低电缆类别间的间距或甚至降低使用电缆的类别。虽然使用图 3-5-17 中所显示的增设铁氧体扼流圈的做法相当直观，但是围绕着如何有效使用包含有电容的滤波器问题，仍存在有若干个细节需要解决。图 3-5-18 所示的就是这样一些包含有电容的滤波器的样品。这种内置有电容的滤波器还存



图 3-5-17　一些电缆铁氧体的样品




图 3-5-18　一些滤波器的样品

在有一些其他需要解决的问题。实际上有相当一部分这类问题已在本书第 1 篇第 3 章中有过较详细的讨论。

有时若能将滤波技术和屏蔽技术正确地结合在一起使用会起到远比仅使用其中一种好得多的效果。例如在一个屏蔽电缆仅能获得较差屏蔽终端的情况下（比如一个尾线的使用。请参阅本

章后面的第 5.3.6 小节)，一个钳夹在电缆该端头处的铁氧体就会有可能大大改善这种不良状况。

### 5.2.5　使用背板的工业机柜内部的电缆分隔

各种电子电气、气动、液压等单元的设置应以使诸如传感器、放大器或可编程逻辑控制器（PLC）这类敏感单元远离电气上噪扰的单元［比如继电器和接触器或 AC 变速电机驱动（逆变器)］为原则，以防止它们之间的相互干扰。它们也应该以有助于不同类别电缆间分隔的原则来布局。图 3-5-19 是一个实际工业控制板的示意图。它所使用的是一个普通的未屏蔽的，带有背板的机柜。该机柜就是根据本章所介绍的各种指导原则来设计的。并且成功地通过了所有 EMC 符合性标准测试。

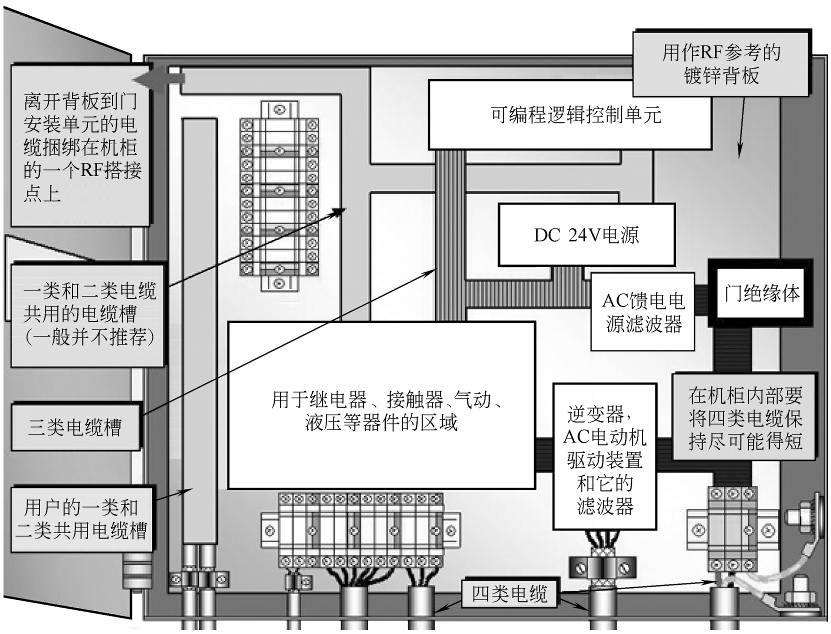



图 3-5-19　在一个非屏蔽机柜中的背板布局实例

读者一定会注意到，在图 3-5-19 中所使用的一类和二类电缆是铺设在同一个电缆槽中的。这其实是一个折中办法。首先是因为这个控制板相当的小，二是因为仅具有很少几个一类信号（电缆)，三是它们也都不那么敏感。我们从前面两篇的讨论中都已知道折中不仅不是一件什么坏事或错误的作法，甚至可以说它是工程实践中必不可少的一个步骤。没有哪一个工程项目在设计和具体实践中会不经历过一些折中和迭代过程的。重要的是人们要有能力在所涉及的学科中正确的按个案来决定这种（些）折中。

还正如在图 3-5-19 中所显示，最好试着想办法在机柜内部根本避免使用四类电缆或者至少尽可能地将它们的内部长度缩短到最小。这意味着，像逆变器这类电机驱动装置单元应该安装在靠近机柜的某一个壁的附近，这样就可以使电机驱动电缆（四类）以最短的距离直接离开机柜。而另一方面，可以使对任何进入机柜的四类电缆（比如非常噪扰的 AC 馈电电源电缆）有可能在尽可能靠近它们进入的位置上完成滤波。从而也就有可能进一步将它们降为三类或二类电缆。图 3-5-20 显示了远比图 3-5-19 详细的机柜内部电机驱动区域的装配图。制造厂商所提供的用于 AC 变速电机驱动的说明书中通常对它的 AC 电缆不仅除了会要求使用一个特别规定的环形铁氧体扼流圈，并且还会要求它具有规定数目的匝数。此外，通常还会进一步要求在其端头上使用以

360°搭接方式终止于电机驱动单元的金属罩壳上以及使用相同的终止方法将屏蔽电机电缆的另一端终止于电动机上的金属终端盒上（倘若逆变器驱动装置在它们的电机电缆非常靠近驱动单元位置上没有安装有正弦波输出滤波器情况下，这是一个非常典型的要求）。

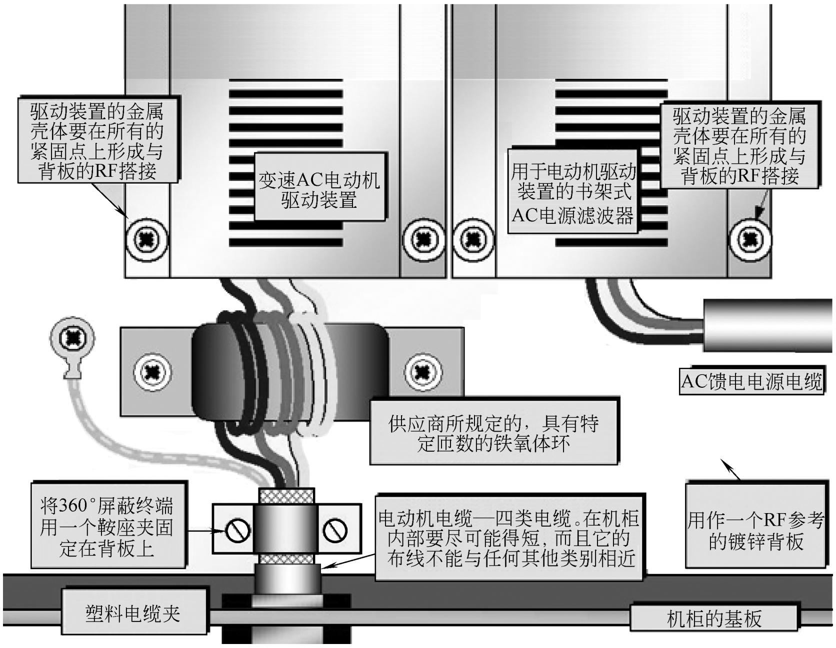



图 3-5-20　前图的电动机驱动区域中的详细装配图

图 3-5-21 显示了图 3-5-19 左上角中电缆集束布线的剩余部分。它们正离开背板区域以连接到安装在这个普通的，非屏蔽机柜门上的电子单元上。读者可以从图中清楚地看到这些电缆在整个

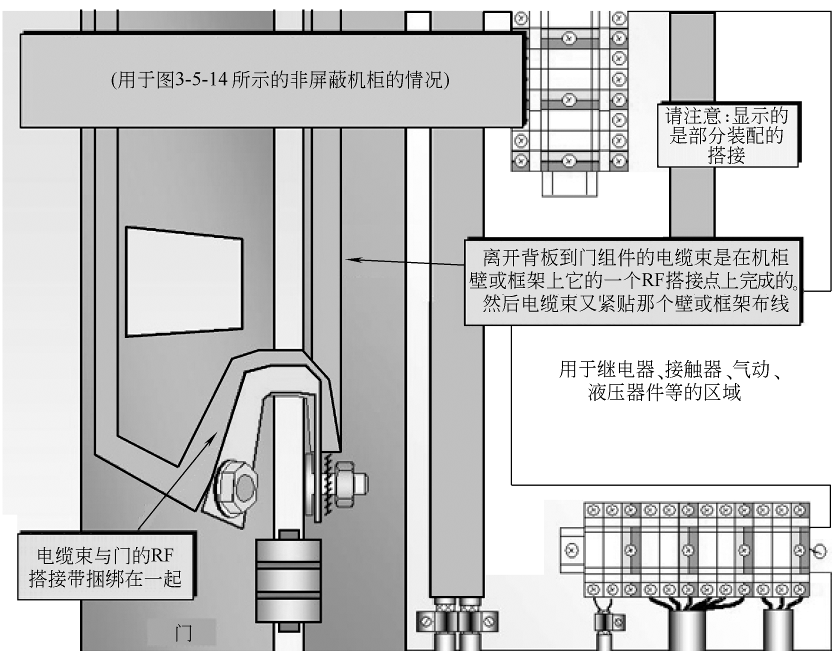



图 3-5-21　从背板到门的安装结构的电缆布线

长度上都是以靠近本机 RF 参考方式布线的。最终它们是在它们的屏蔽搭接到机柜壁或机柜上的某个 RF 搭接点上离开背板的。具体的讲，它们不仅是沿着以尽可能靠近 RF 搭接路径方式捆绑在机柜壁或机柜上，而且它们还沿着机柜壁或机柜上布线直到它们穿越固定在门上的一个以 RF 搭接方式搭接到机柜壁上的短编织带为止。绝对不能依赖绞链来作为门与机柜的电气搭接机构。因为它们通常都涂抹有润滑油脂或安装有塑料插入材料。在屏蔽良好的机柜上，由于门是以导电密封衬垫沿其四周形成搭接的。因此电缆在相对绞链安装部位上的什么地方穿越并不重要。

## 5.2.6　机柜安装设备中的电缆分隔

在可以对机柜安装单元设计进行控制的场合，例如它们是由同一个制造厂商所生产的。那么它们的背面板连接器之间应该设计的保持有一定距离，以使在机柜内部的不同类别电缆间的分隔更为容易些。图 3-5-22 所显示的就是这一个布局。

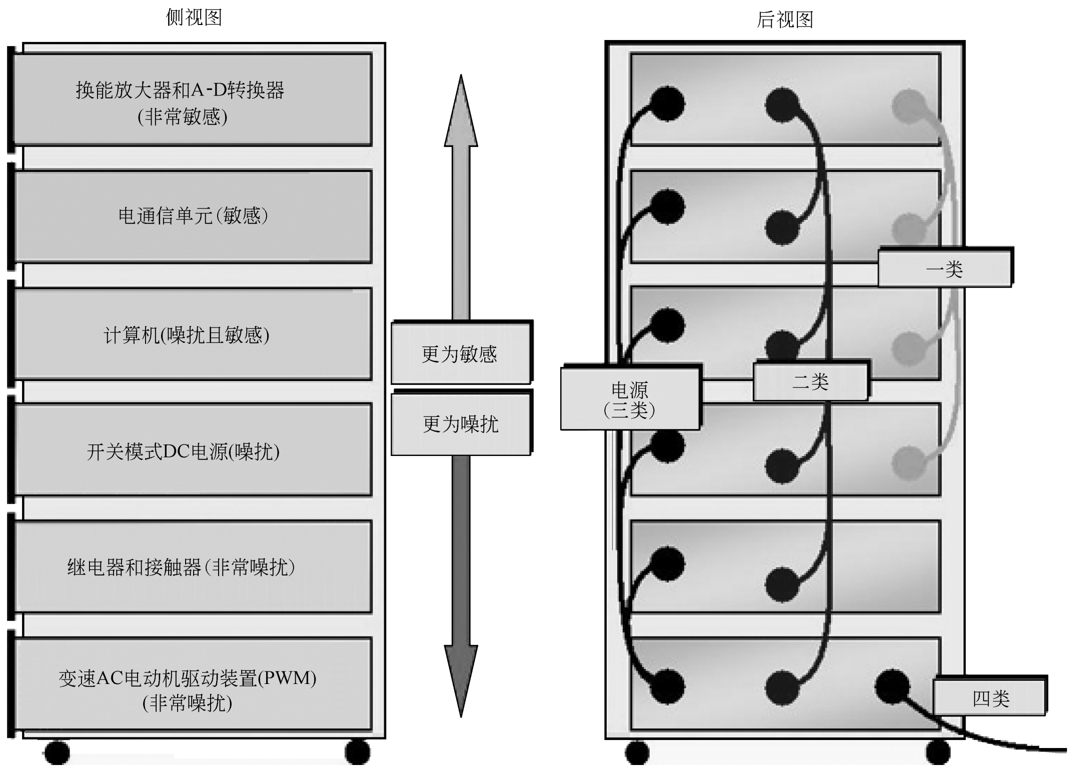



图 3-5-22　在一个 19in 机架安装式机柜内的各类单元的分隔

读者一定会从图 3-5-22 的布局中注意到各个机柜安装单元是按照它们各自的噪扰程度布置的：具有最高 RF 噪声电平的单元（继电器、接触器、AC 变速电机驱动装置的开关电源转换器和类似的单元等）被安置在最为远离敏感的单元的位置上（比如计算单元、PLC、显示单元、传感放大器、电通信单元等）。

在机柜安装的单元购自不同供应商的场合，它们各自背面板连接器的布局很可能没有什么统一的格式。其中有些单元很有可能根本就没有考虑到不同电缆类别的间距问题。在这类情况下，重要的是要对所涉及的电缆类别作出判断，在按照它们的类别分隔的同时尽可能地靠近机柜安装单元。这样它们可以按各自的类别集束在一起，并在机柜内有序的布线。

与使用一个背板安装型工业机柜相比，当使用一个机架安装型机柜时，要在所布线的导体的

邻近位置上形成一个 RF 参考并不是一件容易的事。一般地讲，在工程实践中，由于要求机柜为机架安装单元提供水平安装板，所以，单元可以固定其上（同时还可以使单元的机柜安装耳搭接到机柜的框架上）。这些安装板在纵深方向上应该远远地延伸到超过单元的背部面板。并且应以 RF 搭接方式搭接到机柜侧面上的垂直金属板壁上。这样做可以使进出机柜安装单元背面板的电缆能够贴近单元各自的安装板布线。当然此时所有的电缆也必须按各自的类别分别捆绑在一起。然后这些电缆的集束将以垂直方向沿着机柜侧面的金属板壁在安装板之间布线。

所有的安装板、垂直的侧面板、机柜框架和其他金属件都应以 RF 搭接方式搭接在一起。如何形成良好的 RF 搭接已在图 3-5-1 ~ 图 3-5-4 中有所显示，这里不再重复。同时，为了帮助形成在本章第一节中所描述的良好 RF 参考，所有电缆和电缆束在拐角处和金属板搭接处都应以图 3-5-11 和图 3-5-12 所显示的路径布线。

在无法从标准产品获得所需要的功能或为了降低成本的情况下，有些工业机柜制造厂商也会生产它们自己的机柜安装单元。图 3-5-23 显示了在一个机柜单元内如何在它的各个组成部件之间形成分隔以及它们间的互连接电缆的布线示意图。图中清楚的显示了敏感部件远离形成最大 RF 噪声的那些部件（数字处理和开关电源）。而电缆的布线则是尽量靠近金属罩壳（虽然图中无法清楚的显示这一点）。电缆间的分隔原则和前面所讨论的电缆分类方式相类似。

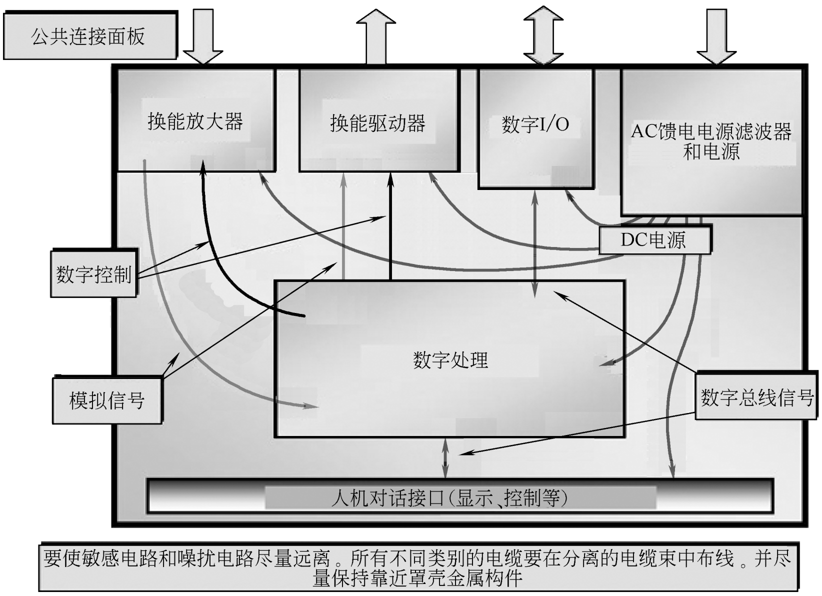



图 3-5-23　一个机柜单元内部分隔的例子

本章所讨论的目的不是为电气/电子单元的生产而编写的。换句话讲，由于工业机柜的制造厂商通常都是从其他供应商购买这些单元的，所以我们无法对单元内部的设计进行控制。但有关电气/电子单元的良好 EMC 设计、装配和实践方面的详细内容可以参阅本书前两篇中的相关章节和内容。

## 5.2.7　电缆屏蔽与 RF 参考的搭接

### 5.2.7.1　在电缆屏蔽的两端都完成搭接是良好的 EMC 工程实践

一般地讲，电缆屏蔽应该在两端都完成与本机 RF 参考的搭接。这是因为一个屏蔽电缆仅在其屏蔽的一端上完成搭接的场合，该屏蔽仅能在它的长度为所涉及频率波长的几分之一情况下提

供良好的屏蔽性能。对电缆屏蔽有效性要求越高，所允许的这个波长的分数值就越小。下面是为上述提供的一个粗略估算：对一个仅在屏蔽的一端上完成搭接的屏蔽电缆而言，在一个给定频率下，为了使屏蔽有效性达到20dB，电缆的长度应该仅为该频率波长的1/20或更短。

例如，在400MHz频率上（接近于用于典型工业环境中的步话机的发射频率），它在空气中的波长为0.75m。而0.75m的1/20则为37.5mm。这就是说，在电缆的屏蔽仅在它的一端上完成搭接情况下，为了在该频率条件下获得20dB的屏蔽有效性（以防止过于靠近的步话机通话时导致对机柜形成干扰），该屏蔽电缆的长度不应长于37.5mm。假如所需要的电缆长度长于这个尺度（显然大多数情况下都会超过），所使用的屏蔽电缆需要在它的屏蔽两端都完成搭接。

当然，实际应用中的情况决不会如此简单。大多数柔性屏蔽电缆都会在400MHz频率左右丧失它们的屏蔽有效性。而编织带（套）屏蔽的性能一般都会优于缠绕的箔型屏蔽。并且前者也较为容易以360°搭接方式与所安装的连接器和电缆夹完成搭接。一般地讲，编织带的编织密度越高，用编织带覆盖的屏蔽电缆的屏蔽效果会越好。采用双层编织带或采用编织带加箔型屏蔽的屏蔽电缆的屏蔽性能在较高频率上会更好。最好的柔性屏蔽电缆就是所谓的（昂贵的）超级屏蔽电缆。它通常采用多层普通编织带加上至少有一层由镍铁高磁导率合金带构成的屏蔽。

仅在电缆屏蔽一个端头上形成搭接的另一个问题是对来自某些特定方向的磁场根本不能提供任何屏蔽。为了使处在这类场合的屏蔽电缆能够形成良好的屏蔽，要求在电缆的屏蔽中有一个从一端流向另一端的电流。显然仅在屏蔽的一端上完成搭接是无法做到这一点的。

在一些极端恶劣的工业环境中，位于现场不同区域的设备的各个单元的本机参考之间很可能会存在着十分明显的电位差。这些电位差通常处在或出现在典型的50Hz或60Hz的AC电源的频率上。这将在把这些单元连接在一起的电缆屏蔽的两端形成搭接时会在电缆屏蔽中引起很高的屏蔽电流的流动。虽然这对一个产品的内部装配不是一个问题，但它却会对设备造成问题。要正确处理好这个问题就必须采用本书前两篇曾介绍过的栅网化的公共搭接网络（MESH-CBN）和平行接大地导体（PEC）技术。然而更为重要的是，在产品设计过程中就应该将这些技术作为良好的EMC工程实践考虑并采用在所要构成的设备中。这样一来，就不必等到构成设备的互连接出现问题时再来考虑使用和寻找合适的外部PEC的连接导体了（在设计中，可供选用的PEC很多。它可以是导线、金属管道、电缆的铠装和金属电缆槽等）。

在设计正确的或设计良好的电子设备中，屏蔽电流所造成的唯一明显的结果应该仅仅是使电缆发热。而所谓的哼声环或地环噪声则是电子设备设计不良的一种表现。它是允许电缆屏蔽噪声电流直接流入电子设备的电路中的直接后果（通常是通过电缆屏蔽直接连接到电路的0V）。这个问题的更进一步的讨论已超过本书的范围。但在本书的第一篇中我曾就此问题有所论及。请有兴趣的读者请参阅该篇的有关章节和内容。

如前所述，由于工业机柜的制造厂商通常都依赖于其他供应商所提供的电子单元、模块或产品，所以在选购和安装时，最好对于所有的这些单元、模块或产品都要仔细阅读并执行它们的EMC安装说明和要求，以确定是否有什么特殊的规定。比如仅允许电缆屏蔽在它的某一端完成搭接就是一个典型的例子。当然，还有其他的一些细节也应给予足够的重视。但事实上，上述的在电缆屏蔽一端完成搭接的例子同时也是典型的EMC设计不良的一种表现。虽然在少数情况下，也有可能由于设备是设计用于具有某类爆炸物环境中，为了安全原因而不得不采用这种做法。

### 5.2.7.2　电容性和混合屏蔽搭接

倘若由于某种原因（如上述），无法做到在电缆屏蔽的两端均完成搭接，有证据显示采用引线很短的陶瓷电容在电缆屏蔽的某一端完成与本机RF参考的搭接也是可行的（用它来代替金属对金属的360°搭接）。此时因为电缆屏蔽的一端采用的是直接与RF参考完成搭接，而另一端形

成的则是电容性搭接，所以这个搭接方式有时也称为混合型屏蔽搭接。(假如在电缆屏蔽的两端都以串接方式使用电容与它们的屏蔽终端形成搭接，那么就称之为电容性屏蔽搭接了)。

电容性或混合搭接的有效频率或频率范围取决于所选用的电容类型和电容值。电容本身的引线以及与它相关联的导线或导体则毫无例外的应是越短越好。

此时对电容的额定应根据它们所必须承受的电压来确定。在进入机柜电缆的外部部分在大致长于 10m 以上时，根据安装的需要至少要可以承受 500V 的过电压浪涌或瞬态。有时它们的额定电压值可高达 10kV。

最常见的这些浪涌或瞬态通常是雷闪电磁脉冲（LEMP）所引起的。并且通过附近的 AC 电源电缆或携载雷闪浪涌的雷击保护导体感应耦合到电缆中的。当然，在其他一些类型的设备中，还会存在有不同的浪涌或瞬态过电压源。比如由机电接触器所控制的大型 AC 或 DC 电机、大的电容组（比如用于功率因数修正的电容组）或超导磁铁就是其中的几种。

在出于安全考虑的情况下，所选用的电容也可能会根据安全标准来额定（这里我仍推荐要对所购买的，即便经过安检和认证的电容进行检查和测试。如可能还应与提供认证的独立实验室和认证当局进行确认)。

可惜的是，在现代电子设备所使用的较高频率范围内，在不使用特殊设计的（因此相当昂贵）圆环（筒）状电容（比如 D0834）条件下，很难使得电容性屏蔽搭接工作得很好。因此最好将混合搭接技术保留用于对付特殊场合。比如由于某种原因无法在电缆屏蔽两端完成 360°搭接，而在涉及的频率上，电缆又不得不集中在相当狭小范围内的情况就是这样的一个例子。

在一个机柜可以为电缆屏蔽提供两端搭接的场合，若由于某种需要要求在运行现场将直接搭接更换为电容性搭接并不会很困难。即便要将两端的搭接都去掉也相当容易（假如证明有必要这样做的话)。然而假如机柜的原设计就是仅允许电缆屏蔽在其一端完成搭接的话，要在安装现场将另一端改换成电容性或直接的 360°搭接来解决所出现的 EMC 问题或试图通过 EMC 符合性测试则不仅非常困难而且非常耗时。

### 5.2.7.3　最好是不要让电缆屏蔽携载返回电流

只要可能，就不要使用电缆的屏蔽作为电信号的返回导体（不论是数字控制信号还是模拟信号)。当然也不要让它携载电源返回电流。尽可能使用双绞线，三导体或更多导体绞合的电缆，以使所有的电源和信号连接的发送和返回电流都有它们各自的通路。

由于同轴电缆广泛使用于 RF 和 EMC 测试设备中，使得人们往往会误认为同轴电缆是控制 RF 的最好办法。但事实上并非如此。为了使同轴电缆能够很好地控制 RF，它们必须被设计成匹配传输线，并以匹配传输线的方式出现在实际应用中。但这种形成匹配传输线的条件，在工业环境的应用中实际存在的可能性则很小。在一个受控特性阻抗互连接系统中，若使用的不是匹配传输线形式，同轴电缆的 EMC 性能远不如屏蔽的双绞线电缆来得好。这是因为同轴电缆在它们的屏蔽中携载有它们的返回电流，而不是使用一个指定的单独导体的缘故。正如本书第 1 篇中曾讨论过的，这样做对控制 RF 发射和抗扰度来讲都不是一个好的迹象。

### 5.2.7.4　电缆屏蔽与 RF 参考间的搭接技术

进入一个机柜的外部电缆的屏蔽不仅都应该有它们自己的与机柜的本机 RF 参考的 RF 搭接，而且应尽量地将它们设置在进入机柜的位置上。即便它们很可能在进入机柜内部后的另一位置上搭接到相同的参考上（例如在一个内部电子单元上）的情况下也应该这样做。

将屏蔽与 RF 参考完成搭接的一个显见方法是使用一个屏蔽搭接连接器。图 3-5-24 所显示的是使用 D 型连接器的搭接类型。而图 3-5-27 所显示采用的是卡口锁定圆柱形连接器（bayonet-looking circular connecting ）的搭接类型。它们都是具有罩壳安装配合面的连接器。并且都是以金属

对金属的方式与本机参考在电缆进出机柜的位置边缘上完成的搭接。

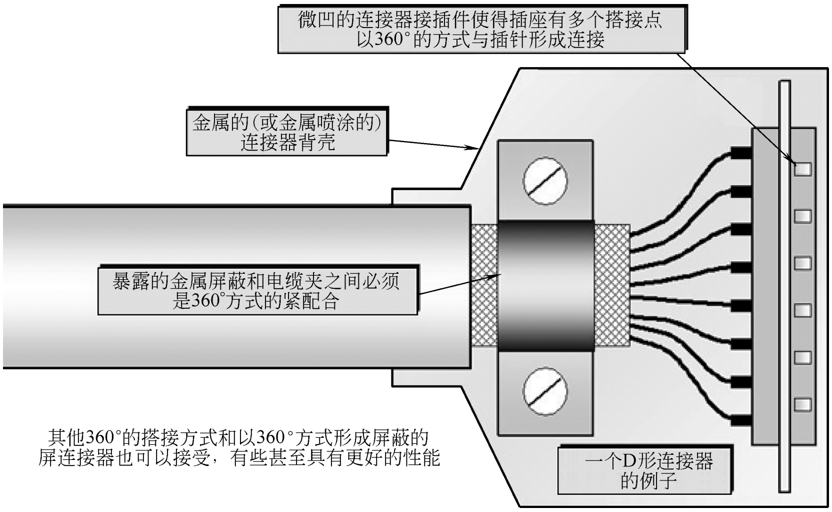



图 3-5-24　在一个 D 形连接器背壳内电缆屏蔽的 360°搭接终端

图 3-5-24 中的 D 形连接器是使用一个鞍座夹来完成电缆屏蔽的搭接的。这种鞍座夹并不能真正提供一个 360°的屏蔽终止。但无论如何，它是一个经常可供选用的，并又可以接受的方法之一。有些 D 形连接器要求装配人员用编织带屏蔽或使用箔型缠裹屏蔽中的加蔽线构成一个尾线，并将它置于一个弹簧夹（垫圈）或螺栓头部下面或直接焊接到连接器的壳体上。图 3-5-25 所示的连接器就是这个情况。以这种方式终止电缆屏蔽的连接器的性能与图 3-5-24 中所使用的鞍座夹相比要差得多。D 形连接器的背壳也可以用来提供一个正确的 360°屏蔽终止。通常情况下，这也是我们所希望采用的类型。

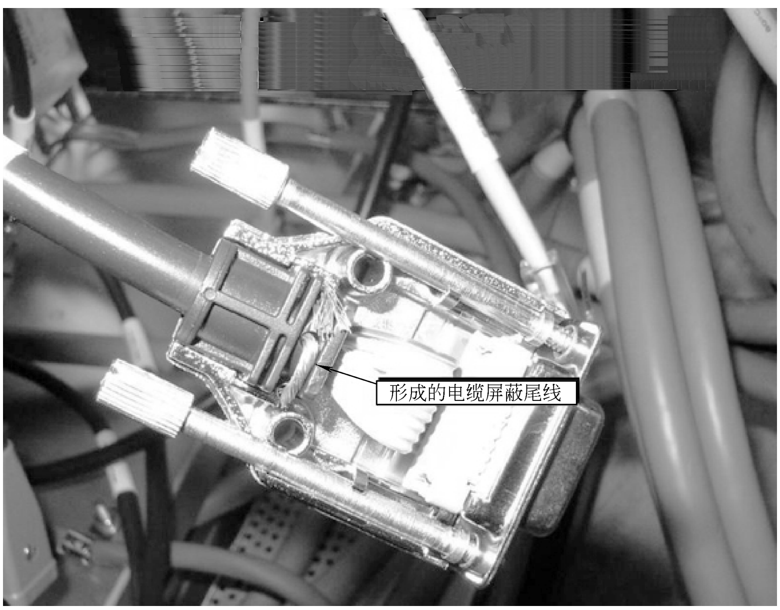



图 3-5-25　EMC 性能很差的一个 D 形连接器

（因为它要求电缆屏蔽形成一个尾线）

许多屏蔽的 D 形连接器的背壳无法为电缆的外套（绝缘套）提供一个减轻压缩变形的钳夹。在这种情况下，倘若对 EMC 性能并没有过高要求的话，通常采用的办法是将屏蔽反折回电缆外套上，并用电缆夹将两者同时钳夹形成搭接。这样做的缺点是使 EMC 性能在很大程度上取决于装配人员的经验和技能。因此在要求具有最好 EMC 性能的同时又要求对电缆挤压不致过大的场合，一个 D 形连接器（或任何其他类型连接器）应该在不对电缆外套产生过大挤压力的同时，又能提供对原屏蔽结构 360°的搭接。

有些连接器制造厂商为 D 形连接器和其他具有多个接插件的矩形连接器设计有屏蔽罩壳系统。这些连接器在一个压接附件中结合使用了屏蔽搭接和减轻挤压力的技术。该压接件带有一个套在电缆上的金属法兰盘，该法兰盘又在连接器的最终装配中通过连接器背壳完成钳夹。这类连接器示于图 3-5-26 中。




图 3-5-26　一个不使用电缆夹的，可以提供 360°屏蔽搭接、减轻变形损坏和容易装配的卷边箍装置

工业用屏蔽连接器有圆形和矩形连接器两种。其中又以矩形连接器最为常用。这不仅是因为它可以容纳数量巨大的连接用插针，而且可以承受具有很高电流的信号和电源。图 3-5-27 显示的是一个设计较为巧妙的圆柱形连接器横截面图。该类连接器不仅可以在电缆屏蔽和连接器壳体之间形成很高质量的 360°搭接，而且还会在减轻电缆承受的挤压力的同时形成性能良好的环境密封。

虽然对 EMC 的应用来讲，还存有许多其他类型的连接器和屏蔽终止技术，但只有那些在电缆屏蔽、连接器壳体和配对的连接器壳体（或配对连接器的安装面）之间形成 360°电气搭接的连接器和屏蔽终止技术才会工作得很好。任何涉及会打乱原有电缆屏蔽层的箔或编织带的缠绕或编织状态的连接器搭接技术或者将屏蔽用导线加以延伸的技术都会在相当程度上牺牲电缆或连接器的屏蔽性能。

当一个电缆进出一个 RF 参考时，可以用屏蔽电缆夹来代替连接器将屏蔽搭接到 RF 参考上。图 3-5-28 所示的就是不同制造厂商所设计生产的各种这类连接器。电缆夹可以以均匀的挤压力环绕一个未被打乱的电缆屏蔽形成搭接（比如一个 360°搭接的弹簧或编织网密封垫圈）。所以它可以给出最好的 RF 性能。这个搭接类型的一个例子显示于图 3-5-28 的左上角。这种类型的电缆夹使用与图 3-5-27 所示的圆柱形连接器相同的设计原理。一般地讲，它是一种给出良好 EMC 性能的类型。

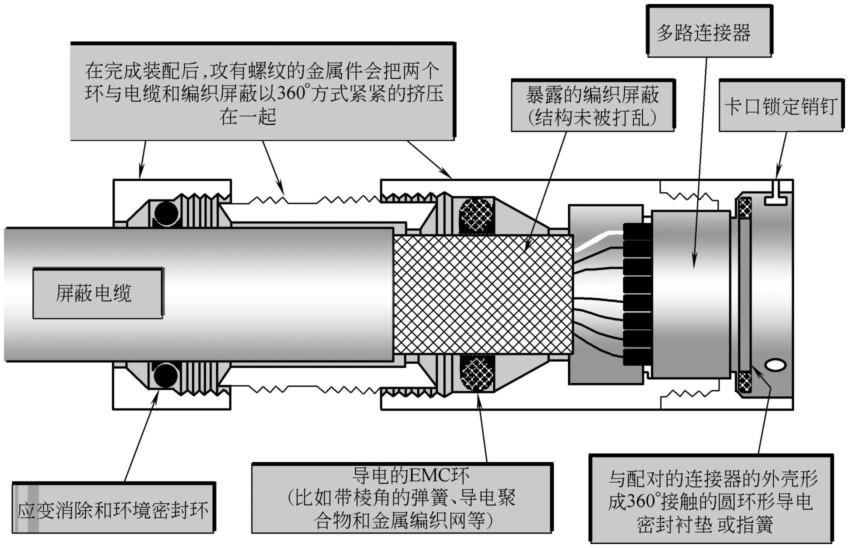



图 3-5-27　一个带有屏蔽的圆柱形卡口锁定连接器的 360°电缆屏蔽终端的例子
（图中所显示的为已拆开部分的横截面图）

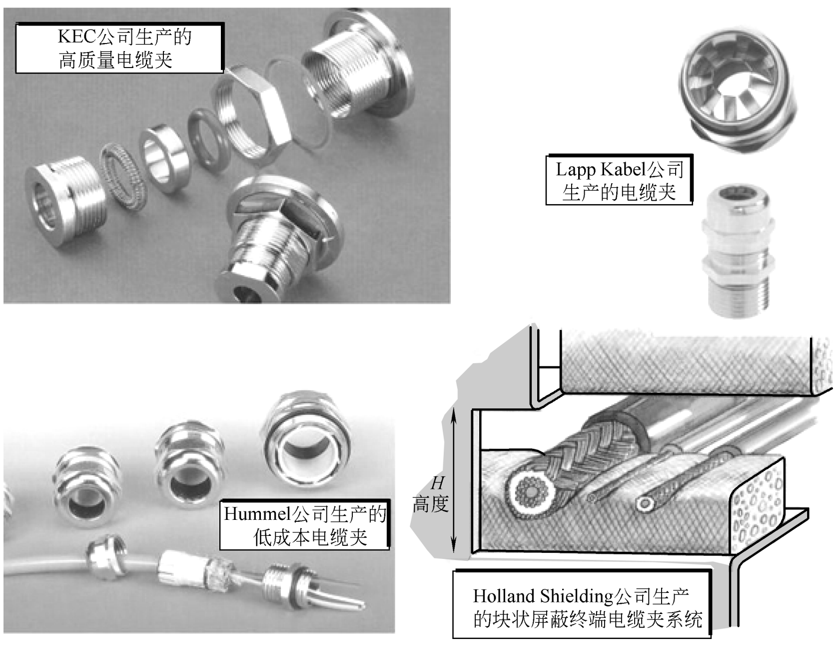



图 3-5-28　几种商品化的电缆夹

在图 3-5-28 左下角所示电缆夹类型的 EMC 性能在很大程度上取决于装配人员在将它装配到形成与 RF 参考搭接的金属件上以前对编织带的切割技巧以及如何正确的将它们均匀地分布在整个塑料件上的工艺过程。虽然这种类型的电缆夹的成本较低，但装配它所要求的额外工作量、技巧和工艺水平会使成本增加的更多。况且还存在着由于装配人员不具备将屏蔽均匀分布在搭接面上的技能或造成其他错误而降低 EMC 性能的可能。

有些机柜或终端制造厂商销售它们自己生产的电缆屏蔽搭接附件。只要这些附件可以在电缆

屏蔽和本机 RF 参考表面之间形成直接的 360°搭接，它们都将会给出良好的性能。但值得引起注意的是，其中有些这类附件将电缆屏蔽附加到具有相当可观电感的金属上，然后再通过一根导线或编织带连接到本机的 RF 参考上，从而又更进一步增加了电感。这种做法显而易见的会使 EMC 性能下降，所以不宜采用。

如图 3-5-28 的右下角所示的大型屏蔽终端器是依赖于将若干个暴露的屏蔽钳夹在导电密封衬垫之间的低成本技术。可以相当容易的将类似的屏蔽搭接技术设计并应用到机柜的基础结构中。在图 3-5-29 中所示的就是使用一些简单的金属件和标准类型的密封衬垫来形成类似屏蔽搭接方法的例子。这种设计的性能可以很容易的优于机柜或终端制造厂商所提供的，它们拥有专利的屏蔽搭接附件。

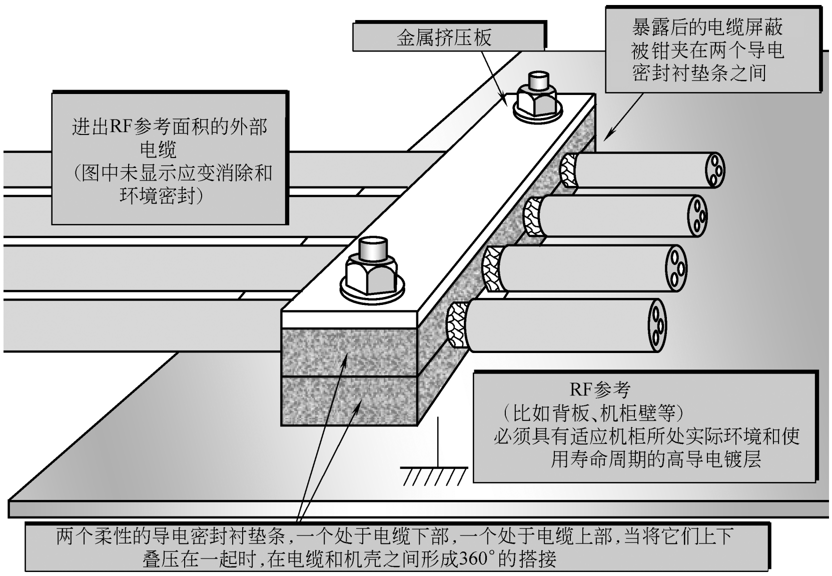



图 3-5-29　容易与一个 RF 参考形成多电缆屏蔽搭接的方法

另外一种电缆屏蔽的大型终端方法如图 3-5-30 所示。与图 3-5-29 一样，这种方法也可以容易地应用到各种不同的场合。

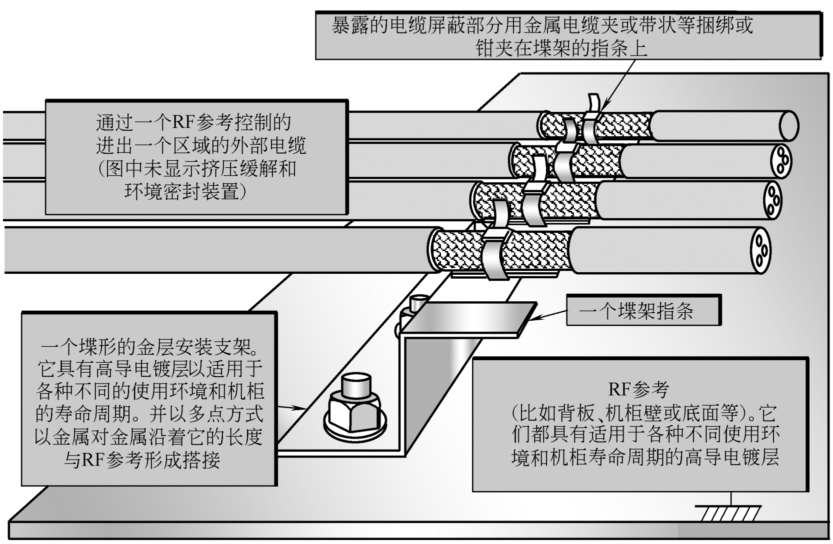



图 3-5-30　一种将多个电缆屏蔽与 RF 参考搭接的简易方法

（还有许多可采用的好方法可供选用）

图 3-5-31 显示了当一个屏蔽电缆的屏蔽进出一个使用背板的工业机柜的 RF 参考平面时完成终止的两个例子。图中的鞍座夹也可以使用 P 形夹来代替，但它所能提供的屏蔽终端性能不如前者好。而鞍座夹的性能与一个正确的 360°屏蔽搭接性能相比则依次又不如后者。在对 EMC 性能要求不是很高的情况下，P 形夹的选用是完全可以接受的。实际上，绝大多数所使用的鞍座夹都不得不从管道系统、气动和液压器件供应商处获得。这也许是由于这些部件过于廉价而无法引起其他有关 EMC 制造商的兴趣的缘故吧。然而现在已有一些 EMC 元器件供应商开始向它们的用户提供用于电缆搭接的专用鞍座夹和 P 形夹。

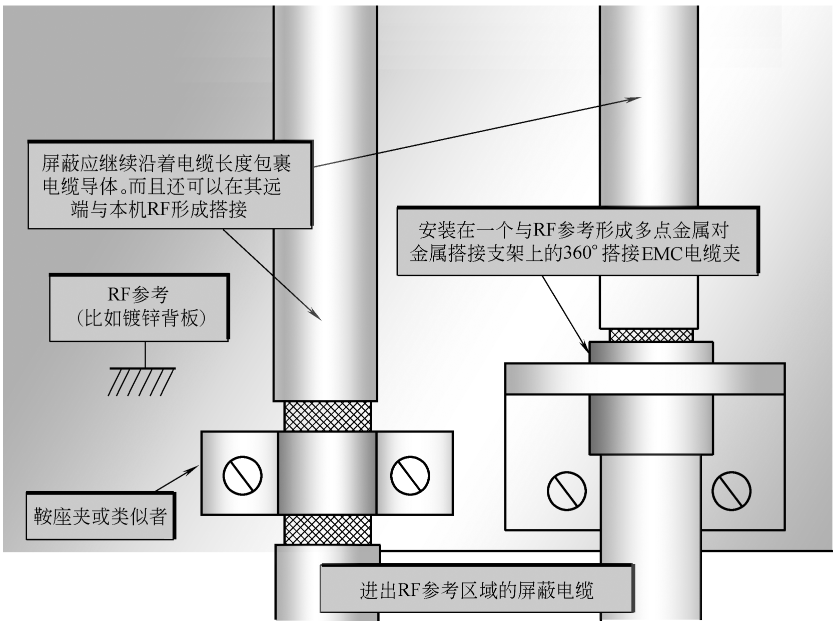



图 3-5-31　当电缆穿越本机 RF 参考时它们的屏蔽与它的搭接

在屏蔽电缆无法在它们的端头上或任何连接处采用屏蔽连接器，而不得不改用如 DIN 轨道型终端器这类非屏蔽连接器的场合，它们所暴露的非屏蔽导体会降低它们的 EMC 性能。图 3-5-32 显示了如何使用金属的鞍座夹（或 P 形夹）在尽可能靠近非屏蔽终端位置上完成电缆屏蔽与 RF 参考的搭接的方法。其基本原则是：所暴露的导体应尽可能的短、所有的导体都应具有相同的长度、并尽可能地靠近 RF 参考布线。

图 3-5-32 所显示的就是 DIN 轨道安装型终端器。但它们可以用安装在一个电子单元上的螺栓或焊接终端或非屏蔽连接器所替代。在使用安装在一个电子单元上的非屏蔽连接器的场合，完成屏蔽搭接的最佳位置是靠近于连接器的电子单元本身的金属件（或金属化体）上。但在无法做到这一点的场合，则应选择在最为靠近 RF 参考的位置上。一般地讲，该位置是电子单元所安装的金属表面。

在工程实践中，有创造性的设计工程师可以毫无困难地设计出新型结构的鞍座夹以适用于他（她）所设计机柜的装配。虽然非屏蔽连接器和暴露的电缆导体的 EMC 性能都不会很好，但这个技术的目的只是在无须改用一个屏蔽连接器的条件下尽可能做得好一些而已。

我在前面已提到，采用一个 P 形夹来形成屏蔽搭接的 EMC 性能不如使用一个鞍座夹的来得好，这是我们已知的事实。但是由于非屏蔽连接器的 EMC 性能是如此的差，使用一个 P 形夹也许不会使得情况变得更坏到哪里。因此仍值得一试。图 3-5-33 显示的就是使用一个 P 形夹（图

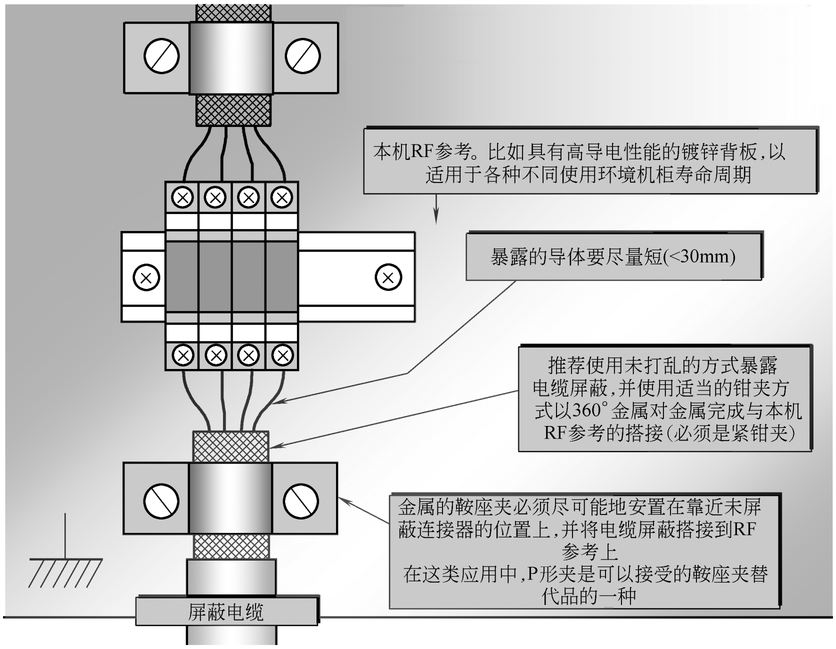



图 3-5-32　电缆屏蔽与非屏蔽连接器/终端器的搭接例子

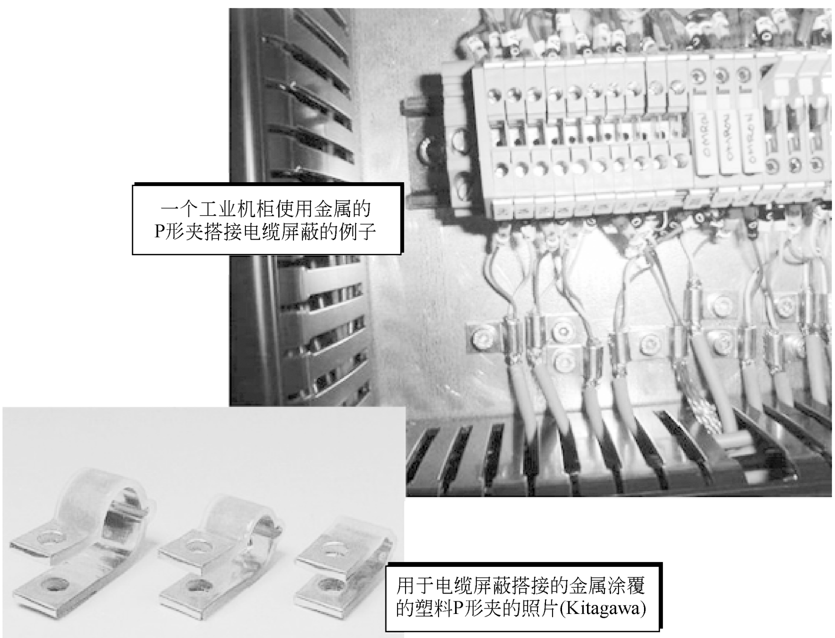



图 3-5-33　用 P 形夹直接将屏蔽搭接到 RF 参考上

左下角）搭接屏蔽的工业面板的例子。

在屏蔽电缆的布线连接到非屏蔽终端或连接器，而非屏蔽终端或连接器又无法非常靠近 RF 参考的场合，可以将图 3-5-30 中所示的安装支架的高度提高。这种做法不仅延伸了 RF 参考去接近终端器，还为电缆屏蔽提供了一种就近搭接的措施。虽然金属安装支架本身会增加电感，并且

在较高频率时会产生有害的影响，但从所产生的影响的数量级上讲，它要远比采用屏蔽尾线小得多。

类似地，一个较高的支架还可以用来支撑一个如图 3-5-29 所示的导电的密封衬垫夹或者如图 3-5-31 到图 3-5-33 所示的，为一个 P 形夹或鞍座夹提供类似的支撑的同时，也同样会使它们更为靠近终端器或连接器。但一个高而薄的金属安装支架在终止一个屏蔽的效果上不会比一个尾线好多少。在工程实践中，这类支架在设计上必须做到：不仅在几何尺寸上应该设计的使它们的宽度至少三倍于它的高度，而且还应以间距不大于 100mm 的，以多点金属对金属的方式，在沿着它的整个长度上完成与 RF 参考的搭接。

假如在实践中无法采用上述的方法（或类似的技术）在屏蔽电缆的端头完成良好的 RF 搭接的话，那么至少要尽量在靠近电缆端头的位置上形成对 RF 参考的良好 RF 搭接。换句话说，应该将屏蔽继续延伸直到电缆的端头处。这个延伸还应继续到将可以安装一个屏蔽的连接器罩壳包括在内的地方。

#### 5.2.7.5　其他的一些电缆屏蔽搭接技术

所有的电缆屏蔽搭接方法和技术都应以环绕电缆屏蔽圆周（360°）形成紧配合安装为基本要求（当然，要以不会损坏到电缆绝缘为前提）。并且这种紧配合安装还不应会随着使用寿命周期延长而松动、磨损和脱落。如前面曾一再强调的，当以 360°方式完成搭接时，最好不要打乱屏蔽的原来排序（比如尽量保持编织带的原有经纬编织状态或箔型屏蔽的缠裹方式）。但是在可以接受屏蔽性能较低的场合，则可以将长度上多余的编织带纵向向内压缩以便形成与稍有松动的鞍座夹或连接器之间的紧配合。

在屏蔽电缆使用箔型材料作为屏蔽时，主要的是要保证箔的金属表面与连接器背壳形成良好的 360°接触（不论采用什么屏蔽搭接方式）。由于通常用于屏蔽的金属箔的一个面会涂有非导电塑料，当然不适合用于屏蔽搭接。在金属箔的内表面是导电的情况下，为了形成搭接，该屏蔽箔需要在其端头形成折转。但对于使用螺旋方式缠绕形成的箔型屏蔽的电缆要形成干净完整的 360°搭接会有相当难度。同样重要的是，箔型屏蔽电缆中的任何加蔽线也都应该沿着屏蔽箔导电金属一面形成搭接。在箔型屏蔽电缆与屏蔽夹之间稍有松动的情况下，则可以通过将加蔽线在暴露出来的金属（或金属化）箔的导电表面上缠绕几圈来形成更为可靠的钳夹。

在普通的工程实践中，使用加蔽线来作为箔型屏蔽搭接的唯一方法已有许多年。但这样做显然会形成一个尾线，并且损害到电缆的 EM 性能。由于要使用金属化箔型屏蔽材料构成 360°搭接会有相当的难度，这类电缆的屏蔽效果在一定程度会依赖装配人员的装配经验和技巧，从而无法控制装配完成后的质量。所以在没有特殊要求的情况下，笔者推荐使用编织带屏蔽。

#### 5.2.7.6　尽量将 EMC 性能很差的尾线技术做得好一些

虽然作为常用的实践方法，使用绞合起来的短编织带或者使用箔型屏蔽的加蔽线以及使用一根导线将上述两者焊接到有一定距离的屏蔽搭接点上来形成电缆屏蔽的搭接方法已有二三十年了。但就如今和未来的新型的工程实践来看，这类搭接方法绝对是性能极差的实践方法。事实上它们会严重地损害电缆的屏蔽性能。

有报道指出，由于来自一个 PLC 的无电压接触的信号电缆具有一根搭接到 RF 参考面（这里采用的是机柜的背板）的 25mm 长的尾线，而使得在 70 MHz 左右的频率上导致对一个工业机柜的发射测量中的辐射测试的失败。使用一个金属鞍座夹来代替该尾线并将电缆屏蔽紧压在背板上后，在 70MHz 左右的频率上该机柜的发射降低了超过 20dB，并通过了测试。

图 3-5-34 用曲线形式显示了一个尾线对一个 25 针的超小型 D 形连接器的表面转移阻抗 $Z_T$的影响。$Z_T$是用来衡量一个电缆或连接器屏蔽效果好坏的一个测量：在一个给定频率上，较低的

$Z_T$意味着在该频率上的具有较高（好）屏蔽性能。一般地讲，一个大约为 10mΩ（毫欧姆）的$Z_T$会给出平均水平的屏蔽效果。但在对屏蔽要求较高的场合，则可能会要求 $Z_T$仅为 1mΩ 甚至更小。

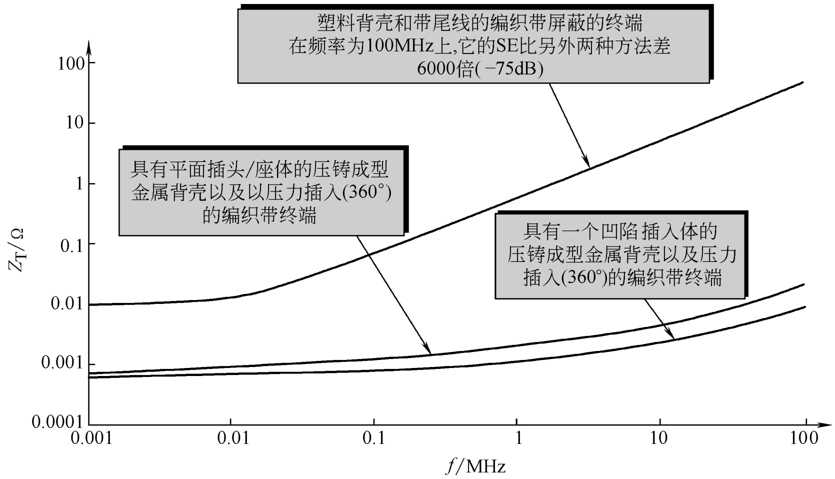



图 3-5-34　尾线对一个 25 针的超小型 D 形连接器 $Z_T$的影响

在图 3-5-34 中还显示了该超小型 D 形连接器在采用一根尾线来完成它的电缆屏蔽搭接时的屏蔽有效性（SE）。从图中的曲线可以看到它的平均屏蔽有效性 SE 可维持到频率大约为 20kHz 左右。随着频率的逐渐升高，电缆的 SE 则会随着逐步降低，直到频率高到 1MHz 时它所具有的 SE 变得完全无法接受的为止。将上述结果与正确的 360°屏蔽搭接方式相比，在频率为 100MHz 时，后者的 SE 将优于前者 75dB。

在有些安装工业机柜和完成搭接的人员当中，常将屏蔽导线的端头部位剥去 300mm 的屏蔽，并将一个有相当长度的绿/黄色隔离导线焊接到编织带或加蔽线的做法早已成为一个常用的实践方法。这使得连接到 DIN 导轨型或其他类型的终端器的导体（现在已不再是屏蔽导体），以及绿/黄导体有时需要延伸到远在 1.5m 以外的，一个相当大的铜质搭接条（大地终端）上。通常将它称之为 AC 电源大地条。虽然所有多余部分的未屏蔽导体都会隐藏在塑料制的电缆槽内，以致从外表来看离开电缆槽的导线既短又工整。但这类实践由于下述原因不论在任何场合都已不再允许。

在图 3-5-34 所示的综合测试结果中所使用的尾线大约为 30mm。在频率为 1MHz 上，这个长度足已严重地损害到（如果不是完全损坏的话）电缆的 $Z_T$（因此而导致的 SE 严重下降）。更长的尾线，即使它们是绿/黄色隔离导线或者是编织带，也将会使 SE 更进一步恶化。更甚至在塑料电缆槽中的剩余长度和所有非屏蔽导体还会与其他导线中或其他电缆中的信号之间形成大量的串扰。这很有可能使得使用屏蔽电缆来防止发生这种串扰的初衷完全丧失。

在工程实践中，往往会遇到下列的一些不同场合，它们所要求的屏蔽有效性（SE）和频率范围也各不相同。

1）在频率高到 100kHz 范围时，往往所需要的仅是平均（中度）的 SE 而已。例如为了防止来自 AC 电源和器件的 50/60Hz 的电场和磁场进入诸如热耦合、压力传感器和类似器件的敏感的传感器信号所需要的就是这类平均水平的 SE。

2）而诸如变速电机驱动装置和其他额定功率在 1kW 或更高的开关电源转换器等，在频率为 1MHz 以下时就已会形成高电平的电场和磁场。所以在有些情况往往所要求屏蔽的频率仅在

1MHz 以下。

3）而在频率远高于 1MHz 的情况下，若使用的是如 DIN 导轨型未屏蔽终端器，那么不论是任何场合要获得良好的 SE 性能都会相当困难。

在不得不使用尾线的场合，我们需要寻找一个尽可能有效的使用尾线的方法，以使它的影响降至最低。而在图 3-5-35 中所示的，使用带尾线的 DIN 轨道型终端器的例子就是这样的一种方法。一个类似的设置也可以用在电子单元的未屏蔽终端上。为了要在使用尾线的条件下获得最好的 EM 性能，要尽可能做到：

1）电缆的暴露导体和尾线应尽量的短。

2）要与装配的实际需要相一致（比如，大约 30mm）。

3）如在图 3-5-35 中所示的，应通过将屏蔽搭接终端和信号终端交替设置以保持它们尽可能靠近。

但要切记，采用尾线的屏蔽在频率超过 1MHz 以上时从来都不会起什么太大的作用。

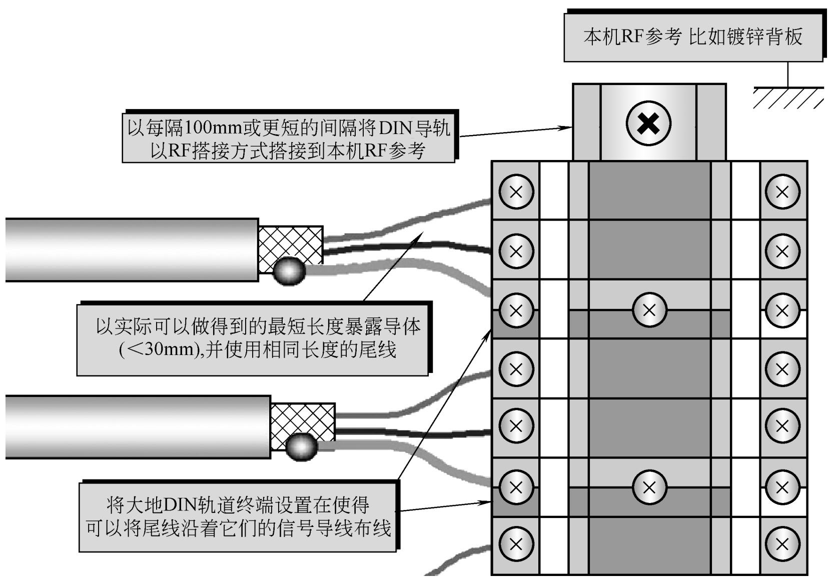



图 3-5-35　从不良 EMC 技术中获得它们的最佳性能-如何使用尾线

当使用 DIN 轨道型未屏蔽终端器将尾线与本机 RF 参考连接时，金属的 DIN 轨道本身应该以金属对金属的方式在其两端都完成与参考的搭接。若可能并应在沿着其整个长度上也应以每隔大约 100mm 或更短一些的间距形成这种搭接。把屏蔽搭接的终端（通常采用绿/黄颜色是为了表示它们要与 DIN 轨道相搭接，也就是说，它们处在大地电位）设置在信号/电源终端的两侧也会对它们的屏蔽提供一些帮助。虽然在 10MHz 频率以上，不要期望它们会提供任何有价值的帮助，如果会有一些帮助的话。决不应该为了整齐起见将用于电缆屏蔽搭接的绿/黄色终端组合在一起设置在 DIN 轨道的某一端。

若在每个电缆的屏蔽上都使用两根尾线，将会使尾线的 RF 性能形成有用的改善。两根尾线应该分别以焊接方式焊接在电缆屏蔽的两侧。并分别连接到电缆导体连接器终端的两侧。图 3-5-36 所示的就是上述情况的实际做法。

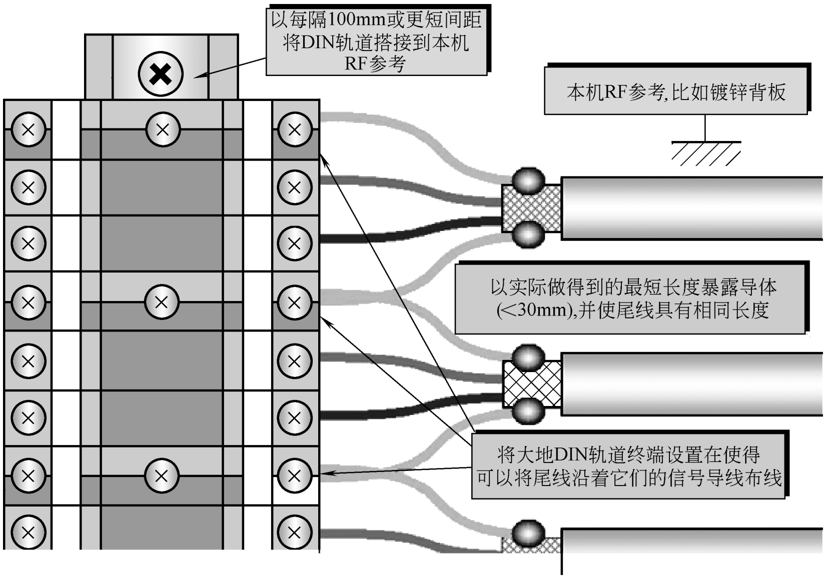



图 3-5-36　一个较好的尾线屏蔽终端法
（在频率 >1MHz 时，性能仍不够良好，但优于使用单根尾线的情况）

## 5.3　电路和单元与 RF 参考的搭接

正如在第 5.1 节中讨论中所指出的，只有将一个 RF 参考设置为是本机的（局部的）才会对一个电路的 EM 性能起到协助和改善的作用。具体地讲，它与电路或电子单元之间的距离不应超过所要控制的最高频率波长的 1/10（比如对一个高到 100MHz 的频率，该距离不应超过 30mm）。当然距离越近，EMC 的性能将会越好。在本篇第 5.2 节中我们则讨论了相对于 RF 参考如何对电缆形成最佳布线以及最佳搭接技术。这一节我们将要讨论如何在电气/电子电路、单元、模块或组件以致产品等与 RF 参考之间形成正确搭接的技术。

在这一节的讨论中，我们首先假定所使用的是由平板金属构成的非屏蔽，低成本机柜。而所要描述的技术是以不会增加太多成本（假如有所增加的话）条件下来试图获得最佳 EMC 性能。后面我还会着重讨论与屏蔽机柜相关的良好 EMC 工程实践的使用。

### 5.3.1　保护性搭接导体

图 3-5-37 显示的是如何正确地将一个 AC 电源进线的保护性导体（经常称之为保护性或安全用大地。在 AC 电源电缆中采用的是具有绿色或绿/黄色绝缘层的导体）与一个机柜的保护性接大地（PE）点相连接。虽然这个连接的出发点是以安全为主要目的的，但假如它在机柜内部所暴露出的长度不大于 150mm 或在更短的情况下，它也会帮助我们从机柜本身获得最佳 EMC 性能。

就 EMC 的观点出发，将 AC 电源进线在机柜外部形成搭接将是最佳的选择。但为了安全起见，它需要尽可能设置在位于靠近 AC 电源进线的端头处。虽然该搭接端点也可以采用螺栓方式形成，但最好是以电焊（而不是锡焊）方式置于机柜的一个侧面或背面。为了确保安全，形成焊接桩柱的最好方式是使用通过机柜上的钻孔并以穿孔螺栓作为基础，然后再加以焊接者。这样

做可以保证在产品使用寿命周期中，倘若由于某种原因而使焊接失效的情况下，该搭接仍然可以保持在它原有的位置上。

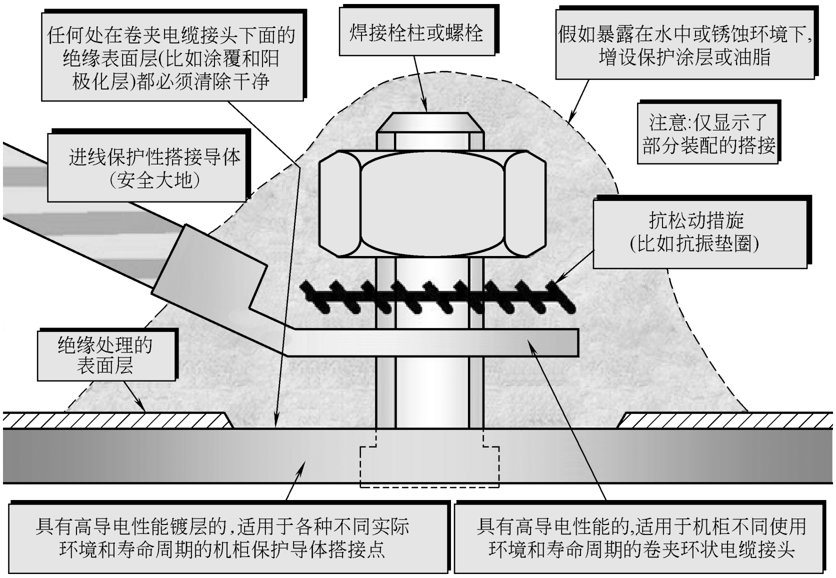



图 3-5-37　保护性导体与机柜的搭接

用于工业用电机控制机柜的安全标准 EN 60204-1 中规定，在一个搭接点上不允许连接有多于一个的保护性导体。许多实践经验告诉我们，这个要求往往都会被忽视。例如同时使用好几个搭接环，以星形扇出方式同时将好几个保护性导体搭接到同一个搭接桩柱上或者在一个 DIN 导轨型大地端子上连接有两个或多个绿/黄色导线是经常发生的。这样做将会使得工业用电机控制机柜无法达到安全法规的要求。对任何工业机柜来讲，每个搭接点上仅出现单一的大地保护搭接导线（导体）是我们所要推荐的良好工程实践。这样做的好处是，倘若由于某种原因需要将一个面板拆卸掉的情况下，它的保护性导线（导体）也将会同时断开。但却不会因此而断路任何其他部件的保护性搭接。

因此为了形成保护性导体与背板之间的搭接，笔者推荐在接近进线安全大地端头位置附近使用各自分离的焊接或螺栓型搭接桩柱（当然还要考虑到两个金属面之间要有足够大的接触面积）。前面的图 3-5-19 右下角所显示的就是至少具有两个搭接端子的例子。

许多控制板制造厂商常会使用一个实心整体金属块（通常称之为 AC 电源接大地条）代替它们的安全大地星形点来形成与机柜壁的可靠搭接。图 3-5-38 所显示的就是这样的例子。当使用这种接大地条时，一个将该大地条搭接到机柜的金属壁的桩柱应该置于直接靠近所连接的进线保护性导体的地方。

将机柜结构的所有部件间的接缝以焊接方式连接在一起永远都是最好的搭接方式。当然也可以采用沿着它们的接缝，在多个位置上形成点焊或用螺栓甚至铆接来形成金属与金属间的搭接。这一点在前面的第一节中已有所讨论。这些做法都会帮助机柜形成最好可能的 RF 参考。但在需要的情况下，也可以使用导线、导体条或金属编织带来形成它们间的搭接。作为一个例子，图 3-5-38 所显示的就是如何在一个机柜中将安全性能与 RF 搭接结合在一起考虑的一些基本的具体做法。

如上述所指出的，本章前面的图 3-5-19 和这里的图 3-5-38 显示的都是安装有一个背板的工业

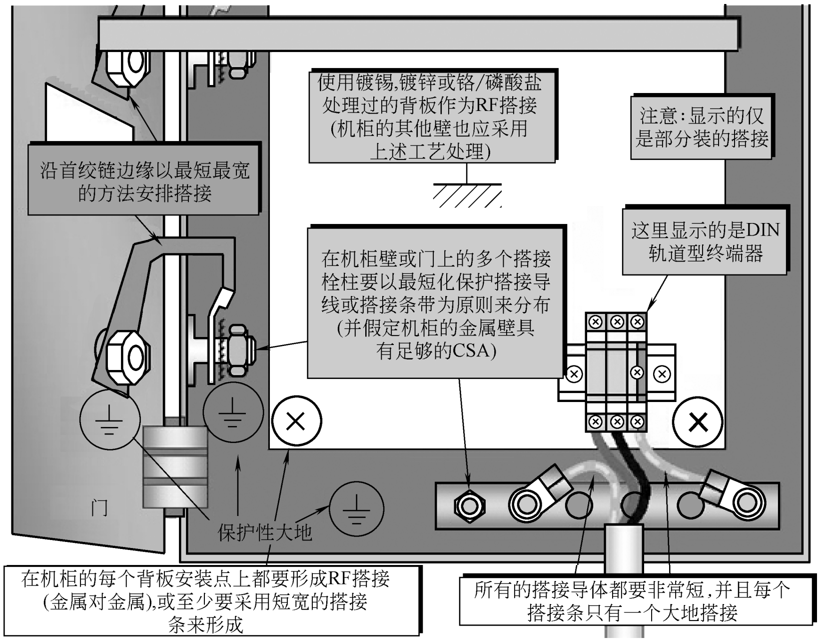



图 3-5-38　一个非屏蔽机柜中的保护性搭接

用机柜保护搭接的例子（而不是采用安装机架的机柜）。并且假定了：

1）考虑到了所使用的材料（比如低碳钢）和机柜最大运行温度条件。

2）并根据相关的安全标准要求（典型的是指 EN/IEC61010-1 或者 EN/IEC60204-1。要注意使用的是电流版本），机柜壁的横截面积（CSA）足以承受与 AC 电源类型和电源进线电缆有关的大地故障电流。

安全性能永远都比 EMC 性能更重要！在任何情况下都不允许为了 EMC，而牺牲任何安全性能。

在对上述所要求的 CSA 获得满足的条件下，图 3-5-38 显示了机柜的门、可拆卸面板（和其他任何与机柜结构相关联的，要求安全接大地者）部件都应该使用实际上可行的最短和最宽的导体（比如金属条或带）并以各自的搭接桩柱或端头在最近的机柜壁位置上形成它们的保护性搭接。一般地讲，保护用搭接导体条带的长度越短，金属机柜所能提供某种程度屏蔽得益的频率上限就会越高。类似地，使用多于一个的短保护搭接导线、条或带于所涉及的部件上，并在沿着它们的连接长度、高度或宽度上均匀地分布搭接点将会获得较好的 EMC 性能。正如在本章前面的图 3-5-1 和图 3-5-2 中所示，推荐的间距为 150mm 或更短些。

图 3-5-39 显示了将一个保护性搭接导体连接到 RF 参考的具体做法。（图中的例子使用的是安装有背板的机柜）请读者在阅读此图时同时参阅图 3-5-6 和图 3-5-4，并进行对照和比较。

当机柜的最大尺度超过所要控制频率波长的 1/20 时（取决于对机柜 SE 的要求），这样一些搭接条或编织带几乎不能提供任何 EMC 性能上的得益。因此不论它们是多么的短，要求使用导电密封衬垫于机柜门和可拆卸面板的四周几乎是不可避免的。

为了形成较大的本机 RF 参考以及从任何一个普通金属机柜的屏蔽技术使用中获益，应该在背板的每一个安装点上都以金属对金属的 RF 搭接方式搭接到金属机柜上。由于有些机柜是由塑料安装支架所构成，在许多情况下，它们的一般安装点上往往都无法提供所要求的 RF 搭接。在这种情况下，应该在背板和机柜之间使用短而宽的搭接条、编织带或者安装支架来提供 RF 搭

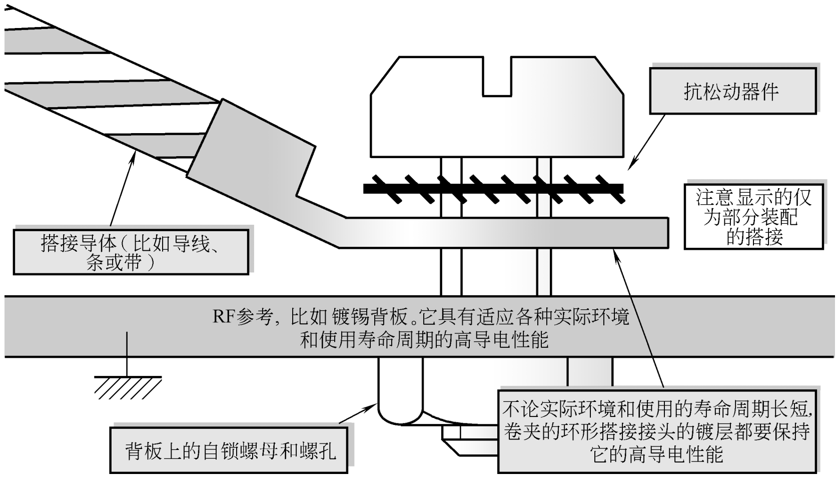



图 3-5-39　内部搭接导体与 RF 参考的连接

自锁螺帽和螺孔的位置设置应以使保护性导体形成最短长度为原则（还应使用实际可行的最粗导线或最宽搭接条带）

接。同样的，在任何电缆进出背板的地方，也应该在背板和机柜壁之间使用类似的 RF 搭接。

## 5.3.2　具有绝缘壳体的电气/电子单元与 RF 参考的 RF 搭接

有些隔离的设备单元，比如双隔离类型（根据安全标准），不要求它们的 AC 馈电电源存在安全大地连接。但即便如此，它们仍可能各自需要有一个功能性大地来与机柜的 RF 参考相连接。正如图 3-5-39 中所示，隔离的单元仅能使用导线、金属条或编织带与 RF 参考相连接。这个方法要求使用实际可能做到的最短的导线、金属条或编织带在任何保护（大地）导体或功能性大地与本机 RF 参考之间形成连接。图 3-5-40 显示的就是这种实践的一个例子。

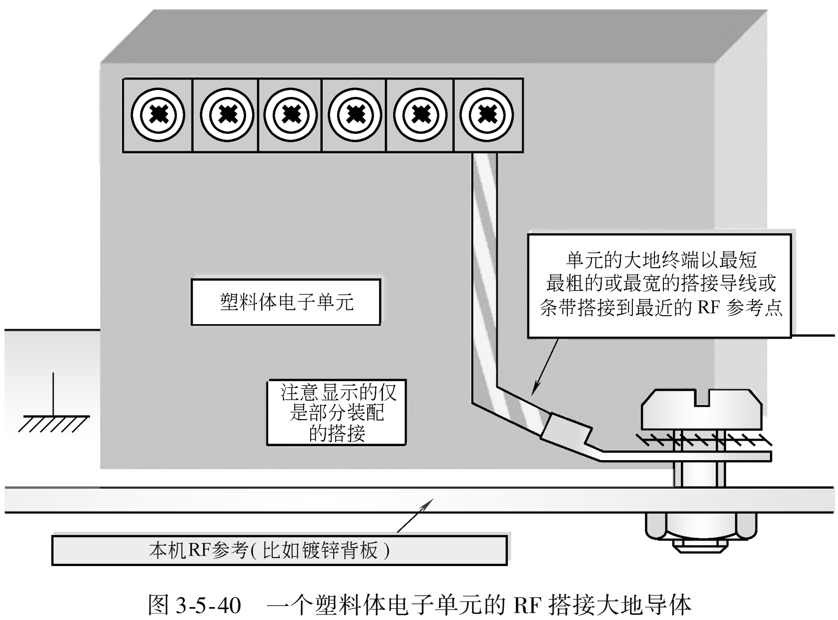



图 3-5-40　一个塑料体电子单元的 RF 搭接大地导体

应该引起读者的注意的是，长度仅为几厘米的导体（不论是圆导体、宽金属条、还是编织

带）都可以在频率高于几兆赫以上时使这种连接完全失效（甚至变为抗导电体）。因此虽然这个方法的使用是试图从一个隔离的单元中获得最佳 RF 性能，但显见的是，人们不可能指望由一些本身仅具有很差 EMC 性能的单元构成的设备中获得良好的 EMC 性能。

进出这类单元的屏蔽电缆应该使用在第 5.2.7 小节中描述的几个方法中的一种来将它们的屏蔽搭接到本机 RF 参考。除非供应商的安装说明中特别规定禁止这样做。那么剩下的唯一实际选择就是使用尾线。但要理解，尾线的使用会使在频率高于 1MHz 时的屏蔽性能变得非常差。

在禁止使用电缆屏蔽形成搭接的场合，要特别想办法确认它们的供应商是否真正理解其中的真正含意。用 EMC 专业术语来讲就是，既然如此（不能使用电缆屏蔽形成搭接）为什么还要选用屏蔽电缆？这类检查起码可以防止万一它们只是盲目地随从传统的和早就过时的实践。换句话讲，它们仅是在试图避免地环路的形成而已。

## 5.3.3　具有金属壳体的电气/电子单元与 RF 参考的 RF 搭接

这一节我们将讨论单元金属壳体表面具有导电的表面镀层（比如表面镀有光亮的或纯化的锡，经过铬酸盐/磷酸盐处理过的铝）的情况。但下面的讨论基于如下假定：假如它们的表面具有喷涂或阳极化以及其他绝缘层，那么这些绝缘的涂层已被去除并再经过高导电性能的防锈处理（比如掺银比例很高的锌或铝的涂层，以在形成良好的导电表面的同时，还形成了很好的表面防锈蚀能力）。假如没有经过任何上述的处理或在供应商的安装说明中特别注明不允许搭接到外部金属罩壳的场合，应将该单元作为一个隔离的部件处理。如上节所述，并可以期望获得与上节情形相类似的 EMC 性能。

我想在这里再次指出，倘若在供应商的安装说明书中禁止使用一个部件的壳体形成搭接的场合，则与上述情况相同，也应加倍小心检查是否它们仅是盲目地随从传统的和过时的实践方法，以试图避免地环路的形成而已。

采用导电镀层金属壳体的部件通常都会比采用涂层、阳极化或绝缘体部件的 EMC 性能来得好。同时，它们也为通过将它们的金属壳体搭接到 RF 参考来改善它们的 EMC 性能提供了较多的机会。所以倘若对于某个特定的功能而言，假如可以对所采用的电子单元进行选择的话，而机柜制造厂商又没有就可供选择电子单元之间的 EMC 性能进行比较的详细数据作为选择依据的话，应该毫不犹豫地选择具有导电镀层的金属壳体者。

在频率为 1MHz 以上的射频频率上，采用直接金属表面间的电气搭接会给出最佳性能。并应将它使用于所有电子单元上的金属壳体与本机 RF 参考的搭接。图 3-5-41 和图 3-5-42 所示的就是这样的两个例子（请有兴趣的读者与前面的图 3-5-4 相比较）。

假如金属壳体安装点间的距离超过大约 100mm 以上时，若能在它的金属罩壳和 RF 参考之间增设更多的 RF 搭接点，一般地讲，将会进一步改善 EMC 性能。理想的是，应该在部件的金属壳体和 RF 参考之间采用螺栓来紧固。如需要并采用低矮的金属安装支架（并也具有高电导率表面镀层）。但通常都不会允许这样做。因为这样做会在单元壳体上增加钻孔的数目，从而将会损坏部件或造成保修合约的失效。可接受的选择做法包括有使用若干个导电密封衬垫（如图 3-5-5 所示）或金属指簧（请参阅图 3-5-6）。

图 3-5-43 显示了一个安装在一个机柜内的 55kW 变速电机驱动装置。AC 馈电电源滤波器，DC 电源和变速驱动装置本身分别安装在镀锡的屏蔽盒内，并分别使用图 3-5-37 和图 3-5-42 所示的 RF 搭接方法搭接到镀锡的背板上。将图 3-5-43 所示的装配图与图 3-5-20 相比较，读者一定会注意到，电机电缆的屏蔽是采用鞍座夹的安装方法安装到从驱动装置的外壳（它是 RF 参考）延伸出来的一个很宽的安装支架上的。

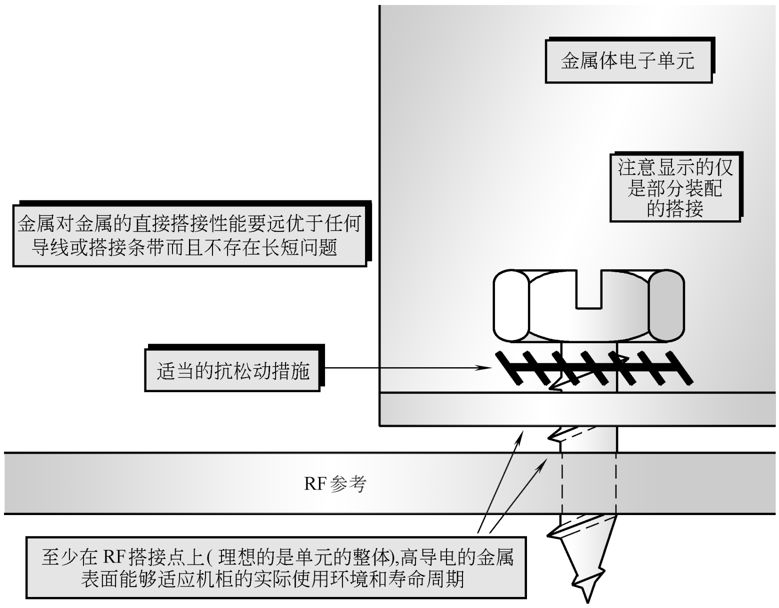



图 3-5-41　金属体单元与 RF 参考的直接 RF 搭接

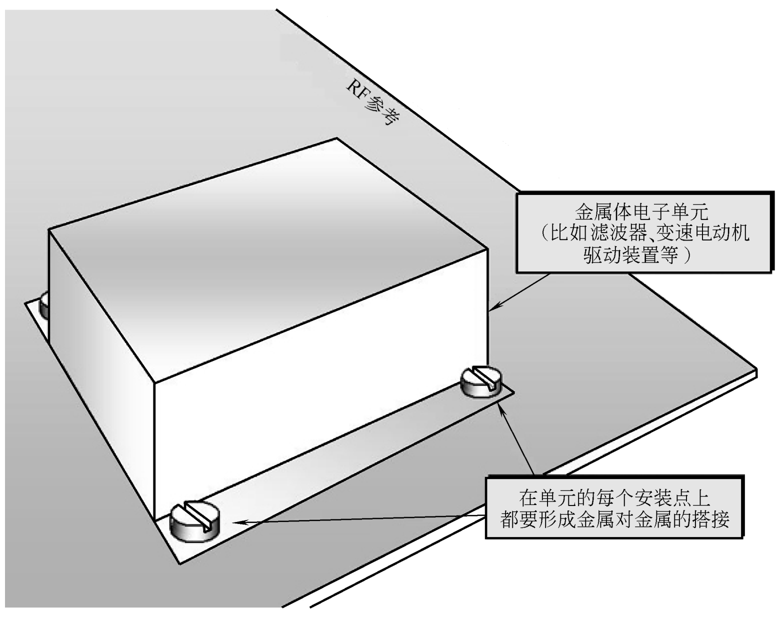



图 3-5-42　金属体单元与 RF 参考的直接搭接

标准组件单元，比如可编程序逻辑控制器（PLC）通常都会单独构成一个带有罩壳的基本组件。模件插入其中。作为一个整体，这个带有罩壳的组件应以它是隔离的还是不隔离的来决定是按照本篇第 5.3.2 节还是第 5.3.3 节中所描述的技术来处理。

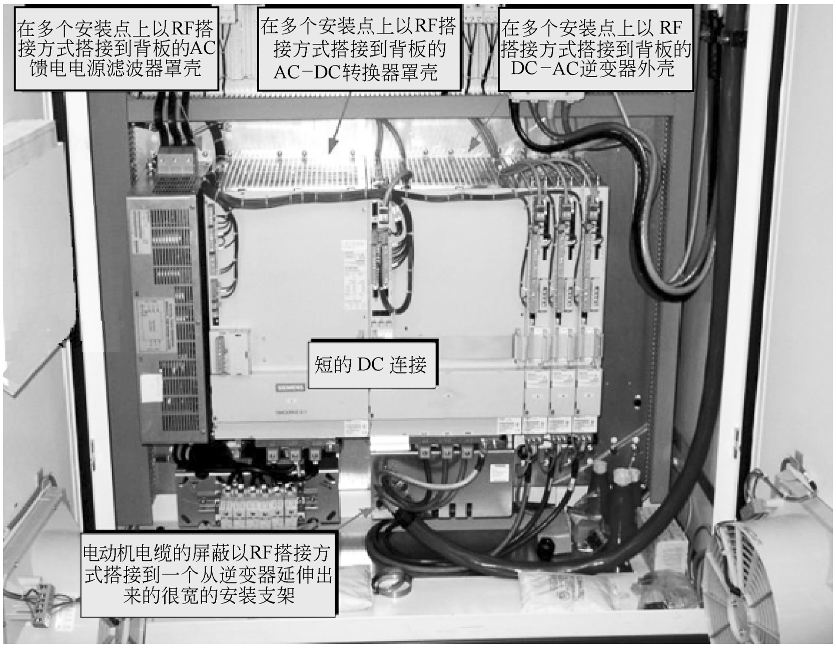



图 3-5-43　机柜内的变速电机驱动装置的实物照片

## 5. 3. 4　PCB 与 RF 参考的 RF 搭接

理想地，PCB 应该安装在具有导电镀层的罩壳内，并按照上面本篇的第 5. 3. 3 节所描述的技术来处理。但有时机柜也会使用不带有罩壳的 PCB，特别是在那些机柜是由制造厂商为用户特制的情况。图 3-5-44 显示了如何将一个 PCB 自己的 RF 参考（通常是它的 0V 平面）与机柜的 RF 参考形成搭接的基本原则。搭接点不仅要广泛地分布在整个 PCB 区域的周围，而且还应在板面

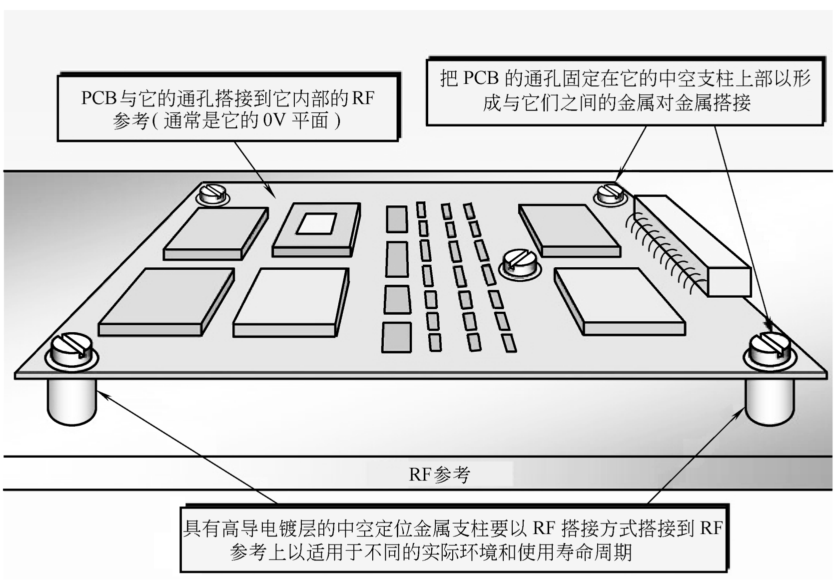



图 3-5-44　一个 PCB 与它的本机 RF 参考的搭接

的其他部位以尽量均匀的方式分设搭接点。搭接点间的理想间隔距离应该是所要控制最高频率波长的 1/10 或更短些。

当然，假如 PCB 供应商特别指出禁止这种搭接的情况除外。同样用户应向供应商查询是否真正理解这样作对 EMC 性能意味着什么以及为什么要禁止这样做。还是那句话，因为完全有可能它们仅是盲从传统的和早就过时的实践，试图避免形成大地环路而已。

PCB 与参考之间的搭接点并不一定非要使用安装螺栓（螺钉）。它们也可以使用前面曾介绍过的，特别设计的钳夹式安装桩柱来完成。图 3-5-45 所示的就是这种特别设计的钳夹式安装桩柱中的一种。当然也可以使用如图 3-5-6 中所示的指簧型。有些制造厂商（比如 Kitagawa 公司）特别设计生产用于 PCB 表面安装和焊接的指簧。通过它们的使用可以形成在 PCB 与本机 RF 参考之间的附加 RF 搭接。

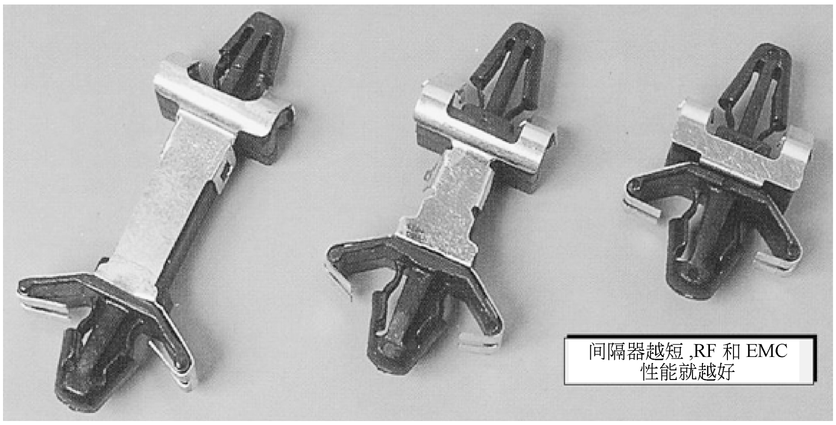



图 3-5-45　一类容易安装和低成本的 PCB 参考搭接元件

（图中所示为 Kitagawa 公生产的框架搭接间隔器）

## 5. 3. 5　电容性和混合型 RF 搭接

有时，会有着明显的客观原因不希望在电气/电子组件（包括 PCB 在内）与它的本机 RF 参考之间直接形成金属对金属的连接。如前所述，在这些情况下，仍然可以使用在每个搭接点上的串接电容形成 RF 搭接。在有一个搭接点是直接搭接，而其他搭接点均为电容性搭接的情况，我们称为这种搭接为混合型 RF 搭接。

用于电缆屏蔽与 RF 参考间的电容性和混合型搭接已在前面本篇的第 5. 2. 7. 2 小节中有过描述。完全相同的问题以及电容选择的方法与技术也同样适用于 PCB 在内的电气/电子组件的 RF 搭接。

就一个工业机柜来讲，当设计一个要求具有电容性或混合型搭接的 PCB 时，与搭接点串接的电容不仅应该安装在 PCB 上，而且与这些电容相关联的印制线条和焊盘也应设计的尽可能的小，以减小它们的电感，从而达到获得最佳 EMC 性能的目的。

## 5. 3. 6　安全搭接和 RF 搭接的结合使用

在许多工业机柜中，往往可以很容易地就将安全和 RF 搭接结构结合在一起使用。这一点已在本章前面的第 5. 3. 1 、第 5. 3. 2 和第 5. 3. 3 节中都有所讨论。这样做的好处是：它不仅节省了时间，改善了 EM 性能，而且还可以不必将集束的绿/黄色导线设置在塑料的电缆槽中。从而为

其他电缆留下更多的空间以及使机柜布线更为容易和合理。

然而在大地故障可能会导致非常大电流进入到保护性搭接件的场合，机柜结构的 CSA 很可能不足以承受这样大的电流。所以很可能不允许使用 RF 搭接于保护性搭接系统中。同时，这对某些安检人员来讲也是一个大问题。因为在检查中，他们往往无法判断来自大多数/全部保护性搭接结构件和设备组件的任何绿/黄色导线，导电条和编织带是否已连接到 AC 馈电电源接大地条。

在 RF 搭接不能用来作为保护性搭接系统的一个组成部分的场合，RF 参考系统和传统的保护性导体系统会同时存在，从而形成大量的地环路。在这类情况下，只要 RF 搭接系统使用的是最短的导线、导电条和编织带（在工程实践中，推荐采用金属对金属的直接搭接），我们并不在乎保护性搭接导体的长短。虽然，如前所述，这样做会形成大量的地环路，但正如本书第 1 篇中曾指出的：一般地讲，不论对信号、EMC、还是安全性来讲，许多地环路的存在是一件好事。前提是电子设备的设计良好以及存在的只是大量的小的环路，而不是一、两个大型环路。

## 5.3.7　滤波器的选择以及与 RF 参考的搭接

### 5.3.7.1　滤波器的选择

虽然在前面已使用了一整章的篇幅就如何正确的选择滤波器的有关问题进行了讨论。但笔者仍希望在这里就滤波器的选择再做一个概括性的说明，以强调它的重要性。正如在图 3-5-18 中所示，市场上有着大量的可供选择的 AC 馈电电源滤波器，当然也还有大量的信号滤波器可供选择。所以关键是如何为你的应用正确地选择它们。当选择 AC 馈电电源滤波器时，最安全的办法是假定：不论是在共模的情况下还是在差模的情况下（有时被滤波器制造厂商称为不对称的和对称的情况），使选用的滤波器在任何频率上的衰减都不会好于由它所有在 50Ω/50Ω 匹配的情况和在 100Ω/0.1Ω 以及 0.1Ω/100Ω 失配情况所导出的最差性能数据曲线（请参阅本篇第 4 章图 3-4-3）。仅仅使用 50Ω/50Ω 衰减曲线很可能会导致滤波器对一个所不希望出现的噪声频率的放大而不是衰减。

信誉良好的滤波器制造厂商通常都会提供覆盖整个所涉及频率范围的曲线。这其中包括传导频率范围（频率下降到 150kHz 或更低）以及辐射频率范围（比如高到 1GHz 或更高）在内的所有上述数据。

值得引起读者注意的是，用于 EMC 的最佳滤波器都会具有无缝隙的金属壳体，并以法兰盘或其他方式至少在两个点上形成与本机 RF 参考的金属对金属的搭接。

### 5.3.7.2　滤波器与 RF 参考的搭接

有些滤波器仅仅依赖于铁氧体的使用，所以它们并不需要以任何形式形成与 RF 参考的搭接。这种类型的滤波器包括有在图 3-5-17 中所示的电缆扼流圈。这种电缆扼流圈在所要控制频率上没有足够良好的 RF 参考时特别有用。

然而，大多数类型的滤波器，这包括所有的中等性能和高质量的滤波器在内，通常都会包括有电容器。而且这些滤波器的 EMC 性能在很大程度上依赖于它们的高导电金属壳体与一个具有较低阻抗的本机 RF 参考的金属对金属的搭接。而且这个所谓的较低的阻抗值是指必须要比在所关心的频率上所涉及的电容的阻抗更低。更进一步讲，这些搭接又都必须在所有它们的安装点上形成。这一点已在图 3-5-41 和图 3-5-43 中有所显示。

许多类型的连接器都采用内置的滤波器。其中有一些就是由简单的铁氧体构成的。所以根本不需要与任何参考相连接。还有一些就是简单地使用一些电容器，再就是一些（价格上会贵一些）由 T 形或 π 形滤波器插针所构成。

为了保护产品中电子设备免受外部 EM 骚扰，安装在外部电缆上的滤波器应该设置在该电缆穿越本机 RF 参考边界的位置上。但为了帮助降低由机柜内部噪扰的电气/电子单元的发射所引起的干扰而设置的滤波器则应该安装在尽可能靠近该单元的本机 RF 参考的位置上。

当滤波器必须同时用于上述两个目的时（比如与 AC 变速电机驱动装置相关联的 AC 馈电和电机驱动电缆），它们在机柜内部的确切位置的确定会有相当难度。但一般地讲，最好是将噪扰的单元尽量靠近 RF 参考的边缘设置。并且还要考虑到它的安装方向。这样一来，不仅可以使滤波器尽可能的安装在噪扰单元的附近，而且还靠近滤波电缆进出位置的参考的边缘上。

在 AC 馈电电源电缆上安装滤波器应遵循下面的原则：进入到机柜内部的外部 AC 馈电电源电缆的长度应尽可能的短。就一个工业机柜来讲，它的推荐长度不应超过 150mm，而且要在它的整个长度上都保持与 RF 参考尽可能靠近。如可能的话，尺寸较小的产品应该使用穿壁式安装型 AC 馈电电源滤波器。比如常用的插座型 IEC320 滤波器就是其中的一种。这样做的一个好处是根本就不需要为外部 AC 馈电电缆的进出打孔。但要特别提醒读者注意的是，此时即便在 AC 电源开关处于切断的情况下，安装在 AC 电源开关前面的 AC 馈电电源滤波器（或工业机柜的门绝缘装置）仍然会处于带电状态。所以必须在它们的端头上提供接触保护和适当的安全警示（当然，还必须满足所有其他相关安全标准的要求）。

滤波器的输入和输出导线在任何情况下都绝对不能相互靠近。并且两者所使用的电缆类别至少应该相差一个等级（请参阅本章第 5.2.3 节）。级联 AC 馈电电源滤波器在使用不当的情况下会相互影响，而使整体 EMC 性能甚至比仅单独使用一级时更差。所以在一个单一电缆上必须使用级联滤波器时，所增设的滤波器数目不仅很可能不得不具有比看起来所需要的更多，而且可能需要采用更大、技术规范规定的更高的滤波器。

### 5.3.8 最好采用单一的连接器面板

每一个机柜都最好仅有一个连接器板面。这样做可以使所有进出 RF 参考的外部电缆位于机柜的同一侧或同一边缘的同一个位置上。这样做的好处是（结合这里所描述的其他技术在一起）在很长的外部电缆中流通的 CM RF 电流（共模射频电流。有时称之为表面电流）可以通过连接器面板在电缆之间流通或通过屏蔽终端和安装在该面板区域上的滤波器在 RF 参考边缘流通。这一点在一些电气上特别噪扰的环境或在雷电期间尤为重要。

在使用本章第 5.4.2 节中所描述的技术时（即连接器面板作为屏蔽机柜的一个屏蔽组成部分），倘若所有的外部电缆都在它们所通过连接器面板的位置上完成滤波或屏蔽的话，单个连接器面板技术将会给出最佳效果。这是因为外部电缆中的循环 CM 电流不仅不再会在机柜的其他结构或 RF 参考中流通，它们也不再会试图通过内部电子设备和它们的电缆中寻求其他流通途径。从而大大地改善了产品对外部 EM 胁强的抗扰度。与此同时，这样做还能帮助机柜内部本身所产生的 CM 电流仍保持在机柜内部，从而大大地降低了发射。

### 5.3.9 VGA 显示屏与 RF 参考的 RF 搭接

VGA LCD 是现代工业机柜中经常使用的显示屏（器件）。但它很可能成为一个强大的发射源。但假如它们具有触摸式屏幕的话，它们还是会对产品的抗扰度造成问题。通常用来解决这个问题的办法是尽可能只购买那些具有整体金属覆盖背板的 VGA 显示屏，而该背板又应该是能够在电气上与显示屏周边金属安装框架相搭接的那种。这样一来，VGA 显示屏的金属周边就可以进一步以金属对金属或使用导电密封衬垫的搭接方式与金属机柜的门或某个金属壁形成 RF 搭接。而我们已知道，通常情况下，机柜的门或金属壁总是机柜 RF 参考的一个组成部分。这个方

法实际上可以被看做是在本篇第 5. 4. 3. 2 小节中将要描述的干净盒/肮脏盒方法的一个变化形式。

假如无法选用具有完整金属背板的 VGA 显示屏的场合，人们可以使用薄金属（或铜质带）制作一个，并使用导电胶或导电密封衬垫沿着其周边与显示屏的金属安装框架形成 RF 搭接。

假如上述所有的方法都无法实现的话，恐怕唯一可供选择的就是使用一个屏蔽的视窗了。关于这一点还请读者参阅后面的第 5. 4. 3. 2 小节。

## 5. 4　使用屏蔽的机柜

### 5. 4. 1　简介

在上述本篇的第 5. 1、第 5. 2 和第 5. 3 节的讨论中都假定了，在产品装配过程中，不仅存在有一个金属罩壳、背板、支架安装系统或机柜本身可用，而且可以将它们用来作为一个本机 RF 参考。但并没有假定机柜本身的设计是否可以提供任何特定的屏蔽性能。

但在某些实际应用中很可能需要采用屏蔽的机柜，甚至是有特定屏蔽性能要求的机柜。其原因有二：

1）对安装在机柜内部的电子单元来讲，机柜计划应用与运行的 EM 环境可能过于恶劣。

2）来自机柜内部的电气或电子单元的 EM 发射过高，需要使用一个屏蔽的机柜防止这些发射对外部其他电气/电子设备形成干扰。更广义地说，防止机柜对外部 EM 环境造成污染。

对一个机柜形成屏蔽通常都会要求使用金属制机柜或具有高电导率金属涂覆表面的塑料机柜（掺有导电材料的塑料在制造和使用上都会过于困难）。所以在对这类机柜的设计、装配和安装过程中要特别小心，以防机柜所提供的屏蔽有效性受到损害。这里要强调两点：

1）所有进出机柜导体的屏蔽或滤波要在它们穿越机柜壁的那一点上完成。

2）要对包括门、可拆卸面板、显示和通风系统所形成的缝隙和孔洞进行严格控制。

有关各种尺寸屏蔽罩壳的设计和装配的详细内容已在本书的第一篇中有过详细的介绍。一个用作系统设备的工业机柜的屏蔽与屏蔽罩壳的设计和装配在原理和工程实践中都没有本质上的不同。所以请需要的读者参阅该篇中的有关章节。

### 5. 4. 2　进出机柜导体的屏蔽和滤波

具有极佳 EMC 性能的，带有全屏蔽显示窗和通风口的现成屏蔽机柜已可以从一些专业制造厂商购置。但是若在装配和安装过程中，由于某种（些）需要而为附加的门窗的安装单元而在机柜上裁剪出新的孔洞、钻孔；安装质量很差的滤波器；采用不良的电缆屏蔽技术或屏蔽搭接；甚至在操作和运行中将门窗开启等都会使原设计的机柜屏蔽有效性严重下降，甚至完全丧失。本节着重讨论电缆贯穿机柜壁可能造成的问题。下面本篇的第 5. 4. 3 节将着重讨论有关孔洞和缝隙的问题。

所有进出机柜的导体在它们进出机柜壁的那一点上完成屏蔽或滤波的同时还必须以 RF 搭接方式搭接到就近于该进出点的机柜壁上（或底面、背面等）。任何类型的导体都不能例外！比如不论它们是采用抽丝形成的光纤导线；还是用于液压或气动装置的金属导管或由金属加强的柔性导管或电缆铠装等就是其中的一些典型例子。图 3-5-46 显示了对贯穿机柜壁电缆形成控制的一般原则。

在工程实践中，往往会发现位于机柜某个侧面上的一个极不起眼的计算机鼠标用的电缆贯穿孔就可以使原设计机柜的 SE 完全丧失掉。通常鼠标电缆所携载信号的本身并不会引起发射。问

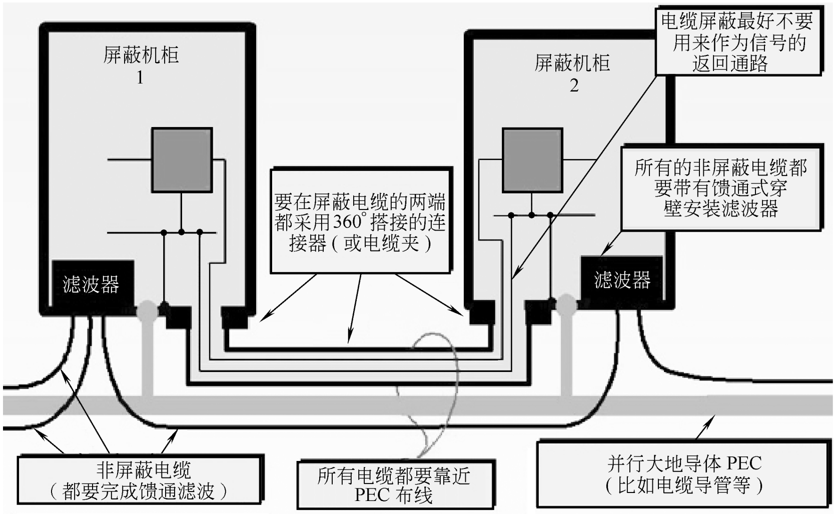



图 3-5-46　屏蔽罩壳间的互连接

题出在鼠标电缆与其他导体一样是一个意外天线。它们在贯穿点两侧的两个部分都会对 EM 噪声拾波，并再辐射出去。甚至进入到另外一侧。所以，它们的存在破坏了成本很高的屏蔽花费。

### 5. 4. 2. 1　屏蔽电缆进出一个屏蔽机柜

图 3-5-47 显示了，当屏蔽电缆贯穿一个屏蔽机柜时所要求使用的良好 EMC 工程实践。

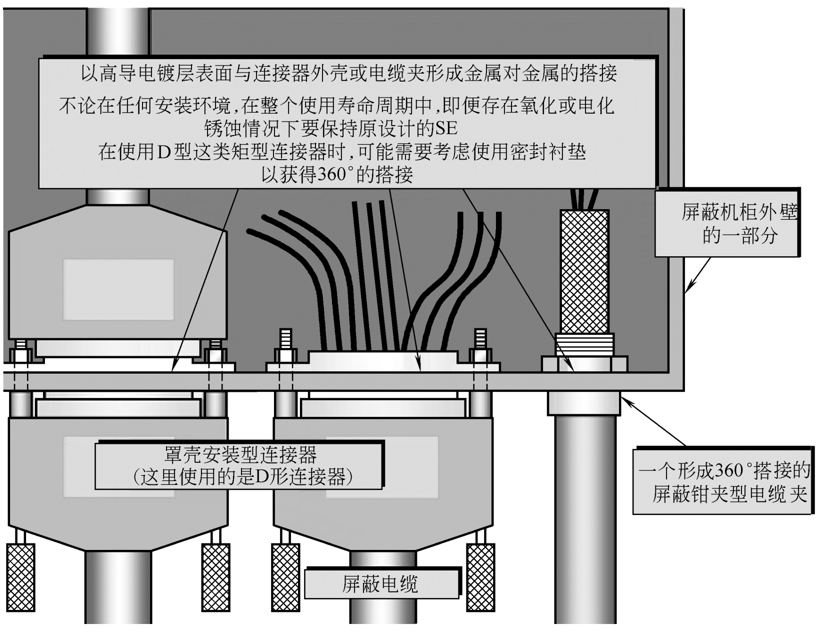



图 3-5-47　屏蔽电缆进出一个屏蔽机柜

机壳安装型连接器的金属壳体或电缆夹必须在它们贯穿机柜壁的那一点上与屏蔽机柜的壁形成多点的金属对金属的搭接。用于电缆安装型连接器的电缆屏蔽的 RF 搭接技术已在前面本篇的第 5. 2. 7. 4 小节和图 3-5-24 ~ 图 3-5-27 中有所讨论和显示。其中尤为重要的不仅是要保证机柜应具有适应于它们所使用物理环境的高导电镀层，而且该镀层要能够在机柜的使用寿命周期中

一直保持良好的原始技术要求。退一步讲，起码是要在连接器或电缆夹安装部位的区域应该是这样。

使用圆柱形连接器和电缆夹通常都会要求并在沿着它们的机柜贯穿孔周边形成良好的 360°电气搭接。而矩形连接器则不然。它们通常仅能在它们的安装点上（比如一个 D 形连接器仅有两个安装点）获得可靠的 RF 搭接。因此在要求具有高 SE 值或所要控制的频率高于 100MHz 的场合，矩形连接器与机柜壁形成搭接的装配过程中必须为它们设置导电密封衬垫以获得沿着它们的四个周边的良好 RF 搭接。目前已有若干个生产 EMC 密封衬垫的制造厂商生产用于不同类型机柜和罩壳壁安装型连接器的 EMC 密封衬垫。图 3-5-48 所显示的就是其中的一些。

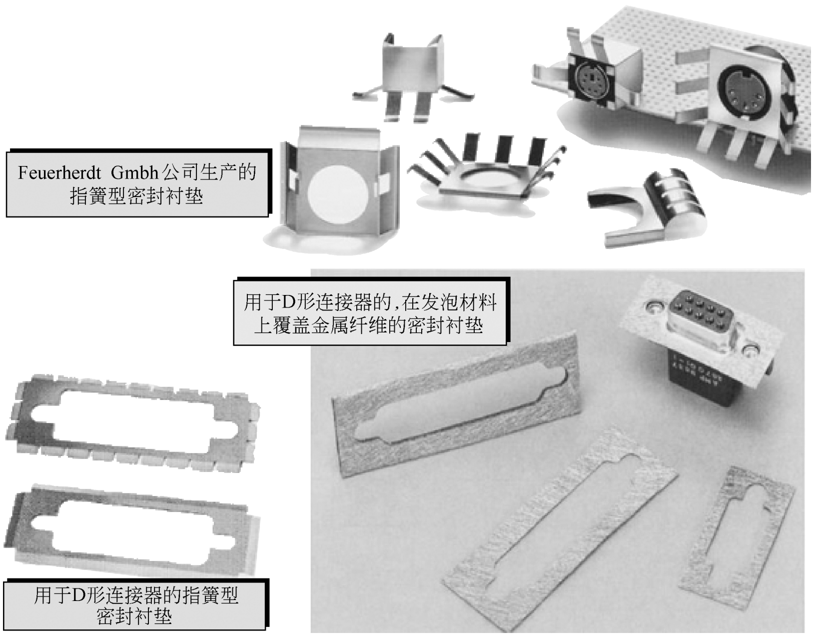



图 3-5-48　一些用于屏蔽不理想连接器的密封衬垫

鞍座夹、P 形夹、尾线和任何其他不能在机柜壁的安装连接器或电缆夹孔洞周边形成 360°电气搭接的搭接方法都不得用来完成电缆进出屏蔽机柜时电缆屏蔽的搭接。当然在非常特殊的情况下也可能有例外。比如在不要求屏蔽机柜在频率高于 100kHz 以上时仍具有屏蔽效果的场合就是这样一个特殊的环境（但即便此时笔者也不推荐使用尾线）。

#### 5. 4. 2. 2　良好的屏蔽实践与供应商的应用说明发生矛盾的情况

在实际应用中，经常会出现分别安装在两个不同的机柜中的两个产品、组件或单元需要通过屏蔽电缆相互连接在一起的情况。但若其中一个的 EMC 安装说明中指出，它的电缆屏蔽只能在其中的一端上完成连接（通常是指与设备单元上的一个螺栓端头或连接器的一个插针的连接）。但问题是该单元的供应商是否使用的是真正良好的 EMC 设计，还是仅仅简单的沿用已废弃了一二十年的老的、传统的未经任何修改的说明。当然，除非供应商有足够的理由证明它的 EMC 安装说明要求是必须执行的，否则它们将不承担任何所导致干扰的后果的情况除外。

进一步的问题是，我们都已知道，为了获得良好的屏蔽效果，电缆屏蔽的两端均需要以 RF 搭接方式分别搭接到两个屏蔽机柜壁上。倘若仅按照设备/单元供应商的安装说明只在其一端完成搭接的话，不可避免地会使屏蔽有效性遭到致命的损害。图 3-5-49 显示了一个解决办法：使用具有相互隔离的双层屏蔽的屏蔽电缆。并将最外层的隔离屏蔽层按照所允许的方式，以 RF 搭接

方法在两端分别搭接到屏蔽机柜上。而隔离的内层屏蔽可以按照供应商所规定的 EMC 安装方式完成。

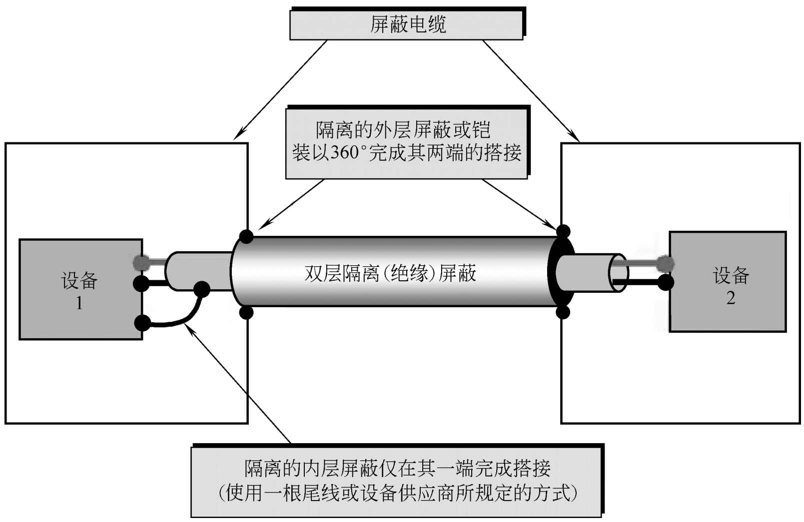



图 3-5-49　电缆屏蔽两端搭接技术与制造厂商的安装说明发生矛盾的情况

在两个不同的供应商都坚持电缆屏蔽必须仅在一端完成搭接，至于在哪一端完成搭接两者又有不同的要求情况下，图 3-5-49 所示的方法可以保证机柜的 SE，但不能解决在内层屏蔽的哪一端需要完成搭接的问题。

**5.4.2.3　非屏蔽电缆进出一个屏蔽机柜的情况**

所有进出一个屏蔽机柜的非屏蔽电缆都必须安装有滤波器。该滤波器的使用是为了提供一个类似于在频率变化条件下，为了使机柜仍能保持所要求的类似 SE 水平的 RF 衰减。这个滤波器必须安装在该非屏蔽电缆穿越机柜金属（或金属化）壁的那一点上。并必须以金属对金属方式形成多点电气搭接。

只要穿壁式滤波器以及带有滤波器的连接器的金属壳体是沿着与机柜金属壁开孔的周边形成多点金属对金属的搭接，那么穿壁式滤波器以及带有滤波器的连接器所引起机柜 SE 下降的程度将会是最低的。图 3-5-50 所示的就是这种情况。许多机柜就是因为没有能为 IEC320 这样的插座式滤波器提供金属对金属的搭接而使它的 SE 受到严重损害，甚至完全丧失。

在对机柜的 SE 要求很低的情况下，很可能仅依赖于滤波器安装所提供的搭接就足够了。但对机柜的 SE 要求很高的场合，特别是当频率处在高于 100MHz 以上时，很可能还要求采用导电密封衬垫，以在滤波器壳体四周与机柜的金属表面形成搭接才行。

请读者注意，图 3-5-50 并没有显示根据高性能馈通滤波器所要求的，为了安全起见而安装的保护盖（以防止人员遭受电击）。

为此，一个替代的办法是选用一个成本较低的罩壳安装型滤波器。因为它们不能以贯穿屏蔽机柜壁的方式安装，所以当用于进出一个机柜的电缆上时，它们会降低机柜的 SE 值。然而，它们可以用通常称之为干净盒/肮脏盒方法来完成安装。上面的图 3-5-50 所示的就是这个技术。在使用这个技术时，为了获得高值 SE，需要对许多安装细节给予特别的关注。尤其是要注意使用各种 RF 搭接技术使肮脏盒周边所残存的缝隙做到尽可能的小。另一个细节是想办法使在肮脏盒内部的输入和输出电缆尽可能短和相互远离以降低两者间的高频耦合。但不论怎么短或尽可能远离（因为受到盒子尺寸的限制），两者之间在肮脏盒内部仍不可避免地会存在着某种程度的耦

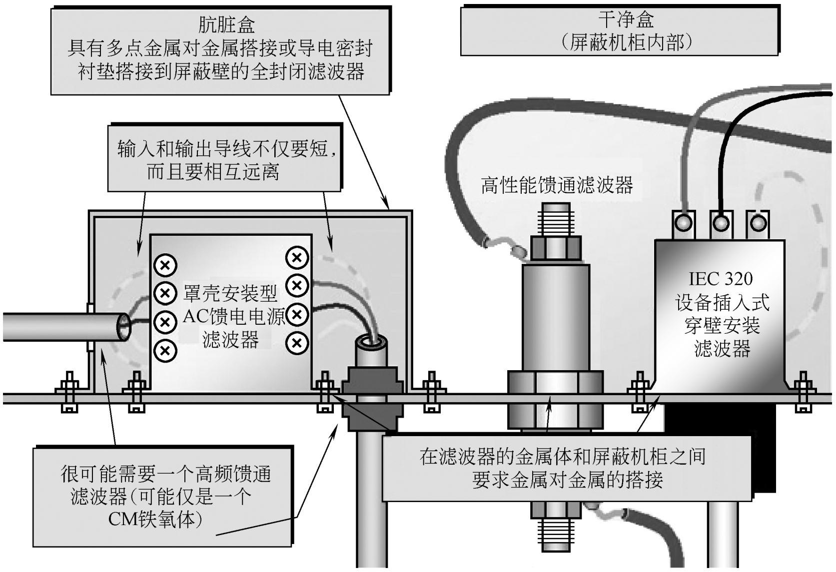



图 3-5-50　在一个屏蔽机柜壁上安装滤波器

（图中显示的全部是电源滤波器的例子）

合。特别是在频率高于 100MHz 以上时。因此仍然可能需要在其中一个电缆上安装高频穿壁式滤波器。除此以外，还可以通过在靠近肮脏盒内部的某个位置上的输入或输出电缆上，或两者都加装一个或多个软铁氧体抑制器（CM 扼流圈）来使这种耦合获得明显的降低。

室滤波器是一种特别设计的罩壳安装型滤波器。它可以以贯穿屏蔽机柜壁的方式安装而不会损害到机柜的 SE。它们包括用来将它们的输入和输出端完成隔离的一个屏蔽小室（实际上就是将滤波器的输入和输出分隔开的一个独立的肮脏盒）。并且它们的已滤波输出需要通过镀锌

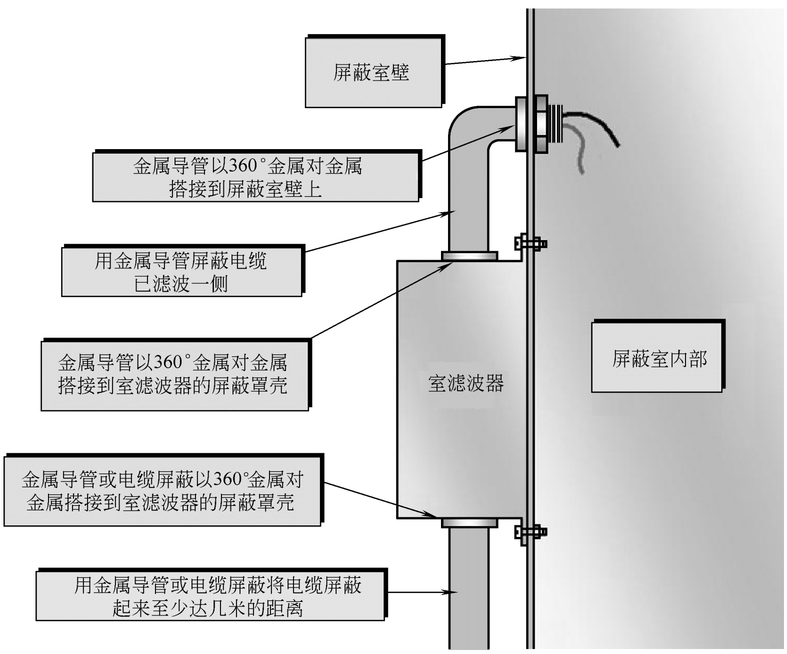



图 3-5-51　室滤波器在屏蔽室上的安装

电缆导管以 360°搭接方式搭接到屏蔽室的壁上。图 3-5-51 中所采用的就是这个技术。这种滤波器在本篇第 4 章中已有所使用（图 3-4-8），这里只是再次重现，以说明它也可以用于工业机柜的场合。

目前，室滤波器已可以从若干个不同的制造厂商获得。它们适用于各种不同类型的信号或电源。一般地讲，在频率从 100kHz 到至少 1GHz 范围内，它们都可以获得至少 80dB 的衰减。根据不同的类型，它们可使用的频率范围可以从千赫数量级到 40GHz 数量级之间。并且大都可以满足军用技术规范。室滤波器也可以直接安装到工业机柜上。通常在屏蔽工业机柜要求具有最高可能 EMC 性能的场合都会要求采用这个技术。

#### 5.4.2.4　隔离技术在机柜上的使用

图 3-5-52 显示的是一个已被分隔成干净和肮脏容积两个部分的屏蔽机柜。图中所使用的就是上述的电缆屏蔽的终止方法。而采用的滤波器则是螺栓固定的罩壳安装型滤波器。

有时，代替将一个机柜进行分隔，有些设计工程师会将他们使用的电缆在进入机柜以前先引入到一个用螺栓固定在干净机柜外壳上的小型肮脏机柜完成对它的滤波（推荐使用缝隙焊接技术完成所有该小型肮脏机柜的接缝）。这个小型肮脏机柜实际上就是用来安装上述的室滤波器而设置的。

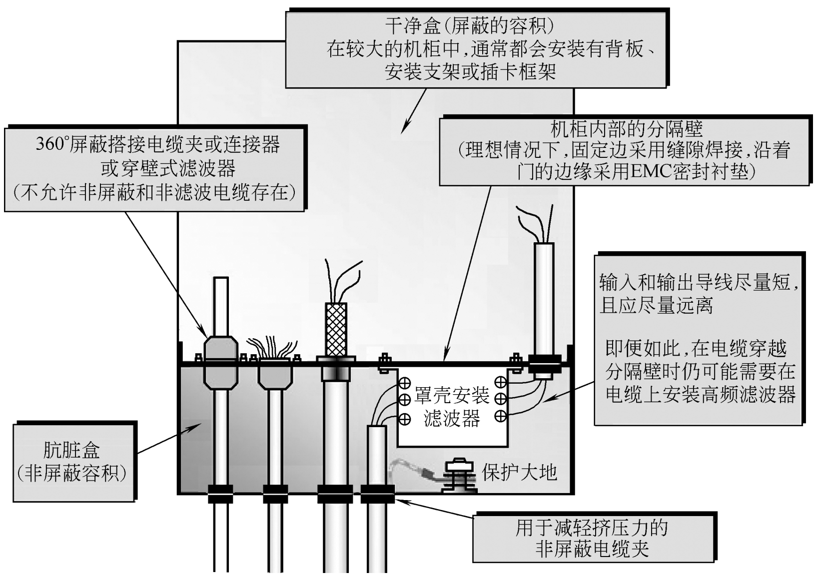



图 3-5-52　一个分隔成干净盒/肮脏盒两部分的屏蔽机柜

#### 5.4.2.5　单个连接器面板仍是最佳选择

在本章前面第 5.3.8 节所描述的，使用单个连接器面板的技术并从中获益仍适用于屏蔽机柜的情况。因为机柜内部和外部循环的 CM 电流（表面电流）并不必然会穿越在金属表面上的任何连接点或缝隙。这个技术的采用将会帮助保持内部电流仅在机柜内部流动，而外部电流仅在机柜外部流动。这些正是我们为了分别获得低发射和良好抗扰度所希望的。

### 5.4.3　控制屏蔽机柜上的缝隙和孔洞

#### 5.4.3.1　简介

我们曾在前面提到过，人们已可以从若干个供应商购置具有极佳 EMC 性能的，带有全屏蔽

视窗和通风口的屏蔽机柜。但若为了装配或安装的需要而不经心地在机柜上随意增设门窗开孔或钻孔；采用不良滤波器安装技术；不良电缆屏蔽或屏蔽搭接；甚至在门窗处于开启状态下进行测试都会很容易地使这种良好的 EMC 性能完全丧失。上面的第 5. 4. 2 节已论述了为了电缆进出机柜而需要使用的电缆屏蔽或滤波技术。这一节我们主要讨论机柜上的缝隙和孔洞问题。

如图 3-5-53 中所示，一般地讲，屏蔽机柜上的孔洞和缝隙所造成的影响就有如存在一个意外隙逢天线。这类影响非常类似于由导体所形成的意外天线。不论一个缝隙是多么的窄（即便窄到仅为一层漆层或阳极化层的厚度）或它的形状像是一个迷宫那样曲折，换句话讲，即便没有可见光可以直接穿透它，它仍然会由于泄漏 RF 能量而使机柜的 SE 恶化。总之，一个屏蔽机柜的某个壁上的意外隙缝天线的存在会严重损害到它的 SE。

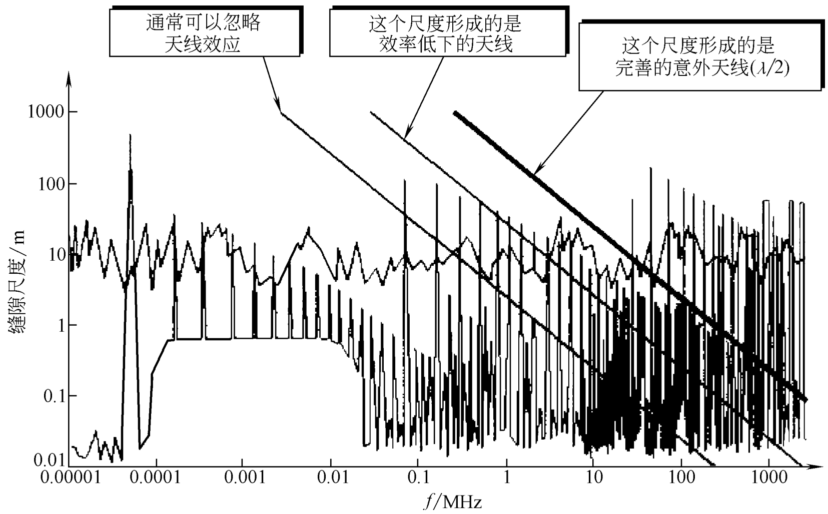



图 3-5-53　屏蔽上的缝隙是“意外天线”

在本书的第 1 篇的第 4 章中曾就机柜的良好屏蔽实践有过讨论，并就孔洞的存在和其他的问题也有过较详细的描述，这里就不再重复。

### 5. 4. 3. 2　显示和控制

图 3-5-54 显示了如何将干净盒/肮脏盒的方法使用于一个必须贯穿一个屏蔽机柜壁组件的场合（比如一个显示器、仪表或控制单元）。这里应该注意的重要一点是，本来就在肮脏盒内的组件并不会从机柜屏蔽措施中获益。因此该组件本身必须具有在给定的 EM 环境条件下的恰当发射和抗扰度性能。

将显示单元设置在屏蔽的视窗后面会给出远为良好的 EMC。这对 VGA 类型的 LCD 平板显示器来讲尤为如此。这类技术特别适合于在需要良好 SE 性能和需要控制的频率较高的场合。

视窗的屏蔽通常都是由黑化的细微金属栅网或一层导电的镀层（经常使用的是简称为 ITO 的铟锡氧化物）来形成的。该镀层通常又是以三明治的方法夹在两层透明的塑料平面层之间。而这两种结构在工艺上（金属栅网或镀层）又必须以金属对金属的搭接方式与在机柜屏蔽壁上为它的安装而开出的孔的四周形成搭接。图 3-5-55 显示的是刚刚成形的一个屏蔽视窗的半成品。读者可以清楚地看到它的周边还保留有的未裁去的多余栅网。就这一点上来讲，它的设计原则就是要保证金属栅网留有足够的余量以便在安装过程中能以 360°的搭接方式搭接到屏蔽壁开孔的四周。

图 3-5-56 所示为采用不同类型屏蔽视窗材料所获得的 SE 的一些实际曲线。要注意的是，就材料本身来讲，曲线是在理想条件下的测量值。在工程实践中，影响一个机柜 SE 的好坏的主要因素通常会在相当程度上取决于它们的装配设计以及在机柜装配过程中装配人员的经验以及他们

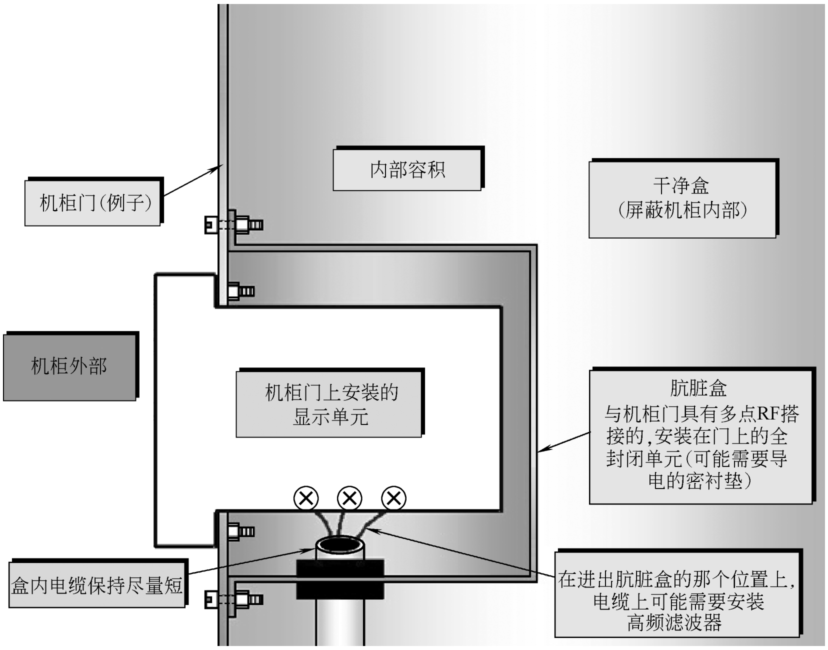



图 3-5-54　干净盒/肮脏盒方法应用到屏蔽上开孔的例子

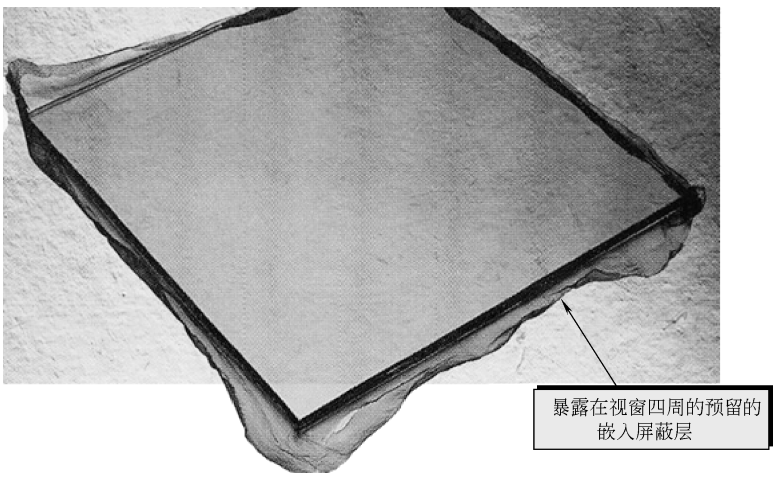



图 3-5-55　一个装配前的栅网屏蔽视窗半成品

的工艺技巧。在给定的光学透射损耗和可视度下降的条件下，金属栅网形成的视窗屏蔽性能，一般地讲会优于导电涂层。但假如不经过仔细选择适当的显示像素尺寸的话，金属栅网屏蔽视窗会受到莫尔（Moiré）条纹效应的影响。所有的屏蔽视窗都会使显示亮度有所下降，因此，往往都需要提高背景亮度来获得较好的显示效果。

虽然将有些触摸式显示技术应用在屏蔽视窗上会有困难，但在屏蔽视窗后面采用触摸式显示屏可能是解决并增加人机对话能力问题的良好 EMC 解决办法。

蜂窝状金属也可以用于屏蔽显示，并且具有极好的 SE 值。但该技术的问题是它的视角非常之狭窄。但这个特点并不总是一个缺点。在比如安全应用中它倒是一个极为重要的优点。因为这使得监示人员只有处在屏蔽屏的正前方时才能清晰地观察显示内容。而站立在任何其他角度上的非操作人员是无法窥视的。但在工业应用中，这显然并不是一个我们所希望的特点。

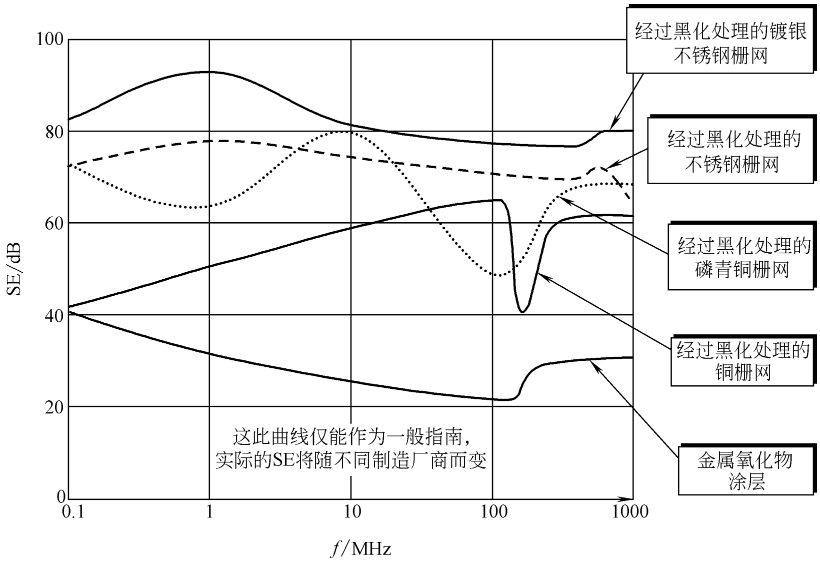



图 3-5-56　不同类型屏蔽视窗材料的 SE 比较

### 5.4.3.3　通风装置

在机柜上安装通风装置所形成的孔洞可以通过增设一个特殊设计的，由金属丝形成的栅网来完成屏蔽（所有的栅网网孔交叉点上都应以焊接方式形成）。同样地，覆盖整个孔洞的金属栅网的每根金属丝（导体）都应以金属对金属的搭接方式与屏蔽机柜壁的孔洞的四周形成电气搭接。网孔尺寸越小，所形成的 SE 的效果就会越好。直接在机柜壁上开凿出许多小槽或孔可以获得与在一个大孔上覆盖金属栅网所形成的相同的 SE 性能和通风效果。但从工艺过程来讲，它避免了使用金属栅网时所必须形成的 RF 搭接的需要。

眼下市场上已可以购置到制造厂商已预先装配好的各种不同尺寸的屏蔽栅网。所需要的只是将它们的四周配置上导电密封衬垫，然后再用螺栓将它们固定在机柜壁的正确位置上即可（当然，在机柜壁的该安装面的四周都必须具有高导电性能的金属表面以与覆盖栅网之间形成良好的搭接）。用于覆盖孔洞的栅网不仅有不同的构成方式，所使用的材料也各有不同。比如有些所使用的就是一般的金属丝（导体）设计形成的金属栅网，有些则是基于诸如金属棉绒或蜂窝状金属等某种独特的技术，以期获得更好的 SE 性能。图 3-5-57 所示就是其中的一些。

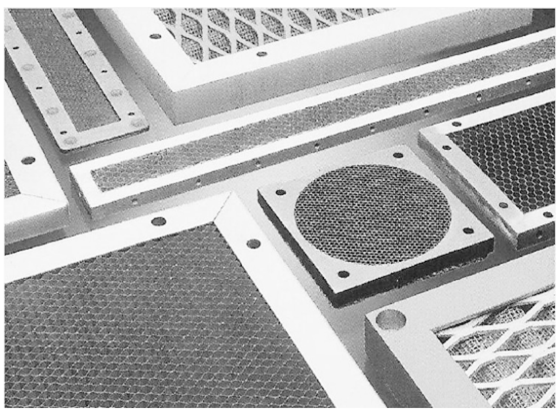


图 3-5-57　由 Chomerics 公司生产的部分屏蔽通风栅网

正如本书前两篇中曾经提到过的，一种称之为截至频率以下波导技术能在几乎不对空气形成任何阻力的情况下提供良好的 SE 值。而这其中，蜂窝状金属通风装置板就是这种技术应用的一个典型例子。

### 5.4.3.4　门和可拆卸面板

为了获得有用的 SE，在机柜壁上的孔洞不仅应尽可能的少（甚至应该尽可能没有任何孔洞）而且还要尽可能的小。而那些不可避免使用的门和可拆卸面板则必须沿着它们的四周在尽可能多的位置上与机柜壁形成电气搭接。采用导线或金属带所形成的搭接，在频率高于几兆赫以上基本

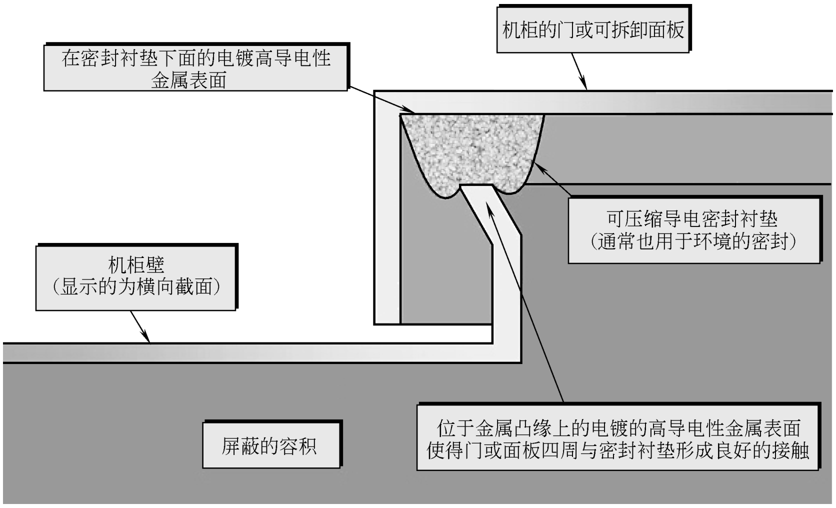



图 3-5-58　屏蔽机柜门和可拆卸面板的 RF 搭接

上就不会形成什么太大的屏蔽效果。图 3-5-58 显示了使用一圈弹性导电密封衬垫来形成门或可拆卸面板的搭接的详细安装情况。掺有镀银玻璃珠的聚氯丁橡胶就是这类导电弹性体材料中的一种。

EMC 密封衬垫不仅能提供 EMC 密封，它还可以提供对环境的密封性能。如前所述，密封衬垫下面与它们配对的接触面积上不能具有任何涂层，并需要仔细选择所使用的材料以及所完成的金属镀层表面。这样做不仅可以为获得良好的 EMC 性能提供保障，而且也防止了在机柜的使用寿命周期中产生锈蚀的可能。

市场上可以购买到各种不同类型的密封衬垫和金属指簧。在选择密封衬垫时，要求综合考虑它的各种物理条件和性能。比如柔顺性能、压缩变形程度、它在电化序列中的位置以及诸如它的接触电阻这样的机械和电气性能等。一个经常开启的门可能会要求使用一个总是可以完全复原的柔性密封衬垫（在长期使用中始终保持它原有的性能，以使门仍然容易开启和关闭）。但这一点又往往会为低接触电阻的形成带来困难。指簧经常使用于门和可拆卸面板的周边。图 3-5-59 所示的就是这样一个应用的例子。其缺点是指簧

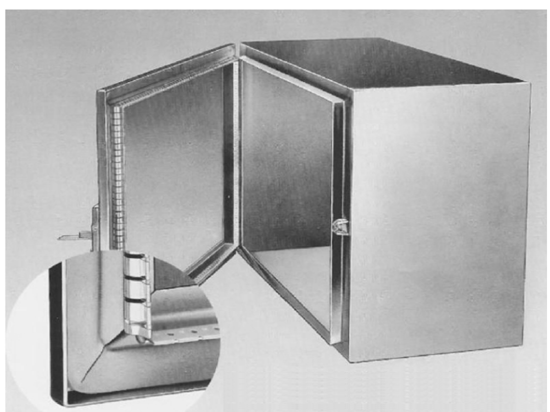


图 3-5-59　在机柜门四周使用指簧的例子

（由 Feuerherdt 公司生产）

的机械性能往往过于脆弱，从而在有些应用中经常很容易损坏。

### 5.4.4　密封衬垫的实际应用

虽然本章并不打算就密封衬垫以及它们的使用进行任何更为详细的讨论。但要指出，在密封衬垫的装配过程中要保证它们所受到的机械压缩力应处在制造厂商所推荐的范围内。这意味着，在它们可能会承受相当大的压力情况下仍能正常工作。正像在前面本篇的第 5.1.5 节中所提到的，既便所选用的 EMC 密封衬垫可以很容易地使用两个手指就能把它压扁，但在它们以长条形安装在实际产品中，则完全有可能要求在它们的整个长度上都要能够承受很大的挤压力。所以说，在密封衬垫的具体应用中要求仔细考虑到它们的机械安装和固定设计以防止在施加这类压力时金属构件过度弯曲变形。

虽然在一个工业机柜的门的四周安装非常柔软的条状导电密封衬垫是常用的一种方法，但是人们仍然经常会发现要么几乎是无法将门完全关闭（即便已采用了非常柔软的密封衬垫），而一旦关闭，它（密封衬垫）又往往会由于受压变形成香蕉状，造成门与它的框架周边形成很大的间隙，从而完全无法达到或实现使用密封衬垫原有的目的。

在前面的论述和插图中已多次提到并显示，密封衬垫在使用中要求具有高导电性能的金属构件表面来与它形成两个面间的接触（搭接）。笔者总是推荐，当金属构件来自供应商的情况下，在入库以前一定要仔细测试检查所有与 EMC 有关的表面的导电性。这样的测试应该在采用具有圆形的光滑探头，并在施加很轻微的压力下完成。这样做的主要目的是要发现是否供应商无意地在金属表面上采用了聚合物钝化保护层。在大量的各类应用中这并不是什么罕见的情况。以电池供电，加上一个蜂鸣器和两个光滑的弹性顶部接触装置构成这样的一个检测装置和探头并不是什么困难的事。它可以在不需要具有任何技能的情况下，像一个橡皮图章那样重复用来对金属表面导电性能进行检查。其结果与其他要求有一定技能的检查方法所获得的结果会相当一致。

不论机柜安装位置所暴露的实际环境如何，EMC 密封衬垫必须在机柜的使用寿命周期中始终保持良好状态。这将涉及如下方面的问题：

1）机械上的（比如冲击和振动）。

2）气候上的（比如空气强度、大气压力和温度）。

3）化学上的（比如冷凝、液体、水雾、烟雾、蒸汽和各种类型的尘埃）。

4）生物上的（比如霉菌的生长）。

5）正常使用情况下的磨损、清洁和维护等。

信誉良好的 EMC 密封衬垫的制造厂商通常会向它们的用户提供相当完整的数据和应用上的协助。这包括在考虑到实际应用环境条件下，如何正确选择特殊应用的密封衬垫材料和类型以及为了完成机械设计所要求的数据。要求拥有有关机械设计数据的目的是为了正确计算出在不造成机械或其他任何部件变形条件下的正确挤压力。密封衬垫或镀层与它们搭接表面间的电化锈蚀是一个实际存在并必须解决的问题。在产品设计和安装过程中应遵循防止电化锈蚀发生的有关预防措施及准则以避免上述问题的发生。

# 第 6 章　系统设备及其电缆的 EMC 通用安装指南

## 6.1　电磁兼容（EMC）的定义

电磁兼容是指一个元器件、设备或系统在它所处的电磁环境中良好地运行时不会引起对处在相同环境中的其他设备造成不可允许的电磁骚扰的能力。系统或设备的电磁敏感度的高低、它的形成以及是否符合 EMC 要求，则需由不同的电磁环境所决定（定义）。

在现场安装的电子设备可能会遇到两类不同的问题：

1）系统或设备可以以两种不同方式对其他系统或设备造成干扰：辐射发射传导发射。

2）系统或设备可以敏感于两种不同干扰源：

① 来自邻近系统或设备的辐射干扰；

② 来自外部电源线的传导干扰。

如同以往，本章并不打算就 EMC 的理论进行探讨。本章所要介绍的是试图为电子系统或电子设备的实际安装提供一个通用的最佳实践指南，以使产品完成安装后的潜在 EMC 问题最小化。特别是在最大限度的限制系统和设备内部或它们之间的电磁干扰方面，而向读者提供设备实际安装中电缆、导体和导线连接的最佳方式和方法，如图 3-6-1。

在实际使用的英语中，大地和地具有可以交替使用的倾向。但在本章中，为了清楚起见，地则是指一个设备的金属壳体。在考虑设备安全的场合，安全大地则用来代表用于安全目的的大地连接。

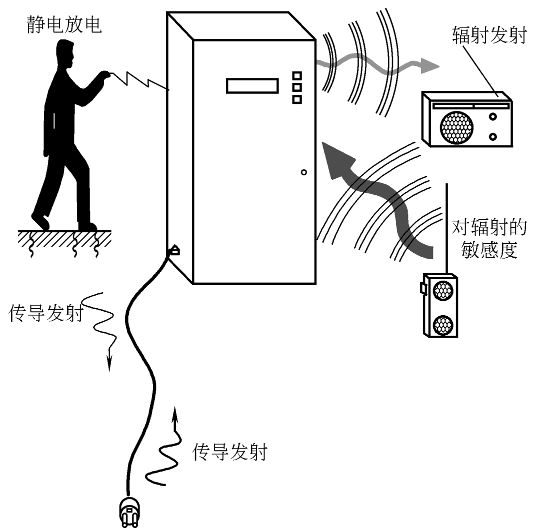


图 3-6-1　各种源和设备间的相互影响

## 6.2　大地和地

由于电气/电子设备日趋复杂化，将电子设备相互连接在一起形成系统的情况日益增加。此时，由多个设备所构成的集成系统的良好运行直接依赖于各个设备的地参考之间的电位差。

在 EMC 中，等电位的概念是非常重要的。EMC 指令要求在所覆盖的整个频率范围内所有的系统或设备都应做到这一点（互相连设备间的地电位尽可能的相同）。

### 6.2.1　接大地

一个大地连接的质量好坏是由设备到一个远离距的真正大地连接点间的电阻所决定的。但从 EMC 的观点来看，大地连接电阻与确保设备本身各个部位之间和互连接设备之间处于等电位相比，大地电阻往往就显得不那么重要了，如图 3-6-2。

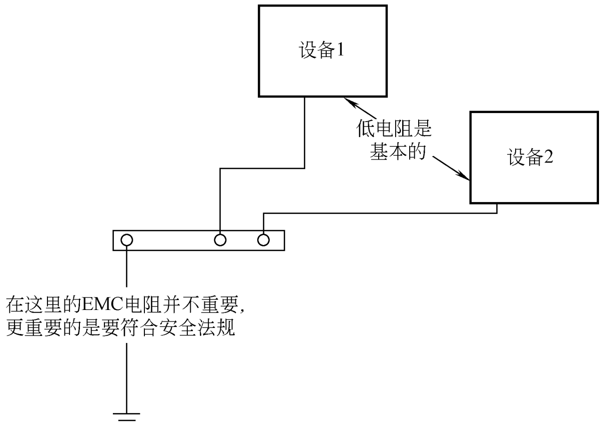



图 3-6-2　大地电阻和设备互联结电阻

## 6.2.2　接地

为了使电子设备能够良好地运行，使设备的每个部件的地处于等电位是最为基本的要求。相互连接在一起的设备部件之间必须具有连接在一起的地连接。

在工程实践中，要获得等电位地是困难的。这是因为连接导线在高频时具有相当的高阻抗。要使现场安装设备间的电位差最小化，唯一可行的实际解决办法是，在中心地参考点和相关的设备之间形成一个地栅网。理想情况下，栅网的网孔最大尺寸不应超过 3m×3m，如图 3-6-3。

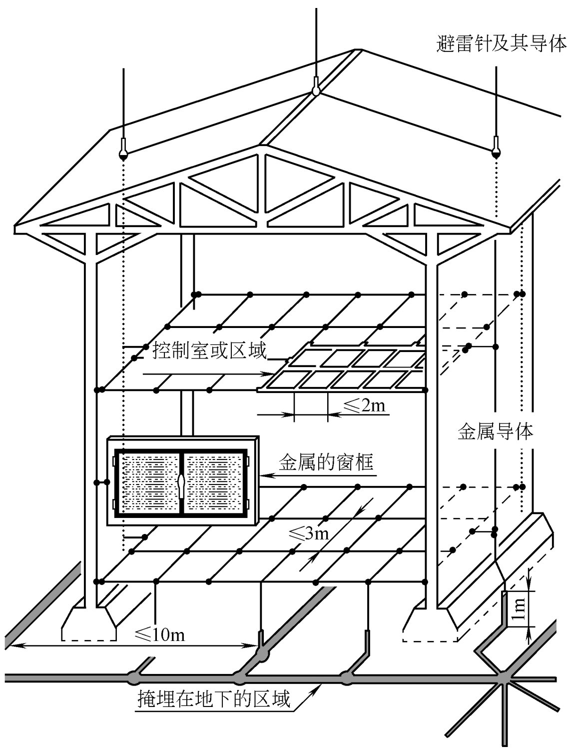



图 3-6-3　地栅网的概念和它的示意图

要在一个大的安装现场形成一个有效的地栅网不仅花费不菲，而且要真正做到也仍会相当困难。为了较为容易地形成和安装这样的一个栅网，我们可以使用岛的概念。一个岛是安装现场中电子设备集中的一个区域。在这些区域中合格网孔尺寸的栅网的存在是基本的。这是因为在这些

区域中高度集中着大量的电子设备。现场的其他区域则可以具有较大的网孔尺寸。为了使该现场的地栅网变得相对有效，该地栅网中的所有的岛都应以良好的搭接方式相互连接在一起，以尽可能减少潜在的 EMC 问题。

图 3-6-4 所示为在工程实践中，为了获得这样一个地栅网而将所有的金属部件全部连接在一起的示意图。

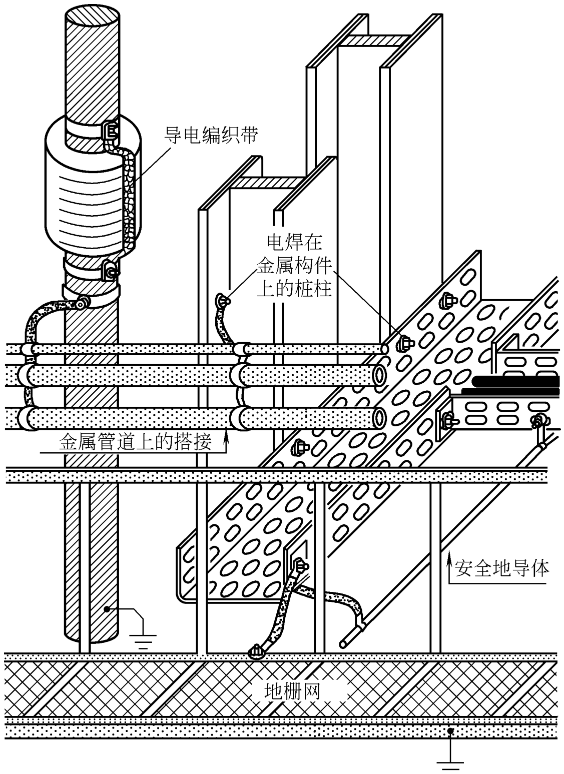



图 3-6-4　所有的金属部件全部连接在一起形成地栅网的示意图

## 6.3　电缆连接

当对电缆进行布线时，几个预防性措施必须予以特别考虑。而在大多数的实践中，引起电磁骚扰的根源都会在相当程度上与电缆的布线有关。

### 6.3.1　电缆布线的分类

按电缆所携载电信号的不同，电缆可以按照下列四大类进行布线。请读者注意：虽然这里所介绍的电缆分类方法与前面已介绍的有所不同，但基本原理是一样的。即将骚扰的电缆与敏感的电缆尽量分开：

1）1 类：携载模拟信号电缆的布线。包括模拟输入电路在内的所有模拟连接。这些电路都是些非常灵敏的电路。

2）2 类：携载数字信号电缆的布线。包括数字电路和通信网络。这些电路也都相当敏感。而且它们还会形成对 1 类电路造成影响的噪声。

3）3 类：继电器电路的布线。这些电路包括有拉弧的接触器。它们可以很容易地影响到其

他电路的运行。这些电路产生的噪声可以影响到 1 类和 2 类电路的正常运行。

4）4 类：AC 馈电电源的电缆布线。这类电路通常包括 AC 馈电电源以及与其相关联的电缆和连接。这些电路产生的噪声也可以影响到 1 类和 2 类电路的运行。

## 6. 3. 2 电缆和导线连接的准则

在对电缆和导线形成连接时，必须遵守下列 10 个准则：

1）准则 1：发送和返回电缆和导体必须尽可能靠近并平行布线和敷设。对用于数字和模拟电路的电缆，它们各自的发送和返回导体必须以成对的方式出现。当机柜布线中使用多类电缆时，必须要特别小心将它们按所携载信号的类型分类布线或成对布线，如图 3-6-5。

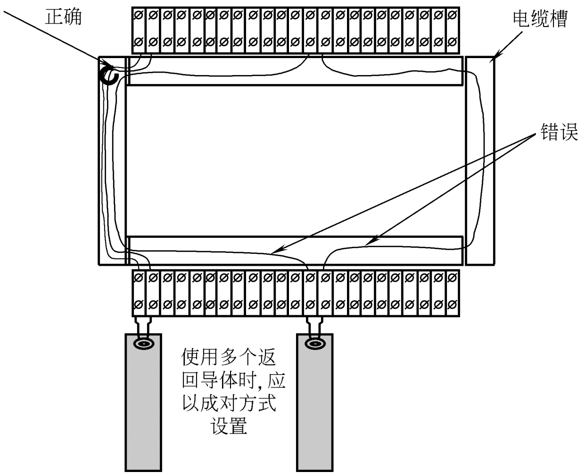



图 3-6-5 电缆和导线布线准则 1

2）准则 2：所有的电缆和导线都应尽可能紧贴金属构件布线，以降低高频影响。为了防止电缆形成对其他电缆、导线和设备造成干扰或防止电缆从周围环境中对噪声拾波，理想的解决办法是使用屏蔽电缆或双层屏蔽电缆。其内层屏蔽用来对每对（发送和返回）导体形成屏蔽。外层屏蔽则为整个电缆形成屏蔽。在大多数的情况下，虽然对电缆布线的仔细考虑就可以给出一个相当满意的保护水平。但将电缆与一个地导体（PEC）平行布线将会给出更好的保护水平。

3）准则 3：对那些携载敏感信号的电缆或噪扰的电缆采用双层屏蔽电缆。一般地讲，双层屏蔽电缆总应该在两端均完成搭接，如图 3-6-6。

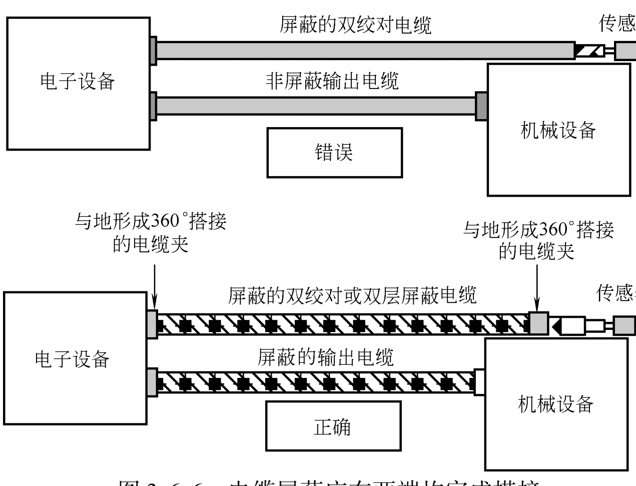



图 3-6-6 电缆屏蔽应在两端均完成搭接

4）准则 4：只有相同类别的成对导体才应以紧贴并平行的方式敷设于电缆槽中或将它们设置在形成非屏蔽对的多路电缆中，如图 3-6-7。

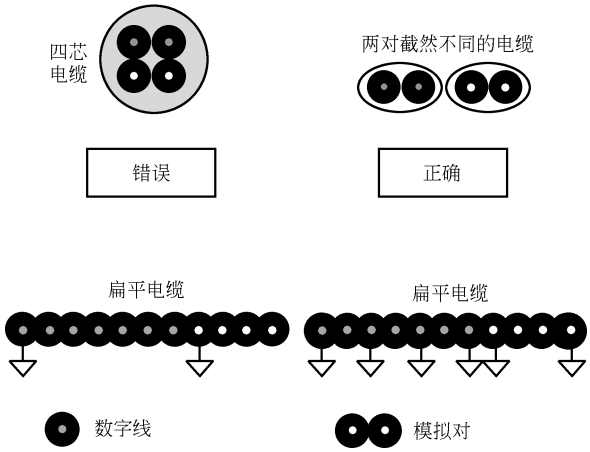



图 3-6-7　发送和返回导体应以成对方式出现

假如可能的话，在扁平电缆中，地导体应与信号导体交替方式设置

5）准则 5：这里并不推荐使用同一个连接器来连接不同类别的电缆（如果仅此一种方法可用的话，那么，类别 3 和类别 4 电缆使用同一个连接器的情况除外）。

6）准则 6：假如类别 1 和类别 2 电缆或导体不得不使用同一个连接器的话，它们的端头连接插针必须由一个或多个连接到 0V 的插针相隔离，如图 3-6-8 所示。

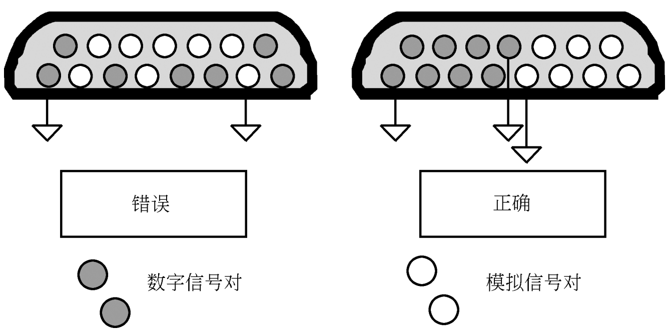



图 3-6-8　不同类别的电缆或导线不应享用同一个连接器

7）准则 7：在类别 2（数字）、类别 3（继电器）和类别 4（电源）的多芯电缆中，所有备用导体都必须在其两端接地。这样做会降低在高频情况下所造成的不良影响。

8）准则 8：屏蔽电缆的使用可以降低串扰。屏蔽电缆可以在相互非常靠近的条件下使用。但上述的说明只有在电缆屏蔽正确搭接情况才是正确的。当使用的电缆为非屏蔽电缆情况时，它们之间的间隔距离应该至少是 3 倍于它们与地平面之间的距离，如图 3-6-9 所示。

9）准则 9：应使产生干扰的电缆（类别 3 和类别 4）尽量远离敏感电缆（类别 1 和类别 2）。理想情况下两者的间距应该为 1m。但是在可以利用把电缆贴近金属构件的场合，这个间距可以降低到 30cm。

10）准则 10：在多芯电缆中，决不应将携载敏感信号的电缆（类别 1 和类别 2）与噪扰电缆设置在一起（类别 3 和类别 4）如图 3-6-10 所示。

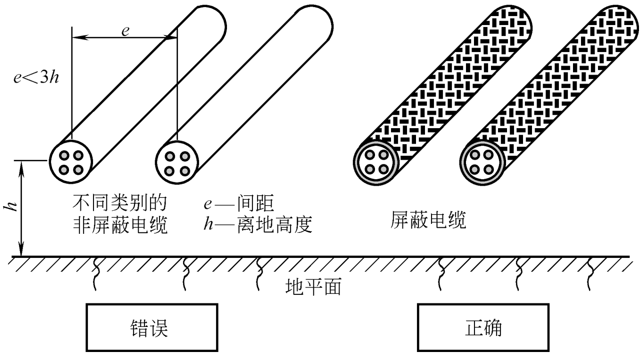



图 3-6-9　电缆间的间隔距离

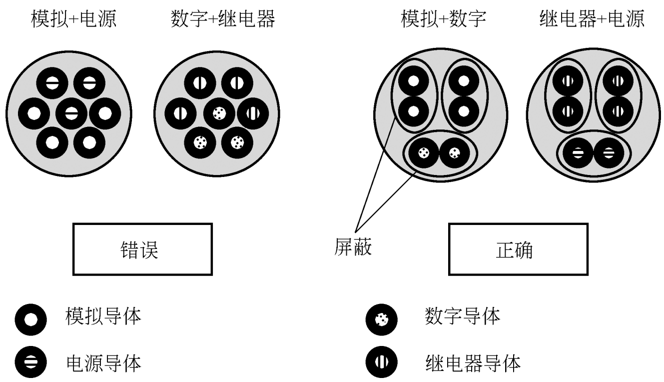



图 3-6-10　多芯电缆内导体的设置

11）准则 11：属于类别 4（电源）的电缆，在安装有滤波器来对它完成滤波的场合，通常可以不使用屏蔽电缆。

## 6. 3. 3　降低噪声

这里所指的是许多降低噪声方法中的一种。即通过正确的电缆铺设或布线来降低它们之间的耦合，以达到降低噪声的目的。用这个方法降低噪声的水平可以通过对被保护电缆上所看到的骚扰与非保护电缆上所看到的骚扰之间进行比较来做出判断。实际上，每一个接地结构都可以用来降低噪声。

### 6. 3. 3. 1　电缆的铺设

在涉及的频率范围为 1 ~ 100MHz 之间时，采用镀锌钢板构成的电缆槽来铺设电缆可以使电缆的性能获得大约 50 倍的改善（改善系数为 50），如图 3-6-11。

在图 3-6-12 中显示了电缆槽两个边缘上的阴影区域。当将一个敏感电缆置于该区域内时，可以提高电缆抗干扰的能力。另一方面，将一个骚扰的电缆置于该区域中可以降低它对其他电缆的干扰。

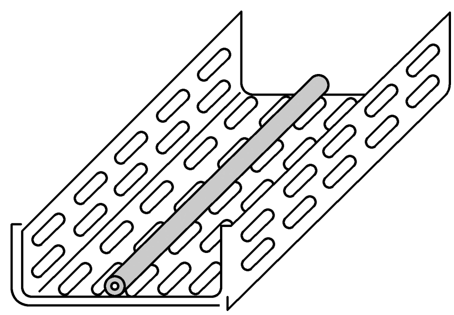


图 3-6-11　用镀锌钢板构成的电缆槽敷设电缆

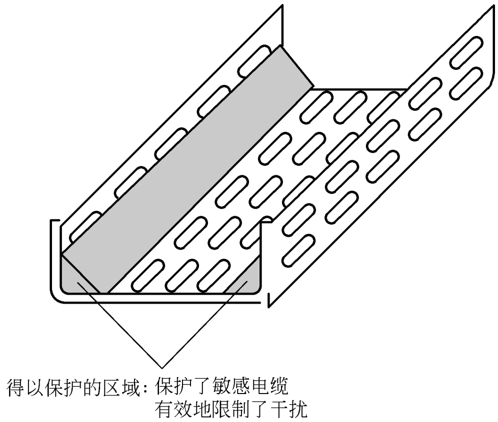



图 3-6-12　电缆槽中可以降低干扰的区域

### 6.3.3.2　其他可供选用的方法

下面的图 3-6-13 显示的是采用不同结构的电缆槽以及采用平行地导体来改善电缆性能的示意图。

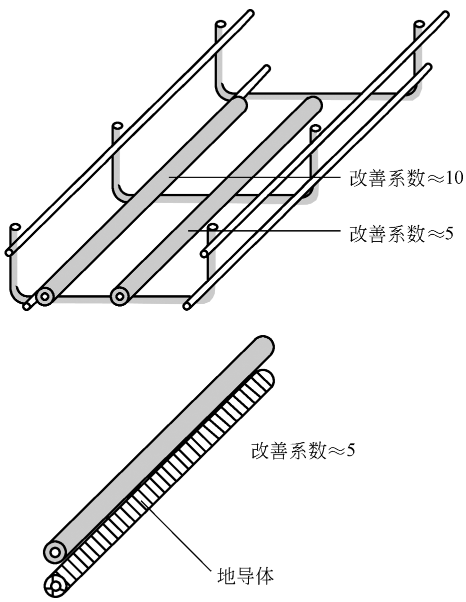
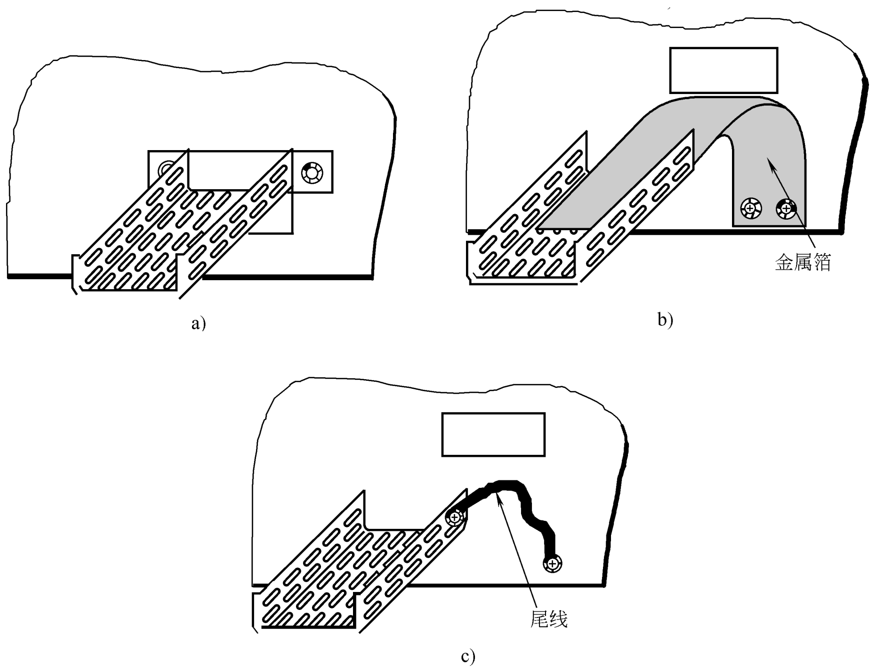



图 3-6-13　采用电缆槽以及平行地导体来改善电缆性能

但要注意的是，只有在电缆槽的两端与地均形成搭接的条件下，上述的改善才是真实的。为了获得所要求的效果，沿着电缆槽的本身的整个长度（从一端到另一个端），在电气上还必须是连续的，并与机柜地直接相连接。而且上述的这些搭接的连接还必须使用符合 EMC 要求的金属编织带或金属箔。使用一个长度仅为 10cm 长的细导线（尾线）可以将上述的改善降低到仅为原有的 20% 或更低。

图 3-6-14a ~ 图 3-6-14c 分别显示了电缆槽与机柜壁的不同连接方式。图 3-6-14a 为最佳选择，图 3-6-14b 是在限定条件下可接受的连接方式。图 3-6-14c 为错误的做法。




a)　b)　c)

图 3-6-14　电缆槽与机柜壁的不同连接方式

a）正确的搭接　b）可以接受的搭接　c）错误的搭接

机柜间所有的电缆都应该根据本篇第 6. 3. 2 节中所介绍的准则 2 完成布线。只要实践上可能，机柜之间的电缆就应铺设在金属的电缆槽中，并尽可能使用上下安装的两个电缆槽（如图 3-6-15 所示）。其中的一个用于铺设电源和继电器电缆，另一个用于铺设携载模拟和数字信号的电缆。

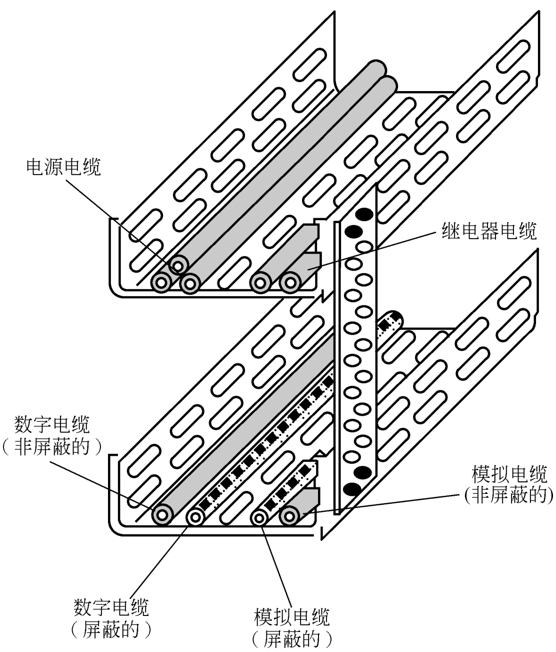



图 3-6-15　电源/继电器电缆要与信号电缆使用不同的电缆槽

假如不得不使用塑料电缆槽的场合，那么地连接电缆也应包括在两个电缆槽中，以用来把电缆连接在一起。不要在电缆槽中过量敷设电缆。

图 3-6-16 显示的是另一种设备用电缆槽的布局方式以及不同类型电缆在电缆槽中设置的方案。

在由于空间太小等原因而不得不仅使用一个电缆槽的场合，那么非屏蔽电缆必须沿着阴影区域铺设。而将屏蔽电缆沿着电缆槽的中央部位布线。图 3-6-17 显示的就是这个情况。

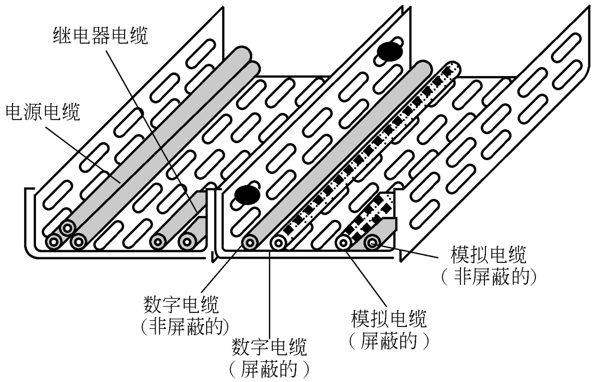



图 3-6-16　另外一种可能选用的电缆槽及电缆设置的方案

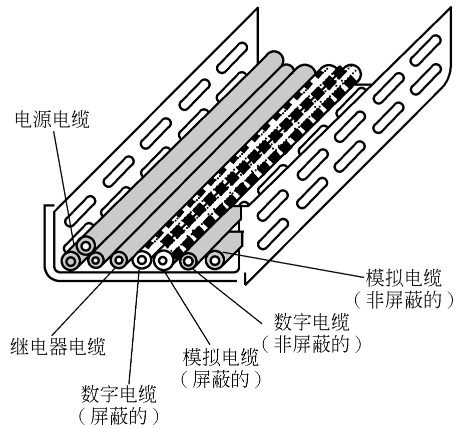



图 3-6-17　仅使用一个电缆槽时的电缆敷设方案

## 6.4　机柜间电缆的连接

### 6.4.1　机柜的接地

关键是要将所有的机柜都保持具有相同的地电位。为了做到这一点，所有的机柜都必须连接到相同的地网路。图 3-6-18 所示的就是这样的一个例子。

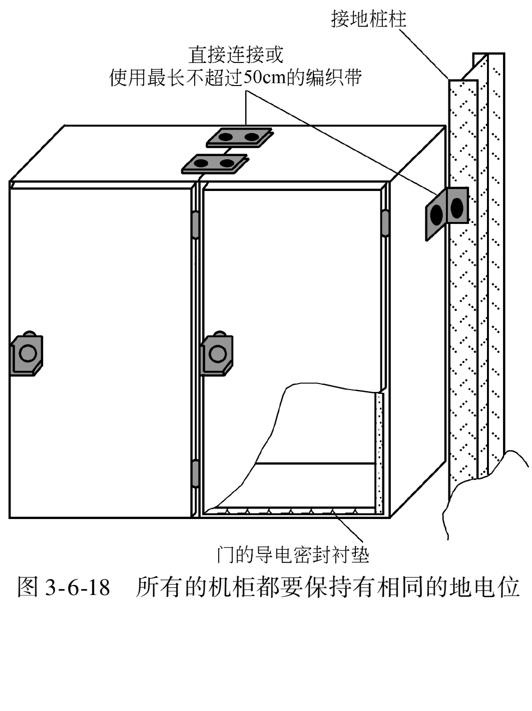



图 3-6-18　所有的机柜都要保持有相同的地电位

在机柜内部是通过将所有的金属部件连接在一起来获得并形成地栅网的。并且设备必须通过使用实际可能做到的最短导体（绿色或绿/黄色安全性导体）或直接连接到 DIN 轨道型连接器和机柜的其他金属构件上与地相连。图 3-6-19 所示的就是这样的一个示意图。

安装在 DIN 轨道上的元器件经常会通过用安装它的金属紧固件来形成与地的连接。在安装时，必须仔细检查，以确定是否已这样做了。图 3-6-20 所示的就是一个安装在 DIN 轨道上的元器件的情况。

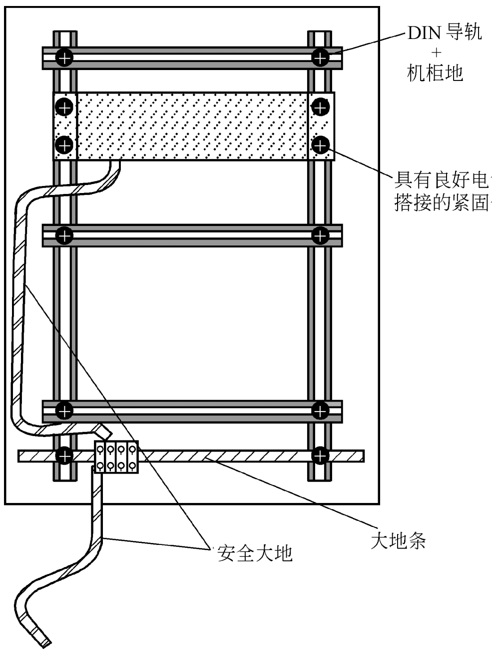



图 3-6-19　机柜内的地连接示意图

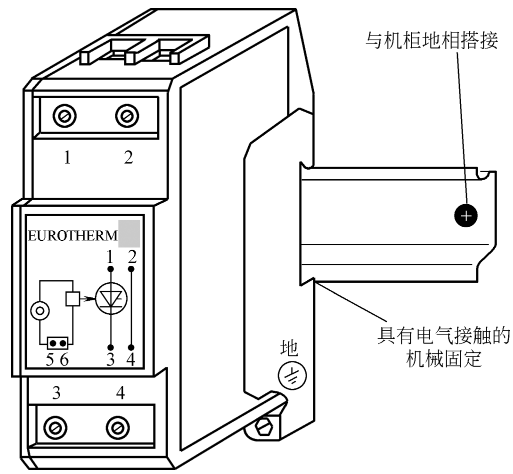



图 3-6-20　安装在 DIN 轨道上的器件与地的连接

## 6.4.2　机柜内部电缆和导线的敷设和布线

首选方案是有系统地将成对的发送和返回导线紧挨着布线。为此，最简单的解决方法就是使用双绞线电缆。对于具有多芯的大型电缆来讲，要选择在电缆内部紧贴的导体作为成对的发送和返回导体，如图 3-6-21。

为了获得最佳效果，应尽可能多地使用机柜金属构件。例如：

1）将塑料电缆槽与 DIN 导轨沿着它们的长度尽可能靠近机柜壁设置。要绝对避免让电缆或导线任意的悬挂在那里。此时所涉及的机柜金属构件将起到地屏蔽的作用。

2）在机柜内，应仅可能将电源电缆设置在机壁的某个角落，并紧贴地固定在机柜壁上。而将电缆槽保留给信号电缆使用。

3）假如一个电缆必须穿越两个相互连接的构件，比如机柜上的门，那么通常最好将电缆靠近

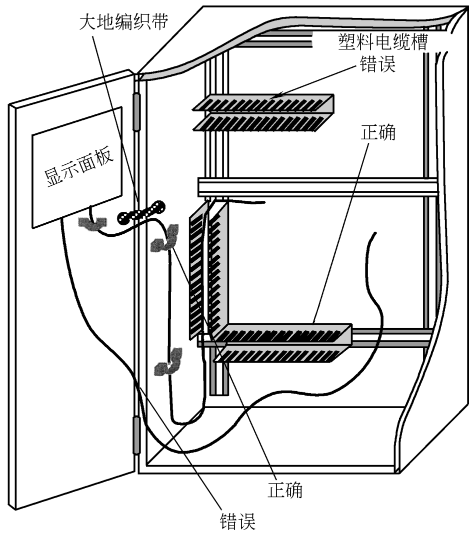



图 3-6-21　机柜内电缆和导线的布线示意图

它的绞链布线（但更重要的是要有地搭接点）。所以为了安全起见，还应增设螺栓或任何必要的地搭接连接点。

## 6.4.3　滤波

### 6.4.3.1　电气滤波单元

在高频情况下，滤波器的频率受到它的导（引）线的连接方式的影响极大。在安装和连接一个滤波器单元时，必须避免三个错误的做法：

1）（使用）细导线（如图 3-6-22）。

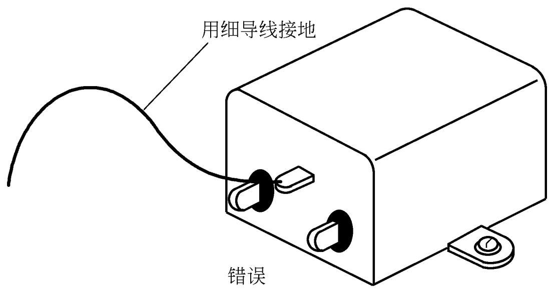



图 3-6-22　错误地使用细导线来连接滤波器

2）输入和输出电缆间出现串扰。决不允许将滤波器的输入和输出电缆靠近布线（如图 3-6-23）。

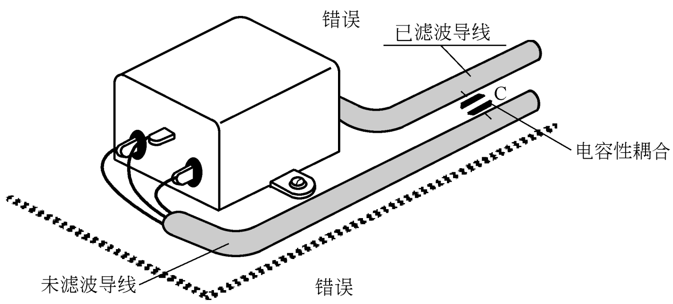



图 3-6-23　错误地将滤波器的输入和输出靠近布线

3）出现松动的导线（如图 3-6-24）。要将滤波器的输入和输出电缆紧贴在机柜的金属外壳壁上。这样做可以防止它们对环境中的辐射发射干扰的拾波。

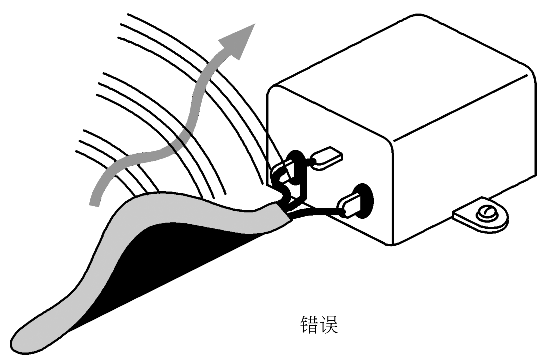



图 3-6-24　错误地使用松动的滤波器连接导线

两种正确地安装滤波器单元的方法如图 3-6-25、图 3-6-26 所示：

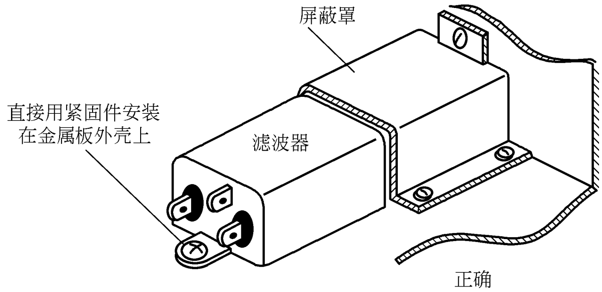



图 3-6-25　正确地安装滤波器的方法之一

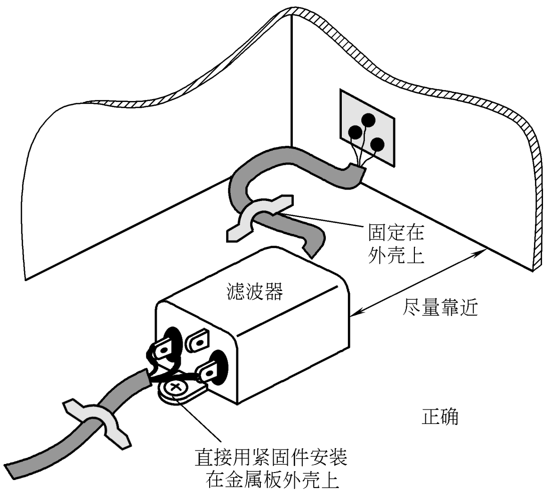



图 3-6-26　正确地安装滤波器的方法之二

### 6.4.3.2　继电器输出

所有与继电器触点相关联的电路都是噪声源。当触点开启的瞬间，快速瞬态（比如仅为5ns）噪声会出现在触点上。这个噪声不仅会引起触点两边电路上出现噪声，它们还会引起与邻近电缆的串扰而形成对其他电路的干扰。所以不允许将这些电缆靠近测量或信号电缆布线。但允许这些导体与电源电缆一起布线。

为了降低引起干扰的风险，需要在继电器触点的线圈两端跨接阻尼电路（或网络），如图 3-6-27所示。

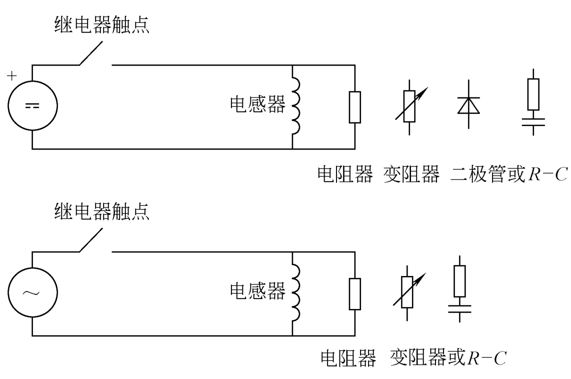



图 3-6-27　带有阻尼电路的继电器示意图

# 6.5　屏蔽电缆

在使用屏蔽电缆以前，必须回答三个问题：

1）所要使用电缆的类型?

2）如何连接它们?

3）如何形成电缆屏蔽的搭接?

## 6.5.1　电缆的选择

使用铜箔作为屏蔽的电缆通常都会相当脆弱。它的屏蔽性能也会随着诸如拉伸、弯曲等这类机械变形而降低。就工业应用而言，使用编织带屏蔽的电缆是最好的选择。它们的屏蔽有效性可延伸到高达几百兆赫的频率范围。假如这类电缆的屏蔽正确的话，它们的屏蔽效果在几～几百兆赫频率范围都会相当不错。这类电缆不仅相对都会较为柔软，而且编织带屏蔽在使用和连接安装上也较为简单。更为重要的是，在连接上，它与D形或DIN导轨型连接器兼容。

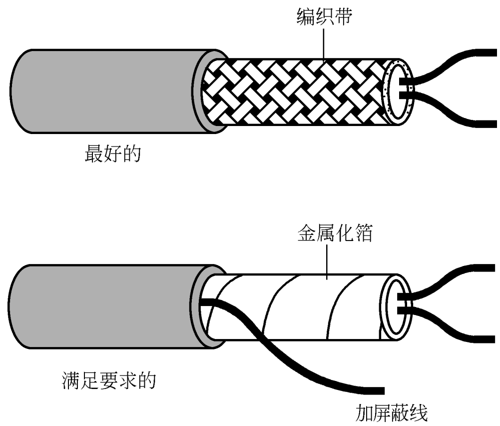


图3-6-28　使用两种不同屏蔽材料电缆的比较

## 6.5.2　如何形成电缆屏蔽的正确连接?

电缆屏蔽的正确连接对确保电缆的有效RF性能特别重要!

1）电缆屏蔽必须直接与设备的输入地相连接。

2）将电缆屏蔽的终端沿着它的周边形成360°搭接总是最为有效的方案。

3）使用尾线形成电缆屏蔽终端的连接会大大降低它的高频有效性。所以应尽可能地避免使用。

4）应该使用特别设计的电缆夹来完成对连接的固定。在有些情况下，也可以使用至少具有180°搭接的鞍座夹或P形夹来形成。

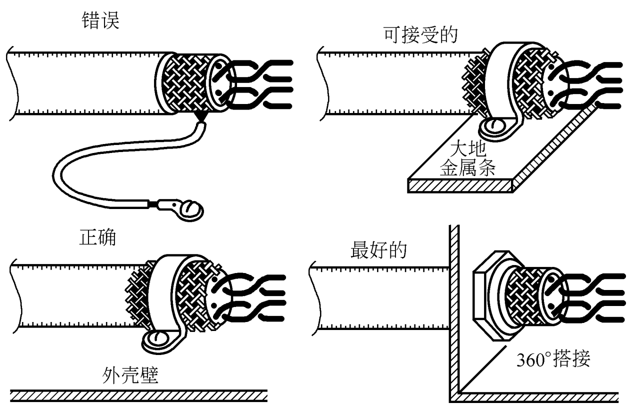


图3-6-29　电缆屏蔽终端的各种连接方式的比较

当使用DIN导轨型连接器完成电缆屏蔽连接时，应该将不得不使用的尾线的长度尽可能地缩

短。但再次强调，只要可能就应尽量避免使用尾线。

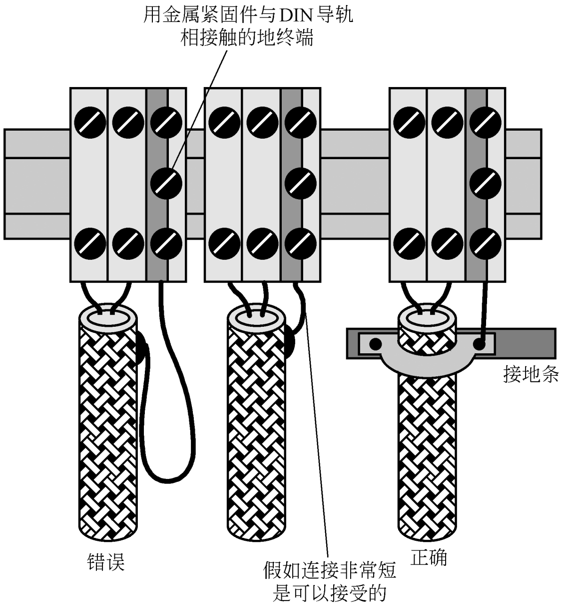



图 3-6-30　用 DIN 导轨型连接器完成电缆屏蔽连接的比较

当对导线布线过程中需要使用连接器时，在电缆屏蔽和连接器之间的所有周边获得完整而连续的金属对金属的搭接是绝对必要的。图 3-6-31 就是这样一个完整搭接的例子。

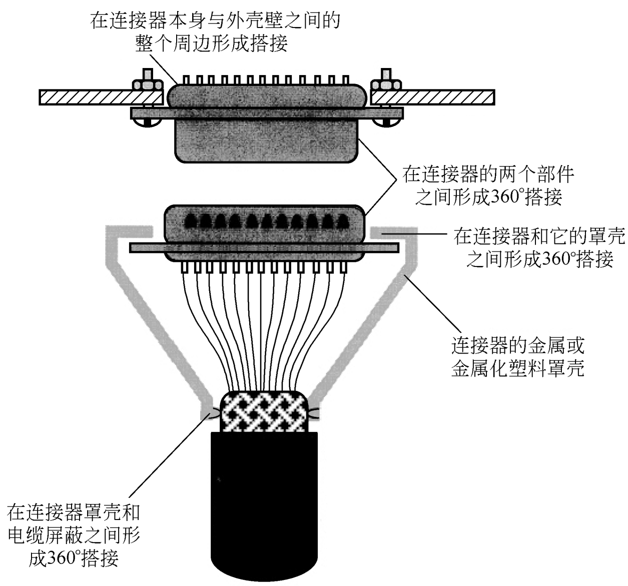



图 3-6-31　电缆屏蔽与连接器周边形成良好搭接的例子

## 6. 5. 3　应该在电缆屏蔽的哪一端完成终止?

一般地讲，在电缆屏蔽的两端均完成搭接是最好的选择。但由于使用的场合千变万化，也可以根据需要选择其他的方式。

1）在一个端头上完成终止的情况：在屏蔽的一端上完成终止将会阻止低频电流在编织带中的流通。此时电缆屏蔽还对低频电场形成屏蔽。所以它在低频上保护了差分信号。在高频条件下，这种类型的连接（单端终止），在电缆谐振频率以上的频率上的屏蔽有效性将会不尽人意地随着频率的增加而下降，甚至完全丧失。

2）在两端均完成终止的情况：在两端均完成屏蔽搭接情况下将会保护电缆内导体所携载信号免遭大部分严重的共模干扰。问题是在低频条件下，会由于电缆所处区域内磁场的存在而在电缆屏蔽中引起低频电流的流通。这些电流可能会通过耦合等串扰到电缆内部导体对中而导致不希望的干扰信号叠加在有用信号上。但应该指出，这种双端搭接方式与单端搭接方式相比，其整体性能上要好得多。特别是在考虑到 EMC 性能情况下，其优越性是显见的。所以只要可能就要采用这种方式形成电缆屏蔽的终端搭接。

3）一般地讲，设备上屏蔽电缆的搭接应以下述方法完成：

① 电源电缆。在大多数情况下，电源电缆都是非屏蔽电缆。它们必须在被保护区域内敷设，以使 EMC 问题降至最低。在 AC 馈电电源以及任何辅助电源输入端应安装滤波器。

② 控制信号和低电平模拟信号。就图 3-6-32 所示系统设备而言，假如在控制器和晶闸管堆之间的控制信号为 0 ~ 10V 或 4 ~ 20mA（类别 1）的模拟信号的话，就必须采用屏蔽电缆。并且，电缆屏蔽必须在晶闸管堆地和控制器地均完成搭接。

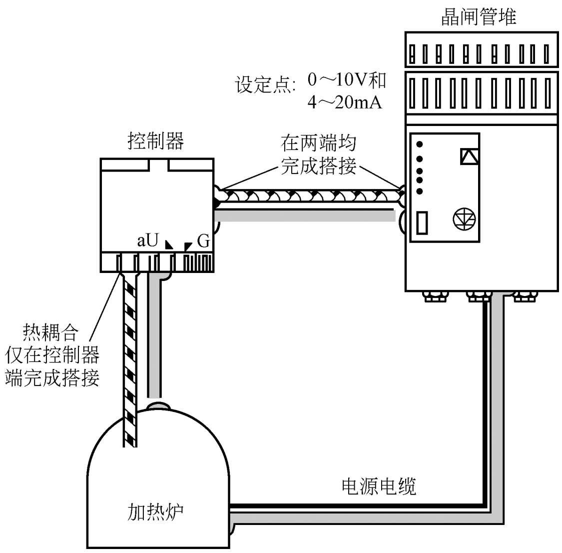



图 3-6-32　系统设备之间电缆及其屏蔽连接的示意图

（上述的这些数据虽然只代表一个典型的例子。但其基本原则仍适用于大多数的应用）。在加热炉和控制器之间的热耦合连接是非常敏感的。所以对它们的屏蔽和布线必须加以仔细设计。它们的屏蔽不允许与控制器地相连接。

4）数字信号导线连接：有相当一些设备使用 RS422 或 RS485 通信协议。它们必须使用屏蔽电缆，并且在电缆屏蔽的两端均完成对地的搭接，如图 3-6-33 所示。

5）长线和计算机 232-422 的连接：假如在建筑物中的隔离装置位置上（如图 3-6-34 所示）或在远离计算机的区域位置上，线屏蔽不与地相连接的话，那么隔离的线驱动装置使用于长距离数字传输可以获得相当满意的结果。

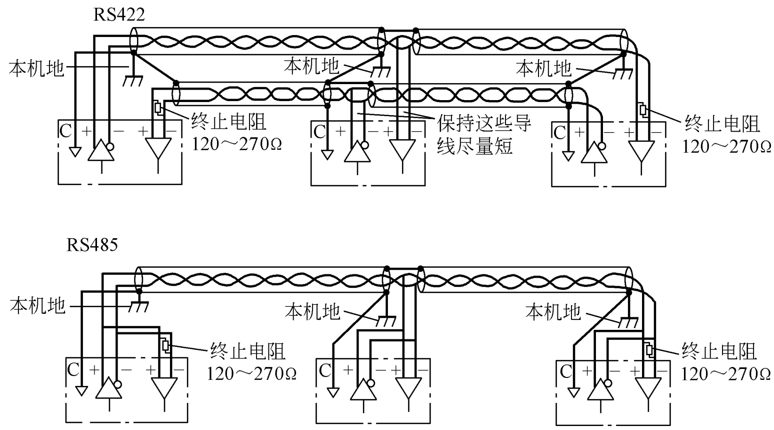



图 3-6-33　通信协议 RS422 和 RS485 的电缆屏蔽的搭接示意图

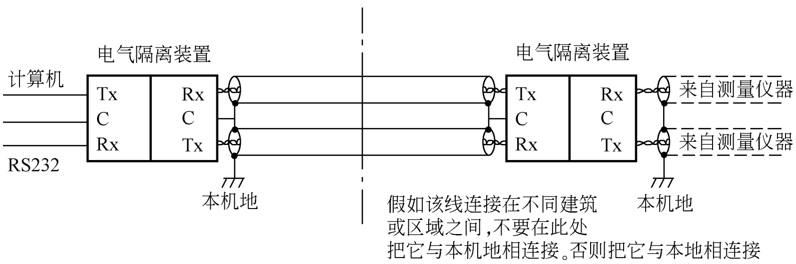



图 3-6-34　长线和计算机 232-422 的连接

## 6.6　已存在设备中的问题

现场问题的解决往往会存在许多困难。在工程实践中，要获得与新设备相类似的性能是相当困难的。

### 6.6.1　IEC 1000-4-4/IEC 801/ENG 1000-4-4 测试

在问题始终存在的情况下，工程师必须对所存在问题进行系统的技术分析。并以此为基础来判断和验证设备的运行状况以及由于必须进行修改所可能出现的变化。

本章推荐使用在 IEC 1000-4-4 中的 5.3 中所描述的方法来进行现场测试。这个测试提供了一个快速的方法来再现现场（设备真正安装和运行的位置）所遇到的大多数 HF 问题。无法达到和符合测试所要求的一级水平（Level 1）的设备将会在实际的现场运行中出现问题。在受到干扰的条件下，设备必须获得三级水平（Level 3）才能达到满意的运行状态。

总之，这个测试允许工程师再现所观察到的问题，并能迅速的对所尝试使用的解决办法做出评估。更为详尽的有关实施这个测试的方法的内容可以参考本书第 4 篇的相关内容。

### 6.6.2　铁氧体的使用

一旦发现一根电缆是非常敏感的话，那么增设一个铁氧体滤波器不仅是相当简单的，而且往往是事半功倍的一件事。特别是倘若电缆中的电流很小，不足以引起铁氧体心达到饱和状态的情况下更为如此。

由铁氧体心构成的滤波器可以用来滤去 HF 的干扰。这些铁氧体磁心工作在电缆的共模信号（干扰信号）上。具体地讲，电缆内所包括的所有导线都要以相同的指向穿绕磁心。但这种类型的滤波器通常仅能给出有限的，但合理的改善。

作为滤波结果，铁氧体滤波器的滤波有效性在相当程度上取决于它对在电缆中流通的共模电流呈现的阻抗。这个阻抗正比于导线在磁心上缠绕匝数的平方。例如导线在磁心上缠绕的匝数为 2 匝的话，则呈现的阻抗将是单匝的 4 倍；三匝将是 9 倍等。

在现场增设这样的铁氧体滤波器通常都会很容易。因为大多采用的这类铁氧体磁心都会设计成分成两半的，带有锁扣的环。所以安装或拆卸它们都不需要切断电缆或电缆中的导线。这种设计对那些连续运行的设备或无法重新连接电缆的设备来讲有其特殊的优越性，如图 3-6-35 所示。

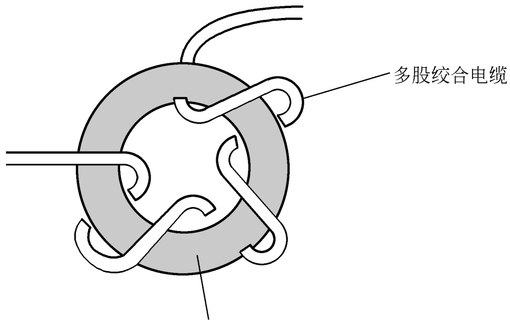



图 3-6-35　铁氧体滤波器

## 6.6.3　其他解决办法

首先，这里希望指出的是在屏蔽电缆使用适当和对电缆合理布线的情况下，屏蔽电缆的使用的确可以获得性能上的很大改善。

当发现一个电缆是一个携载敏感信号的电缆时，可以对它作以下的处理：

1）首先，当该电缆是处在电缆槽中的一个电缆时，应该使用实践上可以做到的最短导体（导电条）将电缆槽接地。

2）假如事先没有对 EMC 问题进行考虑的话，可以通过安装一个与敏感导线尽可能靠近的平行地导体（PEC）来改善其性能（请参阅本篇第 6.3.3 节中的图 3-6-13）。其改善系数大约在 5 左右（5 倍）。在大多数情况下这是一个相当不错的结果。

3）工程师也可以在运行现场通过使用一个金属丝网构成的编织带缠裹电缆来对其完成屏蔽。这个做法看起来有点别扭，但它的确可以给出相当满意的结果。

4）在极端情况下，最简单的解决办法是移去已存在电缆，使用一个适当的屏蔽电缆代替之。与此同时，还要考虑好如何对电缆两端的屏蔽形成对地的正确搭接。

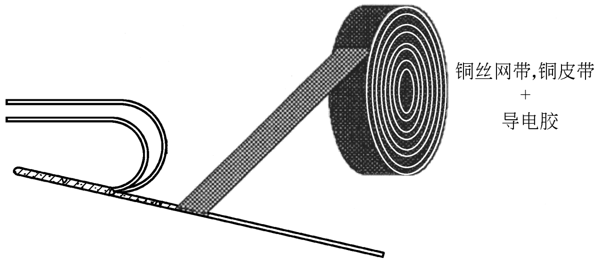



图 3-6-36　用金属丝网构成的编织带缠裹电缆

## 6.7　整体设计和布局

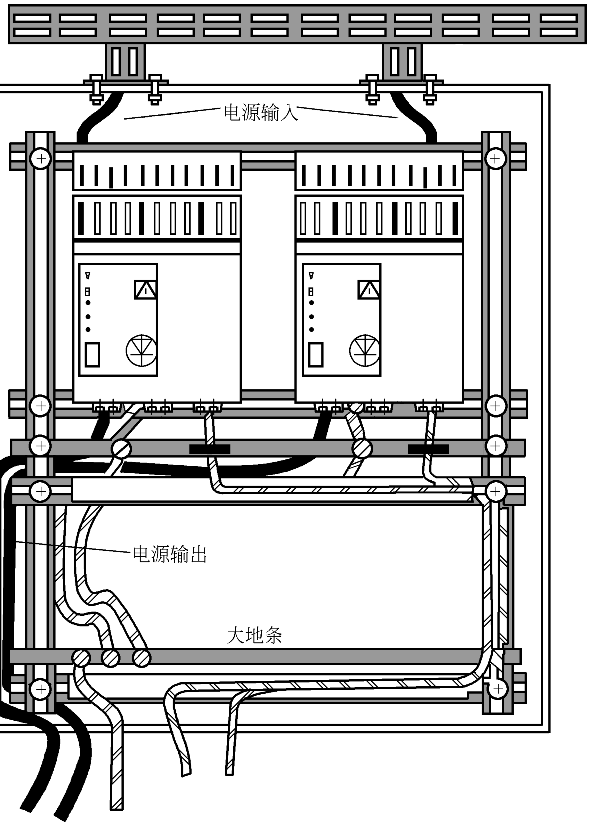



图 3-6-37　机柜的布局设计和电缆布线的一个例子

## 6.8　几个常用概念的定义

### 6.8.1　耦合

EMC 干扰是通过下列 5 种不同的耦合方式进入电子电路的。其中，串扰又起源于两种不同的方式。

1）通过共模阻抗的耦合：任何导体都会具有阻抗。在电缆中的电流环流在导体的两端之间建立了电位差。

2）PCB 与其罩壳的耦合：任何 PCB 都存在于特定的周围环境中。所以起码它的自身电容会引起耦合。一旦 PCB 被电源所供电，它与它所存在的环境两者间会存在一个电位差，这个电位差起源于 PCB 本身上的电流。

3）串扰：串扰起源于两种不同的方式：

① 在电缆中电流的流动引起在环绕它周围的磁场。而该磁场又在邻近的导体上感生寄生电压（电感性串扰）。

② 在一个导体与它的环境之间的电位差产生一个电场。该电场又会在其邻近的导体中注入

寄生电流（电容性串扰）。

在上述两种串扰条件下，差模串扰（直接叠加在信号上的串扰）均可忽略不计。相对照，共模串扰则要严重得多。

4）电磁耦合：直线导体在一个变化的电场中时，该直线导体中会感生电流。所以，在设备中的电缆就好像是一根架空线会捡拾寄生电流。

5）电感环耦合：一个处在或邻近变化磁场中的电缆中会感生一个电位差。这类耦合现象对信号导线和地导体之间所形成的环路有着关键性的影响。

## 6.8.2　差模-共模

在传输通信中，差模是所要求的模式。信号通过一个导体发送，并沿着另外一个导体返回。在出现这种模式的干扰情况下，干扰电压可以通过测量两个导体间的电压来获得，如图 3-6-38。

共模是一个寄生模式。干扰信号将以相同的方式在所有的导体中传输。共模电压总是以地为参考面的电压。因此，高频干扰是以这种方式耦合到电缆上的。

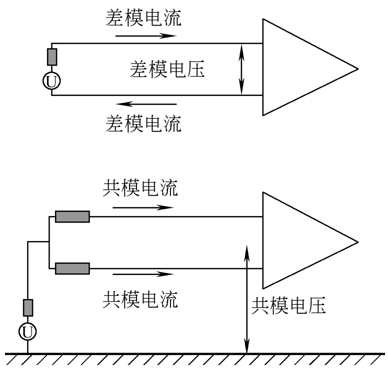



图 3-6-38　差模和共模

# 第 4 篇　电磁兼容测试方法的设计和技术

## 第 1 章　辐射发射测试

### 1.1　辐射发射测试

首先我们将注意力集中在对典型家居/商业/工业 EN 标准所规定的辐射发射测试上。测试的频率范围为 30MHz ~ 1GHz。当将 EN 55011（CISPR11）标准应用于某些类型的射频设备或在美国为了使包括有一个时钟频率超过 108MHz 时钟的产品满足美国联邦通信委员会（FCC）要求时，则会需要对超过 1GHz 以上的频率进行辐射发射测试。另一方面，有些产品则要对低于 30MHz 以下的频率进行辐射发射测试。例如，对闭路电视分配系统进行的测试就是这类测试频率下延超过 30MHz 的典型例子。军用辐射发射测试所覆盖的频率范围通常也都会大大超过 30MHz ~ 1GHz 的频率范围。下面首先让我们来看一下最为常用的辐射发射测试用感应器。

#### 1.1.1　近场探头

近场磁场（Close-field 或 Near-field）和电场探头在价格上相对比较便宜，况且自制也很容易。它们常用于研制、诊断和 QA 过程中。自制用于不同场合的这类探头的设计和方法可以从许多文章和专业期刊中找到。许多 EMC 测试设备制造厂商也销售它们各自设计制造的这类探头。但设计原理图基本相同，结构上也大同小异。图 4-1-1 显示了三种主要磁场探头的结构。

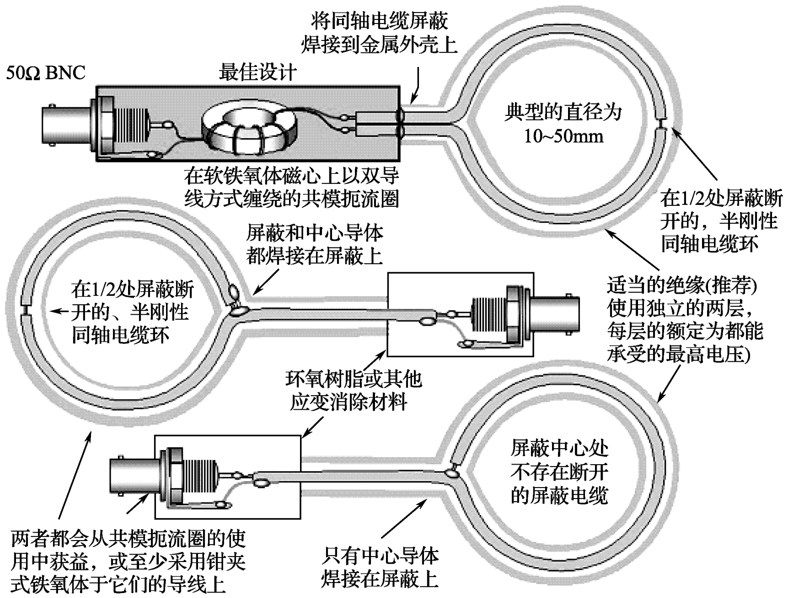



图 4-1-1　3 种不同结构的磁场探头

近场探头应该无例外地使用 50Ω 电缆。而且它们所连接的射频（RF）测量仪器的输入阻抗

也应该为 50Ω。在测试仪器不具备 50Ω 输入选择的场合，则应使用它们的高阻抗输入。但要在探头电缆的仪器一端上配接一个 50Ω 的标准连接器（BNC）终端器。例如，一个 T 形 BNC 连接件或通过线（有时称通过线）终端器就是经常使用的两种类型。50Ω BNC 终端器的使用有助于阻止在探头电缆中的谐振倾向。否则的话，当探头电缆长度超过所涉及最高频率波长 1/10 时，这种谐振随时都有可能发生。（比如，在所涉及最高频率仅为 50MHz 时，若电缆长度长于 300mm 情况下，就必须使用 50Ω 终端器。读者一定还记得，在电缆中传播的信息波长仅大约相当于在自由空间中电磁波波长的一半）。

图 4-1-2 显示了两个探头。一个是标准电场探头设计。一个是称之为针状探头或探针的探头设计。针状探头是一个电压探头。它通过一个 10pF 的电容与所感兴趣的电路或金属件形成接触。它在捡拾共模（CM）电压的同时也捡拾信号电压。CM 电压是造成辐射发射的一个主要源。

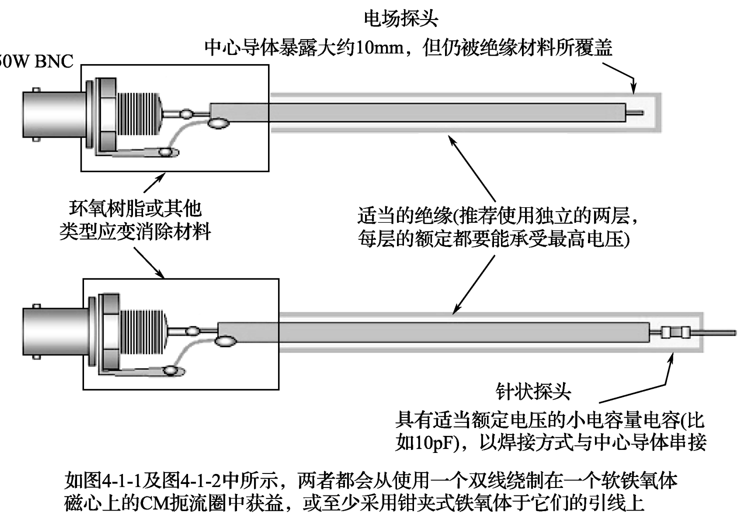



图 4-1-2　一个电场探头和一个针状探头

磁场探头的设计通常总会包括有一个屏蔽罩壳，以防止磁场探头对电场的拾波。对磁场探头而言，这种对电场的拾波会使它们无法检测到一些重要的发射源。对小型产品而言，大部分的辐射发射往往都是由于电缆所泄漏的 CM 电流所造成的，但有时也会为被测单元本身的壳体上的 CM 电压所形成的电场所致。因此电场探头或针状探头都在这里扮演着重要的角色。

图 4-1-3 中显示了一套专用探头的照片。由于辐射发射既可以由电场引起也可以由磁场引起，

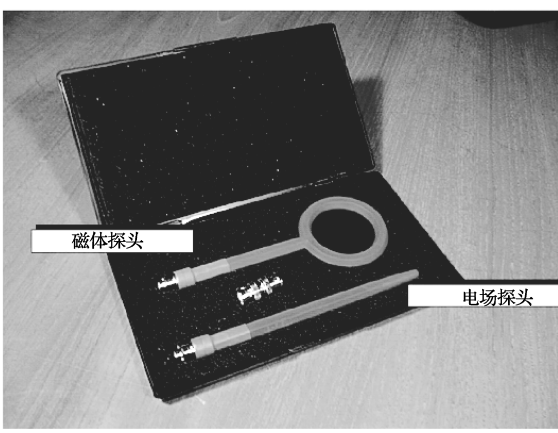



图 4-1-3　一套具有专利权的商品化近场探头

所以使用如图 4-1-4 中所示的非屏蔽环状探头也会有助于所进行的检测。由于这些探头对电场和磁场都很敏感，因此它们的输出通常都既无法计算也无法预估。但倘若所需要的仅是找出发射源的位置的话，那么它们的使用的确可以为我们节省很多的时间。




图 4-1-4　自制非屏蔽环状探头

在图 4-1-4 中所显示的探头一般不具备良好的绝缘。所以，在使用的时候要小心不要由于不小心而形成短路而损坏被测单元（EUT）或损坏与它们所连接的测试仪器，甚至引起电击事故或火警。将一个探头用厚塑料或树脂包裹是一个很好的，即实用又安全的做法。为了保证操作人员的健康和安全这样做也是必要的。

所有的探头都是有方向性的。因此它们应在两个或者三个方向上完成搜索，从而寻找出最强的发射信号。

如图 4-1-4 所示的环状探头在频率高到 1GHz 时都会工作得很好。探头环的直径越小（比如 10mm），它们的高频响应就会越好。但在低频时它们的灵敏度就会较差。当探头由多匝绕线构成时，它的低频敏感度会较高。但它的匝间电容会在很大程度上降低它们的高频响应。大多数设计工程师都会希望有现成的、各种不同尺寸的探头随时备用。多种尺寸探头的使用不仅可以使他们完成各种频率下（不论是低频或高频条件下）的检查，从而也就避免了对任何重要发射的遗漏。对高于 1GHz 频率感兴趣的读者会发现在文献（Fred Johnson. “Simple ‘homemade’ sensors solve tough EMI problems” Electronic Design，November 1999）中所描述的牙签式探针或其他类型的探头效果则将更好。在文献（Douglas C. Smith. “Signal and noise measurement techniques using magnetic field probes”，Proceedings of the IEEE EMC Symposium，Seattle 1999，Volume 1）和它所附的参考文献中介绍了如何通过灵活应用近场探头作为诊断方法以获得大量有用的信息。

## 1.1.2　电流探头

文献（“In-House EMC Measurements and Diagnostics”，IEE colloquium，14 November 2000，Savoy Place，London）对任何希望进行低成本测试的读者来讲是一个最为有用的文件。在其中的一篇名为《辐射发射预符合诊断》（有时也有人称之为《辐射发射前期一致性诊断》）的文章中，作者描述了一个任何电气工程师都可以自制的，以铁氧体磁心为磁心的电流探头。它实际上就是

前述的一个近场磁环探头。它的工作原理是将它与被测电缆足够靠近，并同时穿过一个中空圆柱形铁氧体来形成两者间的紧耦合方式完成测量。

这些电流探头仅能测量来自电缆的共模（CM）场，而近场环探头则取决于它相对于电缆中导体的位置而能同时完成对差模（DM）和共模（CM）的双重测量。由于通常情况下来自电缆的大多数辐射发射问题是由 CM 电流所形成的，使用上述的电流探头所获得的测量结果与使用恰当的 EMC 测试结果会具有较好的相关性（一致性）。

如果具有一个能够覆盖所感兴趣频率范围的信号发生器，那么可以容易地使用它来对电流探头进行校准。(假如没有这样一个信号发生器的话，那么可以以付费的方式使用当地的 EMC 测试实验室或租用一台也可)。

在使用分成两半的圆筒状铁氧体作为磁心的钳夹式 EMI 抑制器的铁氧体的情况下，一个已校准的电流探头也可以钳夹在测试所感兴趣的电缆上。这样做所测量得到的测量结果既可以包括 CM 电流的频率也包括它的幅值在内。探头所获得的输出电压直接与电缆中流通的 CM 电流相关。但探头必须以 50Ω 终止在测量设备上。

图 4-1-5 显示了由普通同轴电缆所构成的这样一个探头的实际例子。它使用了一个 Kilagawa FGC3M3 屏蔽搭接钳以避免由于屏蔽编织带的焊接会损坏同轴电缆的介质绝缘材料。它所使用的铁氧体磁心是分成两半的 32mm 长的中空圆柱体。这类铁氧体磁心可以很容易的从许多铁氧体抑制器制造厂商和当地的电子材料供应商处购得。这种分成两半的铁氧体磁心的长度和形状并不重要。重要的是：

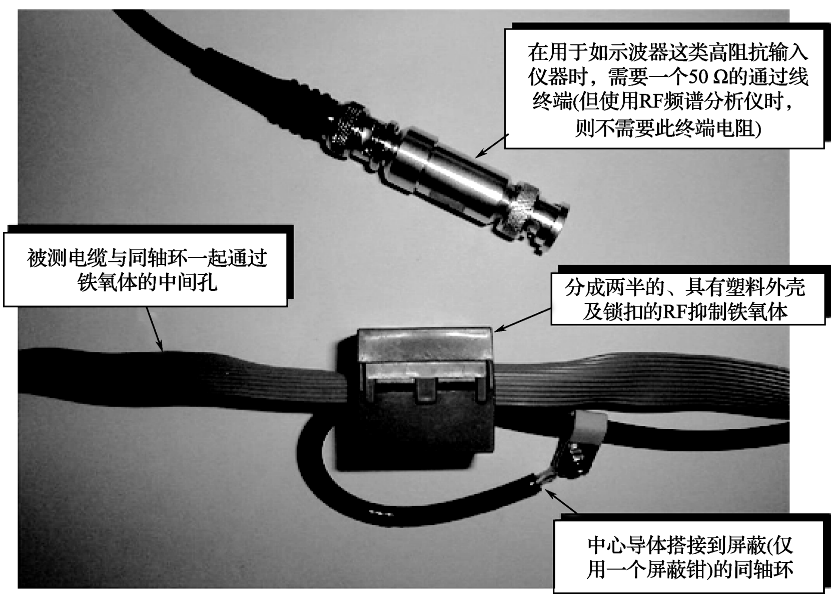



图 4-1-5　一个自制电流探头

1）它要能够很容易地钳夹在电缆上以及在不需要时可以很容易地移去。

2）它的内直径要足够大，以既可以通过被测电缆又同时可以容纳探头本身的电缆。

但请读者注意的是，对某个特定的铁氧体磁心来讲这类探头的校准也是特定的。换句话讲，若换用另外一个同类探头，则仍需要事先对它进行校准。

可以用下列的 Ott 和 Paul 简单公式：

$$E = 1.26 \times 10^{7} \times f \times L \times I$$

来评估使用这种铁氧体磁心构成的探头所测量到电缆电流是否有可能会引起不可接受的辐射发射。在上列公式中，$E$ 是在距离为 10m 处测量到的，单位为 V/m 的辐射发射。当然也可以将它转换成 dBμV，并直接与 EMC 发射标准相比较；$f$ 是测量频率，单位为 MHz；$L$ 是电缆长度，单位为 m；而 $I$ 是在频率为 $f$ 上探头所测量到的电流，单位为 μA（这里已经考虑到了探头的校准因数在内）。

另外一篇非常有用的文章是出现在文献（"In-House EMC Measurements and Diagnostics"，IEE colloquium，14 November 2000，Savoy Place，London）中的，名为《EMC 诊断技术》一文。论文由 ERA 技术公司的 Tony Maddocks 撰写。该文中提供了一个除了使用 Ott 和 Paul 公式以外的另一个图解的方式。该图还允许人们根据发射作为电缆在地面以上高度的函数来估算发射值。

Tony 还描述了所构成并已校准的电流探头的使用。它也是一种以分成两半的圆筒形铁氧体为磁心的电流探头。它的专用型号可以以相当合理的价格以租赁或购买的方式从若干个供应商获得。应该指出的是所有由供应商提供的商品化探头都是已经过校准的，通常还会附有它们相对于频率的 mV/mA 转换系数曲线来证实这一点。读者一定已注意到，mV/mA 只是一个以 Ω 为单位的阻抗而已，当应用类似这里所讨论的探头的场合，它经常被称之为转移阻抗。

Tektronix 公司几乎总会为所有它们的产品附件中备有电流探头。但通常它们仅具有测量高到 50MHz 频率的能力。在用户要求时，它们也会根据产品的种类和型号配备体积相当小的、测量频率可高达 2GHz 的电流探头。

### 1.1.3　故障检测器

在许多不同的应用场合，故障检测器的非正式称呼也往往不同（比如在很多场合称它为隐错排查器）。但大多数这些故障检测器仅给出总的场强，而不会提供任何有关被测频率的信息。它们都通常会有三个组成部分：

1）某种形式的天线（比如，一个小型双极天线。在远低于它的一次谐振频率以下它会工作得很好。因此它具有宽带响应）。

2）与天线输出相连接的一个宽带检测器。

3）用来驱动一个指示仪表或一组 LED 的放大器。

有关这类故障检测器的制作文章经常可散见于许多相关领域的杂志中。市场上也可以购置到商品化的产品。

许多这类检测器是设计用来测定是否存在有会损害到人类健康的场强。它们通常都不具有足以测量低于 1V/m 以下电场的灵敏度。1V/m 与 120dBμV/m 具有相同的场强（dBμV/m 是一个在测量辐射电磁场频率超过 30MHz 时所使用的单位）。因此当它们被用来判断一个产品在正常测量距离为 10m 上的发射是否超过 37dBμV/m（比如说）时会变得毫无用处（因为它们没有足够的灵敏度）。事实上，它们更多的是用于用户的使用现场来判断是否存在有会引起一个产品无法正常运行的强场强存在。

然而，倘若所使用的故障检测器具有足够的灵敏度的话，可以将它们以足够靠近产品的方式来检测可能会对一个正常辐射场测量造成问题的强发射源。市场上就有一两种专门用于这个目的的检测器。在具有足够灵敏度的前提下，它们对产品研制、诊断和质量保障方面所起到的作用和用途与前面所描述的近场探头和电流探头没有什么实质上的区别。图 4-1-6 中显示的就是两种已商品化的这类故障检测器。

由于故障检测器通常无法提供频率信息，它们在对辐射发射的详细评估方面并没有什么太大的用处。但它具有一些其他专业设备所不具备的优点和长处。比如它们通常都是以整体封装方式

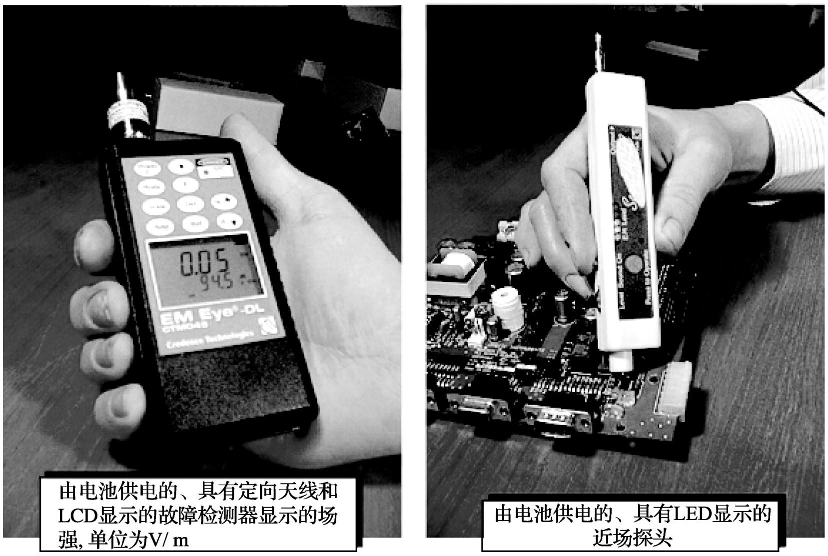



图 4-1-6　两种不同类型的故障检测器

出售的，因此它们的使用和携带都很随便。有些甚至是由电池供电，则更是便于快速而简便地在现场使用。它们的使用无需太多的专业知识则是它们的另一个长处。

有时在具有一些使用这类检测器经验和对产品有一定知识的基础上，完全有可能用它们来对产品以及与产品相连接的电缆表面进行扫描，以预估产品是否有可能通过正常的辐射发射测试。为了真正具有正确使用这类故障检测器的能力并做出上述判断（预估产品是否会通过或无法通过正常的辐射发射测试），则要求操作人员具有在各类产品上使用这类检测器的丰富经验和技能。

当将这些故障检测器用于质量保障系统中时，通过快速扫描，至少可以了解和发现在连续生产过程中所生产产品产生发射的大致位置。还可以使用这些故障检测器来检查已被发货的产品是否仍具有与已经经过精确测试产品相类似的辐射发射性能。进一步讲，使用这些检测器对诸如电缆终端和连接器部位上的检查还可以揭示装配是否正确（诸如，使用一根尾线来代替电缆屏蔽的 360°搭接；使用铝阳极化来代替铬酸盐处理等）。如前所述，要通过查看检测器显示来决定产品的各种部件，电缆和连接是否有可能通过正常测试则要求具有相当丰富的经验。因为如何正确判读检测器对各种各样问题的响应是关键所在。错误的判断会导致在进一步精确测试上的失败。

## 1.1.4　天线

在辐射发射的完整符合性测试中所使用的天线是设计用来进行远场测试的。况且，EMC 标准也仅仅给出远场的发射限值。通常将远场定义为大于一个波长的 1/6。比如频率为 30MHz 时，远场则为 1.7m。

当对低于 30MHz 频率进行辐射发射测试时，要在足够远离的距离上进行远场测试是不切实际的（因为需要的天线和场地会很大）。因此在频率低于 30MHz 时，通常的做法是使用大环探头（典型的直径为 600mm）和鞭状天线（典型的长度为探头 1m）在远场条件下对磁场和电场部分分开测量。

在频率处在 30MHz～1GHz 范围内时，可以使用偶极子天线。但因为它们所应用的频率范围有一定的局限性，所以使用它们进行测试会非常耗时。可是因为偶极子天线具有可计算的响应，所以它们仍然是用于辐射发射场地校准的标准换能器。

事实上，人们已设计了各种各样的天线来帮助 EMC 工程师对在 30MHz～1GHz 频率范围内的

辐射发射进行快速测试。其中有许多具有相当独特的形状。双锥形天线是人们喜欢采用的一类天线（它看起来像是两个背对背放在一起的搅蛋机）。它的典型频率覆盖范围为 20MHz ~ 200MHz。而典型的对数周期天线（比如安装在屋顶的 TV 天线。根据需要，它们不仅会有不同数量的天线单元，而且各单元的长度也各不相等）所覆盖的频率范围则在 200MHz ~ 1 或 2GHz。

当前，用于完整符合性测试的工业标准天线是双对数天线。通常它可以覆盖 30MHz ~ 1GHz 的频率范围，虽然有些特殊设计的型号可以覆盖低到 20MHz 和高达 2GHz 的频率。图 4-1-9、图 4-1-12 和图 4-1-14 显示了正在进行实地测试的双对数天线的现场设计和照片。但有些双对数天线体积会很大且笨重。但目前已有若干个制造厂商也设计制造较小、较轻和成本较低的可供选用的替代型天线。此时经常会内置有放大器以补偿它们的灵敏度下降。图 4-1-7 所示的就是上述替代型小型天线中的一个例子。这类小型天线通常都可以用来作为预符合测试用天线。

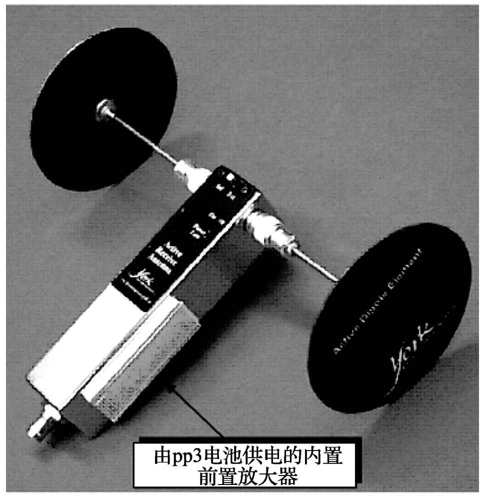


图 4-1-7　一个频率为 30MHz ~ 1GHz 的超小型天线

在频率高到 1GHz 以上的情况下，很小的偶极子天线、喇叭天线或双脊波导也可以用来测量辐射发射。

就天线而言，非常重要的一点是，在正式使用以前需要对它们进行校准。在任何辐射发射测量中必须将校准因数考虑其中（有时称之为转换系数）。许多宽带天线的校准因数在它们整个测量频率范围内可仍在 0 ~ 20dB 之间变化。因此假如不希望低估来自 EUT 的场强的话，校准因数必须考虑在计算中。

图 4-1-8 是一个典型的用来计算在频谱分析仪或接收机上测量到的实际场的电子数据表。表中还显示了将天线连接到测量仪器的电缆以及仪器本身的校准因数。

| 频率/MHz | 被测信号 10m/（dBμV） | 天线系数/（dB/m） | 电缆因数/dB | 接收机因数/dB | 辐射场最终值 | EN55022 B 类 QP 限值 | 裕度通过或失败 |
|---|---|---|---|---|---|---|---|
| 48.336 | 18.3 | 17.8 | 0.3 | 0.2 | 36.6 | 30 | 6.6 失败 |
| 80.560 | 27.5 | 14.1 | 0.4 | 0.7 | 43.0 | 30 | 13.0 失败 |
| 112.78 | 22.0 | 11.2 | 0.5 | −0.6 | 33.1 | 30 | 3.1 失败 |
| 145.01 | 34.7 | 7.9 | 0.6 | 0.8 | 44.0 | 30 | 14.0 失败 |
| 177.23 | 29.1 | 5.6 | 0.8 | 1.1 | 36.6 | 30 | 6.6 失败 |
| 209.46 | 31.3 | 4.2 | 1.0 | −0.2 | 36.3 | 30 | 6.3 失败 |
| 241.68 | 31.0 | 2.4 | 1.1 | −0.9 | 33.5 | 37 | −3.5 通过 |
| 273.90 | 29.0 | 1.8 | 1.3 | −0.7 | 31.4 | 37 | −5.6 通过 |

较精密的频谱分析仪、接收机或它们的控制软件可以自动地将这些修正系数介入计算中。是否通过/失败可以从它们的显示中直接读出。从而节省了大量的时间并使诊断测试更加直观。在发射超过用户限值时，有些型号还可以自动报警，这使得 QA 测试工作更为容易。

图 4-1-8　用来计算辐射发射场的电子数据表（单位 dBμV/m）

在开阔场使用天线进行的测量会受到来自外界干扰的影响。如何克服这些影响的一些测量方

法将会在本章的后面部分加以讨论。由于近场和电流探头不太会受到外界干扰的影响，所以使用它们在实验室的工作台或产品流水线上进行测量要容易得多。

### 1.1.5 在研制、诊断和质量保障测试中示波器的使用

每一个电子设计工程师的工作场所肯定都会有示波器以及各类适用的探头。毫无疑问，他们不仅会具有熟练使用示波器的技能和经验，而且会具有使用它们对被测单元进行辐射发射测试，并对测试结果进行分析和判断以决定测试是否通过或测试失败的能力。所以，他们可以相当容易地使用示波器来对产品辐射发射的性能做出简单的定性检查和分析。

当然，一个带宽仅高到60MHz的示波器将不会对超过60MHz频率的产品性能作出任何有用和正确的判断。同时，所使用的探头类型和探测技术也必须与示波器和被测产品的性能相适应。比如，为了测量500MHz频率的产品而使用一个带有鳄鱼夹的100mm长导线，并钳夹在附近的外壳上的÷10探头绝对不是一个良好的实践方法。要仔细阅读示波器或探头所附的使用说明书以确切掌握正确而精确的高频测量技术。

你还需要具有理解在示波器（时域）所观察到的波形在一个频谱分析仪测量中所对应的显示（频域，常用于辐射发射的测量）的知识。具有FFT分析功能的示波器会给测量带来很多的便利。但人们一定要熟悉这样的概念：电压与电流的变化速率越高（$d\mu/dt$ 和 $di/dt$），辐射发射的胁强就会越大。实际上，在一个波形上的寄生振荡不仅为你提供了大量有关一个电路中的谐振频率的信息。同时也还向你提示了在辐射频谱中你很可能所看到的频率。

一个有用的技巧是对一个数字信号（比如一个时钟信号）从它的源开始到最终负载进行全面跟踪以检查它的波形是如何逐渐变得越来越差的。一个设计良好的，具有低发射的PCB将会在信号的整个线条路径上保持良好的波形完整性。在波形有着明显恶化的场合，它们的振荡（有时称振铃）频率实际上已向你发出了可能出现发射问题的警告。

使用示波器与使用频谱分析仪相比，其中的一个优点是示波器可以使用标准的电压探头和备用通道，并由一个时钟或其他波形所触发。之所以讲这是使用示波器的优点是因为当你观察到一个具有大量噪声的模糊不清的波形时，你可以通过使用不同的时钟或其他信号来对它形成触发来使示波器的显示锁定在你所关心的波形部位上。从而你可以有充足的时间来观察和分析它们，以判断它们是否就是不希望存在的大部分噪声的主要来源。

但通常在使用电压探头技术时会面临两个问题：

1）由探头的信号和地导体所形成的环，会起到一个类似于未屏蔽环状天线的作用，并从它所存在的局部环境中捡拾噪声。

2）大部分示波器都会具有很差的CM抑制能力。

因此，有时很难判断你所测量到的就是你使用的探头所需要探测的信号还是由来自附近电路的感应耦合所引起的噪声。有时甚至还可能是在被测单元（EUT）和示波器外壳之间的所存在的RF CM电位差所引起的。

掌握EUT的CM电压是很重要的一点。但是当它与你试图测量的信号波形混在一起时会使得测量变得相当困难。将一个32mm长的，分成两半的中空圆柱形铁氧体抑制器钳夹在示波器的测量电缆上会使得测量情况获得相当有用的改善。Frank Keane在它的文章：“Measuring the noise performance of dc/dc converters” in Components in Electronics magazine January，2001中描述了如何处理这两个探头技术问题。他在文章中指出了重要的一点：设备的安全大地在任何情况下都不能移去。

诸如近场探头，电流探头以及天线这类EMC换能器（传感器）与EUT之间都没有金属性的连接。因此，它们也不会像钳夹式示波器电压探头有那么多的问题。但从另一个角度出发，它们

也不能像电压探头那样对信号波形进行直接测量。

EUT 的 CM 电压可以使用一个电场探头或者一个连接到外壳或 0V 上的针状探头对其检测。将一个 ÷10 探头与 EUT 的外壳或 0V 相连接（此时要将探头电缆的地导体浮空）也可以检测 CM 电压。对由此而产生的电源频率“哼声”问题可以通过使用一个高通滤波器加以解决（比如在探头顶部串接一个低值电容就是一种常用的做法）。

将现成的示波器和它所附带的探头用于研制或诊断发射测试显然是花费最低的一种方法。但要求具有大量判读波形的技能和经验才能获得与标准 EMC 测试相关的定量分析结果。“金产品”测试法是一种试图以较低的花费来解决和降低测试可重复性问题的测试方法。它被推荐用来作为掌握什么样的相关性才是合理的以及如何获得合理的相关性的一种手段或工具。这种所谓的“金产品”方法最先由 Tim Williams 在 1992/1993 提出（请参阅本章后面的第 1.1.9 节）。因此，只要很少的费用（或根本就不需要什么费用）和一些学习过程，再加上要拥有一个“金产品”，任何一个普通电子工程师就可以通过简单地使用一个示波器获得有用的 EMC 信息。

## 1.1.6　在研制、诊断和质量保障测试中频谱分析仪的使用

使用示波器的一个问题是：它们的带宽越宽，它们所显示轨迹中出现的噪声就越多。它们的另一个问题是如何将波形信息（时域）转换成频域信息，并将转换成频谱的信息与正式的辐射发射测试所获得的限值和结果相比较。示波器的 FFT 功能会根据所选用的转换窗口种类的不同给出不同的结果。并且示波器通常也不具备正常发射测试所要求的准峰值或平均值响应检波器。

在研制、诊断和质量保障测试中使用频谱分析仪的一个主要优点是可以将它们的测试结果非常容易地与正常 EMC 测试的结果对应起来进行比较。

人们可以从市场上购买到单价仅为 400 英镑的低成本频谱分析仪转换器（转接器）。它们采用示波器的 XY 功能来作为显示装置。甚至在广告上还曾见到价格更为低廉的转换器。但对它们的性能如何无从得知。这样一来，那些老式的，长期搁置在仪器柜角落的，带宽仅为 10MHz 的示波器就可以通过使用这类转换器而改造成一个带宽可达 1GHz 的频谱分析仪了。

当然，这样低成本的分析仪的适用范围和功能也不会很高。购置一台昂贵的，特别是可以提供诸如电缆和天线因数自动补偿的、以 dBμV 为刻度单位、具有限值线显示以及具有合理精度的准峰值和平均值检波器，并且可以将结果存入光盘中或输出打印的分析仪在启用的几个月中就可以将购置它们的花费从节省大量的时间和成本中得以回收。目前世界有好几个著名的生产频谱分析仪的厂商。其中有一两个就是专门针对价格相对低廉的 EMC 测试用市场为目标的。

EMC 发射测量的特点之一就是它们使用 CIPSR16 所规定的准峰值（QP）和平均值（AV）检波器。它们对宽带噪声和窄带噪声的权重是不相同的。当然只有专业 EMC 测试实验室通常才会备有用于完整 EMC 符合性测试的，带有精确 QP 和 AV 检波器的 EMC 测量仪器。对来自微处理器时钟和类似的未调制信号的发射而言，在低成本 EMC 分析仪和所有非 EMC 用频谱分析仪的峰值检波器上所测量到电平与使用完整符合性 EMC 分析仪的 QP 和 AV 上所测量到的几乎没有什么不同（即便有，也仅为一、两个 dB 的差异而已）。但是来自数据总线、DC 电机、断电器触点和低速率脉冲发射等这类更为随机的发射而言，在使用和未使用正常的 QP 和 AV 检波器时，两者之间的测量差别可高达 20dB。换句话讲，低成本的 EMC 分析仪的测量误差此时可高达 20dB。

二手货设备和军用剩余物资商店都是高质量频谱分析仪的来源。例如，Marconi 2380 系列分析仪。虽然它并不配备 QP 和 AV 检波器，但早在 20 世纪 90 年代初就可以以低于 1000 英镑的价格购得。它们是极好的数字化调谐测量仪器。但需要足够的空间和测试台来容纳它们。较老型号的 Marconi 和 HP 生产的模拟调谐频谱分析仪只要化几百英镑就可买到。专用的 EMC 频谱分析仪

现今也常常可以在二手货市场上见到。但要提醒读者注意的是，有些这类仪器每年花费在校准和重新标定的预算完全有可能超过购置它们的费用。在购买二手货分析仪器时一定要注意它们是否附带有所有原有的各类手册。假如它们还附有最近的校准证书那就再好不过了。

频谱分析仪可以与近场探头、电流探头和天线结合在一起使用。虽然典型的示波器探头对频谱分析仪的50Ω输入阻抗来讲可能不是最理想的，但它们仍可以与电压探头一起使用。无论什么时候使用一个频谱分析仪进行直接电压测量时，要仔细考虑到如何对任何可能出现的DC或低频信号进行衰减，以防止它们烧毁非常灵敏的分析仪输入器件（更换它们将会非常昂贵）。

频谱分析仪很容易被强信号的出现而过载。即便它们（强信号）处在所要测量的频带以外。因此一个“纯化论者”可能会讲，频谱分析仪应该总是和一个称之为预选器的设备（器件）一起使用。虽然大多数测试实验室将会接受这类附加的花费，但作为一个自用测设设备，除非被测试产品具有高电平脉冲发射或在背景信号非常强的情况，一般没有必要这样做。但若是进行的是传导发射测试的话，一个预选器的设置则要重要得多。

要判断你的输入是否会造成分析仪的输入器件过载相当容易。先购买好一个10dB的通过线50Ω衰减器备用。在没有将它接入的情况下进行一次测量，然后将它串接在探头或天线与分析仪的RF输入之间再次进行测量。假如所有显示的信号都降低了大约10dB，那么不需要使用一个预选器（或者一个EMC接收机）。而没有降低10dB的信号很可能已使分析器的输入过载。而降低超过10dB的信号很可能是由于在某些其他频率上RF过载引起的人为现象。不同型号的分析仪对过载的承受能力也各不相同。有的好一些，有的会差一些。

低成本的廉价分析仪通常都会有相当高的基底噪声。一个外接的低噪声RF前置放大器可以改善它的信噪比。但千万注意不要让它们有任何的DC输出进入到你的频谱分析仪的输入。RF前置放大器本身就很容易由于过载而损坏。因此对它们也应该进行10dB通过线衰减器检查。

对设计工程师来讲，使得频域变得视频化会对设计起到举足轻重的影响。即便是成本很低的分析仪也有助于避免不正确的设计决定和迅速的发现发射问题的热点。“金产品”测试是一个极好的，借助于来自一个低成本分析仪的测量结果判断设计信赖度的方法。

### 1.1.7 在研制、诊断和质量保证测试中无线电接收机的使用

一个可供替代EMC频谱分析仪的方案是使用一个测量接收机。频谱分析仪与接收机相比，有着明显的优势。特别是在日常研制，诊断和质量（QA）测试中这种优势尤为明显。它们像示波器一样不仅使用上方便而且可以迅速对测量结果完成实时视频显示。但是对上述论述的可能质疑是，有人则认为最佳EMC测量往往要求使用接收机而不是频谱分析仪。但从当今的高端产品市场来看，两者之间的差别恐怕只有那些极其高级的EMC测试实验室它们才知道其中的奥秘吧！传统的测量接收机通常仅具有一个信号电平表。但许多新的测量接收机产品系列则都会包括有内置的频谱显示或者通过与计算机相连接来利用计算机的应用软件提供频谱显示。

在低成本的研制、诊断和QA工作中对接收机的主要兴趣恐怕主要是集中在使用小型盒式无线电以及类似的日常使用的小型无线电接收机类产品方面。便携式家用无线电和电视接收机起码可以用来使我们对一个产品的发射恶劣程度有一个基本概念。显然这类检测所能获得的基本概念仅是它们所能接收到的广播（包括电视）波段以内的信息。

小型盒式无线电和它们同类产品的另一个大问题是，它们的输出仅是将被RF所调制的信号经检波后送至扬声器。而就EMC角度出发，我们所感兴趣的则是RF信号本身的大小。因此当将接收机调谐到一个数字时钟的谐波频率时，检测到的很可能仅是在抑制了背景噪声或者在降低了原有的无线电发射信号振幅的条件下的谐波信号。假如你能听到来自时钟的任何谐波信号的话，

恐怕也是微弱的，叠加在时钟 DC 电源上的，频率为电源频率的二倍的纹波所产生的嗡嗡声（蜂鸣声）。

虽然有些情况下，我们有可能使用这类基本的无线电接收机做一些相对的比较，但我们真正需要的是具有信号强度指示器的无线电接收机。我们也就是利用这个信号强度指示器的输出来记录 RF 发射电平的。假如你对无线电接收机相当熟悉的话，在小型盒式无线电接收机基础上增设一个信号强度计（表）也是完全可以做到的。

商品化的不同类型无线电接收机具有非常不同的频率覆盖范围。连续的频率的覆盖范围可以从 100kHz～2GHz 范围之间变化。其种类也可以是业余无线电供应商提供的手提式接收机。其中有些如前所述还会带有信号强度表或信号自动扫描，而且价格也相当合理。实际上，往往可以以很低的价格从军用剩余物资商店购买到质量很好的宽带接收机。

若不是专门为 EMC 用途设计的特别接收机往往都不会带有 QP 或 AV 检波器，而且它们的显示仪表也往往都是非线性的。其中最为有用的是那些具有 RF 信号峰值响应和带有小于 0.1ms 信号电平增高时间的信号强度计的接收机。一个“金产品”方法可以用来粗略地校准设置在一个无线电接收机上的，对来自不同类型的源的发射进行测量的信号强度计。但这种粗略地校准最大程度所能做到的（希望是这样）也就是在一个给定问题频率上信号强度计读出的下降通常代表了相对应于一个正常发射测量上发射电平的下降而已。

当使用一个带有信号强度计的普通无线电接收机来检查一个产品的辐射发射时，正像进行正常 EMC 测试一样，重要的是要定义一个方法。这个方法要对被测单元本身（普通无线电接收机），它的电缆与天线之间的距离以及天线的定向做出规定。

正像所有天线测量一样，设有内置天线的无线电接收机，在使用于开阔场测试时会收到外界干扰的影响。如何克服这些干扰所造成的影响会在本章的第 1.1.10 节中讨论。

## 1.1.8　预符合测试

虽然并不存在对预符合测试（有时称为前期一致性测试）的确切定义，但一个预符合测试应该使用的至少是在相关标准中所描述的测试技术。EMC 标准通常要么会就测试方法进行描述或规定，要么会为读者介绍其他详细描述测试方法的文件。用来符合 EMC 指令要求或标准所使用的辐射发射测试方法通常会涉及在 EN55022 或 EN55011（CISPR22 或 CISPR11）中所描述的测试方法。许多年以来，它们都要求在一个开阔测试场（OATS）进行测试。但随着外界环境变得越来越噪扰，特别是在大量使用数字广播的今天，要找到一个既合适又方便的场地来作为 OATS，而又不具有非常高电平的外界噪声变得越来越困难。所以，现在也接受若干个特定的屏蔽环境作为可供选用的测试场地。

在本章的后面有关小节还要对完整的符合性测试方法进行描述。这类完整的符合性测试方法也散见于许多其他文章和教科书中。预符合测试与完整符合性测试方法相比较，除了为了节省开支和时间而作了一些简化以外没有什么实质上的不同。就预符合测试来讲，重要的是充分了解在这些简化过程中可能带来的误差。而通常称之为预符合测试本身就包含着所使用的可能是各种各样的方法（即没有一个统一的方法）。而这些方法的测试结果可以从非常不精确到相当不错，直到测试结果与完整的符合性测试结果基本上没有什么区别。因此正确的选用预符合测试方法本身就是重要的一环。

在 EMC 测试中通过预符合测试来达到节省时间和花费毫无疑问是一个良好的工程实践。许多公司都会从不同的供应商中选择一个来购买这些预符合测试设备和系统。这样的一个系统通常仅需要几个纸箱就能容纳所有需要的设备、天线和各种应用手册。但假如用户认为仅需要把所有

的设备连接在一起，安装好天线，再按几下前面板的按钮就可以进行并完成测试所要求的测量的话，实践会告诉他们事情并不会如此的简单。假如仅是这样做的话，可以很容易造成高达 ±30dB 的测量误差，在有些情况下甚至会更高。有些预符合测试设备制造厂商为它们的设备制定有综合性的应用指南。问题往往处在于即便有这样那样的综合性指南，几乎没有哪个用户公司会真正有人去仔细阅读它们，并按照其中所规定的步骤去做。测试人员也许有可能在不阅读有关应用说明的前提下掌握几个 PC 的应用软件或示波器的应用，但在 EMC 测试中，你几乎完全没有可能做到这一点。

不使用完全按要求规定的测试场地和测试方法或使用低成本的，本身就不符合 CISPR16 指令标准要求的设备意味着测量误差成为一个未知数。其结果不仅会导致浪费时间和精力（比如市场进入的推迟，预留过宽的工程宽裕度，高制造成本等），而且会使公司在产品的生产中承受大大超过预估的财务风险（比如产品的不可靠性，高返修率和保修成本地巨增，甚至于存在着无法在 EU 市场中生存的可能。不论是强制性的退出还是被迫退出）。具有巨大测量误差的低花费测试根本就不代表成本的降低!

可幸的是在既节省时间又不需要太大花费的前提下，仍然可以做到不需要做出太大努力就可以完成预符合测试，同时又不会承受商业上过高的经济风险。但要做到这一点，绝不只是简单的连接设备和安装天线就可以完成测量的。其关键是测试人员需要清楚的了解在即将进行的测量中会引入什么样的误差，而在测量完成后又如何能正确估算出这些误差值。

有两种方法用来预估预测试中出现的误差。

1）按照与用于完整符合性测试的完全相同的测试步骤。这包括对场地进行标准化场地衰减（NSA）的测量，获得所有设备，电缆和天线的校准数据以及使用 NIS81（“The treatment of uncertainty in EMC measurements” National Physical Laboratory）计算出测量中所出现的偏差。

2）使用下节将要描述的“金产品”测试方法。在使用“金产品”测试法时，并不一定要对你所使用的场所或测量的不确定性有所了解。因为在这里“金产品”是作为一个“转换标准”来使用的。通过它的使用，将在测试实验室中对它进行测量所获得的测量偏差（不确性）作为一个标准（完整符合性测试结果）使用于所使有的开阔场地的测量。完整符合性测试结果（标准结果）和在所使用有场地所获得的结果的差将被用来作为两者间的相关系数，并应用到在预符合测试现场所做的所有测量上。但这样的差仅严格局限和适用于具有相同辐射特征的产品。

然而，即便“金产品”测试法也无法克服可重复性问题。例如，你连续数日使用相同装置来测量被测的“金产品”，测量中会存在什么样的变化（不一致）? 除非对电缆、天线以及测试场地及其局部环境有着完全的（或良好的）控制，测试（结果）的可重复性很可能会很差。并且更为重要的是，必须将测试的可重复性误差包括在整体测试的偏差（不确定性）中。

对于许多较小的公司而言，最好的方法很可能是一种将 NSA 校准，“金产品”测试和使用 NIS81 计算偏差（不确定性）混合使用的方法。测试人员能掌握有关场地和它的不确性的定量因素越多，“金产品”测试的可重复性就会越好。

现在让我们来看一下在合理的辐射发射预符合性测量中为了节省开支和时间所采用的一些简化技术。虽然大多数 EMC 标准所使用的辐射发射测量距离多为 10m，但用于预符合测试的最普通距离则为 3m，并要将限值线增加 10dB。但使用更短距离的测量技术可以使用更小的测试场地，并改善信噪比（这一点对使用较低成本的频谱分析仪或 EMC 接收机作为测量设备时特别有价值）。

当然将天线移至更为靠近的距离上也是可能的。比如说仅为 1m。然后在测量结果上根据不同的距离增加限值线（这个限值线的增加正比于天线距离的倒数。比如距离缩短为原来的 1/3 时，限值线增加 10dB）。但由于天线与 EUT 之间存在着耦合，所以这是一种很不可靠的估算方

法。即便是如前所述的将距离从 10m 缩短到 3m 的情况下，采用 10dB 的相关系数也经常并不那么精确。从 3m 缩短到 1m 场合，则更无法证明技术上是合理的。在使用长天线时所存在的一个问题是无法对天线中心点做出准确的定义。因此，距天线端头 1m 的距离上，一个覆盖频率为 200MHz 到 1GHz 的对数周期天线的真正测量距离会根据频率的不同可以从 1m 到 2m 之间变化。实际上，这也蕴含了限值线修正对频率的依赖性。

一个（测试）现场的 NSA 会受到地平面的质量，邻近的金属表面和物体反射的影响。图 4-1-9 所显示的是 EN55022（CISPR22）中所规定的通用 10m　OATS 装置的示意图。

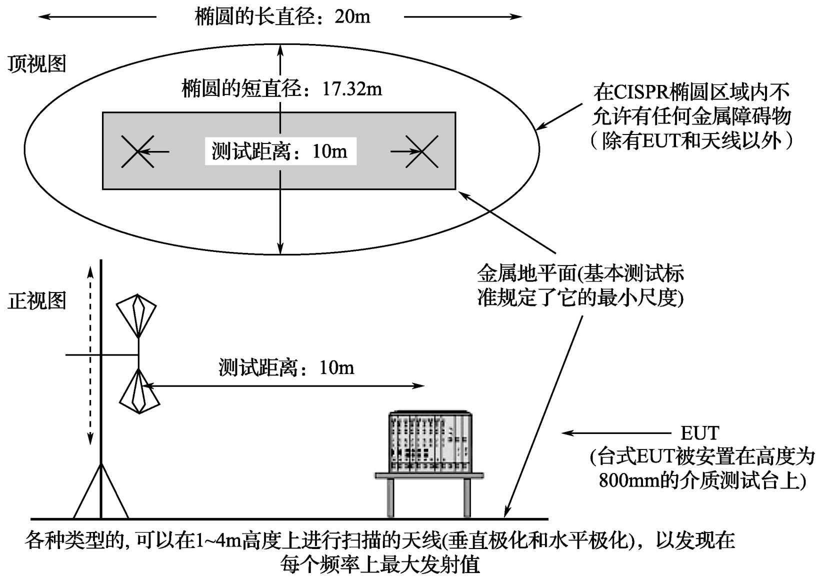
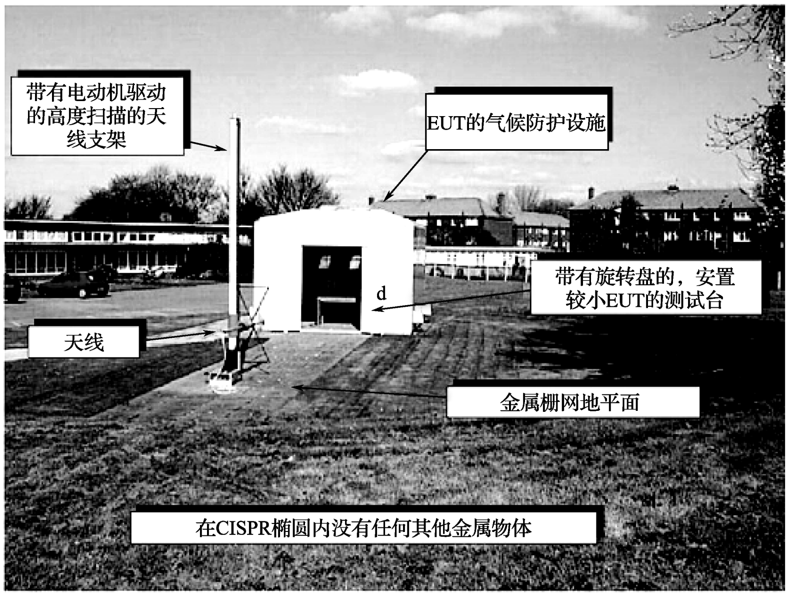



图 4-1-9　EN55022 中的通用 OATS 要求

这样一类的 OATS 装置的设置和安装既不困难花费也不高（请参阅图 4-1-10a、b）。这类场地甚至可以采用临时铺设金属栅网地平面结构的办法。在测试完成后可以将它卷起来储存以便再次使用。晚间或周末的汽车停车场是相当理想的临时 OATS。这不仅是因为场地本身既平坦又开阔，更重要的是晚间或周末的外界干扰也会相对较少和较小。

为了获得来自地面的可重复性反射，要对金属地平面做出规定。在不同高度上进行扫描的目的是要使天线捕获最大的反射和直接信号。有相当一部分人似乎在预符合测试设备装置中并没有考虑所使用的地平面的影响，还有些人还会觉得进行高度扫描过于麻烦而根本没有将它列入预符合测试步骤中。也有些人会采用在不考虑地平面/高度扫描条件下对所获得的测试结果给予 6dB 补偿的做法。但即便是这样极为粗略的做法也仍然没有将会引起场与场相互抵消的地面反射考虑其中。在有些场合，这样做可能导致测量结果低于正常测量值高达 25dB。有些预符合测试将天线安装在仅具有两个不同高度的三角架或其他类型支架上。比如说，两个相差为 1m 的高度。为了避免上述的场与场相互抵消的影响，在测量中不仅要对两个高度都完成测量，而且要对所有的覆盖频率范围进行扫描，以找出并选用最差的情况作为测量结果。换句话讲，即便不能在全高度上进行扫描的话，至少也要在两个相差 1m 的高度上分别进行扫描，从而寻找出并记录测试中出现的最差情况。

也有些人会在建筑物内使用预符合设备。显然，此时要形成 CISPR 椭圆是不可能的。测量结果不仅将会受到无法预知的反射的影响，对每个反射以及人们对设备的移动和家具位置的改变还会造成取决于频率的，在 +6dB ~ -25dB 之间的测量误差。在这样的环境中，定期对 CNE 或（最好是使用）一个“金产品”进行检查将有助于我们发现问题并解决它们。同时还会使测试的




a)




b)

图 4-1-10　两个 10m　OATS 的测试场地照片

可重复性在某种程度上获得改善。

在建筑物内进行测量的另一个问题是由其他电气设备所引起的外界噪声。倘若外界噪声在很宽的频谱范围上都会超过限值线时，这种预符合测试就变得完全不可能的了。将测试移至外部的汽车停车场、运动场地或开阔地形将会大大降低由建筑物内设备所引起的外界噪声。但另一方面则带来了一些外部场地所有的来自不同源的环境噪声。在本篇后面的第 1.1.10 节中我们将会专门讨论如何克服这类外界环境问题以及它们的解决办法。

要在低成本的设备中找到一个精确的 CISPR16QP 检波器是有困难的（它是专门的辐射发射测量所要求的）。甚至在价格高达 10000 英镑的频谱分析仪中也并不一定会具有完整的符合 CIS-

PR16 的 QP 检波器。虽然对来自时钟谐波和类似源的发射进行测量时，低成本的频谱分析仪或接收机经常可以给出相当好的结果。但对诸如来自 DC 电机电刷等（比如每秒闪光一次的脉闪灯工作时所产生的）的宽带发射的测量就很可能会具有很大的误差。对由于产品中所使用的不同的技术而引起的不同种类的发射而言，在预符合或低成本测试装置中测试一个“金产品”是对检波器进行校准的一个很好的方法。

正如所有的有经验的工程师都知道，不论是什么设备，诸如天线、导线、连接器都存在有脱落、断裂或损坏的可能。同样，一个电子设备也会发生意外的故障。因此至少每星期一次（或无论在任何错误操作或部件更换以后），通过 CNE 或对一个“金产品”进行检查性测试，以确保能获得稳定的结果。同时，每年度对所有的设备进行年检和校准也是必不可少的。（其中不要忘记天线、传感器、电缆和连接器）无论在什么情况下，要想获得精确的预符合测试，定期对设备进行校准是基本的操作规范之一。

### 1.1.9　可重复性以及“金产品”测试

为了在 EMC 测试上节省更多的开支或降低可能不符合 EMC 标准的产品销售，那么就应越加地采取一些更为灵活的做法。我们都知道 EMC 测试很容易出现很大的误差。不确定性和可重复性（再现性）也很差。但“金产品”测试法可以很大程度上降低所有 EMC 测试的误差和改善它们的可重复性（不仅仅是辐射发射测试）。在频率高于 1MHz 时，“金产品”测试法的优越性会变得更为突出。

即便使用完整符合性测试方法、使用的是相同的测试场地和相同的一组技术人员，EMC 测试及其测量结果的可重复性有时仍然会是一个问题。在英国，被 UKAS（UKAS，英国国家质量认证系统）认可的，执行完整符合性辐射发射测的试测实验室，由于它们的经验差异测试结果相互之间存在 ±6dB 也是很正常的。

即便是仅为产品 EMC 性能 6dB 的改善，也很可能会要求采用许多良好的工程实践。并很可能由此而造成推迟产品进入市场的时间表和产品成本的增加。而另一方面，倘若不采取这些措施，很可能正是由于产品的这个高于标准的 6dB 的发射，而造成产品无法通过 EMC 符合性测试而给公司带来重大的经济损失。

在非认证辐射发射测试结果中出现大于 ±20dB，甚至 ±30dB 的差异也并不罕见。在报道中曾出现过这样一个例子：一个设计工程师整整花了两年的时间来试图将某产品的令人讨厌的一个频率的辐射发射降低至 EN55022　B 类限值线以下。但最终的发现，由于他的测试是在一个平板金属室内（没有安装吸波器）进行的，所有他所进行的测试都会经受大量的谐振，而其中之一恰恰是在形成在该问题频率上，并由此而造成该频率形成 40dB 的增益发射而超标。

如今，所谓的低成本测试已不再具有人们所能期望的效价比。因此要准确的知道真正需要做的是什么。能准确地知道真正需要做的是什么的时间越早，所能节省的成本就会越多。

除了测试设备本身和采用的方法不同所造成的不确定性和校准误差以外，另一个造成测试的不可重复性的主要原因是 EUT 的设置和布局，特别是电缆的布局。认证测试实验室和一些其他测试实验室使用一种专用的比较噪声发射仪（CNE）或类似的，称之为发射参考源（ERS）来检查测试的可重复性。作为一个测试人员，任何人都可以使用它们来这样做。CNE 和 ERS 都会附有它们在接近完善无缺的测试场地所完成的发射图谱和发射特征。将它们作为标准（校准用的）频谱特征来与测试场地所获的结果相比较可以帮助辨认和解决测试场地所存在的问题。从而帮助检查测试场地、测量设备以及测试步骤是否具有和保持可重复性测试性能。

但是正如大家所知道的，没有哪个 CNE 会发射和产品完全相同的电场和磁场。因此一个精

确的和可重复的 CNE 测量并不能保证一个精确的和可重复的 EUT 测量。一个 EUT 的仔细设置和布局、所使用的软件版本、有关的电缆和外部辅助设备都会对测量结果造成举足轻重的影响。即便只是移动很小一段电缆的位置也会造成辐射发射或抗扰度出现明显的差异。按不同方式捆绑电缆对测量结果所造成的影响可高于 20dB。

“金产品”测试法是一种可以减少可重复性问题的方法。大多数的制造厂商都可以使用它。一个“金产品”基本上是由包括它的设置、所使用的软件版本、与它有关的电缆和外部设备在内的一个典型 EUT 样品（产品）所构成。在绝对不允许有任何改变的情况下，对它进行重复测试，并检查测试结果是否会给出相同的结果（或足够接近的结果）。理想化的做法是将所有的设备和电缆胶合在一起或永久性的固定在一个与典型测试测实验室中所使用的测试台面具有相同尺寸的木板上。

上述的整体装置统称之为一个“金产品”。只要还需要使用它，作为一个整体的它就不允许有任何更改和变动。有些公司把所有所涉及的设备和电缆漆成粉红色，并使用超强快干胶将它们永久的固定在板上，甚至将它锁在一个只有一把钥匙远离人们所接触的小室内。这是唯一的，防止人们由于无论什么原因无意地拆卸它的零部件或由于好奇而搬动它们的方法。

在一个“金产品”中永远都要保证使用完全相同的电缆。这里所指的相同电缆不仅只是由相同的供应商所供应的，而且要求是型号和批次都要完全相同的电缆。总之，在构成一个“金产品”以后，它的所有电缆就不允许再有任何的变更（位置和电缆本身）。

“金产品”测试法真正做到了仅仅依赖其本身就能在给出合理的和可重复结果基础上确保预符合性和低成本测试的实现。“金产品”首先要在一个可信赖的测试实验室中使用专用的，认证用完整符合性测试方法进行测试并获得一套标准的（校准用的）测试结果。但问题是怎么知道所使用的测试实验室是可以信赖的实验室？由一个授权机构或主官当局所认可的实验室是确认可以信赖的实验室的一个良好的起始点。但 100% 的依赖于任何测试实验室有时是会有风险的。因此在充分了解和掌握测试标准的基础上，观察该测试实验室是如何按照选择对“金产品”进行测试，并要在发射测试与标准有所差异时随时提出疑问。读者可以从这个过程中掌握许多有用的有关“金产品”的知识和 EMC 性能。若有可能，通过比较，也会对哪一个测试实验室的测试结果更可以信赖而有一个更为清晰的概念。倘若在时间和成本核算允许条件下，最好的办法是将“金产品”交给几个不同的测试实验室，并能观察它们各自的测试过程。最终对所有测试结果作出相关性判断。这将必然会给读者许多思考的机会，并由此而大大提高读者自身的测试知识水平。

就预符合性测试而言，将来自对“金产品”测试的标准结果与读者的结果进行比较，在不断改进测试方法的基础上直至获得与“金产品”标准结果相对应的可接受程度为止。当然，原始的“标准”测试结果至少要像仔细照看“金产品”一样进行完整存档，而且不允许随意的单独使用。

通常最好让测试实验室按照“标准”测试，根据它们的经验或认为最佳搭配去布局 EUT、外部设备和电缆。然后，完全按照这个设置（使用真正完全相同的电缆和设备）来对“金产品”进行测试。假如测试实验室在固定板上进行布局的话，那么在离开时，可以在板上标注设备的位置，并将电缆用胶带等固定在测试位置上。这样的好处是，可以完全精确的复原标准测试时的整个装置的布局。在整个标准测试过程中，应一直留在现场观察整个测试过程，这样在必要时读者也可以按照这个步骤自己去做。

在使用的测试方法与正常测试方法存在巨大差异的场合，例如，当测量辐射发射时使用近场探头，盒式无线电或示波器来代替频谱分析仪或测量接收机时，“金产品”测试法允许选用不同的方法来改善测试结果直到它给出与认证的测试结果具有合理的相关性为止。由于使用近场和电

流探头或示波器所获得的结果很可能与认证的测试结果并不具有明显的相关性。因此当所使用的是替代测试方法时，所要依从和对照的是“金产品”测试法所获得的产品特征的标准数据而不是其他方法的结果。

此时，“金产品”的产品特征变成了新的，用同类方法测试的标准参考文件或资料。为了获得能包括所有被测单元（EUT）和它的电缆的重要 EMC 特征，在第一次进行探测时，由于不知道需要探测什么和怎么探测，而会感到有些无从下手的感觉。一旦对一个所用测试程序（步骤）做出决定，并要用它来形成 EUT 的特征，必须十分详细地将它描述并记录下来（最好还应附有草图和照片）。这样在未来（也许若干年后），若有人要重复这个“金产品”测试，他们能够获得可重复的结果。

若要对那些不经常测试的产品进行测试的话，第一件要做的事就是用打算采用的测试方法对该产品的“金产品”进行测试。假如测试结果是确如预料，那么这个测试方法证明是可以接受的。测试人员可以继续直接对所要测试的产品进行测试。这个产品既可以是一个新布局的 PCB、一个第二资源的微处理器、一个掩模缩小的 IC 或在“金产品”中的一个有工程价值的新的 EUT 版本。而对那些每天都要测试的产品而言，每星期（比如说）对“金产品”都应进行一次测试以确定测试方法：

1）没有发生任何偏差；

2）没有出现诸如天线损坏、电缆断裂以及探头问题；

3）设备本身没有任何异常。

假如在这期间天线曾经跌落或曾发生电缆断裂并进行过修复，那么对“金产品”重新测试则是用来检查所使用的测试方法仍保持其可重复性的一个良好方法。

重要的是要理解：在要对一个全新设计的产品进行测试的场合，新产品所使用的技术和器件越是不同于以前的产品，那么，用于老产品的“金产品”的价值就越低，甚至根本失去其价值。在采用的是低成本测试方法情况下，很可能会在某一些区域中出现盲点。这些盲点的存在虽然可能对一个类型的产品不是问题，但也许会对其他类型的产品造成很大的测量误差。

“金产品”测试法是一个功能强大的，建立自信度的一个技术。不论是专门从事按用户要求特别设计制造产品的公司（每种类型的产品也许仅制造一台）还是设计制造大型系统、机械或类似货运船只的公司，通常都可以设计制造一个用于 EMC 测试以及确认对设备计划中的修改或软件更新目的的“金产品”来代表它们所使用的电子技术。

### 1.1.10　开放测试场地和封闭测试场地

对于任何使用天线于一个诸如 OATS 的开放测试场地进行 EMC 测量时所存在的一个问题是，有一部分来自 EUT 的发射会被周围环境中所存在的，很强的广播或其他合法的无线电发射信号所淹没。这一点对使用一个近场和电流探头的测试通常来讲不是一个问题。所有的无线电和 EMC 接收机以及除了低成本以外的所有频谱分析仪都会提供一个解调的输出（在家用收音机的情况下则是一个扬音器或耳机）。所以通过仔细聆听往往就可以判断出信号是否来自 EUT。而播音员和音乐、私人通话的声音则显然是来自广播台站或来自一个私人移动无线电发射机。随着时间的推移，读者很快就会熟悉来自电传机和其他数据通信、TV 频道和办公室内照明设备所引起的具有各自特征的噪声。

在测试人员无法对发射是否出自 EUT 作出判断的场合，只要简单的切断 EUT 供电电源开关即可。但要注意有些产品即便处在准备状态时仍会可能具有相当高电平的发射（比如用于 AC 电机驱动的逆变器）。因此，此时有必要将所有的 AC 供电电源或 DC 电源与 EUT 完全断开。倘若所检测

到的发射消失了，而在 EUT 重新启动后又再次出现，显然该发射并非由环境中的电磁噪声所引起。有时要用上述的过程反复进行好几次测试才能将 EUT 本身的发射与外界噪声区别开来。

有些分析仪和接收机或它们的测试软件设置有帮助识别上述两类信号的 A-B 功能，有时称之为环境（外界）抵消功能。其基本出发点或设想是在 EUT 关闭情况下进行测量，并将结果储存为 B。然后在打开 EUT 情况下再重复做相同的测量，并储存为 A。A-B 功能的基本原理是在每个所测量的频率上，外界干扰从“EUT + 外界”中扣除，剩下来的就只是 EUT 的发射了。虽然这个主意听起来很不错，但这个方法具有严重的不足和限制：它不能处理（或对付）外界的随机的变化或突发情况。并且当 EUT 的发射与外界干扰处在相同频率时，这个方法将无法做出准确的判断。这里的随机变化或突变是指外界信号的出现和消失是完全随机的。这种随机的出现和消失常会发生在 VHF 波段，并常会由手提式或移动无线电发射机所引起。

地下停车场或地下室在用作具有天线的测试场地时具有较为安静的 RF 环境。它与将测试移至远郊甚至偏远的乡村（离开人类文明越远越好）所起到的效果相类似。

试图改善开放场测试的外界问题的一个日益变得普遍的选用的方法是使用封闭场。封闭场基本上是一个与普通外界屏蔽的环境。人们可以对它的内部电磁环境进行控制。由平板金属构成的屏蔽室可以大大衰减外界干扰，并且制作上也并不会过于困难。即便是购买一个商品化的这类屏蔽室，成本也不会很高。由导电纤维制成的屏蔽帐篷价格相当合理，并且在不用时可以折叠起来或搬运到一个新的位置上（请参阅图 4-1-11）。

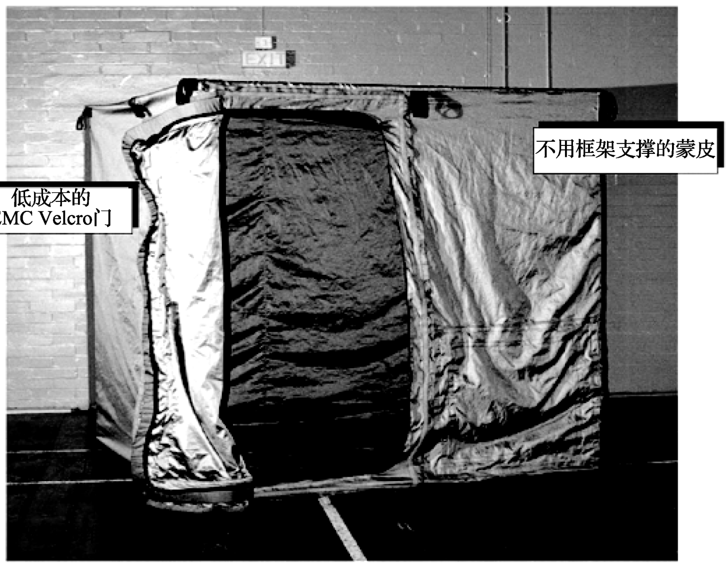



图 4-1-11　一个小型低成本屏蔽帐篷

（Velcro：维可牢一种尼龙制粘搭链）

对任何屏蔽室来讲，要具有连续的，没有任何缝隙（不论尺寸大小）的金属表面（蒙皮）是至关重要的。但这样一来会使得门和通风系统的设计和安装变得相当困难。屏蔽室的另外一个必须认真克服的是所有进出屏蔽室的 AC 馈电电源和信号都要完成适当的滤波。并且还要将它们的滤波器直接搭接到屏蔽室的金属壁上。可以相当合理地认为，要为一个屏蔽室制作一个金属门或具有金属衬里的门，并在其四周安装有导电密封衬垫以防止破坏屏蔽室的屏蔽效果恐怕是设计制造一个屏蔽室过程中的单一的一个最为困难的部分。在绝大多数的情况下，从专业生产厂家购置一个商品化的完整屏蔽门和它的框架总是最为合算的。

问题是，平面金属屏蔽室和屏蔽帐篷会出现很强的内部反射和 RF 谐振。后面所要介绍的搅拌模式技术（混响室技术）的使用会对这些谐振起到良好地抑制作用和效果。否则的话，屏蔽室谐振的存在会造成巨大的测量误差，高达 ±30dB 的误差并不罕见。

RF 吸波器的使用是一种降低这类谐振波幅的良好方法。目前使用的吸波器具有两种类型：大楔型（尖锥型）和大平板型。它们通常分别由掺碳的发泡材料和铁氧体贴面材料制成。楔形吸波器重量很轻但要占据很大的空间，并且如发生火警，它在燃烧中会产生有毒气体。铁氧体贴面重量则很重，而大多数普通的金属屏蔽室不能承受大量的这类很重的材料（特别是它们从顶棚上脱落下来会造成严重的人员伤害事故）。这两种材料在价格上都很昂贵。因此为了降低成本，要正确选择它们的安装位置。为了获得最佳效价比，有些有能力的 EMC 咨询公司以及屏蔽室设计工程师会使用相当复杂的计算机软件来计算吸波器的安装位置。

许多 EMC 测试实验室在一个 OATS 进行完整符合性测试前通常都会使用屏蔽室来判别一个 EUT 所发射的频率。这样做会有助于大大缩短令人讨厌的冗长外界信号辨别过程所花费的时间。

然而，在具有熟练的技能、经验和对屏蔽室内谐振有着明确概念条件下，即使是一个具有很少或根本没有安装吸波器的平面金属屏蔽室的使用也会有助于产品的研制、诊断和 QA 中的 EMC 性能的改善。

不论是就预符合测试（前期一致性测试），还是完整符合性测试而言，越来越差的外界环境使得屏蔽室测试变得越来越具有吸引力。但具有良好 NSA 的屏蔽室要求安装大量的 RF 吸波器，往往要求使用 RF 吸波器来覆盖屏蔽室的所有内壁、门和顶棚（天花板）。大尺寸的楔形（尖锥形）吸波器和重量巨大的铁氧体贴面的使用意味着具有良好 NSA 的屏蔽室需要从一开始就要将它们的安装考虑在设计中。除了地平面为金属外，所有其他内壁均采用吸波器衬砌的屏蔽室称之为半吸波室（在有些书籍和文章中将半吸波室翻译为半吸波暗室或半电波暗室。而将全吸波室翻译为全吸波暗室或全电波暗室或简称电波室）。图 4-1-12 所示的是在 SEOUAL 的一个很大的这类半吸波室的照片。

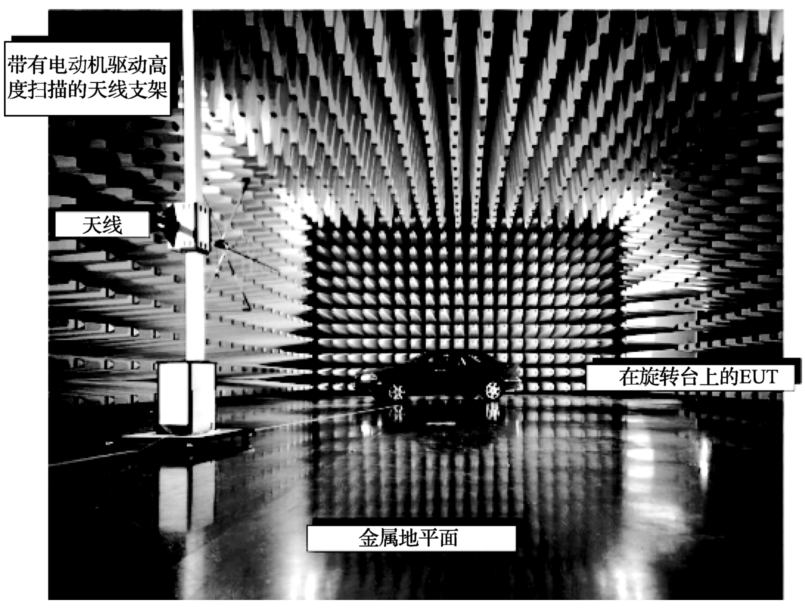



图 4-1-12　一个大型半电波暗室

倘若一个公司已购买了一个用于辐射抗扰度测试的（请参阅本篇第 4 章的有关内容）全吸波室（在地平面上也安装有吸波器的吸波室），那么它们也可以用它来进行预符合辐射发射测

试。由于全电波暗室不存在地面反射所以也就不需要进行高度扫描。虽然这样做节省了测试时间，但要记住辐射发射限值线必须降低 6dB。

搅拌模式测试具有令人感兴趣的是，既可以用于辐射发射测试也具有用于抗扰度测试的可能。这类由平面金属构成的屏蔽室根本不安装任何吸波器。搅拌器是由电机驱动的，用安装有一个很大的金属桨轮来完成对周围的谐振模“搅拌的”。该桨轮的每个叶片特别设计成具有不同的角度和不规则的形状以最大化“搅拌”过程的随机性。其基本出发点是要求桨轮的每一个完整旋转过程中，EUT 和天线都会经受到每个不同频率谐振的峰值。此时，甚至无需将天线对准 EUT。

在过去十年中人们对有关搅拌和调谐模暗室（有时称之为混响室或混波室）进行了大量的研究。在文献［“Reverberation chambers”, Proceedings of the IEEE Symposium on EMC, Seattle 1999, Volume 1 pages 1 to 34（包括 6 篇文章）］和文献（NPL Reports CEM 11 August 1998 and CETM 13 September 1999, Luk R Arnaut, National Physical Laboratory）中列出了其中的几篇文章。特别是后者，虽然包括有一些关于搅拌混响室的结构内容，但有关搅拌模混响室研究的文章和论文多着重于数学方面的讨论。关键是在低频时，需要尺寸非常大的混响室才能得出精确的结果。图 4-1-13 所示的是 DERA 的大型搅拌模混响室。在频率低到 80MHz 时它频率响应都会被认为是平坦的（没有谐振峰值的出现）。换句话讲，只有在频率≥80MHz 以上时，它才会获得搅拌过程随机性的最大化。然而即便是一个大型搅拌模混响室的成本也会远低于典型的电波暗室或半电波暗室。虽然在较低频率上它们不能提供精确的结果，但它们的确仍可能提供一些有用的信息。况且它们还为辐射抗扰度测试节省了花费。因为它们不需要功率很大的或很贵重的 RF 功率放大器。但由于测试方法的基本出发点不同，为了可以放心地使用搅拌模技术于符合性测试则仍需要收集到足够多的有关“金产品”的测试关数据。模调谐是一个也可以使用的有关技术。

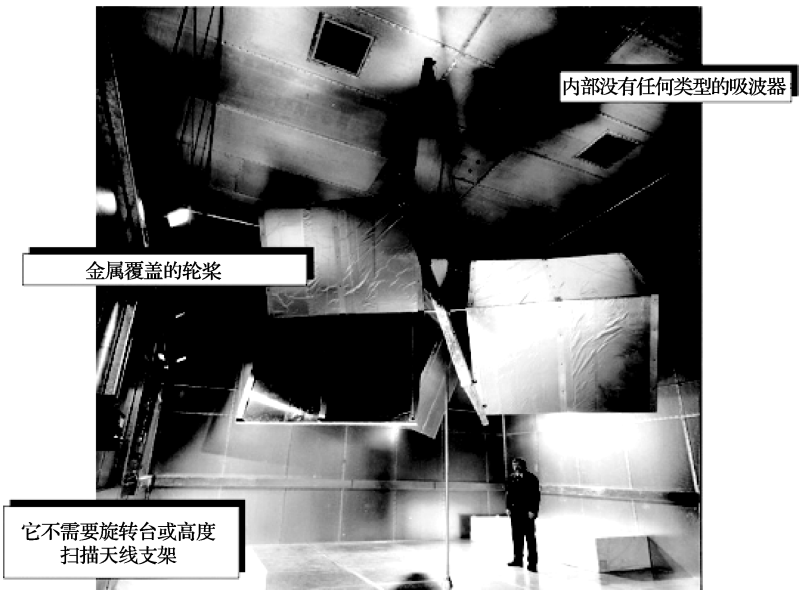



图 4-1-13　用于频率≥80MHz 的搅拌模混响室

有些制造厂商现在还供应用于辐射发射测量用的屏蔽测试小室。这些小室的内部容积要比普通屏蔽室要小得多。因此任何电缆的捆绑和布线方式对测量结果的可重复性都是至关重要的。最为常见的这类小室就是所谓的吉赫横电磁波室（GTEM）。文献（Tim Williams. “Using GTEM cells for emissions testing” Approval, Nov/Dec 1999）描述了它在发射测试中的应用。还有一个私人组织的 GTEM　使用者协会，其目的是为所有使用 GTEM 的用户提供一个相互交流信息和讨论

各自心得的平台。

如前所述，许多制造厂商生产各类不同的用于发射测试的小室。它的尺寸可以从大到如一个小的房间到小到可以在膝盖上使用。所有这些小室和 GTEM 一样，有关它们在研制、诊断和 QA 测试应用中与完整符合性测试的相关性信赖度问题都日益变为业内人士所关注的焦点。

使用“金产品”方法来获得可靠性的一个问题是，在实际应用中可能无法将一个 OATS 测试中的正式布局容纳在所选择的一个室内。因此需要一个经过修改的“金产品”。而该“金产品”又必须具有与修改前的完全相同的电子单元、电缆及完全相同的运行软件版本。我们已知道，由于电缆布线的任何小小变化都会使 OATS 和小室测试之间的结果跟着发生变化。但通过与在一定时间周期内不断使用一个给定的产品技术所获得的结果的比较，将会使我们形成在小室内单元和电缆布局的一个固定的方式。再加上，其他测试步骤也将会导致我们对小室内测量结果所造成的差异和在小室内测量的可靠性有着越来越清楚的理解。

## 1.1.11　系统和设备的现场测试

由于系统和（大型）设备的性质决定了它们通常在体积上都会很大，而且只有在它们在运行现场安装完成后，才会形成全功能的实体和运行。因此，不论从体积上还是实际运行的条件考虑，在一个测试实验室中来测试一个系统或大型设备往往是不切实际的。

我们在前面已经提到过，在大多数系统和设备中引起 EMC 问题的主要原因有两个，一是构成它们的，相对小的电子模件或机柜，二是它们间的互连接电缆。而且，我们也知道，对这些相对小的部件的 EMC 测试通常都可以在指定的 EMC 测试场地进行和完成。例如，为了对 30MHz 频率以上的辐射发射进行测试，所需要的仅是一个长度为 4m 的电缆而已。而所获得的测试结果则可代表最终安装的相同类型，长度长达数百米的电缆。

假如，装置的设置方式可以代表它们的最终安装，而使用的测试方法又代表所要求的测试方法，那么实验室测试结果和现场测试结果之间很可能具有相当好的一致性。在某些情况下，甚至可能不再需要现场测试。当然如在本章前面已提到的，为了在 EMC 测试中节省开支和时间，则要求测试人员对产品的 EMC 性能有充分地了解。如果测试人员有充足的时间而成本又不是问题的话，则又当别论。

从有关如何在特定场地进行 EMC 测试的书籍和文章中可以获得大量的有用信息（包括可适用的国际标准）。但对现场测试的一些特殊要求则很少涉及。虽然（至少对 EU 符合性测试而言）完全可以自己进行产品的 EMC 现场测试，但有些 EMC 测试实验室专长于现场测试，所以用户也可以按照天数或所要求的测试以付费方式交给他们去完成。

现场测试的问题与在测试场所不那么理想时的预符合测试所遇到的问题相同。例如，图 4-1-14 中所示，该场地测试所使用的是一个双对数天线，而该天线明显的过于靠近一些大型的金属柜。可惜的是，就对于一个系统或大型设备的 EMC 测试而言，选用“金产品”测试通常是不切实际的。但若能够注意到可能存在的反射，并按一定方式改变测试条件（以减小和减少反射）则会为整个测试结果的可信度提供有益的改善。关于更为详细的现场测试内容，请参阅文献（Tim Williams & Keith Armstrong. “EMC for Systems and Installations” Newnes，2000）的第十章。

目前人们对原位测试（有时也称之为实地测试、现场测试）是否能代表不在一个正式测试场地对系统进行的测试的符合性地位还有争论。在 EN55011（CISPR11）中明确指出：

“在设备最终安装使用的地方，而不是一个测试场地进行测量所获得的测量结果仅与该设备与其安装相关，不能被考虑代表任何其他的（设备）安装。所以，不能被用于统计和评估的目的”。

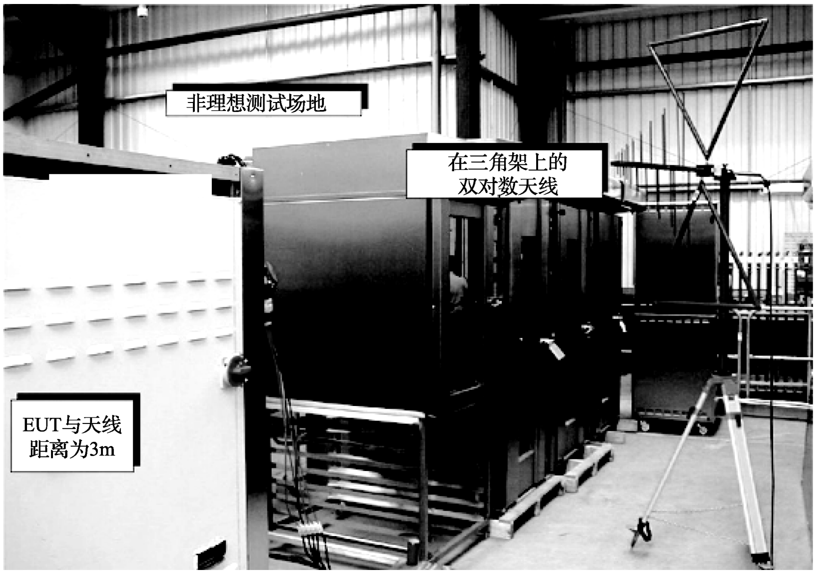



图 4-1-14　用于辐射发射测试的安装现场

与 EN55011 相对照，CISPR16-2 中建议：从决定是否满足符合性要求角度出发，一个给定系统已在三个或多个有代表性的位置进行测试所得出的结果可以考虑代表类似系统的所有安装场所的测试结果。美国 FCC 的法规有着相类似的规定。但不论在什么情况下，在制造厂商采用技术构成文件（TCF）方式来满足 EMC 指令的符合性要求时，如果主管当局同意它们的选择的话，它们可以根据它们所希望涉及的现场测试的实际情况和程度来撰写 TCF。

## 1.1.12　完整符合性测试

假如测试人员打算完全按照标准中所规定的方法测试某个产品的话，也就是这里所指的“完整符合性”测试，与预符合测试所不同的是考虑到三个方面。它们是：

1）测试场地的质量；

2）测试设备的性能；

3）所采用步骤的正确性。

前面已就有关测试设备进行过讨论，在本篇后面的有关传导发射的部分还会涉及。

### 1.1.12.1　测试场地

一个完整符合性测试场地应该包括下列部分：

1）一个设置 EUT 的合适位置；

2）EUT 与测量天线之间的地平面（以及超过天线位置后面部分）；

3）一个用于旋转 EUT，并使其离开地平面 80cm 高度的测试后台；

4）一个可以调节高度（从 1 ~ 4m）并给出水平和垂直极化的天线支架。

商业标准中所给出的测量距离分别为 3m、10m 和 30m。30m 距离在实践中很少使用，所以我们不再在这里做进一步讨论。在 CISPR22 中给出的测量距离是指从 EUT 的边缘到在天线上的参考点间的距离。地平面是用来确保在不考虑实际地面材料的情况下（潮湿和干燥土壤，水泥地等）就可以获得可预估的测量结果，但这样做的确导致了测试步骤的复杂和困难程度。

用来判断一个场地是否符合用来作为符合性测试目的测试场地的参数称之为标准化场地衰减（NSA）有时也称之为归一化场地衰减。这个参数测量了从 EUT 的位置到测量天线位置间场地的衰减。在 CISPR 标准中（包括 CISPR16-1 和 CISPR22）包括了不同测量距离和天线极化情况下，

NSA 相对于频率的理论值表格和曲线。这些曲线可以用来作为一个参考用标准曲线。例如，测试人员可以将在某个场地上所测量 NSA 值与理论曲线相比较，假如比较结果两者的差异不超过 ±4dB，那么该场地可以用来或者讲符合作为符合性测试场地。图 4-1-15 所示的就是在距离为 3m 和 10m 位置上的 NSA 理论曲线。

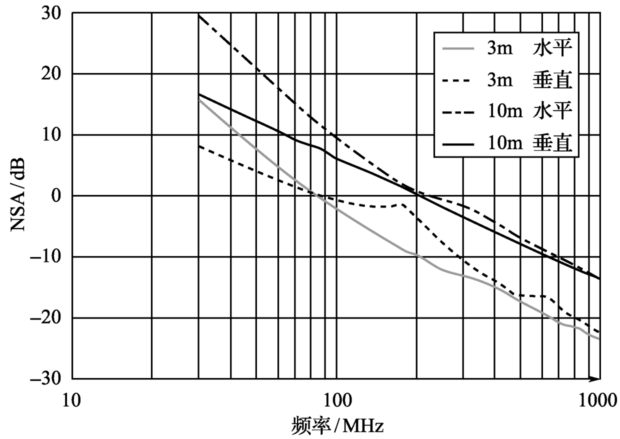



图 4-1-15　NSA 理论曲线

正如所预期的，该曲线图显示了在 3m 距离上的测量损耗要比在 10m 距离上的来得低。曲线图中所显示的水平极化和垂直极化间的差别是由于来自地平面的反射对两者的影响不同所造成的。

从理论上讲，对 NSA 进行测量并不困难，但具体做起来所涉及的步骤则不那么简单。信号发生器到接收机之间的损耗是在两个不同条件下通过两次测量得到的。一次是两个天线分别位于场地上它们各自的位置上的测量，一次是直接将两个天线电缆相互连接所获得的。那么两次测量的差值扣去两个天线系数就是我们需要的 NSA。CISPR 标准允许测量仪器具有 3dB 的不确定度而对场地本身仅允许有 1dB 的变化。一个构造良好的场地完全可以满足上述这个要求，但要求在测量中几乎不允许出现任何差错。一个特殊问题是，所使用的天线必须按照 NSA 测量用特殊的几何空间来校准，而不是任意选择的一个自由空间。在前述两个条件下的两个天线系数的差别很可能会大到对原来是完全合格的场地的测量结果造成损害。

严格地讲，所测量到的 NSA 是不能用来作为一个修正系数来校准一个超过 ±4dB 误差范围的测试场地的测量结果的。这是因为它仅仅与在测试场地上的特定位置上的两个天线间地面仿真形成的衰减有关。

甚至即便在相同位置上，在 EUT 和测量天线之间的衰减也可以有相当大的差异。这是因为两者之间的电磁耦合以及 EUT 的辐射特征与天线所具有的并不同所致。用于符合性测试目的的 NSA 是衡量所使用场地的质量好坏的一个标志，而不是一个校准用参数。

在历史上，CISPR 标准把 OATS 描述为一个开阔场。在场地所规定的距离测量范围内不允许有任何障碍（物）。因此由于任何原因所引起可能的外来附加反射将会受到恰当地控制。虽然大型建筑，如巨大的飞机库和公交车停车库在某种程度也满足上面描述的要求，但通常上面的描述会被解释为位于室外的开放场地（开阔场）。当然天气的好坏也是一个问题。但至少在欧洲范围，不论从哪个角度出发，最为严重和最为困难的问题则是外界无线电信号的存在问题。这些外界无线电信号可以是广播发射、寻呼机、移动电话以及各种类型的电通信等。而这些信号的发射限值恰恰又是要加以保护的。除了上述的外界信号以外，外界信号还包括来自工业运行环境中的

宽带噪声和计算机网络所造成的噪声等。正如前面所讨论过的，目前尚没有什么可靠的办法将它们从发射测量中除去。所以，倘若在相同频率或邻近频率上，EUT 的发射电平低于外界（干扰）电平的话，根本无法对 EUT 的发射进行满意的测量。在 CISPR 的草案中曾描述过一些在外界（噪声）存在条件下，可供选用的测量方法。但这些方法都具有它们各自的局限性，并且成功率也不高。由于上述的原因，如今，大多数完整符合性测量都会在屏蔽的半吸波室中进行。并以此消除来自测量环境的外界噪声干扰。

除非不太在乎成本并具有足够的场地，否则将无法建造一个能够满足 CISPR　NSA 要求的，又不在所有内壁（表面）都安装或贴有吸波材料的屏蔽室。这是因为来自室内的五个内表面的反射将会严重地损害到 NSA 的真实性。一个典型的没有衬砌吸波器的屏蔽室，倘若正好可以容纳一个 3m 的测试范围的话，它的大量反射的存在可以造成实际的 NSA 在某些频率上具有 ±30dB 的变化。显然，要在这样的一个小室内进行正常测量是不可能的。也许最多所能希望的是通过测量识别出一些可能会引起问题的发射频率而已。然后，还是需要在开阔场对每个所识别的频率进行测量。所以，要选用这类小室的唯一办法就是将它内壁和顶棚都衬砌吸波器（铁氧体贴面或角锥形掺碳发泡材料）以阻止和吸收这些反射。从而使这类小室可以用来进行有用地测量。但从另一角度来看，这样一来，它的内部容积将会变得更小。

随着过去十几年吸波器材料和技术的不断发展，现在完全有可能（但并不便宜）来造一个小型化的满足 ±4dB　NSA 规范的半吸波屏蔽暗室。即便是这样，由于吸波器的不完善等因素，这类半吸波屏蔽暗室的性能仍不如开阔场。在意识到这一点的基础上，CISPR 要求这类半吸波屏蔽暗室要有一个整个测量容积的 NSA 特征，而不是简单的单个位置上的 NSA。这要求至少在测量容积的 5 个位置上进行 NSA 测量。它们的位置分别为在 EUT 所处区域处的中心，再加上左右前后四个位置。为了使该测试暗室的测量被正式接受，所有的测量结果都要满足 ±4dB 的理论规范要求。上述要求虽然是一项具有挑战性的要求，但并不是不可能做到的。假如，测试用的暗室无法做到这些要求的话，完全有理由可以先在暗室内部对 EUT 进行扫描，然后再移至一个符合性 OATS 场地对可能造成问题的频率一个一个地进行测量。这样做起码可以节省很多时间。

### 1.1.12.2　测试步骤

即便测试人员具有最好的设备和设施，但不知道如何采用正确的符合性测试方法，那么所进行的测试及其结果将是毫无意义的。要知道，仅仅只有部分测试步骤是可以按部就班进行的，大部分测试过程仍要依赖测试工程师的测试技术、技能和经验。

请读者记住，要求测量结果超越标准所要求的限值线是为了保证所发现和测量到的是来自 EUT 的最高的（最恶劣的）发射电平。这意味着不得不面对好几个变量：

1）与 EUT 有关的：实际辐射图谱、操作配置、结构状况布局、连接电缆、周期性和循环效应。

2）与测量有关的：频率范围、天线的极化、天线高度、检测器的时间常数。

大家都知道，绝大多数电子产品都不是设计用来作为天线使用的。它们所产生的天线效应只是由于一些意外的原因所引起的。所以，无从得知 EUT 的最大辐射方向，从而测试人员不得不在每个频率上对环绕 EUT 的所有的方向上进行扫描测量。EUT 部件的布局以及任何外部导电结构，特别是电缆的存在或变化将会改变它的辐射图谱，而有些布局会使它的辐射最大化。虽然可以相当合理的讲，把电缆的极化和天线的极化相叠合将是一个有效的（方法）。但在正常情况下你无法事先对这些变化进行预估。

假如在 EUT 内部存在有一个按周期函数运行的功能的话，那么它的最大发射通常也会随着时间而变化。这个变化将会取决于它的结构状况和它的功能状态。有人指出，在这个情况下所进

行的预符合测试实际上是为完整符合性测试做好准备。因为测试人员已经在符合测试中掌握了最恶劣发射时 EUT 的结构状况和功能状态等参数，所以测试人员起码可以节省很多用一个完整符合性测试装置来探索这些参数的时间。

为了消除地平面反射的相互抵消效应，在 CISPR 测量步骤中不仅包括了要求测量并获得在天线水平极化和垂直极化时的最坏结果，而且还要求测量并获得天线高度从 1～4m（测试距离为 3～10m）扫描的最坏结果。要注意的是，这里进行高度扫描的目的并不是用来捡拾 EUT 在垂直方向的发射的（虽然看起来是这样）。在用 CISPR 标准测试时，测量频率范围必须覆盖 30～100MHz 的整个频率范围。（在不久的将来，这个频率范围很可能还要进一步延伸）。采用的带宽为固定的 120kHz。而频率的步进尺度、在每个频率上的保持时间、测量的带宽、检波器响应时间和 EUT 发射周期时间都是相互关联的。所以，一个给定的测试所需要的时间实际上是取决于这些因素相互作用的时间。

在考虑到所有这些因素的基础上，一个已成为大多数测试实验室标准实践的，典型完整符合性测量步骤如图 4-1-16 中所示。这个标准步骤在通过使用带有快速峰值检波器的前期扫描最佳化了整体测量时间。而在一个消除了外界影响的半吸波室中快速峰值检波器所捕获的测量值总会较高于 QP 检波器所获得值（至少在理论上如此）。这些扫描所形成的一个频率表（格）会过于接近限值线而无法放心地使用它。所以为了保险起见，还需要做更进一步地测试。因此，对每个这样的频率还要使用一个较慢的 QP 检波器在符合性测试场地再进行测量，以通过高度扫描、水平方位旋转和极化改变来捕获测量中出现的最大值。关键是用于最终测试的频率表必须包括所有相关的发射。假如由于扫描较快或扫描的定向范围不准确而造成未能形成在某些频率上的扫描，那么这个方法就会变得毫无价值。这就是为什么要选用具有丰富经验和技术技能的测试工程师来进行和完成这类测试一个原因。否则的话，上述的这类问题和还有其他的一些问题将很有可能导致测试的失败。

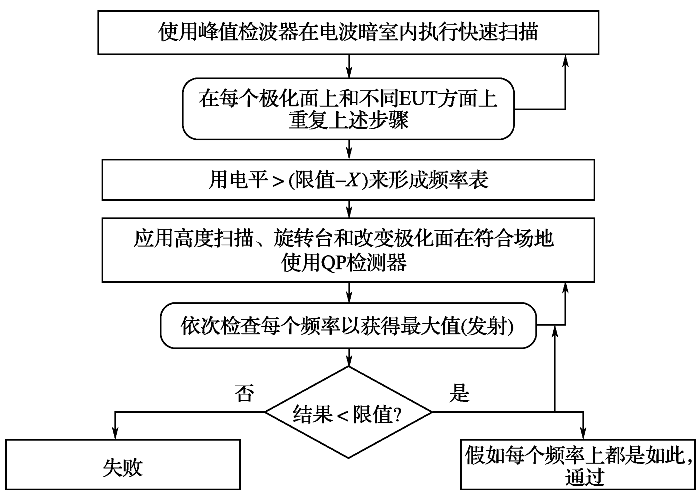



图 4-1-16　符合测量步骤

# 第 2 章　传导发射测试

## 2. 1　传导发射测试中使用的感应器（换能器）

### 2. 1. 1　近场探头

近场磁场探头和近场电场探头的商品价格都不贵。自制也很容易。它们通常使用于研制、诊断和质量保证（QA）过程中的 EMC 发射测试。在本篇 1. 1. 1 节中已就这些自制的感应器（换能器）进行过较为详细的描述。

就频率低于 30MHz 以下的传导发射而言，笔者推荐选用较大直径的或多匝的磁场探头。测量传导发射时所使用的技术与测量辐射发射时所使用的相同，都会选用可用探头中的一种。通常是将探头与电缆接触，并调整它的定向，以获得最大信号（通常是线圈平面与电缆走向一致，并使电缆处在探头的最远点时）。当对产品的发射进行测试时，应将探头尽量靠近所涉及电缆离开 EUT 机体的那一点上。

近场探头可以与示波器、EMC 接收机或频谱分析仪连接起来一起使用。倘若近场探头掌握在测试经验丰富的技术人员手中，并且又有“金产品”可用来作为对比的话（请参阅本篇 1. 1. 9 节的介绍），那么近场探头作为诊断和 QA 工具将是非常有用的。

要确切保证所用探头与被测电压之间具有良好的绝缘。所以，虽然针状探头可以用来对低压信号导体进行测量，但千万不能将它用于如电网电源这样的大功率危险电压的测量。对所有危险电压的测量，都要使用特别的电压探头来进行。

### 2. 1. 2　故障检测器

在本篇 1. 1. 3 节中，笔者曾经介绍过用于探测频率高于 30MHz 的高电平辐射发射故障检测器。类似的故障检测器也可以用于探测磁场和用在研制、诊断和 QA 测试中检测电缆的大致传导发射的磁场。此类故障检测器既可以从市场上购置，也可以自行设计制作。

为了检测传导发射，这些探测器件通常都应该将其绝缘的探针在靠近 EUT 的位置上与被检测电缆相接触。可惜的是，这些探头通常既没有进行过校准，又对频率也不敏感。它们仅能通过一个显示仪表或一个强度显示器（比如一排 LED）显示是否存在着很强的发射而已。稍微好一些的故障检测器可以识别出并维持在最强信号的频率上，还有一些还可以提供连接到示波器、接收机或频谱分析仪的输出。这类设计可以大大提高它们对频率的响应和敏感能力。但必须指出，它们中的大多数的幅频响应通常都没有经过校准，因此它们不能用来作为与测试限值进行比较的测量。

尽管故障检测器有上述的这样或那样的限制，如前所述，倘若掌握在具有丰富经验和测试技能的工程师手中，它们在诊断或 QA 测试中作为一个发射探测工具，仍是非常有用的，尤其在具有“金产品”可供使用的情况下，它们的使用价值将会大大提高。

### 2. 1. 3　电流探头

在本篇 1. 1. 2 节中，已就电流探头做过描述和介绍，甚至还包括如何自制一个电流探头。自

制电流探头对任何电气工程师来讲都不是一件困难的事情。图 4-2-1 显示的是商品化的钳夹式电流探头。作为一种探测工具，它们在进行快速比较测量中不仅非常有用，在使用上也很简便。它基本上是一个电流电压变换器。由于电流探头可以进行校准，所以它们可以用于某些军用标准以及 EN55022（等同于 CISPR22：1997）1998 年文本中，对电气通信线路的传导发射测量所要求的完整符合性测试中。




图 4-2-1　电流探头的实例照片

还有一种不同类型的、商品名为罗柯夫斯基（Rogowski Coil）的电流探头。它基本上就是一个单匝的环。通过将它环绕被测导体就可以对导体中的电流进行测量。虽然它的频率响应不是最高的，但它可以用来对频率高到 1MHz 的、数量级高达千安培的电流进行测量，所以在其他感应器（换能器）不能应付的发电系统和大功率系统中有着非常广泛的应用。图 4-2-2 显示的是使用这种技术而生产的商品化产品。

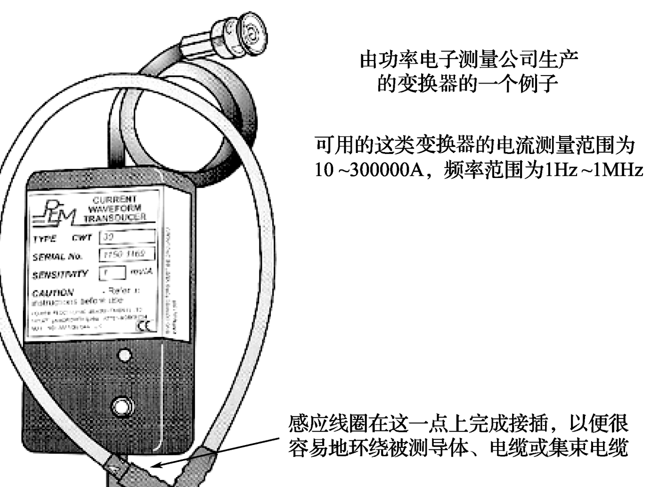



图 4-2-2　Rogowski 电流测量感应器（换能器）

在使用中，应把电流探头在靠近 EUT 的位置上钳夹在被测的电缆上。通过把电流探头简单的钳夹在整个电缆上（包括发送和返回通路半导体都在内），就可以很容易地对电缆上的 CM 电

流进行测量。

然而，倘若仅将电流探头钳夹在一个导体上时，它将会同时测量到导体中的 CM 和 DM 电流。为了仅仅测量 DM 电流，则只要让返回导体以与发送导体以相反方向穿过探头即可。这样做的目的是将两根导体中的 CM 信号相互抵消（但要知道，此时所测量到的 DM 信号幅值是加倍了的导体中流通的 DM 电流）。当然有条件的话，也可以使用两个完全相同的探头，一个钳夹在发送导体上，另一个钳夹在返回导体上，然后使用一个变压器来将它们的输出相减（在本篇 2.1.8 节中会就这一点做更为详细的描述）。显然，使用一个钳夹探头试图仅仅测量 DM 将会打乱一个电缆的布线，从而引起在较高频率上的测量误差。

在测试期间，通过将被测电缆始终设置并固定在探头（环）的中心部位，可以提高在高频情况下测量结果的可重复性。

## 2.1.4 吸收钳

CISPR 吸收钳用于 EN 55014-1（CISPR14-1）标准中的骚扰电源测试已有许多年了。但它在 EN 55013（CISPR13）的某些装置中的应用则不那么广泛。对一个钳夹式电流探头而言，将它与它自己的阻抗稳定器（一串普通的夹扣式铁氧体或铁氧体环）结合使用是最基本的。图 4-2-3 显示了各种类型的商品化的、可供选用的吸收钳。



图 4-2-3 几种不同型号的吸收钳

普通的单纯铁氧体环仅吸收测量点以下顺流方向电缆中的 RF 功率。使用铁氧体方法的制约因素是它们的阻抗稳定能力会随着频率的降低逐渐减弱（不那么有效）。从另一个角度来说，这一点（阻抗会随频率变化而变化）还限制了它在超过 30MHz 频率上进行完整符合性测试中的使用。然而，由于它是以非侵入方式与电缆形成耦合的。所以它对许多应用仍具有很大的吸引力。像所有磁场探头和电流钳一样，它所测量的仅是围绕电缆的磁场，因此它并不需要一个地参考平面。

显然，对那些熟悉并能自己动手制作木工和有条件进行塑料加工的工程技术人员来说，可以很容易地自己制作吸收钳。参考文献 Tim Williams，Geoff Oxford. Calibration and use of artificial mains networks and absorbing clamps（Application of transducers for CISPR-based emissions measurements）中包括了一些很有参考价值的吸收钳的特点以及它们的使用指南。

## 2.1.5　电压探头

CISPR、ANSI 和 FCC 都对一个可以用在电源终端上来对传导发射进行测量的电压探头有所描述。通常在参考下面的讨论或由于所涉及的电流过高而无法使用 LISN 时，可以使用这类电压探头来测量传导发射。图 4-2-4 显示了一个电压探头的基本电路和一个商品化电压探头的照片。

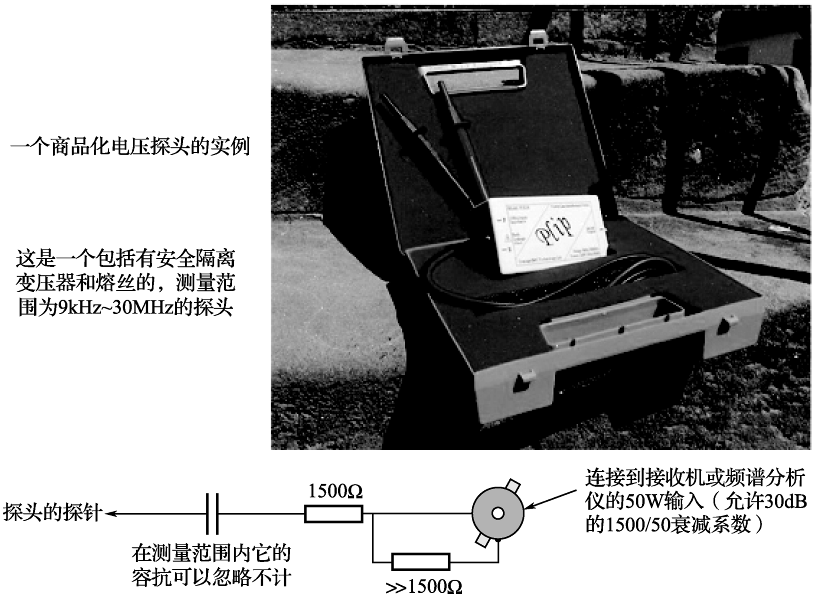


图 4-2-4　电压探头

**安全注意事项**：为了防止损坏测量设备，应该使用一个 Y 型电容。为了防止电击，探头和它的输出都应该具有恰当的绝缘。同时它的把手也应该设计成以保证测量人员的手指不会触及到被探测终端为原则。

## 2.1.6　由于阻抗的变化在非侵入式测量中引入的误差

上面所描述的所有近场探头：故障检测器、电流探头、吸收钳或电压探头都是非侵入式的。所以在测量过程中被测导体不会受到任何阻断，所以说它们的使用也都很简便。可惜的是，被测电路的 CM 或 DM 阻抗在测试期间无法加以控制，因此对于一个给定的 EUT，所测量到的发射在相当程度上会取决于它的安装状况。

尽管是这样，有些测试标准仍允许在某些特定的条件下进行这样的测试。这也许是因为人们总认为能够做些测量总要比不进行任何测量来得好一些的缘故吧！然而在 EMC 指令下的协调标准中，大多数传导发射测试都要求对阻抗加以控制，以给出较好的测量可重复性。在频率为 30MHz 以下时，这通常意味着要使用如 LISN 或 ISN 这类侵入式测试方法。我们将在 2.1.7 节和 2.1.10 节中做进一步讨论。

假如导体的阻抗通过使用 RF 输出终端终止于 50Ω 的 LISN 或 ISN 加以稳定的话，使用电流探头、吸收钳和电压探头的测量可以获得可重复的结果。在使 LISN 或 ISN 的条件下，有些标准也接受电流探头的测量结果。

但即便使用了导体阻抗稳定技术，来自使用近场探头和故障检测器的测量结果仍会在某种程度上不可重复。这通常是由于测量结果对探头的位置和定向非常敏感或无法把探头按相同位置重复设置的缘故。

## 2.1.7　LISN 和 AMN

线（路）阻抗稳定（化）网络（LISN）有时也称之为仿真电源网络。它们是大量测试标准中用于测量传导发射的标准（阻抗）变换器。它们是侵入式变换器。这是因为它们必须以串联方式连接到被测试导体中以归一化它们的 CM 和 DM 阻抗。图 4-2-5 中显示了 5 种商品化的 LISN。

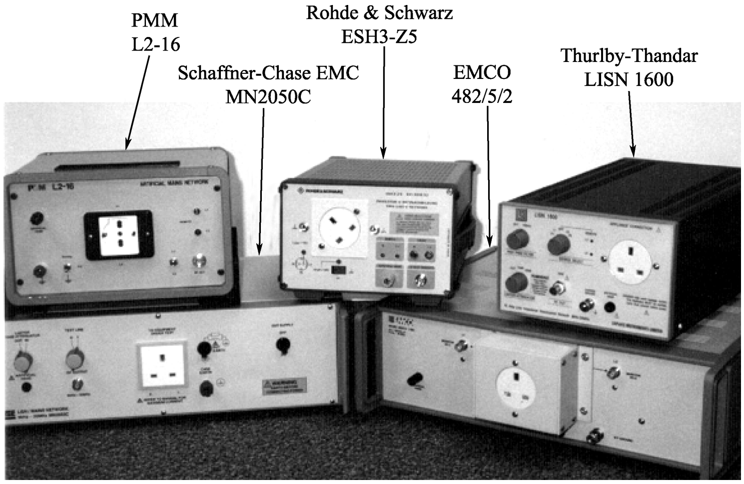



图 4-2-5　几种不同型号的 LISN

一个 LISN 将来自 EUT 连接的干扰耦合到测量设备。同时，在所期望的频率范围内向 EUT 提供一个稳定的、预先定义的阻抗。实际测量到的电压取决于 EUT 的源阻抗和 LISN 负载阻抗的比。因此倘若不对阻抗加以稳定的话，在不同的测试位置上将无法获得可重复的测试结果。CISPR 为一些不同等级的网络所使用的 LISN 和它的阻抗做了定义。最为普通的一个如图 4-2-6 所示，它常被称为（50Ω/50μH）+5Ω 网络，这是因为它的阻抗曲线是由引号中的这些值所决定的。

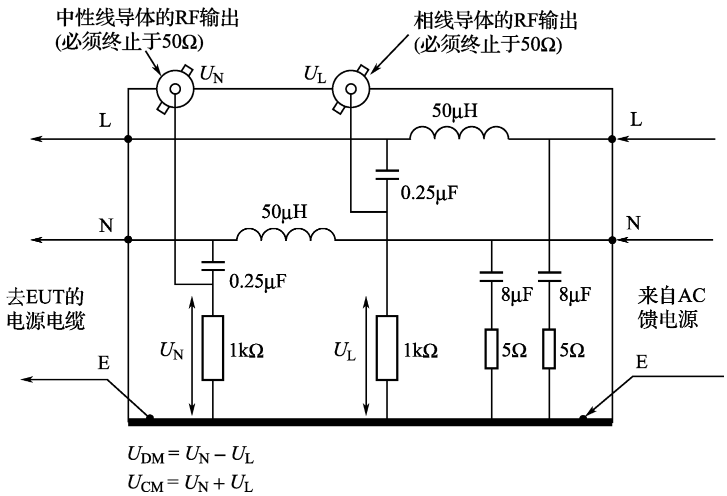



图 4-2-6　单相 LISN 的电路

图 4-2-7 显示了它的频率响应曲线。被定义频率一直延伸到 9kHz 的低端，而且不论单元的电源一侧的终端如何，一个满足完整符合性要求的 LISN 的频率响应曲线将处在所规定的这个曲线的 ±20% 的允差以内。就上述这个允差要求而言，在大多数的频率范围内是很容易获得的。但设计不良的单元很可能会在低于 50kHz 或高于 25MHz 时就已超过所规定的允差范围。图 4-2-7 中还显示了

另一个不同类型 LISN 的阻抗曲线。在电流很高的场合，会规定使用 50Ω/50μH + 1Ω 的网络。

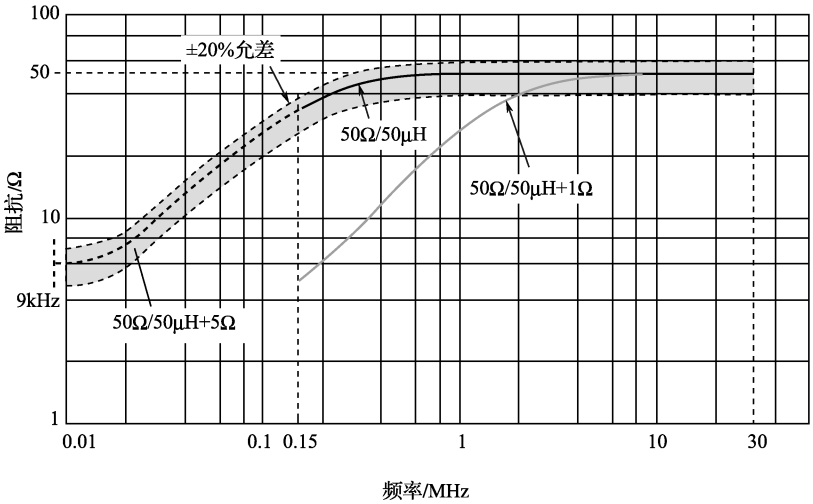



图 4-2-7　LISN 阻抗曲线

图 4-2-6 所示的 1kΩ 电阻是为了在未安装外部终端时，为 0.25μF 电压耦合电容提供一个放电通路而设置的，从而有助于防止对敏感的 RF 前端可能造成的损坏。当然使用一个真正的瞬态限制器则可以防止这样一类的损坏（请参阅本篇 2.1.9 节）。况且安装一个 1kΩ 电阻基本上不需要什么花费。但 RF 前端却都相当昂贵，所以完全没有必要冒这样的风险。

像所有 EMC 感应器一样，LISN 必须经常校准，并且获得和保存它们的校准因数数据（有时也称之为感应器或变换器因数）。在进行传导发射的精确测量时，若使用 LISN，则必须将这些因数考虑在内。

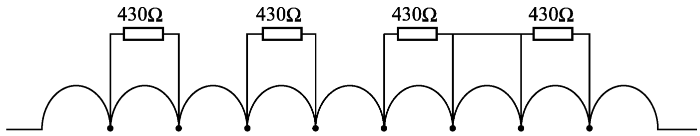
LISN 的大地是与测量装置的地参考平面（GRP）相连接的。因此它也是测量中的地参考。但要注意，不允许由于这个连接而引入任何附加的 RF 阻抗。因为这将影响到从 EUT 所看到的阻抗以及跨接在 LISN 阻抗上所建立起来的电压。这意味着，这种连接不允许使用长度超过几英寸的导线或导电条。因为它们可以形成不可接受的电感。这里最好采用实心的金属条，并由它将 LISN 坚实地搭接到 GRP 上。这种做法如图 4-2-8 所示。




图 4-2-8　良好的 LISN　GRP 搭接

设计良好的 LISN 的单价大约为 600 英磅左右。值得提醒的是，倘若想自制一个 LISN 的话，一个精确的 LISN 制作起来并不像它的电路图看那起来那么简单。下面是几个自制 LISN 的要点：

1）要按照图 4-2-9 所示方法来构成所需要的 50μH 电感。




35匝单层螺线管：导体直径为6mm
斜度为5mm
空气芯直径为130mm

每隔4匝并联有430Ω的阻尼电阻
在自由空间中的电感为50μH
在300mm×300mm×180mm的金属罩壳内的电感为58μH

图 4-2-9　一个 LISN 线圈设计和构成的例子

2）为获得 8μF 的电容，要使用几个大值的、具有足够安全额定电压的电容（推荐采用 Y1 额定的电容）通过并联形成。而 5Ω 电阻则绝对不能使用线绕电阻，必须使用特别设计的低电感电阻，并做到安装时使其引线尽可能地短。要使用单元的外壳来作为电路图中所示的大地连接，而不是使用大地连接导线。任何必须使用导线形成的大地连接（比如 EUT 电源插座与机壳的连接），其长度绝对不能长于 50mm，并尽可能使用至少有 10mm 宽的金属编织带或板条。图 4-2-10 所示为根据图 4-2-9 制作的电感器。



这是根据图 4-2-9 正在制作的电感器。

6mm 直径的导线具有 1mm 厚的绝缘材料。因此，在匝与匝之间紧挨着缠绕时自动提供了所规定的电感空间（8mm）。

用塑料制成的线圈胎是由高压聚丙烯气密管制成。

它的外部直径为 127mm（5in）。

要每隔 4 匝将金属导体暴露以焊接 430Ω 的阻尼电阻（图中未示出）。

图 4-2-10　制作中的 50μH 电感器

3）LISN 的总装配应按图 4-2-11 所示的装配图完成。

从市场上可以购置到由铁氧体磁心构成的电感，它的体积要比使用空气心的电感小得多。因此可以构成体积很小的 LISN。当使用由铁氧体磁心构成的电感来组装 LISN 时，要注意的是，大多数的 AC－DC 电网输入设备的电源所汲取的并不是正弦波电流，并且假如铁氧体磁心又选用的不恰当的话，在电流的峰值状态时就会出现饱和情况，而导致给出不正确的结果。

商品化的 LISN 还可以安装具有附加价值的电路来提升图 4-2-6 所示电路的性能。比如用在进线电源上的附加的低通滤波器以及用在 RF 输出的高通滤波器都可以进一步滤去电网电源谐波。

LISN 的接入形成了一个在每个相线与地之间的 50Ω 的仿真电源阻抗。它所形成的 CM 阻抗在很宽的频率范围内均为 50Ω。而它的 DM 阻抗则为 100Ω。而真正的电网电源所具有的 CM 和 DM 阻抗则根据不同的模式、每天的时间段和频率（高于 10kHz）的不同而至少会在 2～200Ω 之间变化。

这意味着，在一个传导发射测试中给出良好结果的滤波器很可能无法在真正的应用中提供相同程度的滤波效果。有关滤波器的源和负载阻抗上的问题以及如何正确的选择滤波器，以使它在

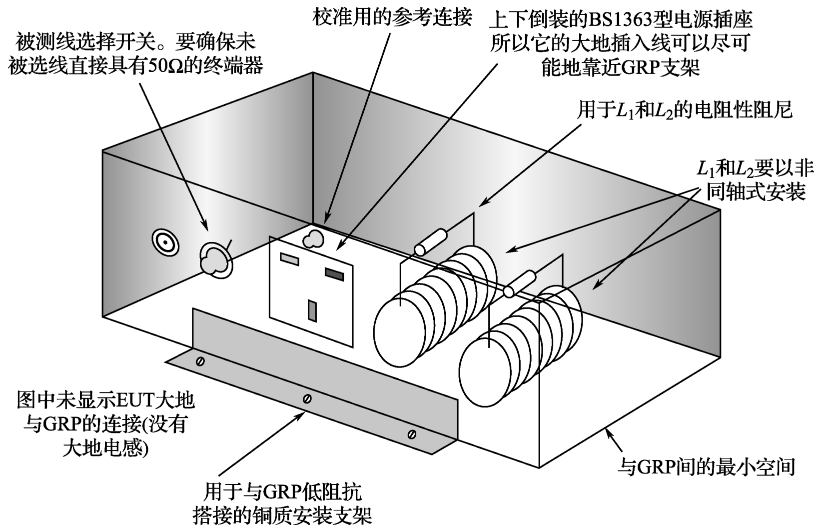



图 4-2-11　一个 LISN 的基本结构

LISN 测试中和在各种各样实际应用中的阻抗情况下给出可靠的滤波效果的有关内容。请参阅原丛书第四册中所推荐的相关文献。

LISN 和 AMN 应用中的重要安全注意事项：

1）由于 8μF 电容所形成的致命高的大地泄漏电电流的存在，在将电网电压与它们相连接前，所有的 LISN 必须安装两个独立的保护性大地连接。每个保护性大地连接必须按照最大可能的故障电流进行额定（比如说最大电流可以是带电电源直接与机壳短路时所形成的电流）。

2）这里大力推荐对操作人员进行 LISN 安全和正确使用的培训。任何没有经过培训的人员和其他有关人员都不允许接近和使用 LISN 或与它相连接的设备和电缆。推荐对保护性搭接导体的完整性做定期的安全检查，并记录在案。

3）大力推荐在 LISN 上使用注意安全的警示性标志，其原因、做法和目的是显然的：

① 它具有可以令人致命的大地泄漏电流；

② 在任何时候都要具有两个独立的保护性大地连接；

③ 只允许经过培训和受权的人使用。

假如所购置的（或自制的）LISN 未贴有任何安全警示，那么应该立即在明显的位置上贴上一个。

因为与 LISN 和 AMN 直接相关联的、这样高电平的、连续的大地连接泄漏电流存在，所有像剩余电流电路断路器（RCCB）和其他类型的大地漏电流保护器件均不允许在这里使用。

## 2.1.8　在使用 LISN 情况下的 CM 和 DM 的测量

来自 LISN 的 RF 输出既不是 CM 也不是 DM，而是两者的混合信号。当设计和选用滤波器时，若已知道所发射是 CM 还是 DM 的话，则会是很有帮助的。可以通过将所有的 LISN 的 RF 输出相加完成对 CM 的测量，而 DM 则可以通过找出 RF 输出之间的差来获得。

使用多通道示波器可以相对容易地获得来自单相 LISN 的 CM 和 DM。我们都知道，除非示波器具有 FFT 来将它们的结果转换到频率域显示，示波器所显示的是时间域中的结果。可惜的是，大多数 RF 测量仪器都不能像一个示波器那样对测量结果进行相加减。但是绕在一个铁氧体螺旋管或一个壶形心上的简单的变压器绕组则可以提供所需要的输出。图 4-2-12 所显示的就是这样的一个例子。

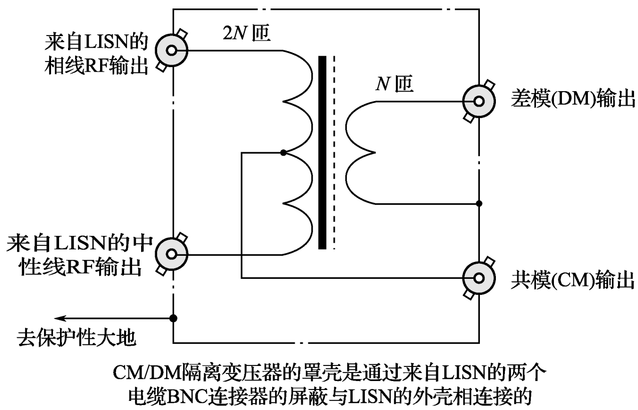



图 4-2-12　来自一个 LISN 的 CM 和 DM

## 2.1.9　瞬态限制器

瞬态限制器不是变换器或感应器，但它们需要经过校准后才能使用。在使用上，瞬态限制器通常都是安装在 LISN 和测量仪器之间，以保护仪器免遭来自电源的瞬态电压而损坏。LISN 本身就可以衰减大部分电网电源上的瞬态电压。但真正的问题是 EUT 的连接和断开的瞬间将会引起高达 400V 的瞬态电压出现在 RF 输出上。

限制器通常都会是由一个 –10dB 的衰减器加上一对背对背连接的、将最大信号削波成约为 ±1V 的小信号二极管组成的。在将它们用于任何一个测量以前，不仅要对它们进行校准，而且还要将所有它们的修正系数、LISN 自身的变换因数和电缆本身的修正系数都要考虑在内（有些 EMC 接收机或频谱分析仪具有内置的瞬态限制器。它们在测试仪器被校准时已经经过校准，所以对这类内置的限制器不必再次进行校准）

## 2.1.10　ISN

在设计和结构上，阻抗稳定网络（ISN）不仅与 LISN 极为相似，而且也是设计用于信号和数据电缆上的传导发射测量的。和 LISN 一样，它们也是侵入式变换器。在使用中，它们也必须与被测导体串联以稳定它们的 CM 和 DM 阻抗，与 LISN 不同的是，ISN 是专门设计用来进行 CM 传导发射测量的。另外，LISN 形成的是 50Ω 阻抗，而 ISN 形成的则是 150Ω 阻抗，其原因是因为这个阻抗值被认为更为与真实的信号和数据电缆阻抗相匹配。

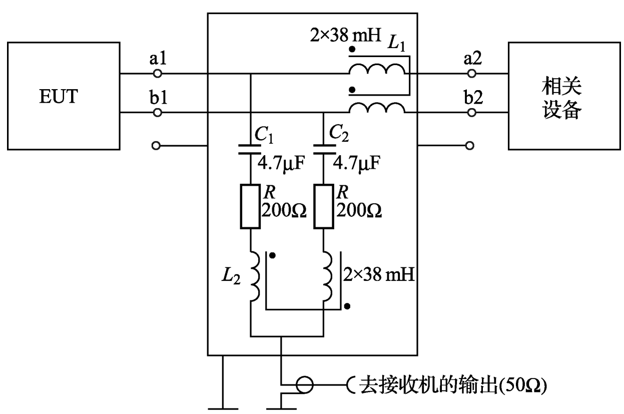



图 4-2-13　一个 ISN 的电路

图 4-2-13 显示了一个摘自 EN55022：1998 文本中的 ISN 的例子。这个 ISN 的设计非常类似于在 IEC61000-4-6 中的、用于传导抗扰度测试所规定的耦合-去耦网络（CDN）。实际上，在有些场合，完全有可能将这些 CDN 来作为 ISN 的使用。在 EN55022 标准中，还规定了其他一些类型的 ISN，其中有些使用与下面

所示的电路不同。

## 2.2　研制、诊断以及 QA 测试

### 2.2.1　使用示波器

有关使用示波器和它们的电压探头进行 EMC 测试的详细讨论请参阅本篇第 1 章 1.1.5 节。对于传导发射测量而言，示波器所使用的垂直放大器以及探头仅需要 50MHz 的频率响应就可以了。因此就这一点上来说，完全可以使用不那么昂贵的普通示波器。

假如在示波器的输入端上加上一个 50Ω 终端（这里即可以选用一个 50Ω 终端，也可以安装一个外置的 50Ω 终端器），前面所描述的所有感应器（变换器）都可以连接到示波器上。在实际测量应用中，虽然也可以将标准的高阻抗电压探头连接到信号和数据导体上（不是电网电源电缆！）来测量它们的 CM 或 DM 电压噪声，但测量结果通常会由于设备或测试装置的 CM 和 DM 阻抗不同而有所差异。所以，除非还同时使用一个 ISN 或者用其他方式将阻抗加以固定，要对测量结果进行比较是有困难的。

在进行 CM 测量时，应该对这个信号的数据电缆的所有导体（包括它们的信号返回导体）进行探测，并对它们的两个通道同相相加（A + B）。而在进行 DM 测量时，同样应该对所有的导体都进行探测，并对它们的两个通道相减（A – B）。在测量时，示波器探头的地线则不应该与任何一点相连接（既不与任何被测导体相连接，也不与 EUT 外壳相连接）。虽然这样做的结果会使得进行 CM 测量时造成所使用的示波器倾向于承受高电平的电源频率，但这可以通过使用对电源频率有很好抑制作用的高通道滤波器来予以降低，而对被测频率则不产生任何衰减。在探头导线或示波器的电源线上使用某些类型的铁氧体扼流圈可以帮助降低高频 CM 干扰。

同样将一个示波器连接到一个 LISN 或 ISN 的 RF 输出或连接到一个电源电压探头时，高电平的电源频率也可能会造成问题，而此时若同样采用上述的高通滤波器，则也会达到良好的效果。

显然，使用示波器和探头是进行研制或诊断发射测试花费最低的方法。但在判读显示波形是否与标准的 EMC 测试结果具有相关性时，并希望从中获得有用的定量信息的话，则要求相当丰富的经验和技巧。这里推荐采用在本篇第 1 章中描述的“金产品”测试法和它的测量结果来作为学习和掌握什么样的相关性才是合理的一种方法。

综上所述，使用少量花费（或者不花费什么）并通过一个短暂的学习和掌握过程而拥有一个“金产品”，任何一个普通的电子设计工程师都可以简单地仅使用一个示波器加上（理想地）LISN、ISN 或其他合适的传导发射感应器就可以获得许多有用的 EMC 性能的信息。

有关使用示波器的安全注意事项：

1）在任何情况下，设备的安全大地绝不允许被去掉。

2）假如存在地环路问题，可以试着使用铁氧体扼流圈、隔离变压器、差分放大器或无论什么其他方法加以解决。

3）绝不允许将任何设备或 EUT 的保护性大地导线去掉！

还希望请读者记住：普通的示波器探头不是按照用于对电源电缆测试条件下进行额定的。所以，在将它用于电源电缆的测量情况时，很可能会存在安全问题。此时应该使用本章 2.1.5 节中描述的电压探头（推荐选用按 EN 61010 安全标准规定的、由独立实验室认证的这类探头）。

虽然在电源分配网络中的某个点上，中性线是与大地相连接的，但示波器探头地导线则绝不允许与电源中性线相连接。这是因为负载电流会在中性线的长度上会引起电压降，加上三相

(3ϕ) 之间的不平衡都意味着即便中性线长度上仅有不到 1Ω 的阻抗，也会引起中性线上出现好几伏的电位差。就是这样几伏的电位差也有能力形成几安电流通过探头地和示波器，并对它们造成某种程度的损坏（在一些老的建筑中，笔者曾经见到中性线上高达 60V 的电压在几秒钟之内就引起探头的地导线绝缘材料开始冒烟熔化）。

### 2.2.2 使用低成本的频谱分析仪

频谱分析仪是研制、诊断和 QA 过程中进行传导发射测试的理想工具。在电子设备的硬件设计和研制中，若能显示并观察所使用频域内的现象是极为重要的一件事。

频谱分析仪可以与近场探头、电流探头、吸收钳、电压探头、LISN 和 ISN 一起使用。典型的常用示波器探头也可以与频谱分析仪一起使用（仅能用于非危险电压范围）。但此时要特别考虑到频谱分析仪的 50Ω 输入阻抗对测量的影响以及高灵敏度输入可能受到损坏的问题。无论什么时候，使用一个频谱分析仪对电压进行直接测量时，都要对 DC 或低频信号进行衰减，以防止这些信号对它的高灵敏输入器件的损坏。

### 2.2.3 使用无线电接收机

这里我们考虑使用所谓本篇餐厅无线电产品来进行 EMC 诊断和 QA 测试。它类似于我们每天所使用的普通收音机。在本篇第 1 章 1.1.7 节中已对它们的优点（低成本）和如何克服它们使用于 EMC 测试时的一些缺点进行详细的讨论。

使用无线电接收机对传导发射测试时，除了频率范围的不同，几乎与使用它们来对辐射发射测试没有什么不同。大多数在 EMC 指令下的商业和工业发射标准都要求对传导发射的测试频率低至 150kHz。业内人士都知道，这个频率是调幅（AM）接收机的长波波段的最下端。

大多数家用无线电接收机在长波和中波波段（高到 1MHz）使用的多为棒状铁氧体天线。这要求在对使用拉杆天线（可伸缩天线）于较高频率上时采用不同的设置来完成测试。例如，最近有一个工程师工作在一个相位控制电源控制器时发现，当将 EUT 的电源电缆在一个便携式 AM 接收机上缠绕两圈情况下，若将它调谐在低频（LW）和中频（MW）波段的电台之间频率上时，若将音量控制调节到一定水平，所听得到的“嗡嗡声”与一个来自所涉及类型的 EUT，但由一个认可的传导发射的测量结果有着很好的相关性（这个测试方法的测量结果可以通过将一个真正的 RMS 电压表连接到该接收机的耳机输出来测量音频输出的 RMS 值获得改善，并可以绘制出接收机的调谐频率与它的输出幅值间的幅值-频率响应曲线）。

## 2.3 预符合测试

应用于辐射发射测试的预符合测试的一般问题已在本篇第 1 章 1.1.8 节中有过讨论。将它用于传导发射测试时也可以得出相同的概括性结论，那就是尽可能地按完整测试方法进行预符合测试，并计算出（或至少要估算）此时的测量误差，将它们包括到测量结果中。

传导发射测试完全可以以相对容易和简便的方式，在自己的建筑物内完成，精度也不差。测试场地的要求与辐射发射时的要求相比要宽松得多。假如周围足够安静的话，一些简单的金属板的组合就已足够了。在周围较为噪扰（既可以是由电源上的传导所引起的，也可以是由辐射所引起的）的环境条件下，则可能需要一个低成本的、电网电源经过滤波的屏蔽室。图 4-2-14 和图 4-2-15 所示就是其中的两个例子。在这类屏蔽室内完全不需要安装吸波器。

下面描述的是传导发射测试的完整测试方法。在预符合测试中，若要求获得精确结果的话，




图 4-2-14　一个低成本的屏蔽室




图 4-2-15　另外一种的屏蔽室

需要尽可能地按照下述的方法完成测试。若使用一个频谱分析仪进行的话，更为详细的预符合传导测量方法可以参阅参考文献“Making radiated and conducted compliance measurements with EMI receivers”. Application Note 1302，Agilent Technologies。

## 2.4　系统和设备的现场测试

这里所要进行只是系统和设备的现场测试的一般性讨论。讨论以对辐射发射进行测试的角度展开。有关现场测试的深入讨论，我们会在专设的第 6 章“现场 EMC 测试方法”中进行讲述。

在现场测试中，使用哪一点作为地参考是一个关键的考虑因素。在测试实验室中，这个地参

考是由地参考平面（GRP）的定义所决定的。但是就现场测试的地参考来说，它必须根据现场现存的条件以及实践中能够获得的条件来做出判断和决定。CISPR16-2 中就此做了以下的推荐：

应该使用设备安装现场所存在的地作为参考地。在选择场地时，应该将高频（RF）标准（要求）考虑其中。一般来说，此时的参考地是通过使用宽条形的导体将 EUT 连接到建筑物的导电结构件来完成的。这其中，宽条形导体的长宽比不能超过 3，而建筑物的导电结构件又必须是与大地相连接的。这些导电结构件包括建筑物中的金属水管、中央供热管道、连接到大地的照明导线、预应力混凝土中的钢筋和钢制梁柱。

供电设备的安全和中性导体通常是不适合用作参考地的。这是因为它们通常会带有附加的骚扰电压，并具有无法定义的 RF 阻抗。

假如在被测设备或在测量部位四周没有合适的参考地的话，而就近具有足够大尺寸的导电结构，如金属箔、金属平板或金属导线栅网，那么它们也可以用来作为测量时的参考地。

上述的足够大恐怕意味着这些附加的金属箔、板或栅网不仅应该敷设在 EUT 的下面，而且应该成为整个 EUT 的座基的主要组成部分，并继续向外延伸至少 EUT 的半个高度，以使它的寄生电容达到最大值。但所有上述的内容最终还是要取决于测试想要获得的：假如所要测试的产品将要大批量生产，并使用于其他无法得知的环境中，那么使用金属平板最大化寄生电容将会更加接近于相应的真正的测试装置（请参阅本篇 2.5 节），并最能代表最恶劣的测试现场。

然而，当你使用特别设计的、永久性安装在测试现场的装置来测量传导发射时，要对该单个装置做出它是否符合标准所规定要求的判断（例如当使用 TCF 方法对一个大系统进行符合性测试时），然后才能决定是否仅使用已存在的搭接金属结构比附加其他金属构件来形成地参考更为合理。

不论是 LISN 还是电压探头测试都要求有一个参考位置。这个参考位置通常都是指与电源相连接的系统的边缘的那个位置。比如一个电源终端插座或系统的一个专用电源变压器。用于感应器参考连接的必须是一个短而宽的金属导电条或带，并在选择的参考点上形成。长的绿/黄导体（电源的保护性导体）不适合用于此目的。

在测试期间的电源电缆的敷设应该尽可能地接近于被测系统正常运行时的敷设。必须避免使用过长的电缆或将它们卷起来。不论电源电缆的敷设状况如何，在测试期间它们的位置都必须是固定的。并且要作为测试报告的一个组成部分绘制或拍摄下来。

几乎没有那一个测试标准提供有恰当的实地测试指南，所以要根据测试现场的不同，制定出不同的测试计划。测试计划中的许多决定必须由 EMC 工程师在测试现场根据实际情况做出决定。下列的一些在测试实验室用来执行传导测试的基本实践也适用于此。

1）在 EUT 关机情况下，对四周环境进行扫描并绘制成一个周围环境发射的一览表。

2）在 EUT 开机并正常运行情况下，用一个峰值检测器以合理的快速扫描方式再次进行扫描。在这其中还要考虑到 EUT 的旋转时间，并根据上述结果绘制出一个有效发射频率的一览表。从这个有效发射频率一览表中所列有效发射频率减去上述的环境发射一览表中所列的发射频率，就得到由 EUT 发射形成的一个值得怀疑的怀疑频率。

3）按照相应标准的要求，使用准峰值和平均值检波器，分别对所怀疑的频率进行测试，并将测试结果与标准中的限值进行比较。假如需要的话，还应对 EUT 的运行模式等进行调整，以获得最大发射。

4）在测试期间，对周围环境进行不时的检查是避免遗漏新出现的环境发射源的良好实践方法（比如有人在测试现场附近使用电钻）。

上述的步骤要在每个测量现场对所有的电源相重复进行。

## 2.5　完整符合性测试

事实上，所有的以 CISPR 为基础的测试标准都对频率从 150kHz ~ 30MHz 范围内的电源端口位置上对所要求测量的传导发射规定了限值。三个最为常用的参考标准 EN 55011、EN 55014-1、EN 55022（分别对等于 CISPR11、CISPR14-1 和 CISPR22）都规定了这样限值，并且它们所规定的测试方法也大同小异，分别用于广播接收机和照明设备的 EN 55013 和 EN 55015 标准（CISPR13 和 CISPR15）也要求执行类似的测试，只不过 EN 55015 对某些装置要求将测量频率下延至 9kHz 而已。

还有两个更为专门的重要传导测试方法。它们分别是 CISPR13 和 CISPR14-1 所介绍的吸收钳测试方法和新的 CISPR22 所介绍的电气通信端口测试方法。

### 2.5.1　电网电源的传导测试

为了真正理解完整符合性传导测试的限制，测试人员首先必须熟悉用于测试的等效电路（见图 4-2-16）。该图显示了在电网电源端口测试中所测量的是每个线（L 或 N）相对于地参考面（GRP）的 DM 和 CM 源的混合信号。若 EUT 与大地相连接的话，那么 GRP 是与 EUT 的大地连接相连接的。

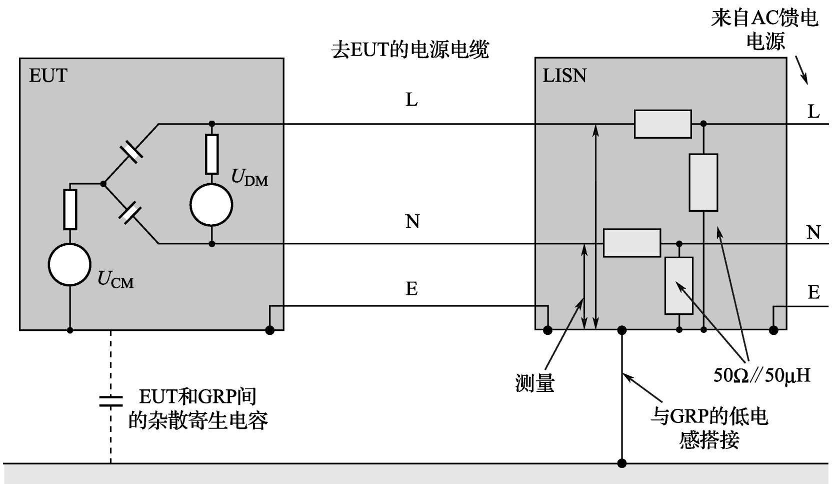


图 4-2-16　单相电源传导测试的等效电路

在 EUT 外部，控制耦合的因素以及因此影响到所获得的测量值包括：

1）从 EUT 到 GRP 的杂散寄生电容；

2）电源电缆的 RF 阻抗；

3）LISN 的 RF 阻抗。

在图 4-2-16 所示的等效电路还显示了，在 EUT 和 GRP 之间的杂散寄生电容是耦合通路的重要组成部分。用于台式 EUT 测试的标准测试装置如图 4-2-17（类似于 EN 55022：1998 中的图 7 和图 9）所示，并通过对两者间的分隔距离固定化而使杂散寄生电容归一化：两者间的分隔距离的规范值是 400mm，并与所有其他导电表面间的净空距离至少为 800mm。所有的测试室都要有一个安置 EUT 的、高度为 800mm 的木制测试台，并要保证 EUT 的任何侧面与垂直的 GRP 之间都有 400mm 的分隔距离。在某些标准中，可供选用的测试台高度为 400mm。换句话说，EUT 的底部到一个水平的 GRP 之间具有 400mm 的分隔距离。

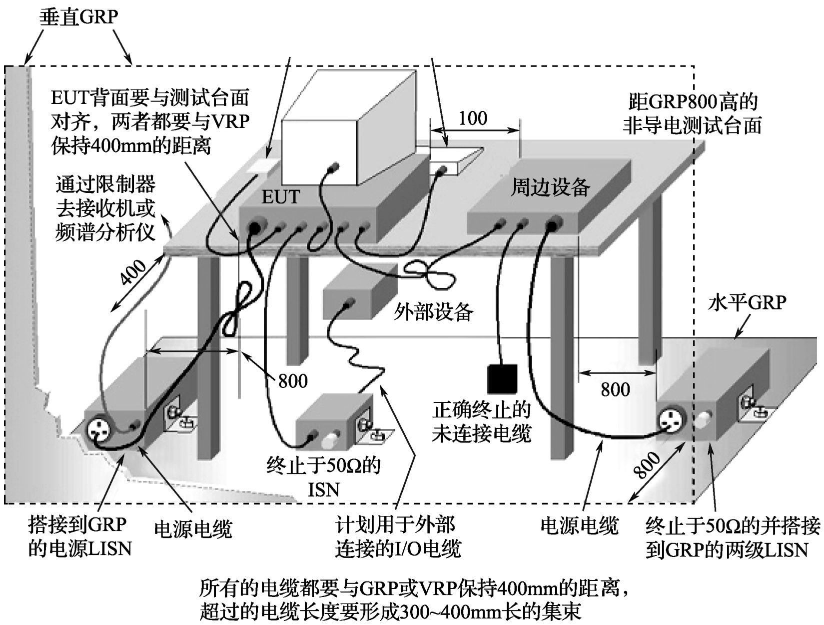



图 4-2-17　一套传导发射测试装置

另一个重要方面是关于由电网电源电缆所引入的阻抗问题。在频率高于 15MHz 以上时，这个阻抗不仅不能被忽视而且必须加以控制。将电源电缆敷设在 GRP 上会引起额外的寄生电容，而将过长的电源电缆卷起来则会引起更大的电感，所以电源电缆必须远离 GRP，必要时还要按照标准所规定方法将它捆绑起来。对上述这些因素的控制将会使电缆所引入的变量降低至最小。将电缆捆绑在一起的办法仍然有点碰巧性质。所以不论最终产品所提供的电缆是多长，在测试中最好使用一根标准的、长度为 1m 的未捆绑电缆。

图 4-2-17 所示的测试装置仅适用于台式 EUT。所有用于其他类型 EUT 所必需的详细测试装置（比如落地式设备）都可以从相应的测试标准的有关章节中找到。参考文献“Tim Williams. EMCTLA Technical Guidance Note #42 – Emissions tests on telecom ports as per CIPSR22（EN55022）plus it’s Addendum 1”中介绍了就执行完整符合性传导发射试验的详细内容，特别是所涉及的是对测试仪器进行控制方面的有关内容。

## 2. 5. 2　通信电缆

CISPR22 的第 3 版现在包括了一组新的、计划用于连接通信网络端口的传导发射测试上，特别是用于公共电话交换网（PSTN）或局域网（LAN）连接的端口。由于在某些场合，新的标准在执行上还存在着一些困难，所以就有关的测试方法还有待于进一步进行澄清。最近，EMCTLA 出版了技术指南注释 TGN 42 以及它的附录 1（请参阅本章 2. 5. 1 节最后一段所列的参考文献）。它们为测试实验室提供了附加的、过渡性的（或暂时的）技术指南。由于已经发现了一系列的测量误差，所以这些指南就当前而言特别有价值。这意味着，在撰写此章时，许多 ISN 在使用中很可能会出现有 10dB 的测量误差。

从根本上来说，最好是（这里所推荐的）使用在本章 2. 1. 10 节中所描写的阻抗稳定网络（ISN）变换器。它不仅耦合了被测电缆的 CM 信号，而且确保了被测电缆导体与 GRP 之间具有固定的 CM 阻抗。具体地说，就是在整个被测频率范围内形成了一个固定的 150Ω 阻抗。它的问题（困难）主要发生在电缆携载的是宽带数据的情况。此时，数据信号与干扰测量信号处于相

同的频率范围。在这种情况下，决不能因为 ISN 的使用而牺牲对所需要的 DM 信号的传输。并且在 DM 和 CM 之间必须具有一个特定的、可以精确地反映出真实电缆的纵向转换损耗的特定转换关系，而这一点却往往又是有争议的焦点。

一个更大的困难发生在，因为电缆没有可用的 ISN 而造成 CM 阻抗不能真正稳定下来的情况。此时，一个可供选择的方法是对电流和电压两者都进行测量。但这也是一个有争议的方法，并且执行起来既不方便也很困难。

话虽如此，有些产品已根据这些要求进行了成功的测试。希望读者记住的是，影响电源发射测量所涉及的因素基本上是相同的：分隔距离、电缆敷设、正确搭接和 ISN 的校准。在图 4-2-17 所示的装置例子中包括了一个 ISN。所有有关装置的细节都可以从 EN55022：1998（CIRPR2：1997）的有关章节中找到。

### 2.5.3　骚扰电源的测试

吸收钳感应器（变换器）已在本章 2.1.4 节中有所描述。EN55014-1（CISRP14-1）标准中使用吸收钳来测量骚扰电源中、频率范围为 30 ~ 300MHz 的骚扰。这是一个传导发射测试。而在其他大多数标准中，它是用来对辐射发射进行测试的。在这个标准中假定了，所有 EUT 的辐射发射都和与它相连接的电缆无关。换句话说，与 EUT 相连接的所有电缆的辐射发射都不在测试的考虑之中。当将使用骚扰电源方法所获得的完整测试结果与本篇第 1 章 1.1.12 节中所描述的 OATS 方法的结果相比较时，会发现两者间的相关性很差。但具有丰富测试经验和使用“金产品”的情况下，往往仍然有可能使用吸收钳测试来进行预符合辐射发射测试。

在进行比较性测量时，用于预符合测试的吸收钳一般都设置在电缆上的一个固定位置上（通常该位置都应非常靠近 EUT）。即便吸收钳具有某种程度的吸波效应，但对于一个完整的符合性测试则还是必须考虑到仍然存在于电缆上的驻波。这意味着，在寻找每个频率上的最大发射过程中，吸收钳必须从 EUT 出发沿着电缆移动超过半波长的距离。在频率为 30MHz 时，它的半波长为 5m。所以在测量期间可能会沿着电缆的延伸在电缆上使用一个轨道来使吸收钳可以在它上面平滑地滚动。

EN55014-1 对测试装置的要求相当宽松。实际上，可以在任何环境中、以几乎任何方式终止电缆条件下执行一个完整符合性测试。最近对所使用方法的不确定度定量化研究指出：

1）最好是使用第二个吸收钳或一串夹扣式铁氧体于电缆的远端来终止电缆；

2）使导电物体（包括工作人员）尽量远离被测电缆；

3）要保证被测电缆通过吸收钳隙缝的中心。

## 2.6　非连续性骚扰

这里要讨论的最后一个测试是 EN 55014-1（CISPR14-1）标准中的非连续骚扰测试。这类测试通常适用于自动动作的机电电路断路器。如在电加热烹调和烘箱中使用的双金属片构成的能量稳定（调整）器以及其他各类应用中的任何自动加热控制、泵和电机等。

根据上述标准，EUT 被设置为和在对电网电源电缆上进行正常传导发射测试时完全一样。所不同的是，它是使用一个示波器来对接收机或频谱分析仪的中频（IF）输出进行观察的。而与示波器一起使用的接收机或频谱分析仪被设置为仅针对频率范围为 150kHz ~ 30MHz 内几个规定的频率上进行测量。有时有可能将接收机或频谱分析仪省略，直接把示波器连接到 LISN 的输出（通常是通过一个为了滤掉电网频率的高通滤波器来形成它们的连接的。由于此时随时都有可能

出现高电压，所以还要通过一个衰减器）。

在将示波器上所观察到的瞬态过程的持续时间和重复率等各种特征记录下来的基础上（这里推荐采用模拟储存示波器），将它们与一套复杂的表格和参考用指南所给出的特征进行比较来决定该瞬态过程是否达到符合性要求。一般来说，假如所有所观察到的瞬态过程的持续时间小于10ms，并重复率平均低于每分钟5次，那么不论它们的幅值为多大，它们都将会符合标准中这个部分的限值要求。

在示波器的显示屏上观察瞬态过程，并将它们与标准中有些琢磨不透的规则和规定进行比较绝不是大多数EMC工程师想象中的美好时光。要设计和制作一个简单的、适用于QA测试中的非连续发射设备来给出一个行还是不行的指示则并不是一件什么困难的事，事实上，是相当容易做到的。而要设计和制作一个合适的、并能自动地进行预符合测试的仪器则绝非易事。仅有非常少数的几种仪器是设计用来自动完成对非连续骚扰进行符合性测试的。图4-2-18所示的就是其中的一种。

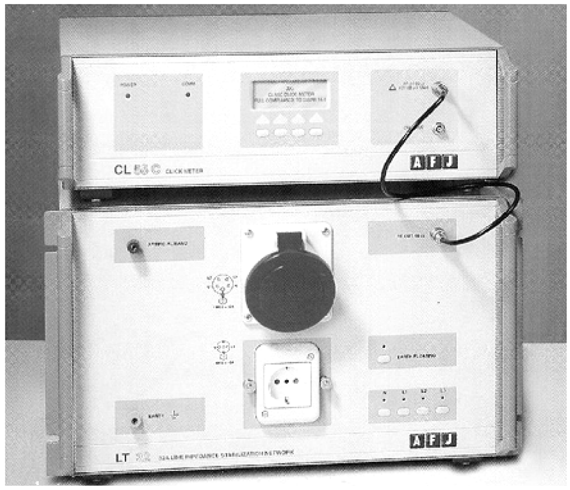



图4-2-18　非连续骚扰分析仪

## 2.7　传导和辐射发射测试对测量仪器的要求

假如一个干扰测量接收机是用于完整符合性测试的话，它必须符合CISPR的规定。虽然有关预符合测试用设备的优点已谈过不少，比如价格便宜等，但要真正理解使用中所存在的问题，则花一些时间来了解CISPR16-1规定所构成的限制（或者说要求）是完全值得的。对干扰测量接收机所规定的要求有下列几个方面（并未按特别的顺序要求来排列）：

1）带宽；

2）检波器；

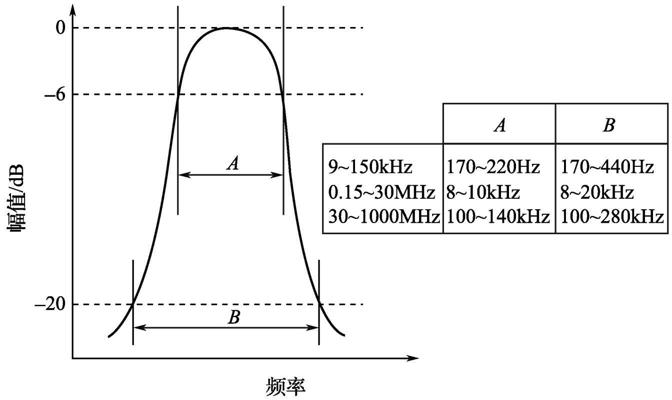
3）过载性能和脉冲精度；

4）输入电压驻波比（VSWR）和灵敏度。

正如它们适用于这里所描述的传导测试一样，这些限制同样适用于本篇第1章中所描述的辐射测量。

假如一个干扰信号频谱宽于测量仪器本身的带宽，那么仪器的指示值将取决于仪器本身的带宽。假如干扰信号频谱窄于测量仪器本身的带宽的话，那么仪器的指示值则独立于它本身的带宽。这是窄带和宽带干扰之间的基本区别。假如所测量的是已知的无线电信号，可以特别设计测量带宽来迎合被测信号的特征（带宽）。但这在EMC测量中是不可能做到的。这是因为根据定义，干扰信号的特征是无法预先得知的。所以，测量接收机的技术规范必须不仅包括带宽，而且还要包括对决定这个带宽的滤波器滤波曲线形状的定义值。图4-2-19中给出了CISPR16-1对此给出的带宽规范。

只有当一个接收机的带宽特征完全符合这个规范，它才可以用于完整符合性测试。然而，假如仅仅是测量窄带干扰，比如来自微处理器时钟谐波的单个发射，接收机滤波器的实际性能对输




| | A | B |
|---|---|---|
| 9~150kHz | 170~220Hz | 170~440Hz |
| 0.15~30MHz | 8~10kHz | 8~20kHz |
| 30~1000MHz | 100~140kHz | 100~280kHz |

图 4-2-19　CISPR16-1 的带宽规定

出几乎没有任何影响。这也是对带宽要求中造成大部分混淆的根本所在。

CISPR16-1 规定了三种主要的检波器类型：峰值、准峰值和平均检测器。大多数的原始测量都是使用峰值检波器进行的。正如它的名称所包含的，它会立即对在它的输入端所出现的干扰信号的峰值做出响应。EMC 标准对辐射发射限值的规定是按照使用准峰值检波器制定的（虽然最近几年也有些欧洲电信标准学会（ETSI）标准使用峰值检测器）。而传导发射限值的规定则是按照使用准峰值和平均值检波器来制定的。完整符合性测试必须使用正确的检波器。内置检波器之间的不同时表现为它们对脉冲信号或调制信号的响应不同。图 4-2-20 显示的就是检波器对脉冲干扰的响应。

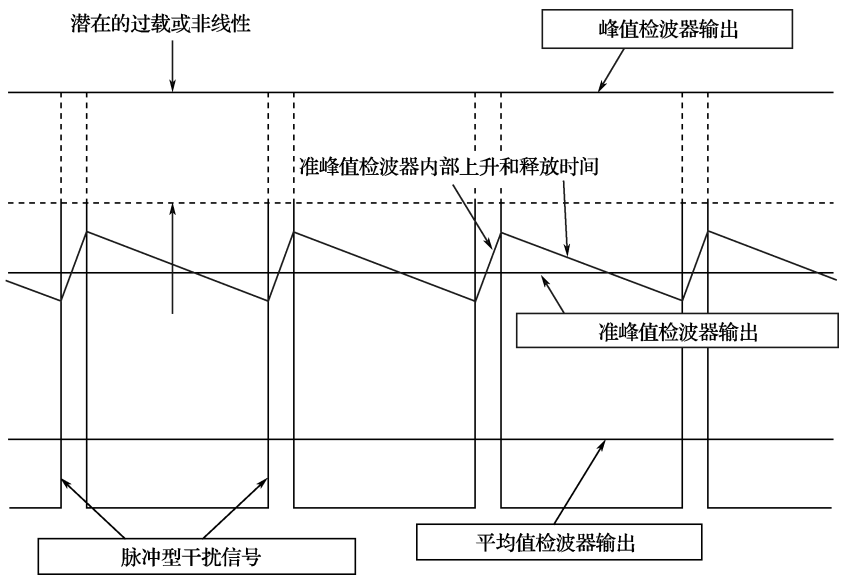



图 4-2-20　对脉冲干扰的检波器响应

准峰值检波器会按照它所检测到的骚扰程度的不同而对它的指示值加权：当在广播无线电和 TV 频道上检测到低重复率脉冲时，与高重复率脉冲相比，前者就不那么骚扰。在设计准峰值检波器时，它的上升时间常数和下降时间常数是已确定了的，并且在执行中，它们也是相当直观的。平均值检波器输出的是简单的平均值，而不是干扰信号的峰值。从原理上说，只要增设一个时间常数长于输入脉冲的最低重复率的简单低通滤波器就可以做到这一点。

测量接收机设计工程师所面临的困难是，为了给出低脉冲重复率（PRF）干扰的实际准峰值或平均值的精确测量值，在假定脉冲没有被压缩情况下，在检波器前面的 RF 电路以及检波器本身的线性动态范围必须至少等于所期望的脉冲权重的动态范围。根据 CISPR16 的规定，这个动态范围可以接近达到 43dB，这意味着在接收机的具体设计中，这个值将接近于 60dB。假如接收机不能连续调节它的增益以获得检波器上的最佳电平（例如频谱分析仪就不能做到这一点），那么所需要的动态范围还要增加几十分贝。这对 RF 电路设计来说绝对是一个具有非常挑战性的任务。对脉冲信号而言，所设计 RF 电路的线性度和过载性能则是区别完全符合测量要求的接收机与低成本仪器的最重要的两个变量。

虽然比较起来，对输入电压驻波比（VSWR）的要求不那么重要，但仍然是 CISPR16-1 规范的组成部分。规范规定：在没有输入衰减时的 VSWR 为 2∶1，而在具有 10dB 衰减时，VSWR 降低为 1.2∶1。由于失配，测量误差是与 VSWR 直接相关的。对于一个宽频谱的接收机来说（读者一定还记得：9kHz～30MHz 的频率范围是大于三个十倍频的频率范围的），要满足在没有衰减条件下的 2∶1 的规范是相当困难的。许多普通的接收机，即便是在一个窄带范围内也无法达到这个规定的要求。但假如允许在输入端有某种程度的衰减，那事情就要容易得多。但这样做会降低接收机的灵敏度。在 CISPR16-1 中对灵敏度的要求是以噪声分量不应该使测量精度的降低超过 1dB 的方式来表达的。这也就是说，系统噪声基底必须至少要比所期望精确测量的最低电平还要低 6dB。这里的系统噪声基底是接收机的噪声加上由于变换器的存在所造成的损耗或天线因数以及连接电缆所造成的综合噪声。在实践中常发现，受到制约的性能通常出现在辐射测试的高端。也就是说，大约在 1GHz 处。我们经常还会发现，低成本的接收机和天线在这些频率上，即便执行的是限值线以上的测量也会具有不恰当的灵敏度（灵敏度不够），更不用说对低于限值线的测量了。

概括地说，虽然造成用于完整符合性测量的接收机价格昂贵的原因有好几个。但 CISPR 规范严格要求要在一个极宽的频谱范围内对一个未知的和随机变化的干扰信号进行精确测量是导致价格昂贵的直接原因。任何预符合仪器必然会放弃其中的某些或所有这些 CISPR 规范要求以降低成本，所以不能使用它们来完成完整符合性测试。

# 第 3 章　快速瞬态猝发、浪涌和静电放电的测试

## 3.1　快速瞬态猝发（FTB）

### 3.1.1　标准测试的细节

FTB 测试的目的是要模拟（仿真）由一普通电网电源开关或继电器触点在切断瞬间的电弧所引起的骚扰。该电弧是由在电流通路中所储存的电感能量形成的回扫电压所引起的。图 4-3-1 所显示的是用于 EN61000-4-4 FTB 测试的标准波形。它由单个的单向脉冲所构成。该脉冲的重复率为 5kHz，每个脉冲的猝发延续时间为 15ms，每秒出现三次猝发。图 4-3-2 显示的是波形发生器的基本电路图。图 4-3-3 显示的是标准测试装置。上述三图均是按 EN61000-4-4 标准设计定制的。

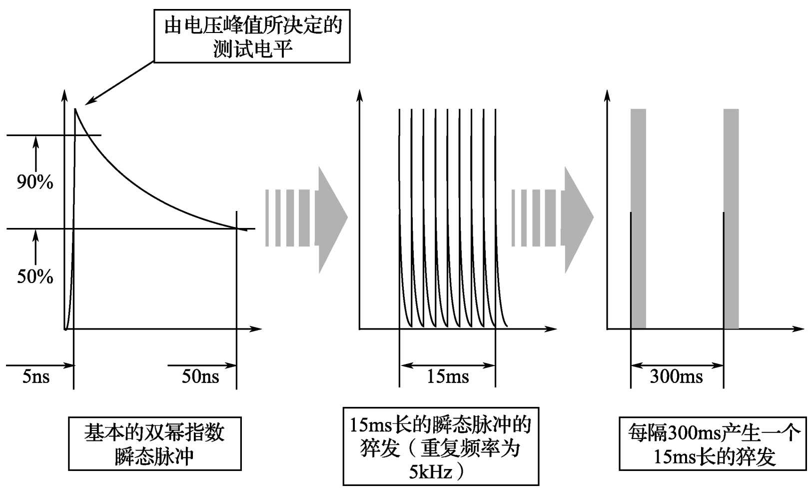



图 4-3-1　标准 EN 61000-4-4 波形

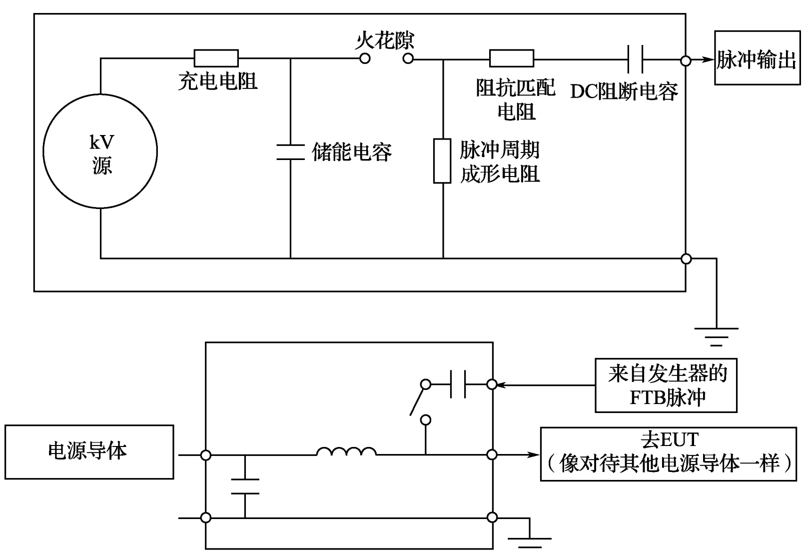



图 4-3-2　EN 61000-4-4 发生器和它的耦合/去耦合网络的基本电路

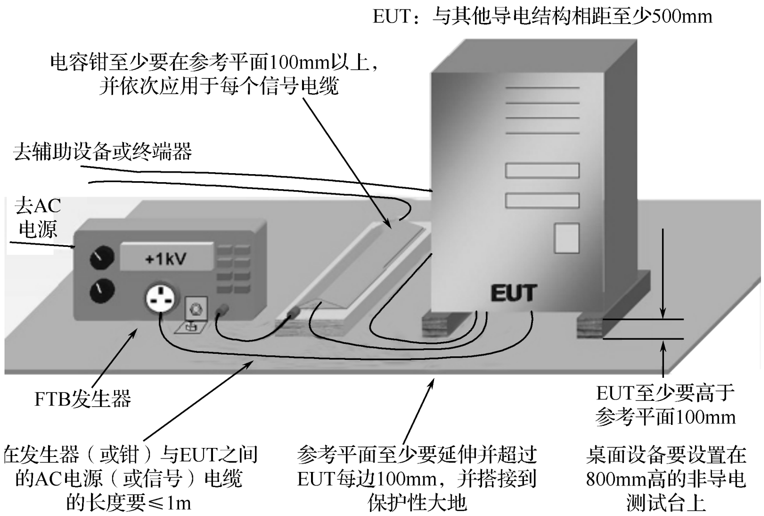



图 4-3-3　EN61000-4-4 测试装置

任何希望执行 FTB 测试的人员都应拥有一套相适应的 EN61000-4-4 的基本测试标准版本。为了获得所要求的测试精度，他们需要尽可能地按照该标准的要求的精度去做，或者想方设法获得并使用按照该标准设计的测试仪器。

可以通过耦合-去耦合网络（CDN）直接将瞬态猝发注入 AC 和 DC 电源电缆。通常这些 CDN 都会被包括在具有专用的 FTB 测试仪器中。但也可以根据 EN61000-4-4 中的要求和电路图自制。

信号和数据电缆是通过特别的电容钳注入瞬态猝发的。这些电容钳可以很容易地按照 EN61000-4-4 中的图 4-3-3 详细结构用普通元器件制作，这种电容钳也可以用 1m 长的缠绕导电带或导电箔来形成与标准钳（100pF）等效的电容来代替。安装在一个绝缘基上的，屏蔽的 1m 长可锁扣管（一种用拉链拉开和关闭的屏蔽导管）也是一种可以用来代替电容钳的简单办法。

在钳的 1m 长度或类似长度过长场合，可以将它们截短，只要它们能提供等效的电容值即可。甚至可以通过使用将一个分立的 100pF 电容器（高压陶瓷电容）将发生器的输出直接连接到电缆屏蔽或信号端口也可以获得等效效果。因为缺少分布性耦合，上述这些替代（特别是使用分列电容时）办法很可能会给出不同于标准钳的结果。所以，在应用中要特别留意，并仅使用于无法使用 1m 长电容钳的应用场合。

要知道当使用无方向性的电容钳对信号和数据电缆进行测试时，测试装置所使用的任何外部设备也都会承受到在于它相连接电缆中所存在的 FTB。为了对 EUT 在 FTB 下的反应做出正确的测量，很可能需要对外部设备采用相应的抑制技术（比如在屏蔽室的电缆穿越位置上安装穿壁式滤波器和/或在电缆上安装夹扣式或铁氧体电缆抑制器）。这里推荐采用基于扼流圈和铁氧体的抑制器。因为正如在实际应用中那样，电容滤波器很可能会阻止信号电缆经受所耦合到的 FTB。

### 3.1.2　完整符合性 FTB 测试

EN61000-4-4 标准基本上由下列三个部分所构成：

1）对猝发发生器的描述；

2）对测试布局的描述；

3）测试步骤细则。

我们在图 4-3-3 中已看到了该标准所规定的测试用猝发波形。虽然它是在 50Ω 负载条件下完成校准的，但实际应用中的测试负载恐怕可以是除了 50Ω 以外的任何值。这完全取决于 EUT。所以，施加到不同 EUT 的猝发波形很可能会大不相同。它甚至很可能还会在使用不同型号的相互兼容的发生器之间发生变化。这个问题已被标准的制定者所认识到，一个要求有附加校准步骤的修改过的标准将会纠正这个问题。除此以外，还要注意的是，所施加的测试电平规定为开路峰值电压，而不是校准电压。这个开路电压并不是真正呈现在 EUT 上的电压。它取决于发生器源输出阻抗和 EUT 负载阻抗的比。

FTB 是一个宽带现象，它的频谱分量可以高到数百兆赫。所以，正如其他 RF 测试一样，为了获得良好的可重复性，布局方式是很重要的一点。猝发的耦合在很大程度上取决于 EUT 的杂散寄生电容与它周围环境的耦合。有关布局方面要注意的事项有：

1）EUT 以及发生器与地平面的耦合。要知道，在没有一个地平面的情况下是无法执行符合性 FTB 测试的。该地平面至少要有 $1m^2$ 的面积，并且还应该延伸到 EUT 底部四周的 10cm 以外的距离。猝发发生器通过一个短的导电条（不是一根长导线）与它相搭接。这样做意味着，发生器通常是安置在地平面上而不是邻近的测试台面上的（作为对造成测试人员在长时间测试中出现腰酸背痛的一个补救办法是采用一个发生器的遥控器件来对发生器进行遥控。另一个替代办法是将地平面设置在离地平面 10cm 的高度上，其前提是其他距离仍保持原有距离）。在将桌面型的 EUT 设置在桌面高度为 80cm 的测试台上的同时，其他 EUT（比如落地设备）则应被放置在离开地面高度的 10cm 处。这里所使用的 80cm 高度的木制测试台与许多其他 EMC 测试中所使用的相同。

2）沿着 EUT 四周的净空距离。不仅从 EUT 到所有其他导电结构的最小距离要为 0.5m。而且测试发生器和电容耦合钳之间也应具有 0.5m 的相隔距离（而这一点是经常被忽略的）。要记住，电容耦合钳本身就要求它四周的净空距离必须为 0.5m。

3）EUT 的接大地：假如在实际安装中，EUT 被分开接大地的话，它必须以具有代表性的方式与地平面连接，否则的话就不要将两者连接。

4）电缆的敷设。EUT 与耦合网络或钳间的距离不得大于 1m。长电缆必须以 40cm 直径方式卷起来，并置于高于地平面 10cm 处。读者一定已注意到，这个做法与在进行发射测试中所描述的不同。更为合理的提法是在任何条件下，不仅仅是被测电缆，所有其他电缆都要与地平面相距至少有 10cm 的距离。

5）电容钳本身必须直接与地平面搭接。若一个进入 EUT 的电缆位置超过离地平面 1m 高度时，这个要求显然与前面的要求是相矛盾的。因为在测量过程中，被测电缆此时与钳之间的距离必然会大于 1m，否则的话，那只能将钳从地面上提起。目前还没有真正解决这个问题的确实可行的办法。因为与接受一个较长电缆相比，钳与地平面的搭接更为重要。因此这里建议，将钳与地平面相搭接来使在该点上的感应胁强可以重复。但前提是电缆的敷设路径必须仔细加以控制。但在有些情况下，对上述的提法仍有争议，并认为应该还有更好的替代办法。

一般地讲，将猝发信号施加到 EUT（或电缆上）的步骤是相当直观的：EN61000-4-4 中要求每种耦合模式至少持续一分钟。这意味着对一个重复周期为 300ms 的猝发信号将要出现 200 次（猝发）。被测端口的选择是由所执行的是产品本身的标准还是使用通用标准来决定的。与其他测试不同的是，虽然测试人员也许很想通过逐步提升电平来检查在较低电平和较高电平情况下 EUT 或被测电缆的敏感度，但这里真正需要的仅是按标准规定施加测试电平即可。就钳的应用而言，这意味着，每个端口仅需要测试两分钟。也就是说对每个极性测试一次。

对电网电源测试而言，因为所有的测试电压都是以地平面为参考的，所以，测试人员有可能将猝发（信号）施加到以任何方式相结合的电源线间：L、N、E、L+N、L+E 和 L+N+E（单

相接大地电源）。标准中仅显示了通过一种耦合/去耦合网络的耦合例子。并且没有对要采用何种特别的组合方式做出规定（请参阅图 4-3-4，图 4-3-5）。一些早期产品和通用标准提到在共模中的 EFT 猝发测试，这可以理解为仅要求采用 L + N + E 组合的测试。从符合性（测试）观点来看，这里存在着一个大问题，因为被测对象的抗扰度往往会随着上述应用模式的不同而变化。作为一个一般准则，我们总建议测试人员对所有各种组合分别进行测试。这主要是因为根据不同的实际应用，它们中的任何一种组合所形成的耦合都有可能占主导地位。而这一点又恰恰是我们在测试前所无法预估的。

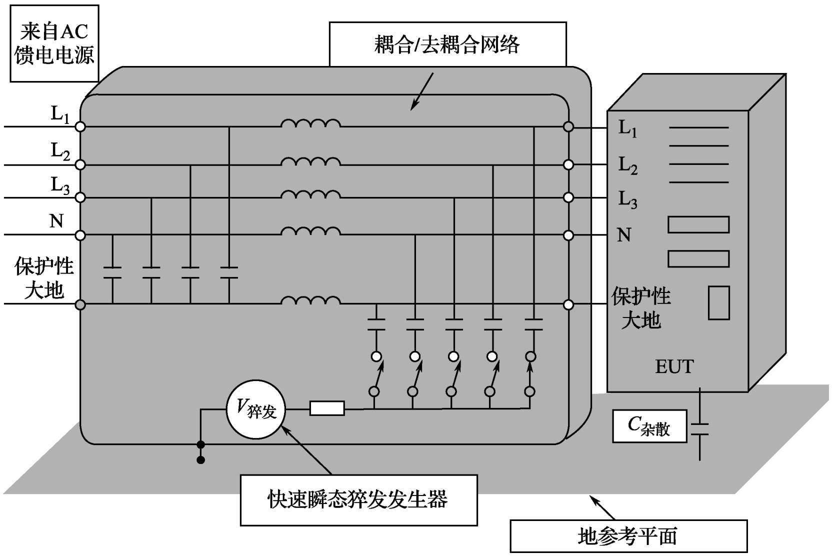



图 4-3-4　快速瞬态的测试：分别依次仅在一个相线上进行（三相）

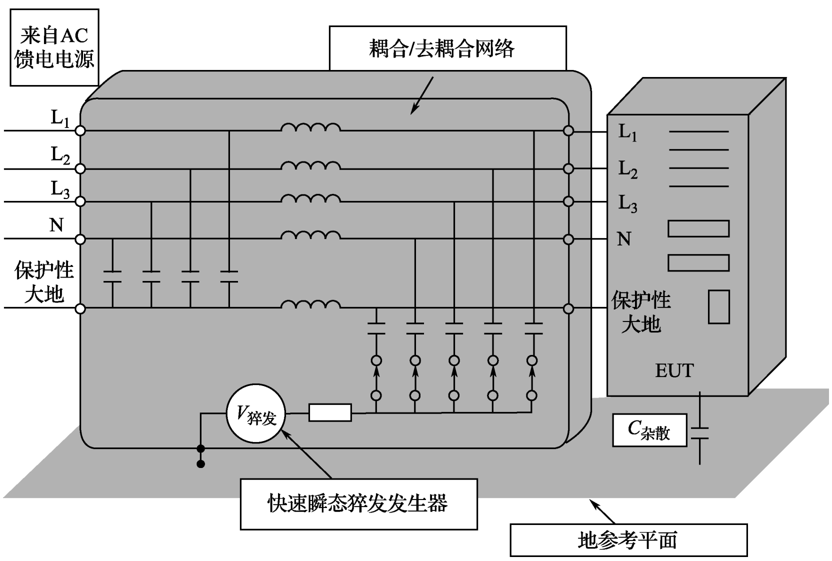



图 4-3-5　快速瞬态的测试：三个相线上同时进行（三相）

### 3.1.3　现场测试

现场测试有时也称之为实地测试。这主要是因为 EN61000-4-4 标准对现场 FTB 测试所要求的

测试装置相对简单，按照 EN61000-4-4 标准来进行现场 FTB 测试并不是一件什么困难的事的缘故。文献（Tim Williams and Keith Armstrong. “EMC for Systems and Installations” Newnes，2000）的第十章就现场 FTB 测试的描述中要求有一个 $1m^2$ 的参考平面。现场测试最好只限制用来证明一个设备并不敏感或不易受到影响，而不是试图用它来完成标准的 EMC 符合申报的完整符合性测试。然而，当采用技术构成文件（TCF）方式完成申报时，EMC 主管当局完全有可能会接受现场测试结果。尤其是为指定用户特别设计制造的，仅用于一个指定场所的设备的现场测试结果而言。

图 4-3-6 显示了对一个工业机柜的电网电源导线进行现场测试的例子。读者可以从图中看到，发生器并没有按照标准所规定的，使用一个 $1m^2$ 的附加的平面。因此，可以预期按此图进行测试的结果的变异度会有所增加。

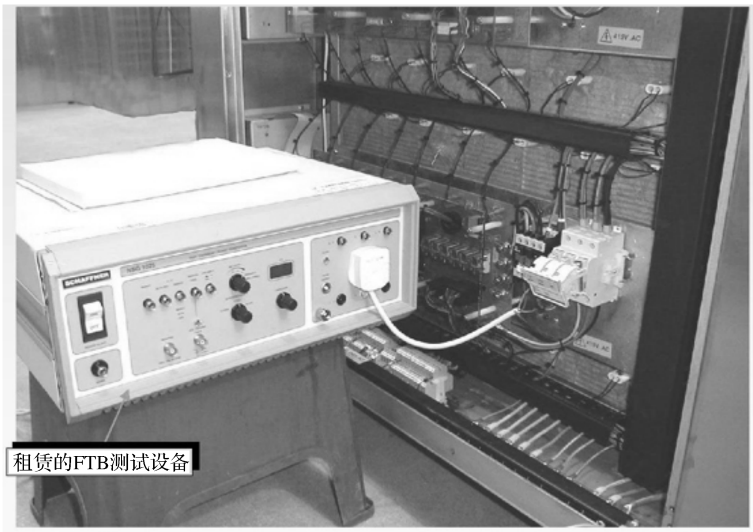



图 4-3-6　一个工业设备的现场 FTB 测试的例子

由于非标准测试装置的变异度可以造成某种程度的过测试而使对测试电平的要求出现偏差。比如说，对测试的要求可以比相应的抗扰度标准要求高出一倍。当然，非标准测试方法很可能总会对测试形成更高的要求，而测试电平的增加又进一步导致过度的测试，从而最终导致产品在工程设计是过于保守（留有太大的工程裕度）。换句话讲，当偏离标准测试方法时，将会为此付出一定的代价。

## 3.1.4　其他类型的 FTB 发生器

安全注意事项：在进行任何电气测试测量时，千万不可使用不安全的测试方法或冒险去进行未经安全标准认可的测试和测量方法。测试和测量人员必须经过特别的安全培训并通过资格考试。

目前，全球有许多公司设计制造电弧仿真器。其中有些在使用上存在有很大的危险性。一个惯用的，能够提供基本电气安全预防措施方法是使用如图 3-3-7 中所示的振颤继电器测试。

振颤继电器作为一个猝发信号发生器，可以以各种不同的使用方法来产生辐射和/或传导骚扰。假如它是由一个由隔离变压器（或由一个浮地 DC 电源）供电，并且有足够的耐压能力，那么它的激磁线圈的底部端可以与参考平面（或任何其他导体）相连接。而激磁线圈的顶部（连接到继电器触点的节点）也可以通过一个高压陶瓷电容与任何导体相连接。这将会在线线（即

差模)、每个线-地间或所有的线对地间（共模）产生所需要的瞬态。

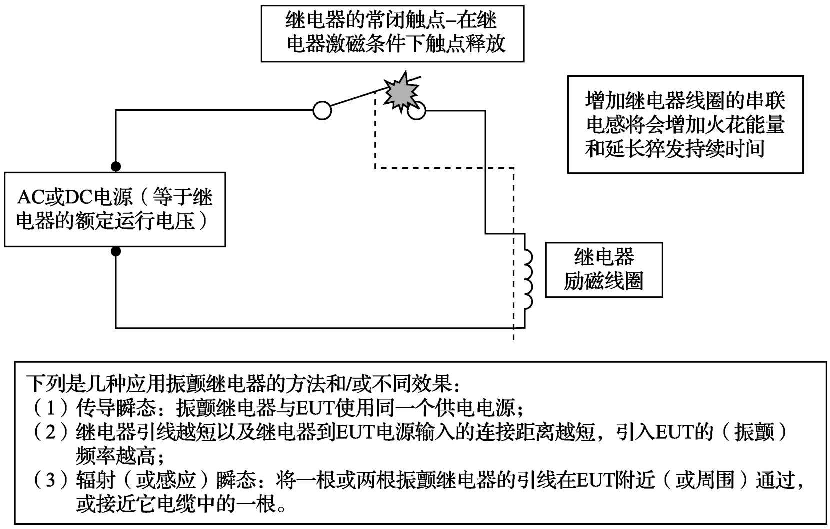



图 4-3-7　振颤继电器型瞬态猝发发生器

一个最为普通的代替振颤继电器的器件是一个去掉铃盖的电铃。这样做是为了避免由于位于发生器邻近的其他工作人员造成对测试工程师的不必要的误解（虽然铃声会令人讨厌，但这并不是真正的或主要原因。特别是它是由你本人所造成的)。这样的一个经过改装的电铃也可以用于产品生产过程中的 QA 测试、经过改型后的产品、对、使用相同电路技术和完全相同 IC 的新产品的测试。当换用不同 IC 供应商以后，或对产品进行重新设计后（包括软件），并由此失去了原有的恰当 FTB 测试相关性的话，那就需要使用一个新的“金产品”重新建立这样的相关性。

正如在本篇前面的第 3. 1 节中所提到的，自制的瞬态测试装置和测试结果恐怕比采用 EN61000-4-4 测试更能代表产品实际应用中的运行环境。此时，测试电路（比如，一个 10kV 电机和接通/切断接触器）应该设置的尽可能与所涉及的 EUT 以及它的实际应用情况相接近（比如尽可能靠近、连接到相同的电源等)。在诸如涉及具有电机这类具有旋转器件情况下，储存在旋转部件中的能量仍会在电源处在切断的瞬间严重地影响到它所注入电源中的瞬态和浪涌。因此最好是让继电器或触点处在使电机具有足够的加速和减速时间条件下动作。

当使用标准程序 EMC 指令符合性申报时，即便已经使用了振颤继电器或类似测试来模拟产品的运行环境并已获得了相应的可靠性。最好还是要根据 EN61000-4-4 标准再次测试（并达到）标准的要求。这样做可以帮助避免将来可能出现的法律纠纷。

但当产品按照技术构成文件（TCF）程序进行申报时，完全有可能向 EMC 主管当局说明并证明你所完成的测试的确代表产品所要运行的实际环境，无须再按照 EN61000-4-4 做进一步测试。实际上，只有为用户特别设计和制造的工业设备才有可能知道未来的运行环境。而对那些用于各种不同条件下的便携产品或设备，它们的使用现场环境则是无法预估的。

## 3. 2　浪涌

这里所介绍的浪涌测试是为模拟出现在电网电缆以及其电源和任何长电缆上的雷闪所造成的影响为目的而设计的。这里的长电缆是指相距几米远的，构成设备单元之间存在有在长度上超 10m 的金属互连接电缆或户外电缆。

图 4-3-8 所示的是 EN61000-4-5 中所规定的，用于浪涌测试的标准波形。该标准波形是同时由两个波形所规定的单个单一方向的脉冲：一个是进入开路的 1.2/50μs 的电压脉冲，一个是进入短路的 8/20μs 的电流脉冲。所以导致了通常总将它称之为组合波。这个组合波与用于电通信电缆（离开一个建筑物的）测试的标准浪涌波形（10μs 的上升时间和 700μs 的下降时间）有着相当类似的形状。当对电网电源输入进行测试时，要将浪涌（作为一个正电压或负电压）加在电源波形周期中的所有零交叉点（过零点）和峰值上。在每个脉冲之间要允许有一定的时间间隔以避免浪涌保护器件（SPD）过热。

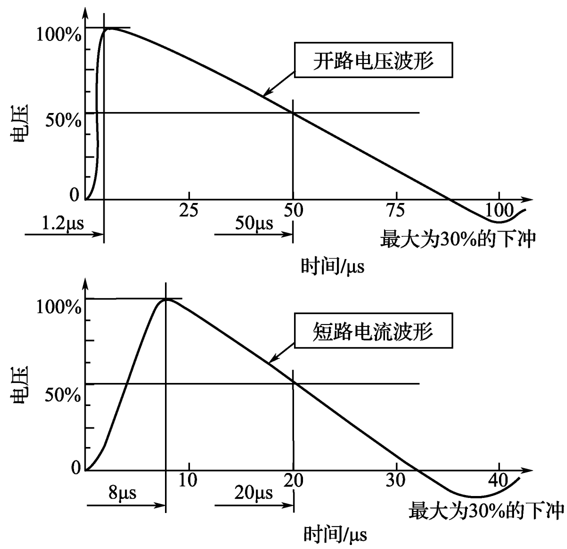


图 4-3-8　EN61000-4-5 用的组合波

图 4-3-9 所示为一个浪涌波形发生器的基本电路图。而图 4-3-10 所示的是测试装置。这三个图（图 4-3-8、图 4-3-9 和图 4-3-10）都摘自 EN61000-4-5 标准。

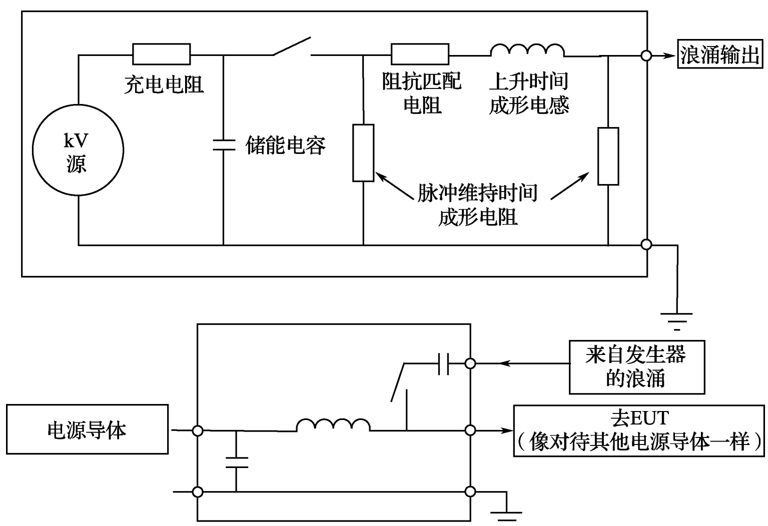


图 4-3-9　EN61000-4-5 发生器和耦合网络的基本电路图

任何希望执行一个浪涌测试的人员都应该拥有一套与所要执行的测试相适应的基本测试标准 EN61000-4-5。在测试过程中要尽可能的按照标准中所规定的要求去做以获得所要求的精度。

浪涌测试的频谱要远低于 FTB 或 ESD 测试所要求的频谱。因此测试装置并不需要一个参考平面（当然它要求有一个大地。但一个普通的大地连接导线就已足够）。但要知道，浪涌电流有时可高达千安培数量级，所以，发生器和被测设备之间的导线必须足够粗。

重要的安全注意事项：在一个 EN61000-4-5 浪涌测试中的瞬间功率和总能量可以会相当的大。它足以引起电子器件的爆炸，如喷射出燃烧的火焰。由于这个原因，在浪涌测试进行期间，不允许有任何无关人们在场。测试操作人员和其他参与人员都必须至少用坚固的聚丙稀或其他防

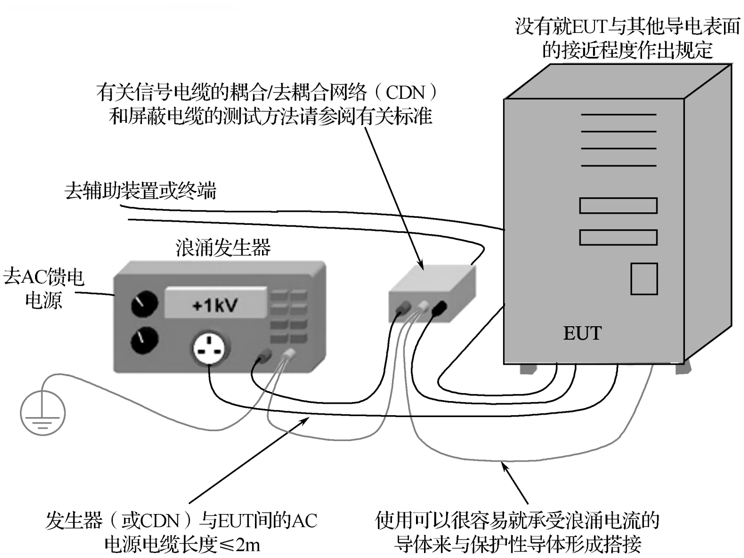



图 4-3-10　EN61000-4-5 测试装置

火塑料板加以保护。测试现场必须具备有良好的，随时可用的消防器材。用于整个测试区域和EUT 的电网电源隔离器的位置都应有明显的标志以随时备用。

## 3. 2. 1　完整符合性测试

由于浪涌波形仅涵盖着较低频谱的内容，浪涌测试要比本章中所讨论的其他测试可以允许测试布局具有较大的变化。就这一点上来讲，浪涌测试标准的规定是相当宽松的。除了在 EUT 和耦合/去耦合网络之间的电缆长度不应超过 2m 以外，标准对布局并没有什么其他限制。

当一个用于符合性测试的发生器使用一个短路和一个开路负载进行校准时，它的输出端所呈现的浪涌波形就是图 4-3-8 中所示的波形。通过电源耦合/去耦合网络的波形也必须加以校准，并不应受到网络的影响。但对用于信号线的耦合器件这个要求可以免除。信号线耦合网络包括一个 40Ω 串联电阻，它的使用可以大大降低所施加浪涌的能量。对于电网电源耦合而言，发生器是通过一个 18μF 电容直接跨接在相间完成连接的。但在相地应用中，是通过一个 10Ω 电阻和一个 9μF 的电容完成连接的。这意味着，来自发生器的 2Ω 有效源阻抗的最高可用能量实际上仅施加在相相之间。

因为对信号线的耦合是侵入式的，所以很可能因此而造成一系列问题。没有夹钳型的器件可以用于浪涌测试。然而，对于信号线来讲，即便与它们相连接的仅是一个 0. 5μF 的电容也会对它们造成影响。但可以允许使用一个气体放电管（浪涌放电器）来代替。在标准中为屏蔽线提供了另外一种方法。这个方法实际上是通过在一个无电感集束的，长度为 20m 电缆的一端上将浪涌沿着屏蔽的纵向方向上直接耦合到 EUT 上的。而在该电缆的远端将屏蔽接地。在执行这个测试过程中，无需串联电阻，因此在电缆屏蔽中的浪涌电流可达几百个安培。

所要求的测试步骤如下（请同时参阅图 4-3-11）。请读者注意，它也可以按经过协商同意的计划做出某些修改。

1）在每个耦合点上至少要施加 5 个正的和 5 个负的浪涌；

2）所施加的两个浪涌时间间隔至少为一分钟，以允许有足够的时间来使得保护器件复原；

3）施加浪涌于相相间（三相电源有三个组合方式；单相电源仅有一个组合方式）和相地之

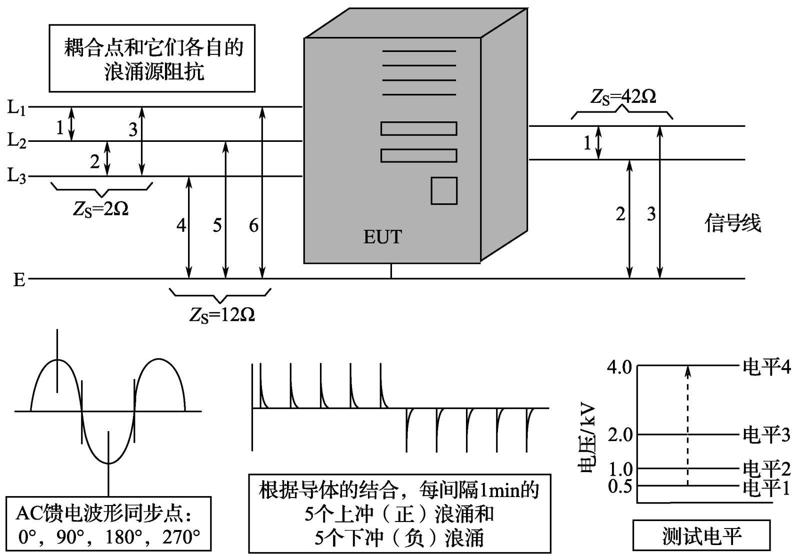



图 4-3-11　EN61000-4-5 浪涌测试的应用

间（单相电源有两种组合方式；三相电源有三种组合方式）；

4）将浪涌与电源的零交叉点（过零点）和正负峰值同步化（具有四种可能）；

5）以阶跃的方式增加测试电压直到所规定的最大值，以保证 EUT 在所有较低电平的测试电压情况下都满足要求；

6）施加足够数量的脉冲来找出设备工作周期中的所有关键点。

由于最后的一个步骤中并没有给出多少个脉冲才是足够数量的脉冲以任何特别的准则，我们也可以对最后一个步骤不予考虑。对一个三相电源而言，最为严格的要求可以理解为要对 4 个电平进行测试。这意味着一个单一的完整符合性测试要花 16 小时才能完成。这还不包括设备的设置时间和测试定序时间。测试实验室很了解用户会使对使用如此长的测试时间完成测试感到不安。所以，通常它们都会采用可以省略一些步骤的便捷的测试步骤完成测试（即并不完全严格地按照上述所列步骤连行测试）。这样做显然会“鼓励”对标准的各种不同的解释而导致不同测试对严格按照标准要求的程度会存有差异。

前面所指的“所有较低电平的测试电压情况都必须得以满足”的基本出发点是，许多类型的浪涌抑制（器件）的性能会随着浪涌电压值的高低不同而发生变化。当一个抑制器承受一个高电平电压时会以断开来限制所施加电压。但在承受较低电平电压时则不会。但它们的性能上很可能表现出某些不同形式的变化。最为恶劣的情况往往出现在电平刚巧处在所安装抑制器件的击穿（破坏）电压以下时。同样，若浪涌出现在电路处在不同的运行状态或由于浪涌出现在电源周期的不同时间而使抑制器的性能发生变化都会造成 EUT 作出不同的反应。例如，当一个负走向的浪涌发生在电源周期的正峰值点时，一个寻找过零交点的非滤波电路将会具有所不希望有的响应。除非测试人员对 EUT 在各种条件下的性能有足够的了解和信心（信赖度），否则在实践中，采用尽可能宽范围的测试电平来进行测试绝对有必要的。这是预符合测试的真正优点所在：预先为完整符合性测试计划提供有用的信息。使你有足够的理由相信：花费长时间所建立的测试装置和所要进行的测试是值得的。

## 3.2.2　现场测试

EN61000-4-5 中所规定的现场浪涌测试，由于所要求的测试装置相对简单执行起来非常容

易。这主要是因为使用的测试设备大多为便携式的，并且也不需要参考平面或屏蔽室的缘故。EN61000-4-5 的附录 B 描述了称之为“系统电平测试”的概念。这个所谓的系统电平测试推荐用示范方法来证明一个设备的可靠性而不是为了符合任何法规。这一点是与前面曾提到的，当按照技术构成文件（TCF）途径来完成 EMC 符合申报时是有可能让 EMC 主管当局接受现场测试及其结果相一致的。特别是那些为用户专门设计和制造并安装在一个特定场所的设备。

### 3.2.3　浪涌测试发生器的选择和替代

因为一个浪涌测试发生器一定会涉及致命的高电压，并储存大量电荷和能量。所以，这里并不推荐自行设计制作这类发生器（具有设计制作高压设备，并又有能力完全按照 EN61010-1 所规定的安全标准来做的设计工程师除外）。所以，这里也不打算为读者提供任何自行设计制作浪涌测试发生器的电路图和有关内容。

对负载具有大电感的开关进行切换时，大电感负载所储存的能量的释放所造成的影响将会远超过仅仅在它们的触点之间形成电弧。在电动机、变压器和其他功率电感器件的磁场崩塌中的焦耳能量可以在电源开关、继电器或触点切断时所形成的拉弧会将很高的浪涌传递到它们的电源。这是标准 EN61000-4-5 中所描述的测试并不能代表一个产品在所计划应用中浪涌的另外一个例子。由于电感负载崩塌所形成的浪涌很可能要比雷闪感应的浪涌快得多，并且所涉及的能量也许会高得多。前面我们曾使用过一个 10kW 电机和它的启动/切断接触器作为上述情况的例子。在这样一个大电感负载连接到相同的电网配电支路，而设备又没有特别的浪涌防护措施的话，采用一个有代表性的浪涌发生器进行测试可以帮助改善设备在现场运行的可靠性。

这类具有潜在问题负载的极端例子是核磁共振（MRI）扫描仪中使用的超导磁铁。这类超导磁铁需要花费长达几个星期的时间才能将其电源充电至额定值（为 kA 数量级）。当它们的磁场崩塌时，它们可以将 1MJ 的浪涌送返至它们的电源，并且仅需在几个微秒中就会在与它相交叉的其他导体之间产生电弧。与 EN61000-4-5 所规定的电网电源浪涌在 1kV 条件下的测试相比，这个值所形成的能量要比前者高出大约 10，000 倍。

就像（建筑）结构被雷电直接击中一样，它完全有能力摧毁它们。可以肯定地讲，MRI 扫描仪的制造厂商已采取了许多必要的措施来吸收这些浪涌，以保护设备本身内部的其他电子单元或部件。

用更为通俗的语言来讲，假如一个产品设计能通过一个恰当的浪涌测试水平的话，将会大大降低由于雷电活动对该产品所造成的类似问题。虽然就全球范围来讲，雷电活动在有些地区很少会引起严重问题，但在有些地区则是必须认真对付的问题。所以在设计上即要做到设备能承受雷电活动所造成的影响，又不要过于花费。设备对雷电的防范从理论上讲相当简单，但做起来则要困难得多。

## 3.3　静电放电（ESD）

从普通物理的学习中我们已经知道，由于在人类的活动中所穿着的鞋子或衣服与用不同材料制成的地面或储藏室内壁等之间的磨擦会形成很高的静电电压。ESD 测试的目的就是要模拟通过人类手指所形成的放电对设备的影响。这类放电既可以是直接的也可以是通过人员手中的诸如钥匙或其他金属物所形成的。

图 4-3-12 所示的是 EN61000-4-2 中所规定的 ESD 测试用标准波形。它是一个单向脉冲。图 4-3-13 所给出的是一个 ESD 发生器或称之为 ESD 枪的基本电路图。图 4-3-14 所示的则是标准 ESD 测试装置的设置。这三个图都是 EN61000-4-2 标准中所明确规定的。

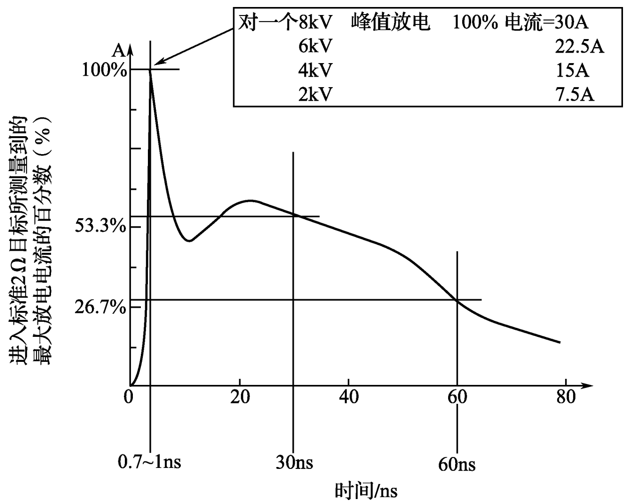



图 4-3-12　标准的 EN61000-4-2 电流波形

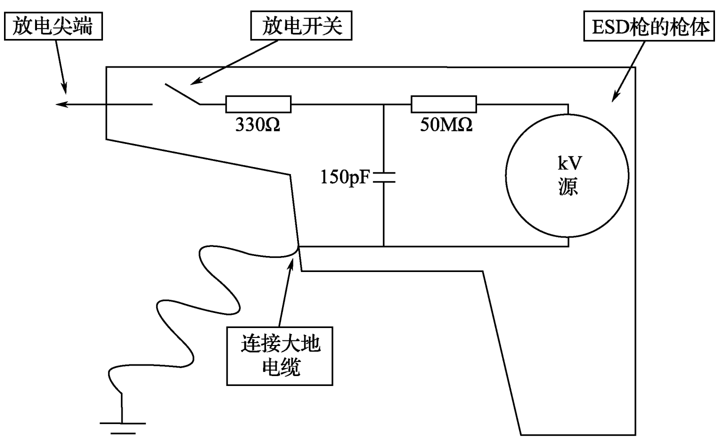



图 4-3-13　EN61000-4-2 所使用的人体基本电路模型

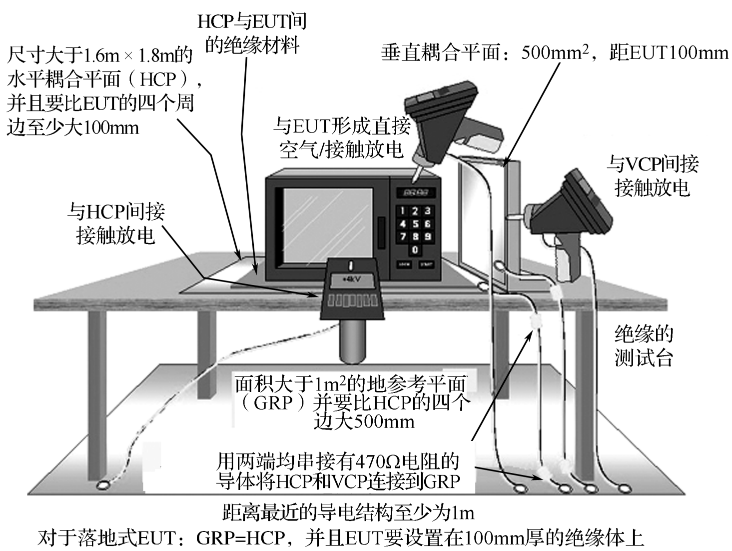



图 4-3-14　标准 EN61000-4-2 测试装置

任何一个希望执行这个类型 ESD 测试的人员都应该拥有一套完整的 EN61000-4-2 标准。并要尽可能的按照它们所规定的要求去做，以获得应有的测试精度。符合性测试用 ESD 枪可以很容易地通过租赁获得，并且使用上也常简便直观。图 4-3-15 所示的就是商品化的 ESD 枪的一种。




图 4-3-15　EN61000-4-2 符合性测试用的 ESD 枪

## 3.3.1　ESD 的完整符合性测试

在与前面所介绍的两类测试相对照（快速瞬态猝发和浪涌测试），即便对 ESD 测试的瞬态耦合模式已有相当明确的定义条件下，在测试期间要完全按照标准来控制 ESD 也仍然不是那么容易的一件事。测试结果会在相当大的程度上取决于测试工程师的测试技能和经验。特别是在如何正确的选择测试点以及在操作上如何施加适当的测试压力方面尤其需要熟练的技能和丰富的经验。

测试的基本布局是相当直观的。EUT 被设置在一个 ESD 发生器瞬态所要返回的地平面上。该地平面在大小上至少要延伸并超过 EUT 底部四周或一个耦合面（水平耦合平面）0.5m 的距离。显然，与 EFT 测试相比，ESD 测试要求的这个距离更大。地返回导线必须与发生器一起校准。在测试中必须使用与校准时所使用的完全相同的引线。这是因为不同的引线具有不同的电感，而可以造成放电波形的畸变。尤其是脉冲的后沿。该引线在测试期间要始终保持远离 EUT，其他结构（按照标准，至少为 0.2m）以及测试工程师的身体本身。而设置在地平面上部的 EUT 与地平面间的距离与 EFT 猝发测试一样：落地式的设备为 10cm，而台式的设备则为测试台的高度（80cm）。EUT 四周的净空距离应至少为 1m。

就对台式设备的测试而言，要在 EUT 下面设置一个与它绝缘的，称之为水平耦合平面（HCP）的二级平面。这个二级平面要通过一个泄放电阻引线与地平面相连接。这个导线的构成至关重要：它的目的是要在实际放电期间形成 HCP 对地的绝缘，但在放电后又允许电荷的泄放。在该引线的两端各设有一个电阻。其目的是要使引线的杂散寄生电感和电容既与 HCP 隔离又和地平面隔离。但因为这两个电阻必须承受接近于全部所施加的 ESD 电压，它们的体积应足够大以防止在它们的表面上形成爬电现象。碳合成（不是碳模式或金属膜）材料是构成这类电阻的很好材料。

设置在 HCP 上的台式 EUT 的前面板要从该平面的前边缘缩入 10cm。在使电缆从 HCP 悬挂下

来时，必要时要尽量远离测试区域。就这一点来讲，事实上，标准中并没有给出明确的规定。虽然在 ESD 测试中，如其他 RF 测试电缆的布线和终止一样都会给测试结果带来很大区别，但事实上，EN61000-4-2 除了提到它们应该代表安装实践以外，并没有明确规定要如何处置这些电缆。

在测试中，要遵循的步骤被分成两个部分：

1）与 EUT 的接触和/或空气放电的直接运用。

2）通过耦合平面的间接接触运用。

放电枪本身既可以形成接触放电也可以形成空气放电。就接触放电而言，尖锐的探针在探针顶部与测试点形成直接接触。并通过闭合在枪内的一个的继电器来形成一个脉冲，并同时将测试电压施加在探针上。与空气放电方法相比，这个方法消除了造成空气隙击穿时所存在的许多可变因素。只要是测试点可以很容易就接触到的场合，这个方法是所推荐采用的方法。但假如 EUT 具有一个绝缘的表面，并且放电仍是可能的场合，使用圆头型钝探针的空气放电方法仍然是必要的。此时探测点的选择重点要放在塑料罩壳内部可能存在有金属化或金属部件的孔洞和缝隙的位置上。比如在钥匙盖以及在窗孔四周的缝隙就是其中两个较为容易出现问题的地方。

ESD 枪在测试中必须握成与被测试表面成 90°的角度。这是因为被测表面上的任何缝隙都会到影响枪的前端与 EUT 之间的杂散寄生电容，而这类电容是一个根据枪的位置和方向（与 EUT 之间）的不同而变化的一个变量。除此以外，在进行空气放电测量时，测试人员手中的 ESD 枪应处在正电荷的状态。在标准中指出："探针应以尽可能快的速度（在不引起机械损坏的前提下）接近并接触 EUT"。这一点很重要：因为所施加的压力在很大程度上受到接近速度的影响。以一种摇摆的和谨慎的方式接近反而会导致放电体之间的压力存在着很大的差异。

对所有类型的产品都要执行对垂直耦合平面（VCP）的间接放电测试。而对台式设备的各类产品，如上所述还要加上对 HCP 的间接放电测试。但这个测试仅涉及接触测试。换句话讲，在测试中并不使用放电探针。它模拟了一个邻近导电物体放电所产生的影响。在一个产品具有良好绝缘的场合，事实上，它是唯一的对实际发生放电的测试。在许多情况下，它要比一个直接放电测试所造成的影响小得多。而且一个设计良好的产品将不大会受到它的影响。但在测试完成以前，测试人员不应该想当然的假定结果就是如此。在标准的第一修正案中对上述这个测试方法进行了修改。并明确指出：ESD 枪应该以其尖端在 EUT 面（板）的中心部位垂直接触 EUT。显然，这个修正案与标准正文中的说明是有区别的。按照新的修正案，通常要将 EUT 进行旋转以测试其所有的四个侧面；这样做很可能会比要确保 EUT 的每个适当表面要缩入 HCP 边缘 10cm 容易些。

一个符合性测试的实际操作应按下列步骤进行：

1）选择一组适当的，用于进行测试的测试点，并且要将这些测试点作为参考标注在所绘制的产品文件中的有关测试图中。测试人员可能对哪些部位是产品潜在的弱点部位会有一定的了解。比如孔洞的边缘、接缝处、控制或通风用开口处等。或者已经事先以快脉冲速率完成了一些探索性的测试已确认了某些这类较弱的位置。

2）在每个测试点上，对每个所施加的电压至少要完成十次脉冲放电。每次放电的时间间隔至少为 1s，并检查 EUT 的响应。除非已知最为敏感的极性，否则要对每个极性都完成十次放电测试。这可以是先进行十次正极性放电然后再进行十次负极性放电或对两个极性交叉进行。倘若在每个脉冲后，EUT 的放电与所选择的次序无关的话（虽然有时 EUT 的放电有可能依赖于 EUT 的设计），甚至可以任意选择你认为最为方便的组合进行。

3）对每个测试点和每组放电的测试，应先从最低的测试电平（2kV）开始测试，逐步增加测试电平直到所规定的最大值。对接触测试而言，最高的典型值为 4kV；对空气放电，最高值为 4kV + 8kV。这样做一方面是标准要求的需要，另一方面也是为了检查对施加电压响应的非线性

情况。

标准仅要求测试在设备正常使用中人员可能接近的那些点或表面上进行。这个要求意味着，并不需要在所有潜在敏感点上进行直接测试。公布于 2000 年 11 月份的，标准的第二个修正案中对可接近点或表面的含意给出了更为清楚的描述。它同时也对用于对不接地的 EUT 的测试步骤给出了更为详细的说明。假如在两个脉冲之间所施加的电荷不能完全释放至 EUT，比如由于它没有外部连接，那么在每个施加的脉冲电压以后，所施加的电压的胁强也将会有所改变。假如在 EUT 上，电压的升高是朝着接下来所施加的具有相同极性的电压值方向的话（相同方向），所施加的电压胁强将会有所下降。但假如它的上升与接下来所施加的电压极性相反，那么电压胁强将会增加。为了正确处理好这个问题，需要保证在每次施加的脉冲以后，EUT 能够充分的放电。上述的修正案推荐，在测试期间采用一个与 EUT 相连接的释放电阻电缆。当然其前提是：只要这个电缆的存在不会影响到测试结果。否则，也可以在每个脉冲以后采用一个泄放刷或一个空气电离装置。

最基本的 ESD 测试标准 IEC61000-4-2 制定于 1995 年。实际上它与最早的 IEC801-2：1991 文件相比没有什么改变。在至止今天的这么长的时间周期里，仍然可以说它是一个相当合理的标准。但同时，人们也已从对这个标准的执行过程中积累了相当丰富的经验而期望有一个更加完整的修正版本。新修订的 IEC61000-4-2 草案公布于 2001 年 5 月（IEC61000-4-2 第二版本）。它是一个重新撰写的全新标准。任何关心或涉及 ESD 测试的个人、部门、实验室或主管部门都应对它有充分了解。新增加的主要内容如下：

1）在每个测试点上的测试次数增加到 50 次；

2）对测试场地周围的净空区域进行了定义；

3）对发生器的技术规范作为了远为详细的规定；

4）就校准问题制定了几个新的要求；

5）对 GRP、HCP、VCP 和泄放引线作出了附加的要求；

6）在装置方面：

① 要求 EUT 电缆终止于 CDN 或 EM 钳；

② 对小型台式 EUT 定义了一个新的装置；

③ 新文本还包括了用于非接地设备的测试方法（来自第一版本的 A2）。

7）新文本中就测试方法还给出了更为详细的指导性说明。对于接触放电，不再需要满足所有较低的电平。但对空气放电，则仍然需要满足这些较低的电平；

8）对于那些难以再现的故障，新文本提出了一个逐步升级的策略；

9）新文本还以附录的形式给出了几个新的指导性的测试原则。

### 3.3.2　现场 ESD 测试

根据 EN61000-4-2 的规定，现场 ESD 测试是很容易执行的。这不仅因为它要求相对简单的测试装置，而且还因为是所需要的测试装置的便携性能（比如，在图 4-3-15 中所显示的 ESD 枪不仅由电池供电，而且它还带有备用电池。从而使得在使用一个电池的同时，可以对另外一个进行充电）。

### 3.3.3　其他的一些 ESD 发生器

在图 4-3-16 中显示了一个常用的，经过改进的老式压电煤气（灶）引燃器。这些引燃器的价格很低（仅约几英镑或更低）。但它们可以很容易地改装成一个简单的 ESD 枪。我们对它们的输出波形并不清楚（虽然它们也许可以通过使用一个 EN61000-4-2 介绍的校准装置来进行校准）。

但我们至少可以讲，可以通过它们的使用来进行某种 ESD 测试总要比不进行任何测试要来得好。

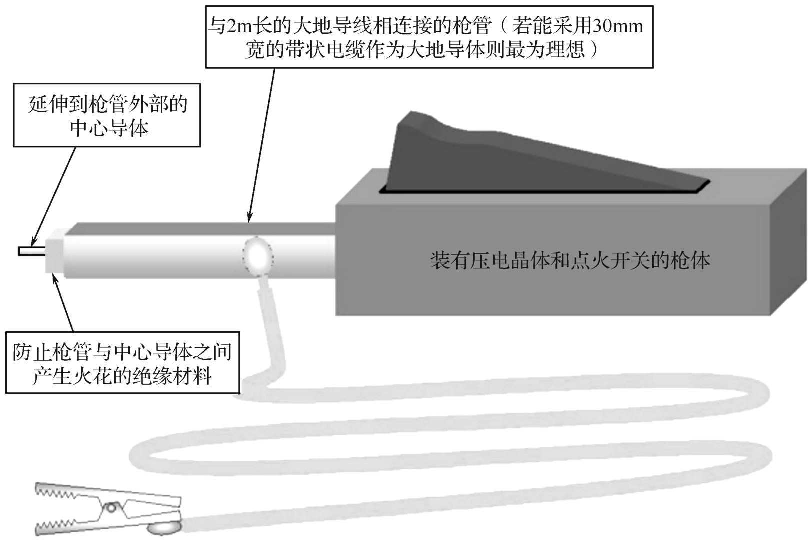



图 4-3-16　一个用压电燃气点火器改装的 ESD 枪

其他如用于煤气或燃油锅炉的点火用火花发生电路也可以很容易地改装成可供选用的 ESD 发生器。还有一种可借用的系统是通过一个简单的单稳态电路来驱动一个功率 FET 或继电器的所构成的汽车中的打火线圈及其电路。另外一些可用来改装成 ESD 发生器的电路还有 TV 装置或阶梯网络中的高压发生电路或霓虹灯的电源等。但不论是由上述那一种电路改装的 ESD 发生器，都要求：

1）有一个经过仔细设计和装配的，绝缘良好的探头的握手；

2）有一个按照 EN61000-4-2 中所规定的，直径为 8mm 的半球形空气放电探头。

当然，所有这些发生器都会具有它们各自所独有的，相当不同的特性。其中，那些使用电感或压电元件直接产生高压火花者将最有可能无法获得正确 ESD 测试所要求的非常快速的上升沿。而正是这些快速的上升沿造成了对典型数字电路的破坏。

自制的 ESD 枪也可以像一个真正的空气放电 ESD 枪那样来控制它们的输出电压。控制它们输出电压的关键是如何控制它们连续放电的时间间隔。比如在连读放电时，是每秒产生一个火花还是在不到 1s 的时间内产生一个火花。这取决于在改变放电头与测试目标间的距离时，它的内部高压（HV）发生器产生连续火花的能力（一个汽车的火花发生器应具有产生 100Hz 火花率的能力。即每秒钟产 100 个火花）。另外，因为空气击穿的距离大约在 1kV/mm。所以一个 4mm 的空气隙要求 4kV 的击穿电压（产生 4kV 的火花）相类似，一个 15mm 的空气隙给出的火花电压为 15kV。

不论所使用的是商品化的 ESD 枪（满足符合性要术的商业产品）还是自制的 ESD 枪，在使用上几乎不需任何实践或经验。只要通过将 ESD 枪设定为连续模式，并将枪头与产品表面的距离在 2～10mm 之间变化的同时，使探头在产品表面来回移动你就能够很容易地发现被测产品中的 ESD 弱点。在将探头在 2～10mm 之间距离改变的同时在产品表面上来回移动的目的是为了使 EUT 能够充分暴露在很宽范围的测试电压。

由于租赁一个满足符合性要求的 ESD 枪花费很低，而且测试装置的设置也很容易，似乎没有什么特别的理由要自制一个 ESD 枪。特别是在使用自制的 ESD 枪进行测试时还要担心是否会造成过测试或未能满足测试条件以及测试结果仅能代表各个产品之间的不同等（而非真正代表

了 EUT 放电特征)。

但在实际应用中，情况并非往往都为如上所述。有时的确也许需要使用一个自己特制的 ESD 来作为一个模拟装置来对一个特定工业工艺过程的放电状况进行仿真测试，以确定在特定场合下 EUT 的可靠性，而不是仅仅考虑到是否符合标准的要求。当构成这样一个模拟器时，重要的是要获得具有合理精度的充电电容和放电通路的阻抗（精度在 50% 以内恐怕已可以认为等效于极好的 ESD 仿真了)。这里也许还会涉及对引起放电结构的某些实验测定（这类结构几乎总是一个金属物体）以及根据合理的经验公式所获得的计算值。值得注意的还有，放电极性经常是很重要的参数。正像许多电子电路一样，在相同电压电平但不同极性的条件下，它们所表现的性能特征是很不相同的。

重要的安全注意事项：EN61000-4-2 中所规的 ESD 放电是没有危险的（虽然，这里并不推荐任何在体内安装有心脏起搏器或其他植入或佩戴医疗用电子设备人员执行这类工作)。但自制的 ESD 发生器则不同，它很可能是一个致命的装置。EN61010-1 中指出，假如放电 >45μC（微库仑）的话，那么高到 15kV（峰值或 DC）的电压属于危险电压范围。同样，当电压高于 15kV，而涉及的能量超过 350mJ（毫焦耳）它们也属于不安全的电压范围。所以，应该以上述两个值来作为一个安全标准的基本参考点。假如工作环境中具有超过上述的限值的话，对所有的有关人员都必须采取必要的安全措施。在电压为 15kV 情况下，上述的 45μC 值意味着最大的电容值为 3nF（或者在 8kV 时的 5.6nF)。对于由感性元器件构成，并产生的 ESD 在 15kV 条件下，最好是采用 350mJ 的最高上限值作为安全标准。

## 3.4　抗扰度测试期间如何确定问题所在?

### 3.4.1　测试仪器

正如所有都已试着采用普通的测试仪器（数字万用表、示波器、逻辑分析仪等）来执行测试的测试人员所发现的那样，在抗扰度测试中，这些普通的测试仪器几乎没有什么用处。要么是因为它们会被测试本身所干扰，所以，即便是有什么读出值，也未必就能判断那些是测量结果那些是干扰所引起的；或者它们的探头阻抗严重影响被测电路的运行状态，而造成它们的响应不同于正常运行下的状态。另外一个可能的不良影响是，探头本身作为一个注入点而形成对测试的骚扰，结果使被测电路的响应大为恶化。

有几个制造厂商已研制出几种超小型的探头。在测量中，通过光纤把它们与外部的测量装置相连接（它们本身则被设置在远离测试所执行的部位)。相关文献已有对不同设计的超小型的探头有所描述。而大多系统所采用的超小型探头主要是用来测量电压、电流和局部场强。它们的测量宽带有时可以超过 1GHz。

### 3.4.2　局部抗扰度测试

在本篇第 1 章中所描述的近场磁场探头和电场探头可以在抗扰度测试中被用来作为局部的骚扰源。然而在第 1 章中所介绍的自制探头必须足够坚实可靠来应付这类不合理的使用。假如使用商品化的探头，在正式使用它们以前，应该确定它们是否能够承受设计中的使用场合。

局部化抗扰度测试可以用于下列一些方面：

1）在设计期间测试所设计的电路或器件。

2）在试制期间测试原型机。

3）在认证测试期间帮助修改符合性问题。

4）在生产期间帮助检查进货器件的质量以及/或连续生产中的产品。

在本篇第 1 章中的图 4-1-1、图 4-1-2 和图 4-1-4 中所示的近场探头和电流探头可以直接与快速瞬态猝发（FTB）发生器的输出相连接来产生相对应于 FTB 波形的局部磁场和电场（或在图 4-1-4 所示的情况中：同时产生局部的磁场和电场）。使用这些探头的步骤与用它们来检测局部发射源的步骤相类似。在测试中，探头要仔细地对整个产品所有怀疑的区域进行扫描。在这期间探头还应非常接近所有要探测的器件或导体，直到找出最为敏感的区域。在本篇第 1 章图 4-1-5中所示的自制电流探头以及哪些专业的换能器（如本篇第 2 章图 4-2-3 和图 4-2-4 所示的吸收钳和电压探头）也可以用来将 FTB 骚扰注入指定的电缆中（在使用它们前，一定要确定它们的额定是否适合于这类应用）。

如本篇第 1 章图 4-1-2 中所示的针状探头也可以用来直接将 FTB 信号注入导体和元件引线，但此时需要使用一个高压电容（比如说 100pF）。为了用于注入某些内部信号和防止损坏 PCB 元器件，此时还可能需要安装一个宽带功率衰减器。

在开始进行测试时，通常都是将发生器的输出设置在最低的测试电压。然后，逐步增加电压电平直到发现十分明显的响应为止。并想法解决所发现的问题。接着继续增加测试电平直到发现第二批敏感区域为止。在这里值得提醒的是，就像用于近场发射测试一样，在测试中所发现的，并引起明显响应的区域并不一定都与真正的产品整体测试相关联。

当然也可以使用自制的磁场探头（不论是屏蔽的或未屏蔽的）和电流探头来完成局部 ESD 测试。然而，电场探头或针状探头仅能充电至 ESD 电压。并且只有在它们完全放电以后才能再次使用。否则必须经过改装，并将一个高压泄放电阻（大约为 1kΩ）结合其内。这里还有一个问题是，当将它们与一个普通的 BNC（或 N－型）一起使用时，它们不能与 ESD 发生器相互连接，否则在 4kV 以上时，很可能出现内部飞弧问题。所以最好是制作和使用一个新的，带有直接插入 ESD 枪输出的插头（可以被改制成一个备用的放电头）。

假如使用改装的煤气点燃器或汽车火花塞 ESD 发生器的话，那么用它们构成一个磁场环或电场探头并由此构成一个手提式探头系统应该说是相当简单并直观。

由于传导电压和电流或由于辐射和感应场的存在，既可能引起 FTB 问题也可能造成 ESD 问题。不同类型的局部探头和测试方法可以用来模拟测试不同方面的问题。除非造成问题的原因是已知的（或至少具有某些怀疑），则可能需要使用所有相关类型的探头来完成测试。

这里并不推荐进行局部浪涌测试。换句话讲，通常并不一定必须通过发现灼伤点或可见的损坏元件，或通过查看产品内部的一个火花发生的位置来确定测试失败的位置。大部分浪涌测试的失败是由传导低频过电压所引起的，而不是由高频感应或辐射耦合所引起的（对于 FTB 和 ESD 问题来讲，高频感应或辐射耦合则是很普通的原因）。因此，通常可以很容易的从一个电路图和产品的内部结构和它的 PCB 的布局来确定它们潜在的脆弱位置和区域。为了防止一个 6kV 的浪涌在一个干净的 PCB 表面上产生拉弧，爬电和净空距离要求超过 10mm。

# 第 4 章　辐射抗扰度测试

## 4.1　产品可靠性和功能安全性的抗扰度测试

在 EMC 指令下的协调抗扰度测试应该覆盖普通电磁环境。但一个明显的未覆盖的环境是接近人体的个人无线电通信环境。比如手提电话或步话机使用中的环境。事实上，在通用抗扰度标准中已明确指出，该标准并不覆盖上述环境。一个目前仍无法回答的问题是这种情况到底还能维持多久？因为在现代活动和生活中，几乎每个人都携带有个人用的手提式通信设备（手机、步话机以及其他各种类型的通信器材）。图 4-4-1 所示的就是一个最普通不过的通信控制室中正在工作的技术人员身上佩带的各种通信设备。



图 4-4-1　设备室内的工作人员和所配带的通信器材

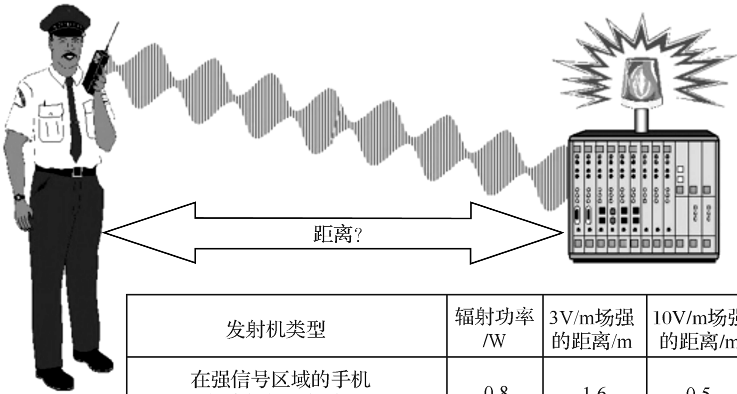
图 4-4-2 所列的是对来自手提电话的典型场强的粗略估算。我们建议，对那些在正常运行时可能暴露于移动无线电通信频率（RF）环境中的产品，应按照类似图中所列场强的范围进行测试。

在产品（特别是它的控制器或控制表面）可能比图 4-4-2 中所列的距离更接近移动无线电发射天线的场合，所执行测试的频率范围至少要比产品运行的频率范围宽出 ±10%（测试时还要考虑到产品和电缆等变量在内）。而就测试电平而言，很可能要求对在这些运行环境中的产品执行 30V/m、100V/m 或更高场强的测试电平以确保产品的可靠运行。

在要求研制更为可靠或更为安全产品的场合，所需要的 EMC 抗扰度应在下列方面超出标准 EMC 指令抗扰度测试要求：

1）对产品所暴露的所有类型的正常或可能性较低的电磁骚扰做出预估。在 Tim Williams and Keith Armstrong 的《EMC for Systems and Installations》一书的第四章中列出了涉及这个问题的一些很有用的图表和其他有助于解决类似问题的内容。

2）确定产品所有关键功能对这些骚扰的敏感度以及在这些骚扰的环境中，产品可靠性和安




| 发射机类型 | 辐射功率/W | 3V/m场强的距离/m | 10V/m场强的距离/m |
|---|---|---|---|
| 在强信号区域的手机<br>本质安全型步话机 | 0.8 | 1.6 | 0.5 |
| 在弱信号区域中或<br>待机状态的手机 | 2 | 2.7 | 0.8 |
| 典型的步话机 | 4 | 3.6 | 1.1 |
| 一些紧急服务用或CB无线电话 | 10 | 5.6 | 1.7 |
| 典型的车载或基地电台的发射机 | 100 | 17.98 | 5.4 |
| 在存在有来自金属表面结构的一个反射面时，将距离自乘以$\sqrt{2}$；<br>若存在有两个反射面时，将距离乘以$\sqrt{3}$ | | | |

图 4-4-2　在移动无线电发射机附近的典型 RF 场强

全性能的下降程度。

3）决定为了使产品的可靠性和/或安全性能达到可接受水平所要求获得的 EMC 强化的程度。

4）根据不同的要求和应用场合来设计和测试产品或系统。

按照标准以及上述各点要求所研制的产品在经济上的回报率是很高的。正如有一个英国的制造厂商所发现的；他们花费了 100，000 英镑重新设计的一个产品满足通用的 EMC 指令抗扰度标准。其直接结果是他们光在保修成本上每年就可以节省大约 2，700，000 英镑。

随着电子产品或系统日趋复杂化，在功能故障或失效情况它们所造成的损失也越来越高，甚至造成人员伤亡。而这些情况恰恰又大多没有被低压指令（LVD）或 EMC 指令下的协调标准所覆盖。虽然机械与汽车的 EMC 指令，医疗器械指令以及它们的协调标准的确正在朝这个方向努力，以将上述情况尽量涵盖在它们所制定的测试环境范围之内。但不幸的是，往往却未能正确地对它们加以深入探讨。

有关上述的这些关键问题的更多内容，可以进一步参阅 IEE 有关 EMC 和功能性安全指南："IEE Guide to EMC and Functional Safety"。其他的有关文献和 IEC 61508-2 以及 IEC/TS 61000-1-2 也都有涉及这方面的一些内容。为了帮助改善在产品责任指令下的研制风险，上述的一些问题都应在协调标准制定中给予考虑和讨论。最近的几年来，与文献 IEC 61508-2 以及 IEC/TS 61000-1-2：2001 密切相关的标准已将上述问题在欧盟的安全指令标准中将它们列为必需的责任。

## 4.2　辐射场测试和它的主要问题简介

在所有涉及辐射 RF 抗扰度的测试方法中（不仅仅是 EN61000-4-3），存在有 5 大问题：

1）防止测试辐射场的泄漏和干扰到其他设备；

2）如何将 EUT 暴露在一个合理的均匀电磁场中；

3）模拟电路和数字电路对 RF 场的高敏感度和敏感度的非线性；

4）如何确定合理的工程裕度；

5）如何监测 EUT，并能显示在任何时候设备的性能开始所下降。

在下面描述测试方法本身以前，先对这些问题进行讨论将有助于后面的对辐射场测试讨论的理解和认识。

## 4.2.1　防止泄漏和确保场的均匀度

在测试期间，在一个合理的容积中所形成和具有相当强度的辐射场的辐射可以远远超过测试区域。因此它完全有可能会干扰，比如说无线电和 TV 广播或飞行器通信。当然这类干扰可以通过在屏蔽室内执行辐射抗扰度测试来加以防止。

可惜的是，来自一个普通屏蔽室内壁、顶棚和地面的反射会大大影响到的测试场的均匀度。通常这个问题可以通过在屏蔽室内壁金属表面衬彻 RF 吸波材料来解决。在前面几册中曾介绍过各种可选用的吸波器。其中最为常用的就是渗碳的发泡锥体（但是这类吸波器会占用屏蔽室的大量可使用容积）或铁氧体贴面（但是这类吸波器的缺点是它的重量很重）。与一个普通的金属屏蔽室相比，这两种吸波器的使用都会使屏蔽室的造价大大增高。

在本章的后面的相关部分我们会对用于频率范围为 80～1000MHz 的正式完整符合性测试方法进行详细描述。测试中最根本的一点是要求对一个吸波室的校准（有时也称为电波室，吸波暗室）。这个校准过程大致是这样完成的：首先要在吸波室内建立一个产生 RF 场的发射天线，然后在测试容积内的一些特定位置上测量以 V/m 为单位的场强（没有 EUT 存在的情况下），最后使用场强计等测量仪器在这些特定位置上的测量比较来证实室内场强的均匀度是否满足规范的要求。为了获得对整个测试容积所要求的平均场强，最好是以列表的方式列出在每个测试频率上所要求的信号电平。在对吸波室进行校准时，通常不能将 EUT 置入室内的测试容积中。即便是这样，整个测试容积的现场测量值与标称值相比仍允许有 +6～－0dB 的差异。

在校准完成后的测试期间，需要首先将 EUT 置于吸波室的测试容积中。在不改变发射天线所处位置的情况下，按照校准期间所使用的信号电平注入天线并发射它们。当然，在测试期间所形成的测试容积内的实际场强电平会由于 EUT 以及它的电缆的存在不仅会有所变化，而这种变化还十分明显。比如说，由于反射、电缆谐振等原因，在 EUT 四周附近的区域，根据位置不同常常会出现大于 ±15dB 的变化。但这本是实际应用中，在将 EUT 设置在测试容积内所预期要发生的事情。

图 4-4-3 所显示的是一个在地板下面也设有吸波器的吸波室（请参阅图 4-4-3）。这与设有金属地板（没有安装吸波器的）而称之为半吸波室是不同的。有些专业测试实验室使用半吸波室作为室内 OATS（开阔场测试场地）。并用它来测量发射。在用 EN61000-4-3 作为测量标准时，为了获得 EN61000-4-3 所要求的场均匀度，则要求采用尽可能多的吸波器来覆盖地板。

有些测试人员既将一个吸波室用做辐射 RF 抗扰度测试，也将它用于发射测试。所以也就避免了在具有地平面情况下执行发射测试时所要求的高度扫描（已在本篇第 1 章第 1.1.10 节中提到过）。但要注意，虽然这样的一个发射测试并不是一个符合性测试，但许多公司发现，假如把这个测试结果加上 6dB 的话，其结果将会与一个完整的符合性 OATS 测试结果具有很好的相关性。

假如你有意建立一个自用的吸波室的话，请参阅文献（Jon D. Curtis.《Build Your Test Site Right. Part Ⅱ》International Product Compliance）。该文献在相当深度上涉及许多有关吸波室以及吸波器的知识。但该文献中并没有涉及如何建造一个屏蔽良好的屏蔽室。换句话讲，它仅介绍了如何在一个已存在的屏蔽室的基础上如何建（改）造成一个吸波室。

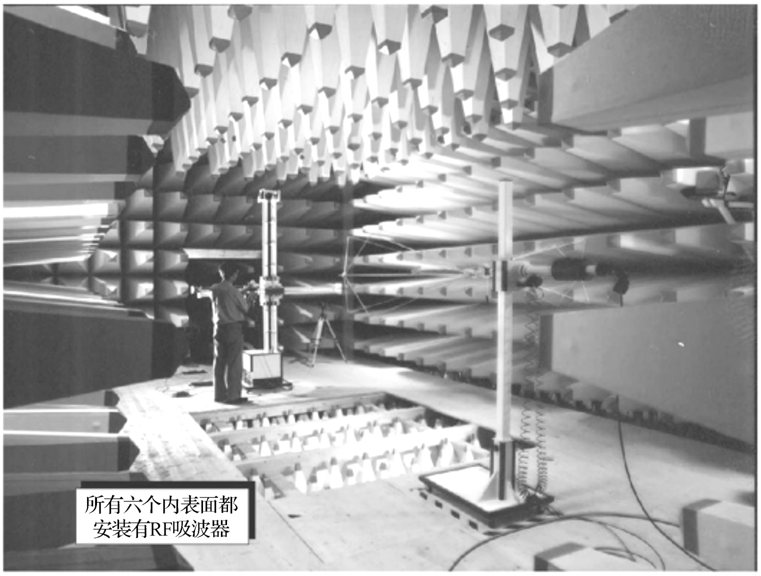



图 4-4-3　用于 EN61000-4-3 测试的一个吸波室

## 4. 2. 2　模拟和数字电路对 RF 场的高敏感度和敏感度的非线性

即便电子电路对场强的变化具有线性响应，测试的可重复性仍然已经会是一个相当严重的问题，更何况它们的响应是非线性的。因此即便场强具有很小的变化或 EUT 和它的电缆的设置稍有不同都有可能从顺利完成测试变成测试的彻底失败。

在本书第 1 篇第 1 章的 1. 2. 2 节中我们曾经指出，所有的半导体（元器件）都会不可避免的对无线电频率解调。不论它们是模拟元器件还是数字元器件，也不论它们的功能是什么（甚至是低速运算放大器）。就这一点而言，所有的半导体都像是一台矿石收音机中的 RF 检波器。它们会对来自天线的，伴随 RF 信号的任何信息进行解调。

首先要调查的是一个电路对变化 RF 场的幅度响应（通过假定 EUT 装置和它的电缆没有变化来忽略它们的天线）。我们发现 RF 场的变化与模拟电路的典型解调响应之间服从平方律的关系（有时称为二乘法关系）。举例来讲，将场强增加 6dB 经常会引起的信号误差为 12dB。因此场强分布的很小改变，以及/或电缆数目及布局很小变化也会引起 EUT 响应出现很大的不同。假如一个 EUT 它的性能指标要求它的某个模拟功能是 6dB，并据此它也以很宽的宽余量通过了测试。但假如在它的某个电缆附近的场强具有 5dB 的增量的话，就很有可能造成信号误差达 10dB，从而使该模拟功能超过它的性能指标达 4dB。换句话讲，假如部分 EUT 或它的电缆暴露在比性能标准低 4dB 的场强中，一个 3dB 的场强增量可能由于具有 5dB 宽余量的存在而通过测试。

在数字系统中，当场强变化时，数字信号中可能表现出更大的功能性差异。在数字 IC 中的半导体正如在模拟电路中的一样也会以平方律的方式对 RF 进行解调。但由于数字电路会无视低于它们逻辑阀值的噪声，所以，即便来自 RF 场的干扰电平仅比逻辑电路阀值低几个毫伏（mV）。也仍可以使一个产品通过辐射测试。一个很小的 RF 场强的增加（比如说仅为 1dB）就可以造成数字电路的误动作，并引起许多电路出现致命的错误和软件设计的失败。而另一方面，只要在产品或它的电缆附近场强稍微有所减弱（比如说 –1dB）就可以使测试的失败转变成顺利通过。

对大多数数字电路的应用中，人们并不充分了解（或根本就不了解）也不关心它们的内部设计技术规范。比如很可能它们赖以运行的软件指令的内部噪声电平（即由于地反弹）已经非

常接近于逻辑阀值。因此不需要太大的，来自解调的噪声就可以把干扰提升到阀值以上。从而引起错误逻辑状态的出现。数字电路的逻辑错误往往起源于软件和使用环境中场的干扰，从而使它们看起来似乎是随机事件。这也同时使得对这类逻辑错误的诊断和修复变得非常困难。

许多现代数字 IC 和通信设备都设计在非常低的工作电压下运行（比如说仅为 1.8V），并且信号摆幅也都很低［比如低电压信号传输系统（LVDS）］。这些类型的数字电路的逻辑阀值通常仅为几百个毫伏（mV），这使得它们与它们所替代的 5V 逻辑电路相比抗干扰能力要脆弱得多。

图 4-4-4 显示了一个典型的 6dB 场强的增加对模拟电路和数字电路（其他所有方面都相同）的影响。

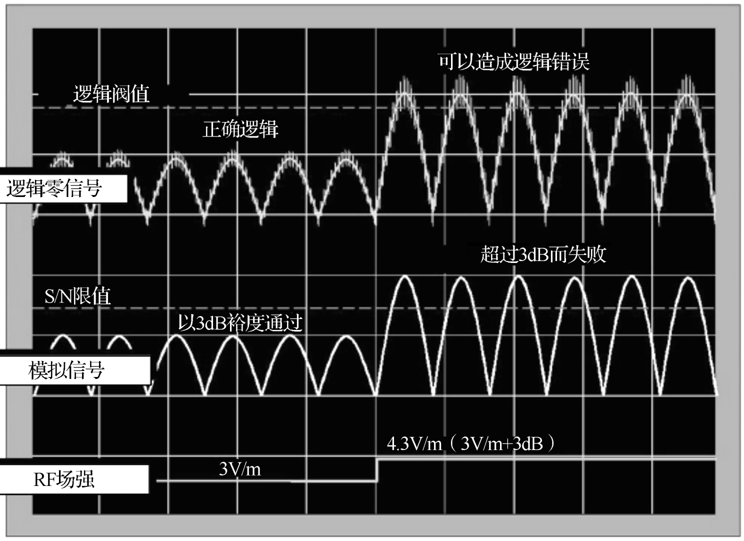



图 4-4-4　电路对 RF 场强的敏感例子

现在我们需要调查研究的是 RF 信号是通过什么机理馈送到我们的半导体中的。矿石收音机的天线源于何处？就大多数电子产品而言，这些天线都是意外天线。这包括有集成电路引线框架、PCB 印制线条和电缆等。所有上列的这些都有各自依赖其长度、形状、电介质（比如绝缘材料）、源和负载阻抗以及与其他导体和电介质接近程度的一套固有 RF 谐振频率。在高于 1GHz 以上的频率上，即便是搭接很好的导线也可以是良好的天线。

图 4-4-5 显示的是理想化的实际 PCB 的线条和电缆谐振的例子。

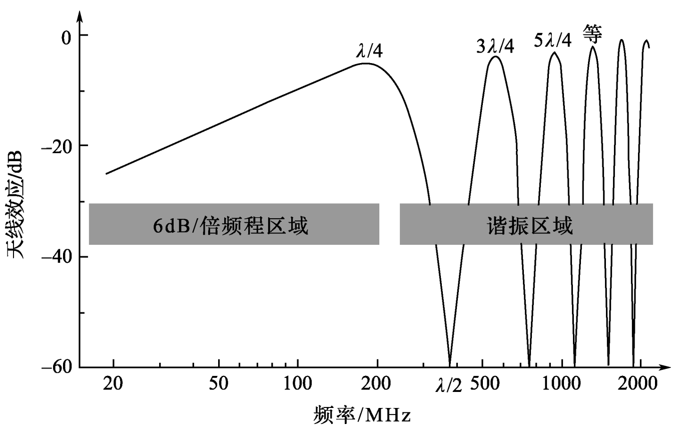



图 4-4-5　意外天线效应的例子

从辐射 RF 抗扰度观点来看，其结果是所有的电子设备都可以被看作为与大量意外天线相连

接的带宽很宽且数量巨大的解调器（在有些现代 IC 中存在有几百万个矿石无线电接收机）。而且每一个都有效的调谐在多个谐振频率上。

当我们测量一个产品或系统的 RF 抗扰度时，我们往往会发现，在一系列的频率上 EUT 的响应要比其他频率差的多。通常这些频率大多可能与互连接电缆的长度、电缆缠绕环的直径、PCB 印制线的长度或金属构件的尺寸和形状有关。我们通过对上列这些参数的观察经常会寻找出问题的所在并能迅速的解决它们。图 4-4-6 显示了一个由低速运算放大器构成的矿石无线电接收机响应的实际例子。

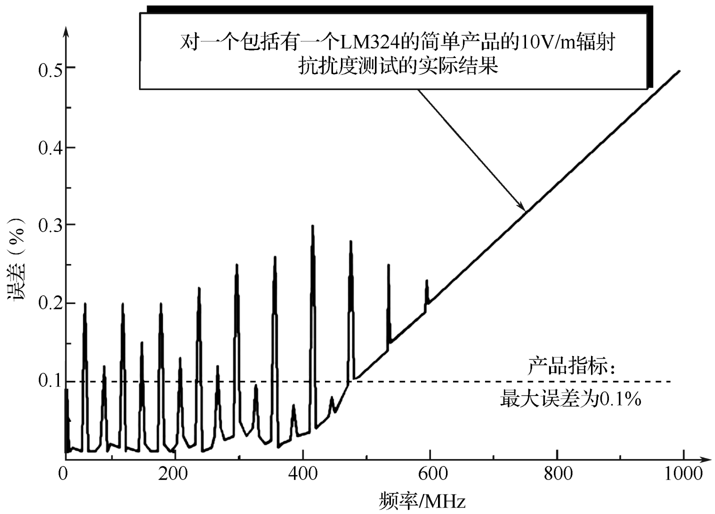



图 4-4-6　运算速度很慢的运算放大器也会对频率解调

（有时我们会发现 EUT 在一个很宽的频带上对 RF 场有很强的响应。但在对 EUT 采取一些 EMC 修改措施以后，该 EUT 倾向于与其他大多数 EUT 一样，仅在几个频率上出现峰值响应）。

问题是这些峰值响应经常仅在频谱上占有几十兆赫的宽度，并且其中有相当部分完全取决于电缆长度和它们的布线。仅仅将电缆移动几个厘米（cm）就能将它们所调谐的频率在频谱上移动几十兆赫。任何具有测试辐射抗扰度（或辐射发射）经验的人都会非常熟悉上述的这个效应。将一个 2m 长的电缆改成 3m，可以将好几个抗扰度峰值响应在频谱上平移，由此而使 EUT 的抗扰度调谐特征变得与使用原有电缆时完全不同。图 4-4-7 显示了，仅在一个标称为 1.5m 长的电

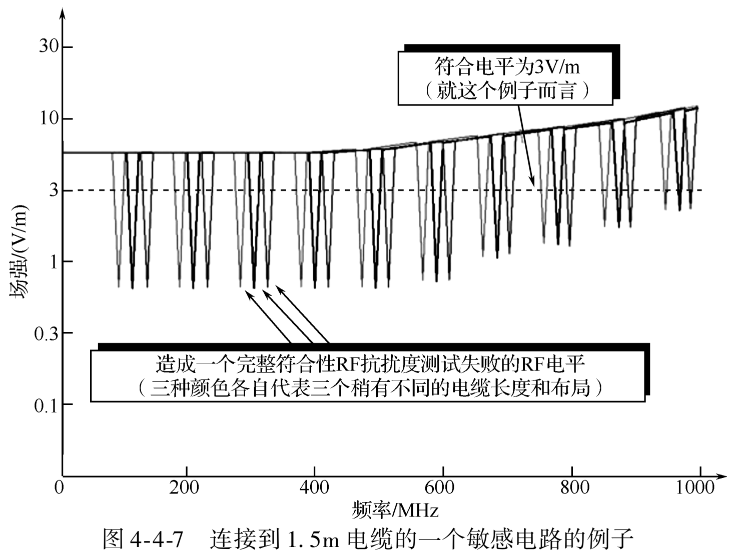



图 4-4-7　连接到 1.5m 电缆的一个敏感电路的例子

缆的长度上稍加改变就可以影响到它的天线效应，并因此影响到 EUT 的敏感度。

### 4.2.3 使用已调制的 RF 波形

EN50082-1：1992 作为一个通用抗扰度标准已被广泛使用许多年了。它使用的是 IEC 801-3 的测试方法（请参阅后面的讨论）以及未调制 RF 场。尽管大多数有目的无线电发射都是调制发射。

好在 EN50082-1：1992 已成为历史。如今，几乎所有在欧盟市场上销售的电子产品都必须满足通用标准 EN50082-1：1997 或者 EN50082-2：1995。或者用于各种产品系列的许多专用抗扰度标准。而几乎所有这些抗扰度标准都可以借用 EN61000-4-3 来作为它们的基本辐射抗扰度测试方法。诸如 EN55024（ITE 和电通信）、EN61326-1（实验室设备）、EN55103-1：1997（专业音频、视频和灯光照明）、EN50130-4（警报和保安设备）；EN55104-2（家用电器）。EN55020（广播无线电和 TV 接收机以及有关设备）是一个例外的标准。由于历史的原因，它使用与 EN61000-4-3 几乎完全不同的方法。用于这些产品的一个通用方案至今仍在讨论中。

EN61000-4-3 标准使用幅度调制场（调幅场）：调制信号为 1kHz 的正弦波，调制深度为 80%。这意味着一个 3V/m 的场的峰值电平是 5.4V/m（例如，一个 10V/m 的场的峰值电平为 18V/m）。因为模拟电路和数字电路响应的非线性，所以解调而造成 RF 电平的 80% 增加可以转化为电路误差的 224% 的增加。因此下面描述的，可供选用的测试方法应该使用类似的调制场或测试信号。

### 4.2.4 确定一个工程裕度

EN61000-4-3 测试方法不能保证一个给定的 EUT 和它的电缆将会暴露在完全相同的场的分布和电平中（比如说在 ±3dB 以内）。除非 EUT 的设置和它的电缆完全照原样复制，即便是在同一个吸波室内，使用相同的设备进行重复测试也无法做到上述的情况。除非所使用的吸波室、发射天线以及驱动它的 RF 功率放大器物理上是完全一致的（也就是说，就是原来的那一套设备）。若在不同的吸波室（即便它的物理参数与原用的完全相同）内完全复制 EUT 和电缆的布局，也仍然不能确保能够复制测试场的分布。与 EN61000-4-3 相对照（比如吉赫横电磁波室 – GTEM 室），可供选用的替代测试方法将无法像使用一个吸波室一样在 EUT 周围形成相同的场分布，并且场误差可以很容易地就超过 ±20dB。

因为模拟电路和数字电路对 RF 场强敏感度的非线性以及在产品批量生产中，由于元器件和装配存在允差（就 EMC 来讲，它们经常是无法控制的）而使得产品的抗扰度性能会有所差异。所以我们推荐为辐射抗扰度测试留有一个工程裕度。即便按照 EN61000-4-3 进行的一个完整的符合性测试，也应该在产品满足所要求的功能技术规范前提下，留有至少为 6dB 的宽余量（比如用 6V/m 来代替 3V/m）。

在测试方法具有很大差异的场合，即便新方法具有良好的场均匀度（比如，在低频下的微波带状线，GTEM 室等），这里仍推荐应该留有比要求大许多的工程宽余量。

倘若为了节省开支而仅在最终产品上采用其他替代的辐射抗扰度测试方法，很有可能会导致留有过高的工程裕度（有时称为过工程或量工程）。在使用替代测试方法的同时，而又要保证必需的工程裕度而造成产品通过测试的附加成本应在加权情况下与正规的使用仅具有 6dB 工程宽余量的 EN61000-4-3 测试进行比较，以对正确选用何种测试做出判断。

即便是最终产品仍会使用 EN61000-4-3 所规定的方法进行符合性测试，但由于近场测试和其他的可供替代的方法更适用于产品设计和研制期间对辐射抗扰度进行测试（比如在一个工程实验台上对一个 PCB 原型板的装配进行的测试就是一个典型的例子），所以它们仍应在此期间完

成。这不仅将帮助保证最终测试的正式性，而且会大大缩短产品投放市场的时间。

## 4.2.5　测试期间的性能指标和功能测量

在辐射抗扰度测试期间和测试以后所允许产品功能性能下降的程度是由各类产品系列的标准来规定的（比如 EN55024）。但假如使用通用标准 EN50082-1 或 EN50082-2 的话，所必须要做的是测试期间和测试后产品的性能不能差于制造厂商为该产品制定的数据手册中的技术规范。对用户来讲，这些指标所代表的就是市场所能接受的技术规范所要求的指标。

由于测试不仅必须在一个封闭的吸波室内进行，而且在测试期间还不允许测试人员停留在测试室内。所以，在测试以前必须考虑好如何在测试期间对产品的功能性能进行测试。

大多数测试实验室装都会备有屏蔽的视频摄像机（请参阅图 4-4-8）和设置在屏蔽室外部的视频监视器，以便在测试室外部来监测 EUT 和它的显示。但为了通过显示来对 EUT 提供必要的诊断，需要对 EUT 本身的软件或硬件做出某些修改。例如，往往会发生的是，一个微处理器即将损坏，但显示器显示的仍然是相同的图像，所以给测试人员的印象是似乎一切都很正常并造成大量测试时间的浪费。

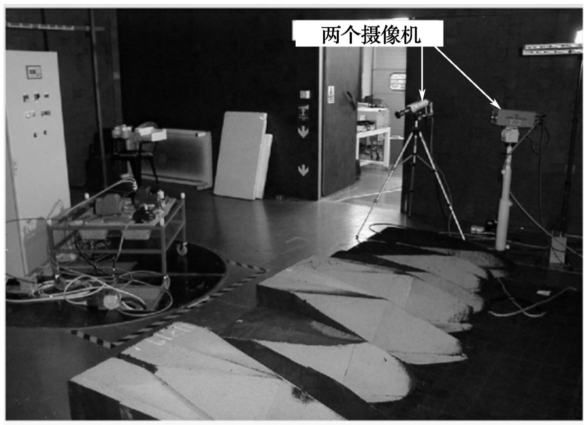


图 4-4-8　在辐射抗扰度测试中使用视频摄像机

因此，应按设计不断采样，以尽可能快地发现异常的出现。我们推荐采用每秒两次的显示更换速率（采样速率）。采用这个速率的好处是在每个频率上的停留时间不会大于 1s，从而使测试时间不会由此而拉得很长。

有些产品采用很长的时间常数，要在缩短它们的条件下又不会改变产品的 EMC 特征恐怕是不切实际的。此时，很可能有必要延长测试时间。在一个产品具有多种功能或产品功能能够迅速多重化的场合，那么在每个频率上，在停留时间期间要按顺序对它们都完成测试。有时，通过将产品软件中的等候状态去除可以使一个产品加速通过一系列依次变化的状态或功能来缩短辐射抗扰度的测试时间。

因此编制一个用于特定产品的辐射抗扰度测试软件是相当普遍的用来缩短测试时间和降低测试成本的做法。几乎没有哪个测试实验室会对这些软件提出质疑。他们通常都仅在他们的测试报告中记录所使用的软件版本和编号而已。但作者曾经听到过一些专门编写这类软件的工程师说过，他们可以将软件编写为当使用他们向用户提供的这类软件时，EUT 将会表现为比它真正具有的要大的抗扰度性能。这种舞弊行为也许可以使 EUT 从一个有威望的测试实验室获得通过证书，但使产品本身却面临着受到 EMC 符合性要求的重大挑战。

在对测试过程要求使用特殊的监示用测试设备的场合，只要可能这些特殊的测试设备就应该设置在测试室的外部。这样做可以使测试不会由于将监视用测试设备作为 EUT 的一部分而使测试出现重大误差。例如，音频失真分析仪就是一种对 RF 干扰非常敏感的设备。若将它设置在测试室内部所造成的可能后果是，在使用 EN61000-4-3 标准进行测试期间的大部分所需要的修复或补救工作和时间往往是针对分析仪进行的，而不是 EUT 本身。甚至即便分析仪是处在产品干扰场的测试室外部有时也会如此。大多数的数字电压表和万用表都是非常敏感的测量仪表。因此有时值得一试仍采用老式的，指针式动圈仪表。即使如此，它们也未必可以完全免受干扰的影响。

在测试过程中，除上述的注意事项以外，另外还要特别注意的是 EUT 的功能测试仪表。有时测试仪表显示测试失败，而事实恰恰相反；或显示的是测试顺利通过，但事实上的 EUT 根本无法通过测试。通常解决后者的办法是把 EUT 设置为使性能测试仪表（或无论什么显示装置）的指示为非零量（假如可能的话），然后在 EUT 的抗扰度测试期间观察它的显示是否在不应该有任何变化时会出现降低或增加。

当电缆通过一个测试室壁连接到一个室外的辅助设备或功能测试仪器时所出现的一个问题是，电缆屏蔽与壁的搭接以及设置在信号导体上的任何滤波装置都会造成电缆的终端状态与实际应用中的不符（终止状态发生了变化）。电缆屏蔽在测试室壁上终止的影响以及滤波器的使用主要表现为改变了它们（电缆）的谐振频率。同时也还增加了电缆谐振的幅度。这两类影响都有可能造成过高的工程裕度或者工程裕度不足。虽然有些实验室会使用一排铁氧体夹来代替将电缆终止于测试室壁上，但大多数测试实验室基本上就是避开这个问题（有意地忽视它）。Richard Marshall Ltd 公司设计研制了一种 150Ω 测试室进出用滤波器以试图解决这个问题（Richard Marshall,《Chamber Exit Filters for Radiated EMC Testing》EMC2000 Conference）。

为了解决在测试期间使用传统的仪器来监视 EUT 参数所存在的上述困难和问题，以及试图用测量电路电压或电流的办法来诊断测试失败的问题所在，目前至少已有两家制造厂商已设计研制了体积很小的探头。这些探头都需要使用光纤与外部测试设备相连接（远离测试会影响到的区域）。原丛书第四册第 3 章中所附的文献对其中的两种进行了介绍。这类系统所使用的小型探头，如前所述，主要用来测量电压、电流和局部场强。有时测量的带宽甚至可以超过 1GHz。

假如使用的是完全不使用金属的光纤电缆可以很简单地通过一个安装在测试室壁上的截止频率以下波导进出测试室，且不会引起对测试的任何损害（引起过高的误差等）或引起测试室的泄漏。

## 4.3　其他替代测试方法

辐射 RF 抗扰度测试的替代设备和方法可以用于前面所讲的所有测试项目。EN61000-4-3 标准所规定的测试方法一般不适合解决产品设计、研制或故障检修中的符合性问题。因此在工程实践中的确需要使用一些这里所要描述的替代方法。替代用测试方法不仅只是使用一个低成本的测试来代替一个完整符合性测试，它也是一个商业上成功的公司所必须采取的 EMC 措施中的一部分。这些替代方法在用于解决产品设计、研制或故障检修中的符合性问题时有着它们自己所特有的长处和优点。

对一个拥有自用的，完整符合性测试用吸波室的公司来讲，采用 EN61000-4-3 标准的测试应该说不仅是恰当的而且在用于 QA 中时的效价比也会很好。但在其他许多情况下，替代测试方法将会以自己所特有长处介入测试。那就是以其低成本，速度快的优点来代替正式的测试方法。

当使用替代方法于设计、研制目的以及帮助修复符合性问题时，虽然替代方法缺乏必要的校准不是什么重要问题，但用它们所进行的测试必须是可重复的。所以，要求所用的测试设备和测试方法学有它的自己一致性和连贯性。

假如使用一个替代方法于一个产品抗扰度测试失败后的修复工作中，你往往已知道产品是在哪个（些）频率上无法通过测试的，并因此仅需在那个（些）频率上进行测试，并迅速找出出现问题的区域。然而，当你试图执行某些改良来修复已知的抗扰度问题时，需要对整个频率范围再进行测试。这是因为万一所做的修复工作仅是再调谐的话，原来的问题完全有可能在不同频率段上再次出现。

在设计或研制测试期间，请务必要对被测电路的最终装配的复制件进行测试（屏蔽、地搭

接、接近金属物体或结构等）。这是因为在最终构成产品中的杂散的寄生电感和电容对电路的 RF 性能有着主导性的影响。最后，记住要在测试报告文件中（包括照片在内会更加有用）仔细记载测试装置的所有细节。

既便当所使用的替代方法与 EN61000-4-3 所规定的有着很大的差异，仍应尽可能的使其接近 EN61000-4-3 所规定的方法。例如：

1）使用由 1kHz 正弦波调制的，调制幅度为 80% 的调幅 RF 场或测试信号；

2）（尽可能的）按照 EN61000-4-3 所规定的方法设置 EUT 和它的电缆；

3）为测试设立最为灵敏的装置。

正如在 EN61000-4-3 中所提到的，像用 TEM 室这样的替代测试方法也可以用来进行完整符合性测试。其前提是，它要与所建立的吸波室等效（请参阅下面的第 4. 6 节）。但要证明两者的等效是相当困难的。这主要是因为如在第 4. 2. 2 节中的解释中所指出的，半导体对 RF 场的响应是非线性的。

## 4. 3. 1　近场探头

正如在本篇第 1 章中所指出的，在抗扰度测试中近场磁场探头和电场探头都可以用来为骚扰源定位。它们在 IC 和 PCB 的设计和研制中的确是一类非常有用的工具。它们也可以在一个正式的抗扰度测试中用来为所发现的抗扰度问题定位。

本篇第 1 章中还指出，倘若使用的是自制的探头的话，一定要保证在抗扰度测试中它的确能够承受测试中来自各方面的过负荷状态。假如使用是商品化的探头，在使用以前，也应该检查和阅读它的使用说明以确定它是否适合于计划中的使用（测试）。假如所购买的探头在抗扰度测试使用中出现发热现象，应立即停止使用。其中限制高功率使用的主要因素是有些探头内安装有平衡-不平衡转换器的缘故。

在本篇第 1 章的图 4-1-1，图 4-1-2 和图 4-1-4 中所显示的近场磁场和电场探头可以直接与一个 RF 信号发生器的输出相连接，或者连接到用于信号发生器功率提升的 RF 功率放大器的输出。有些用于 EMC 测试目的的放大器对它们的负载阻抗的要求相当宽松，但还有一些其他类型的 RF 放大器对它们的负载阻抗非常敏感。这类放大器使用在负载阻抗失配情况下很可能造成放大器的损坏。所以，对这类放大器而言，最好使用一个 50Ω 电阻来终止探头（在具体使用中，该电阻应与环探头相串连，而与 E 场探头相并联）。这里值得提醒的是，即便是在最高频率条件下，所要求使用的 RF 终止技术（器）仍应保持为 50Ω。在使用近场探头测试中，假如需要一个 RF 放大器，选择在整个频率段具有 1W 或 2W 的额定输出功率就已足够了。比如由 Mini-Circuits 公司生产的，低成本宽带放大器模块就很适合这类应用。

就本篇第 1 章图 4-1-4 中所示的那些探头而言，在使用中它们将产生局部的磁场或电场，或既产生磁场又产生电场。使用这些探头的具体步骤与用它们来检测局部的发射源相类似：使用探头以非常靠近任何元器件或导体的方式仔细地对产品的整个有疑问的区域进行扫描，直到最为敏感的区域被锁定为止。由此测试人员马上就知道探头的哪个部位发射最强的场以及它们的发射方向。例如，使用一个 10mm 环探头，完全有可能在 2mm 以内的距离上寻找出一个 PCB 上的 RF 敏感区域。

通常，测试是以 RF 信号发生器的低电平信号开始，逐步增加信号电平直到发现明显的响应为止。在对所发现的这些部位采取某些改正措施以后，接着继续增加测试信号电平直到下一组敏感的区域（要注意与前面所发现的区域相比，这一组的敏感度不如前者）被发现为至。RF 信号发生器的输出即可以是等幅波也可以是调制波。由于所有 EUT 的　EMC 符合性测试都规定要使用调制场，所以，这里推荐采用调制波形（在最终产品上要使用在标准中所规定的实际调制类型）。

### 4.3.2　电压注入探头

如本篇第 1 章图 4-1-2 中所示的针状探头可以用来将 RF 信号直接注入导体和元器件的引线中。因此它是一类用于 IC 和 PCB 设计和研制测试的很有用的工具。它可以很容易地寻找到建成符合性测试失败的原因所在。

当使用它们用来将测试电压注入 AC 电源或其他高电压上时需要使用一个高压 Y 类电容。在频率高到 100MHz 所使用的电容值为 1nF。当频率高到 1GHz 时，该电容值应为 100pF。假如由此而形成的负载影响电路的运行的话，则应该采用较小的电容值（比如分别降低到 10pF 和 1pF）。但此时在 RF 较低频率上则要求较高的 RF 驱动电压。

在正常情况下，来自一个信号发生器的输出足以能与非常高的 RF 场等效的电平来驱动一个直接注入探头，但在这样一个探头是由一个 RF 功放大器驱动的场合很可能需一个如本篇上面第 4.3.1 小节中所描述的 RF 终止电阻。测试中小心不要过度驱动灵敏电路节点，以免使它们遭到损坏。当然，除非这样做是测试的一个组成部分，则另当别论。

当使用探头对 AC 电源或其他高压电路进行注入时，当探头第一次与被测导体相连接时，电容的充电将会形成一个初始电流脉冲。此时要特别小心并采取必要的措施不要损坏 RF 源。

### 4.3.3　串扰注入技术

另一个用于设计、研制和诊断目的，将 RF 注入产品的技术是用一个信号发生器直接或者通过一个 RF 功率放大器将信号电平提升后注入一根导线（此时也许与前述情况相类似需要使用一个 RF 终端电阻）。由于这个被注入 RF 能量的导线很可能就处在其他导线、PCB 线条附近，因此很容易地就会通过串扰把 RF 能量耦合到它们中去。当导线的长度长于注入能量信号波长 1/20 时，导线注入方式本身的表现将开始变得无法预估。因此，在较高频率上进行测试时将需要使用尽量短的导线。

EN61000-4-4 标准中用于快速瞬态猝发测试的容性钳也可以连接到 RF 功率放大器的输出，并用它来模拟 RF 场与电缆的耦合。但它需要以适当的 RF 终端方式终止于地平面。

也可以使用一根屏蔽的拉链式锁扣管或在电缆上缠绕铝箔或铜箔来代替标准的电容钳。电容钳或金属箔方式的电容值必需远大于导线的电容值，以使它可以在一个给定的驱动电压下注入较高电平的 RF 电流。

### 4.3.4　拥有许可证的无线电发射机

大多数业余无线电爱好者都会至少有一个运行在特定频段的无线电发射机运行许可证。还有，你也许自己拥有一个或也可以相当容易地从你的同事或邻居借到一个工作在 900MHz 和 1800MHz 的手提电话。假如你能拥有一个三频段手机的话，它可以产生在 900MHz、1800MHz 和 1900MHz 三个频率段的信号（虽然，在欧盟使用 1900MHz 频率段或在美国使用 900/1800MHz 频率段可能是非法的）。倘若一个产品或系统计划用于一个位于私人移动无线电系统周围的场合，当然也可以借用该系统的手提部分。所有上述的三种类型的发射机都可以用于我们的测试。

在车载移动发射可能会造成问题的场合，也许可以将被测产品置于当地的警察局、救护车或救火会附近的场合（但注意不要引起任何错误警报！）。甚至还可以邀请他们来到你的测试场所。据报道就有这么一个专门生产专用音频设备的小型公司。该公司通常会将它们的完全以手工制作的产品带到若干个偏远的、设有发射机的地点（AM、FM、TV 等），然后以尽可能靠近天线的小路或周边栅栏的地点来运行并检测它们的产品（当然还要带有适当的电缆和由便携式发电机供电的

AC 电源)。他们的假设是基于假如在这类场合产品可以正常运行的话，恐怕在任何其他的恶劣环境也不会对它们的产品造成问题。但事实上上述的假设是错误的。下面我们将解释其错误所在。

使用合法的发射机来测试一个产品或系统的 RF 抗扰度当然是相当合法的做法。但当使用业余无线电或私人移动通信频道时请尽量避免使用别人已在使用的频道或在未使用频道上的发射时间限制在 1 分钟以下，这样做不仅是合理的而且是对他人的礼貌。当然对手提电话则不可能有此种限制。这是因为所有的发射机（这包括手提电话和一些其他可能的无线电系统）随时随地都会处在发射模式并准备接收的状态（因为随时随地都有电话打出或打入的可能)。从我们所应用的目的出发，这里推荐使用辐射发射测量设备按无线电发射机的实际发射频道和所预期的功率电平来检查它（们）所发射的频率和功率。

图 4-4-2 中绘制了为形成 3V/m 和 10V/m 场，车载发射机所要求距离的一些大致的概念。但经验规则是，以 V/m 为单位的电场：

$$e = \frac{5.5 \times \sqrt{ERP}}{d}$$

这里：

*ERP*——(有效辐射功率)，单位为瓦（W)；

*d*——距天线的距离，单位为 m。

这个经验公式只有在附近没有反射物体和反射表面（理想的情况是在吸波室内）才真正成立。当与天线靠近时（比如小于三个天线长度时）该公式根本不适用。对于一个如大多数手机所使用的鞭状全向瓣天线，*ERP* 等于总的辐射功率。

在工程实践中，若一个产品或系统实际上就是暴露在无线电发射机工作环境中的话，采用有许可证的无线电发射机作为骚扰源应该书是相当合理的作法。因为 EN61000-4-3 标准中并没有规定要对频率超过 1GHz（目前）环境中的测试，所以，一个好办法是把产品或系统设置在非常靠近于一些工作在 1800MHz 的手提电话环境中来检查会发生什么样的影响。

可惜的是，使用有许可证的无线电发射机进行的测试会具有很大的局限性。正如在本篇前面的第 4.2.2 小节描述的以及图 4-4-7 中所示的，电缆布局的一个很小的变化就会导致测试结果的失效。

所以，为了从使用有许可证的无线电发射机测试中获得最好的结果，要求：

1）要求对每个无线电频道进行多次测试。

2）在大量不同电缆的布局和条件下完成测试：

① 不同电缆的敷设路径；

② 不同类型的电缆和连接器；

③ 采用各种不同的附件。

3）EUT 处在距地面不同的高度上；

4）EUT 与其他设备和金属构件不同的接近程度；

5）建筑物内部设备的不同选择（假如可以选择的话)，比如选择不同的电源模块等。

只有通过上述这些测试，并仅使用拥有许可证无线电频道两边为几十兆赫时才有可能获得与 EN61000-4-3 具有良好相关性的结果。因此，当采用有许可证的无线电发射机进行测试时，只有当产品的最后安装完成后，而且产品和它的所有电缆都被固定在指定位置上，并无法移动条件下，才能针对产品的运行环境中所发现的射频提供产品抗扰度真实性能的可靠证据。

但是在产品及其安装完成的若干年后，当它的屏蔽和电气搭接已经开始老化时，采用相同类型的发射机对产品进行重新测试是完全必要的。只有这样，才能真正了解产品是否已开始对环境频率变得敏感了。安装中即便是最为微小的改变，比如仅是移动了一下某个电缆，就意味着要用

发射机对产品以及它的电缆重新测试，以确定它仍保有原设计的足够抗扰度。这也就是为什么所有的移动无线电发射机和手提电话都禁止在许多较大的计算机机房内使用的原因之一。作为一个例子：昨天仍具有对移动电话有足够抗扰性能的产品并不能保证明天仍会如此。在计算机的一个故障会导致安全问题或重大经济损失的情况下，必须经常提醒的是，如何保证工作人员（或任何进入机房的人员）不会忘记这样的禁令。或在一段时间未出现什么大问题而人们开始忽略这样的禁令。假如计算机的一个故障会引起极为严重的后果，则很可能需要雇用安检人员来强迫执行这类禁令。甚至很可能必须对所有进出人员进行检查。

## 4.3.5　传导测试方法

EN61000-4-6 是用来在频率范围 150kHz ~ 80MHz 内对电缆进行完整附合性传导 RF 抗扰度测试用的标准。假如 EUT 几何足够小，频率可延伸高至 230MHz（在本篇第 5 章还要就此作进一步的讨论）。

传导测试使用各种不同的注入感应器：

1）用于直接将电压注入电缆的各种耦合-去耦合网络（CDN）。市场上有许多不同设计的 CDN 以适用于不同类型的电缆，或者以适用于携载不同功率和信号的电缆

2）EM 钳。只要将它简单的钳夹在电缆上（或集束电缆）就可以通过电流感应器以及同时通过小值电容完成注入。EM 钳通常都是长形的。这是因为它包括有一排铁氧体吸收器以降低辅助设备对测试环境的暴露程度。显然，测试中 EM 钳的正确使用是很重要的。

3）钳夹式电流感应器。它是完成电流注入（BCI）的主要手段之一。许多年来，BCI 一直是军事和汽车工业所偏爱使用的一种技术，并已成为这些工业中的一些 EMC 标准的正式测试方法。比如，DEFSTAN59-41 第三部分中的测试方法 DCS02 以及 ISO 11452-4：1995 就分别是这样的两个标准。

在 EN61000-4-6 中描述的传导方法以及其他类似的传导方法可以用来作为在频率为 80MHz 以及更高频率时的一个辐射发射测试的替代方法。有些供应商向用户提供频率高到 500MHz 的 CDN，而一些 BCI 钳可以在频率为 400MHz 上工作。如上所述，虽然传导技术有可能使用在这样高的频率上，但当 EUT 的任何几何尺度变得可以与这些频率波长相比拟时，传导和辐射测试方法之间的相关系数会迅速下降。

在后面的第 5 章中我们将会对 EN61000-4-6 标准所规定的用于传导 RF 抗扰度的测试方法以及其他替代的测试方法进行较为详细地描述。

注入 RF 电流的电缆会起到像是一个天线的作用，并且会将 RF 场辐射到环境中，并因此可能引起有害的干扰。因此这里推荐在 800MHz 以上频率进行的传导抗扰度测试最好是在屏蔽室内进行，并且不要忘记关紧屏蔽室的门。

## 4.3.6　带状线［横向电磁模式（TEM）器件］

它是汽车制造业常喜欢采用的一种传输线。因为电场是产生并以横向方式跨越两个金属平板间的测试空间的，所以，这里的 TEM 代表并称之为横向电磁模式（Transverse Electromagnetic Mode）。带状线所产生的场仅具有一个方向上的极化强度。由于测试中通常还包括一个 EUT 所放置的台座，因此 EUT 总是可以处在所形成的最大场强的位置上。采用带状线的测试一般都要包括完成三组测试。在每一组测试中，分别将 EUT 安置在三个正交方向之一的位置上。

在 EN55020 中就如何采用带状线来对无线电广播接收机或类似的设备进行测试做出了规定。

按照 EN55020 的附录 E 中所给出的详细结构，人们可以很容易地自己制作一个低成本的带

状线。图 4-4-9 所示的是一种专业化带状线产品。由于它使用的阻抗要比通常的 50Ω 阻抗要高，所以，它的金属平板较窄。而使得它在设计和研制实验室使用环境中成为一个非常有用的测试台用测试器件的主要原因之一是因为带状线可以相对容易地围绕 EUT 的三个正交方向上的测试场进行旋转。这样一来，测试中的 EUT 和它的电缆就不需要进行任何的移动，从而提高了测试的可重复性和节省了大量时间。

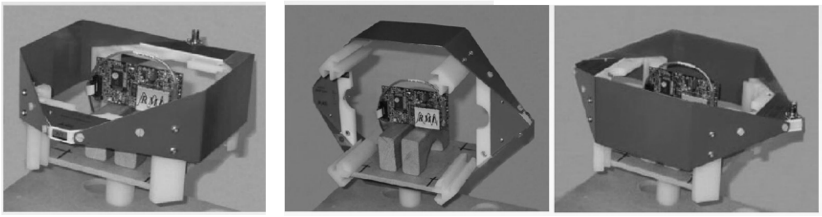


图 4-4-9　用于测试台的几种高阻抗带状线（Richard Marshall Ltd 版权所有）

在任何带状线中，都会存在有一个用于容纳 EUT 和它的电缆的推荐容积。虽然这个容积通常都会比在带状线平板间的实际容积要小。一般地讲，可容纳的 EUT 的最大高度仅为两个带状线平板之间空间的 1/3 左右。好在并不存在对带状线的尺寸大小具有什么限制，只要带状线的形状维持不变，这里所指的维持不变是指，为了保持它们特性阻抗不变，要保持它的平板间的空间距离与平板宽度的比率不变。并且在低频情况下的场强就是平板间的电压降简单的除以它们间的距离。

然而，当平板间的距离超过频率的半波长时，所导致的谐振会使平板之间的场强出现巨大的变化。在较高频率时，较小尺寸的带状线会工作的较好，但由于尺寸的限制，仅能对较小的产品进行测试。文献（Martin O’Hara.《Achieving High Field Strength at High Frequency in a EC/95/54 150mm Stripline》）描述了一个用于汽车制造业的标准 150mm 带状线。经过改装后，可以在 1GHz 频率时，产生 100V/m 的场强。

大型的带状线可以用在超过谐振频率的频率上。当然在平板间的场中会出现若干个波节和波腹。而这些波节和波腹的位置则取决于所使用的频率。

由于带状线通常都会终止于它们的特性阻抗上（经常为 50Ω），因此它们既产生电场也产生磁场。但假如它们终止于短路（线）的话，它们仅产生磁场（因为此时的带状传线线处在严重失配的状态，所以应该说，仅在较低的频率上上述的结论才较为确切）。但这也是它的一个很有用的性能特点。这是因为它正好可以分别用于磁场近场探头和电场近场探头的场合。从而可以很容易地帮助我们跟踪到底是什么原因造成了测试的失败。

由于带状线的四边的场的泄漏会引起有害的干扰，所以带状线应该在屏蔽室内操作。在进行具有高强度场强或高于带状线谐振频率下的测试时，这一点尤为重要。实际上，将一个带状线包括在一个屏蔽（室）中可以形成若干类型的抗扰度小型测试单元。下面一节中我们会就其中的几个修改后的进行描述。

带状线（一般指 TEM 室）的一个特性是，与 EUT 相关的电缆布局会对测试结果起着举足轻重的影响。这一点在对产品进行修复工作的测试时尤为重要。比如说，假如修复后的 EUT 和它的电缆没有精确的按照未修复前所进行测试时的方式设置的话，那么产品修复所带来的结果可以完全被 EUT 和电缆的位置改变所造成的影响所淹没（使你根本无法得知修复工作是否起到应有的效果）。

## 4.3.7　小型测试单元

已有许多公司设计和研制了大量的不同的小型测试单元室和测试小室来作为辐射抗扰度测试

的一种方法，价格也相同合理。虽然现今可以只以五年前一半价格就可以购买到性能相当不错的吸波室（这主要归功于吸波器价格的大幅度下降）。但与上两者相对比，吸波室仍要昂贵得多。从经济角度出发，虽然使用上述的替代小型测试室正在减弱，但对许多较小的公司来讲，仍然会觉得吸波室的50，000英镑平均价格还是有些太贵。

**1. GTEM**

GTEM的中文释名为吉（千兆）赫横电磁模式（Gigahertz Transverse Electromagnetic Mode）。由它构成的带状线（元器件）称为吉（千兆）赫横电磁波室。它的名字就已明确指出，它是设计研制用于1GHz或更高频率上的带状线（元器件）。它使用尖锥形来代替平行板状。并在尖锥大头一端设有一个吸波墙。所有的部件都封装在一个屏蔽盒内。典型的形状如图4-4-10所示。虽然GTEM是相当大的一个元器件，但它所用于容纳EUT和有关电缆的容积仍是相当的小。它也像其他所有的TEM室一样，EUT电缆布局的变化可以造成测试结果的巨大差异。

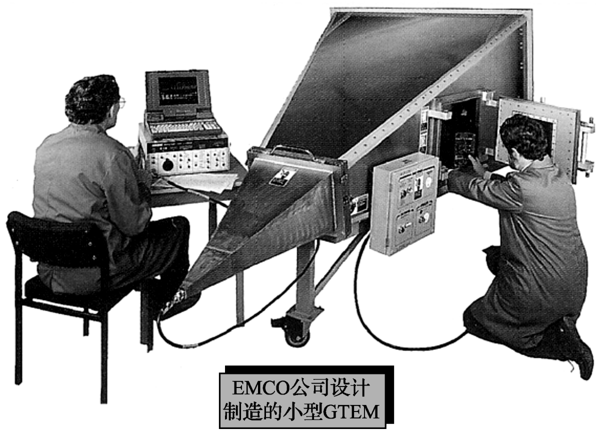


图4-4-10　使用中的一个GTEM

GTEM的基本工作原理是，从它的尖锥小头发射一个平面波，并沿着GTEM的长度方向逐渐减弱，并在尖锥的大头端以不被反射和失真的情况下加以吸收。在工程实践中，尽管GTEM中仍会存在许多非常复杂的模式，但在用于辐射抗扰度测试方面，GTEM仍具有代替完整的EN61000-4-3吸波室方法的良好记录和传统。

GTEM既可以用于辐射发射测试也可以用于抗扰度测试。GTEM是仍处在发展之中的一类器件。其中的一些新型的GTEM在测试过程中已有能力围绕着EUT进行旋转以节省测试时间。

**2. 其他类型的测试室**

其他一些类型的测试室，比如Crawford测试室，大多只是一个装在盒内的带状线元器件。它们通常都会使用不同的工程技术手段来尽可能增加可以容纳EUT和它的电缆的容积。有些小型测试室依赖于将发射天线与测试室本身以尽可能靠近的方式集成为一体来获得最大的场强和场的均匀度。其他的，比如就GTEM来讲，从最初只是用来装在一个金属盒内的一个粗糙的带状线或天线，而变成EMC测试设备这一个大系列中延伸出来的一个新的分支系列。

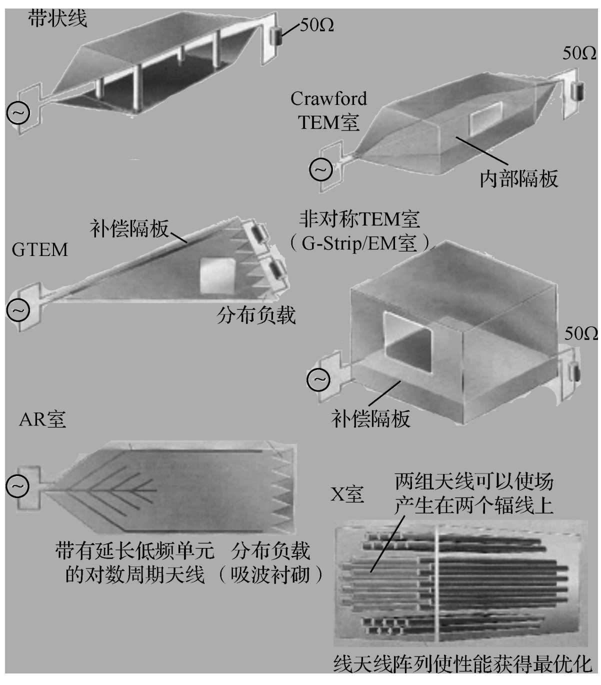


图4-4-11　几种不同类型的测试小室
图中未显示Laplace Instrument公司的LaplaCell

虽然我们预期即便在新推荐的

EN61000-4-20 标准颁布以后仍还需要几年的时间才能逐步将如 EN61000-4-3 这样的基本测试标准及其方法或其他通用的和/或产品系列本身的抗扰度标准逐步淡出。但我们相信，在推荐的新的标准 EN61000-4-20 颁布以后，各种类型的 TEM 室（包括 GTEM）的使用必然会大大有助于完整的符合性测试更好地完成。

### 4.3.8　使用 IEC60801-3 测试方法

过去曾有好几年，起码对那些用于家居、商业和轻工业环境的通用抗扰度标准 EN50082-1：1992 的产品（现已废弃不用了）来讲，IEC60801-3 是用于辐射 RF 抗扰度的正规完整符合性测试方法。

这个方法采用的屏蔽室既可以安装有 RF 吸波器也可以不安装 RF 吸波器。并采用闭环路方法来控制 EUT 周围的场强（经常称之为调整环）。其装置和测量过程如下：

在 EUT 附近设置一个场传感器，并在发射天线进行扫描的过程中，根据该传感器测量到的场强来实时调节所施加到发射天线的功率以保证提供正确的场强。

直观上看起来这个方法似乎没有什么问题，但在应用实践中它有以下几个缺点：

1）场传感器所测量到的场强仅是在某一点上的场强（它所设置的那一点上的场强）。由于屏蔽室内的未加控制的谐振，在 EUT 周围其他点上的场强几乎肯定会与该点场强存在很大的差异。特别是当 EUT 的物理尺寸大到与波长相比拟的情况下，上述情况尤为严重。10∶1 的场强差异并不少见，在某些情况下，也有可能出现比这更大的差异。

2）假如，碰巧该传感器被放置在一个特定频率的零点（场强）处，其结果是，该方法将会试图通过增加所提供的功率来修正（增加）该处的场强。而这类功率的增加经常会导致其他位置上的场强大大超过预定值。

3）在前进频率的应用中，会出现与上述类似的情况：为了试图找到每一步进的正确场强可能会导致短暂的所施加的功率的过度校正，从而导致瞬态的超值场强而使产品失效（比如微处理器的程序功能的崩溃）。

显然此时的这个方法不仅完全有可能导致无意中 EUT 的超值测试也有可能导致不充分测试。

因此，此时使用具有熟练技能和丰富经验的测试人员就会变得至关重要。因为他们可以充分的利用他们的熟练的测试技巧和丰富的经验对在屏蔽室中可能存在的场强变化作出判断，并对测试失败进行有针对性的调查。而一个新手则往往甚至无从下手。假如他们发现在一个潜在敏感的位置上出现极强的场强的话，他们通常会将传感器移到不同的位置并进行重复测试以判断测试失败是否仍会发生。

在谐振结构中（EUT 加上测试室本身）倘若能对不同位置上的场的均匀度有所控制的话，极强的场强很可能将不再会出现。或即便出现，其出现位置也可能距 EUT 有相当的距离，而不会产生如前述的影响。总之，这个方法如果应用得当，是有可能防止超值测试的。但完全无法对不充分测试进行控制。

### 4.3.9　搅拌模测试室

在辐射抗扰度测试中，搅拌模或混响测试室是一种非常有发展潜力的技术。人们也正在研究将这类技术作为一种替代 OATS 方法用于辐射发射测试。在本篇第 1 章的第 1.1.10 节中曾就此技术有过描述，并给出了两个非常有用的参考。

模搅拌方法与吸波室方法相比，有许多十分明显的优点。模搅拌技术所需要的仅是低成本的，未安装任何吸波器的普通屏蔽室，为了产生很高场强所要求的 RF 功率要远小于吸波室。因

此所需要的 RF 功率放大器也就不会那么昂贵；并且只需要进行一次测试就可以完成所有极化方向和产品面（包括产品的顶部和底部）的测试。所以，测试时间要远短于一个完整的 EN61000-4-3 测试所需要的时间（仅为 EN61000-4-3 测试方法的 1/8）。

在每一个步进频率上，发射进入模搅拌测试室的 RF 必须维持有足够长的时间。这个时间至少要长到搅拌桨轮能够完成一周完整的旋转。而桨轮的旋转速率又必须根据被测电路功能的响应时间而定（在真正的 EN61000-4-3 测试中也存在有对类似的对维持时间的要求）。

人们对模搅拌测试方法进行了大量的研究工作。目前已有多种技术可供选用。但英国电通信处的 James Page 在他的文章 "Not shaken, not stirred. New reverberation chamber approach" 中描述了另外一种方法：此方法并不使用任何搅拌器（桨轮），它只是将 EUT 按照设计要求，设置在一个普通屏蔽室内的 5 个不同的位置（发射天线设置在远离 EUT 的位置上）。

经典的混响/模搅拌室的限制之一是，为了在较低频率上也仍然有效，它们的尺寸要求做得很大。典型的屏蔽室仅能使用在频率低到 200MHz 情况下。当频率继续降低时，所要求的屏蔽室的尺寸会急剧增加（因此成本也迅速增高）。例如在本篇第 1 章的图 4-1-13 中所示的 DERA 的巨大搅拌模测试室也仅能用在频率低到 80MHz 的情况。在更低的频率上，它的测试效果将会急剧变差。

然而，在 Leferink 和 Van Etten 的文章 "Generating an EMC Test Field Using a Vibrating Intrinsic Reverberation Chamber" 中则描述了另外一种称之为摆动混响室。这种混响室的形状相对于所要搅拌的模是变化的。他们使用的是一个由金属纤维构成蓬面的屏蔽帐篷。这个帐篷类似于本篇第 1 章中图 4-1-11 所示的。他们发现，在使用这类混响室时，屏蔽室的尺寸大小与低频率之间没有什么相关性。即便是很小的摆动屏蔽帐篷也可以在频率低到仅为 80MHz 情况下进行有效的测量。特别吸引人的是，这类使用屏蔽帐篷的摆动混响室的造价要比相同尺寸的金属屏蔽室低很多，并且容易拆卸和便携，并随时都可以拆卸并移至任何要使用的地方。在不用的时候还可以打包并容易储藏。

目前，人们对搅拌模测试的研究要远多于 EN61000-4-3 所规定的测试就是一个证据。所以，采用搅拌模技术很有可能会揭示更多的抗扰度问题。在测试频率高于 1GHz 以上时，模搅拌技术很可能是唯一的使测试时间保持在合理范围的可行方法。

搅拌模室方法经是民用航空工业（在 DO-160 标准中）采用的正式辐射抗扰度测试方法。并且已有一个工作小组正在准备一个新的 IEC 标准（IEC61000-4-21）来作为可能替代 ICE 61000-4-3 的标准。

我们相信，在 EN61000-4-21 颁布以后，搅拌模或混响室的使用会大大有助于完整符合性测试的进行。但即便如此使用 EN61000-4-3 作为它们的基本测试方法的许多通用标准和产品系统自身的抗扰度标准仍会需要好几年的时间才能逐步淡出。

## 4.4 替代测试方法与 EN61000-4-3 间的相关性

在设计、研制产品以及测试失败后的检修过程中，若使用的是替代的辐射 RF 抗扰度测试方法的话，测试的可重复性要比与 EN61000-4-3 测试的相关性更为重要。所有这类替代测试都必须严格按照所制定的计划步骤进行，以保证获得良好可重复性。

当使用替代测试方法作为 QA 系统的一个组成部分时，或用来检查产品的改型、升级或少量改进时，这里推荐使用一个金产品来进行和完成测试设备和测试方法的校准。金产品技术允许我们在具有很高的可靠性下使用低成本的 EMC 测试装置和较快的测试方法。有关如何使用金产品相关的内容，我们已在本篇第 1 章的第 1.1.9 节中有所介绍，这里不再重复。

假如测试人员打算使用替代方法来提高产品申报 EMC 指令的符合性要求的信赖度的话，我

们在这里仍极力推荐使用“金产品”方法。在没有金产品或类似的基础来建立所使用的替代方法与 EN61000-4-3 测试的相关性，而应用的又仅是总体上的粗略超值测试的话，替代方法的测试结果给出的可信度可以是任何可能的值（无法预估）。其最终结果往往是导致出现十分昂贵的产品。

所使用的替代测试方法与实际的 EN61000-4-3 规定的方法越是相近，就越有可能获得两者间的良好相关性。比如使用一个近场探头的测试很可能仅仅与一个指定产品的特殊构成状态相关联。而 GTEM 测试则经常是与一个类型的产品相关联（比如手提电脑、手机等）。

当按照 EN61000-4-3 标准进行测试时，由于有多种因素会促使人们选用 GTEM 方法来正式代替吸波室。所以经常会对两者的测试结果的相关性进行检查。虽然对某些特殊类型的产品来讲，一些个别的 GTEM 场所可以给出与一个吸波室相关的结果。但目前还未发现两者间的普遍适用的相关性。对用于与符合性测试有关的测试而言，在使用 GTEM 的场合，我们仍推荐“金产品”的测试方法。

带状线、IEC 801-3、电流注入法（BCI、EM 钳）以及各种拥有专利的测试室和小型测试室也许可以说是介与近场探头和 GTEM 之间的一些测试技术。假如测试是由一个具有熟练技能和经验丰富的人员执行的情况下，就一个特定产品（甚至一类产品）而言，上述这些方法很可能具有很好的相关性，因为这些测试人员能够充分意识到他们所使用的测法与 EN61000-4-3 之间的差异。

## 4.5　现场测试

由于有可能会引起一个开阔区域范围的干扰，在英国，使用一个不在屏蔽室内（不论是否是吸波室）发射天线的现场（或者称为：原地）辐射 RF 抗扰度测试是非法的。具有由电通信处颁发的特别许可证的现场测试除外。其他欧盟国家也都设有类似的颁发许可证机构。在需要许可证的场合（比如在英国），主管当局可以发放用于限定频率范围的、短时间现场测试许可证。但在大多数情况下，主管当局一般不会发放频率范围在 80～1000MHz 内的现场测试许可证（除非该现场处在非常偏远的区域，并且要确定没有任何飞机在该区域上空飞行）。

在采用适当的预防引起干扰措施的前提下，在 ISM 频段（13.6、27、40.68、434 和 915MHz 以及 2.45GHz）进行没有发射许可证的辐射抗扰度测试有时也是可以接受的。但不论在什么情况下，在测试前都应该与所涉及的有关国家的频谱控制当局进行咨询。遗憾的是，上列只是几个很窄的频率段。所以，它们都会经受在上面第 4.3.4 小节中曾经描述的一些典型问题。

Tim Williams and Keith Armstrong 在他们的“EMC for Systems and Installations”一书的第 10.2.5 小节描述了由合格认证机构颁布的，用于辐射抗扰度现场测试的几个方法：

1）依赖设备单个部件的辐射抗扰度测试结果加上良好的安装实践（即实际上根本就没有进行实际现场测试）。

2）使用具有许可证的无线电发射机（请参阅上面的第 4.3.4 小节），若可能还需申请获得测试期间该测试现场的特别发射许可证。

3）采用传导方法代替辐射方法于尽可能高的频率，诸如 BCI 或 EM 钳（请参阅本章 4.3.5 和 4.3.6 节），并使用铁氧体钳降低来自电缆的再辐射。

通常我们都会将上列三类方法结合起来使用，以确信 EMC 指令所规定的，EMC 保护要求得到满足。

我们也可能会采用在现场测试装置上搭建起一个屏蔽帐篷（由金属纤维制成的）的办法来减小辐射的泄漏或降低由于在 EMC 实验室外部使用替代的测试方法形成的辐射所造成的有害干扰。

不要忘记，这些干扰会对飞机、车载系统，某些机械或处理控制系统以及诸如心脏起搏器这类植入人体内的电子元器件造成致命的影响。所以必须采用恰当的预防措施来保证人员的人身安全不会受到威胁。与此同时，也必须预防由于现场测试所形成的干扰可能会造成重大经济损失。

## 4.6　完整符合性测试

所有最新产品本身的标准以及在 EMC 指令下的协调通用标准所建立的主要商业标准测试就是 EN61000-4-3。EN55020（它与 CISPR20 相类似的，但并不完全相同）要求对传导和辐射抗扰度都进行测试，但它仅适用于广播接收机和相关的设备。所以它与 EN61000-4-3 有很大的区别，我们将不在这里对它做进一步的讨论。

辐射场抗扰度测试和辐射发射测试一样，由于测试装置的实际条件不同，它们的测试结果都会存在有相当大的可变性。EUT 和它的互连接电缆的布局会在很大程度上影响到在 EUT 内部所感应的 RF 电流和电压。当 EUT 的电气几何尺寸与频率的波长相比较小时，电缆耦合占主导地位。因此，在测试步骤中必须对电缆的布局和终止做出规定。

### 4.6.1　测试设备

图 4-4-12 所示的是安装在屏蔽室内的典型辐射抗扰度测试装置。

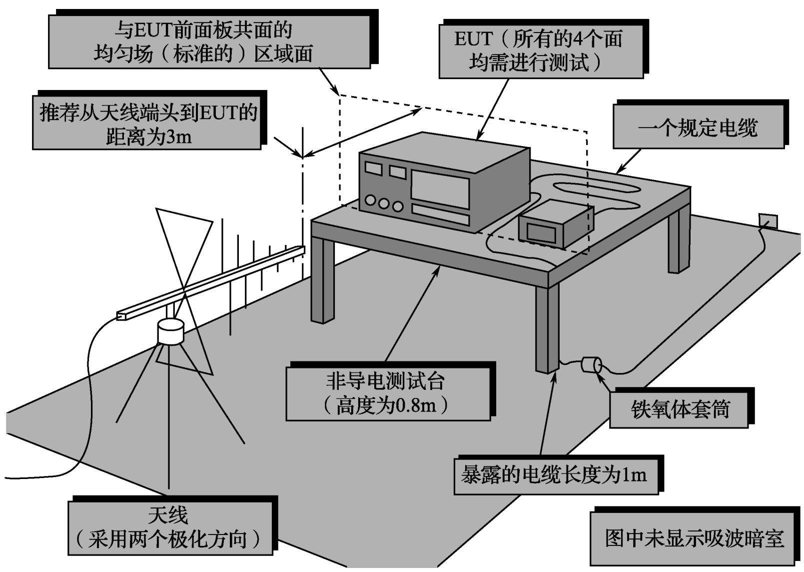



图 4-4-12　RF 抗扰度测试装置

它的基本组织部分包括有：一个 RF 信号源、一个宽带功率放大器和一个换能器。这里所指的换能器实际上就是一组典型的天线，但也可以是一个传输线单元或一个带状线。但只有在上述的两种替代方法（传输线和带状线）的使用可以等效于屏蔽室方法情况下，标准才允许使用这些替代方法。这样一来，使用这两种替代技术的测试并不会比标准方法更为简单。我们都知道，不论是标准方法还是替代方法它们都会在 EUT 的位置上形成一个场，但为了精确控制该位置上的场强，必须采用某些措施来控制和调节馈送到换能器的电平。一个专业测试实验室通常都会将这些部件与计算机接口，以利用计算机来控制自动频率扫描和电平的调节功能。

### 4.6.2　信号源

任何可以覆盖并输出所要求频率范围（就 EN61000-4-3 而言，为 80 ~ 1000MHz）的 RF 信号发生器都能满足测试的要求。但它的输出电平必须与功率放大器的输入要求相匹配，失配不应超过几分贝的范围。这是典型的 0dB 的，因此不是问题。

具体地讲，EN61000-4-3 要求信号发生器能够输出由 1kHz 调制的，调制度为 80% 的正弦 RF 调制波。有些产品的自身的标准规定有其他的调制类型；例如，一个警报系统的抗扰度标准 EN50130-4 要求 1Hz 的开关调制。这类调制方式并不是所有信号发生器所能提供的。

通常都会使用一个综合性的信号发生器来覆盖所要求的整个频率范围。而整个频率范围又在测试系统软件的控制分割成分离的步进频率段。所要求的频率精度则取决于是否 EUT 对干扰会呈现出任何窄带响应。倘若还希望对一些特定频率的响应作进一步调查研究的话，信号发生器还应具有频率的手动设置能力。要注意，在信号发生器改变频率范围或执行频率步进时间不允许引起瞬态电平的改变。因为这个瞬态电平的变化将会被放大器所放大，并改变施加到 EUT 上的瞬态场，从而造成一个错误的敏感性测量结果。

### 4.6.3　RF 功率放大器

信号源自身通常无法提供足够的输出电平。所以将需要一个功率放大器来增加输出电平。所需要的输出功率取决于必须在 EUT 位置所建立的场强以及所使用的换能器的特征。在使用天线作为换能器的条件下，除了无线系数以外，一个无线还需要由在规定距离上所能提供的给定场强所要求的功率来表征。这个参数既可以通过直接做出规定也可以通过无线增益来确定。无线增益、馈入天线的功率以及远场的场强三者之间的关系可以由下式表述：

$$Pt = (r \times E)^2/(30 \times G)$$

这里，

$Pt$——天线的输入功率，单位为 W；

$r$——远场位置与天线间的距离，单位为 m；

$E$——在距离 $r$ 上的场强。单位为 V/m；

$G$——全方向上的数值天线增益［反对数 $\log(G_{dB}/10)$］。

一个宽带天线的增益将会随着频率的改变而变化。因此，对一个给定场强所要求的功率也会随频率的改变而变化。图 4-4-13 所显示的是在距离为 3m 上，要求一个 10V/m 的未调制场强情况下，随着从图中曲线可以清楚看到，在频率较高时所需要的功率也就较小。这是因为天线的对数周期单元具有较高的增益的缘故。我们还可以清楚地看到，在频率低于 80MHz 时，双锥形单元所要求的功率会急剧增加。其部分原因是所取的用于辐射抗扰度测试的最低频率就为 80MHz。虽然后继研制的宽带天线已改善了这种状况。

功率输出与带宽之间的函数关系是选择功率放大器的最重要的参数。它在很大程度上决定了功率放大器的成本。现今，可供选用的功率放大器不仅能够完全覆盖 80 ~ 1000MHz 的频率范围，而且还可以针对特定的天线和所要求的场强进行最佳化。请读者注意的是，除非天线处在最佳匹配状态，馈送到天线的功率（净功率）并不等于由放大器所提供的（输出）功率。特别是在实际应用中，要求天线处在最佳匹配状态是不切实际的。事实上也做不到。在高电压驻波比（VSWR）的情况下（比如，工作在 70MHz 以下的一个双锥形或标准双对数天线）将会将大部分放大器提供的功率反射回放大器。这时不仅效率低下，而且还会对放大器造成损坏。估计到在较大距离上或要求较高电平的测试需要，EN61000-4-3 要求的调制度为 80% 。它与非调制时的要求

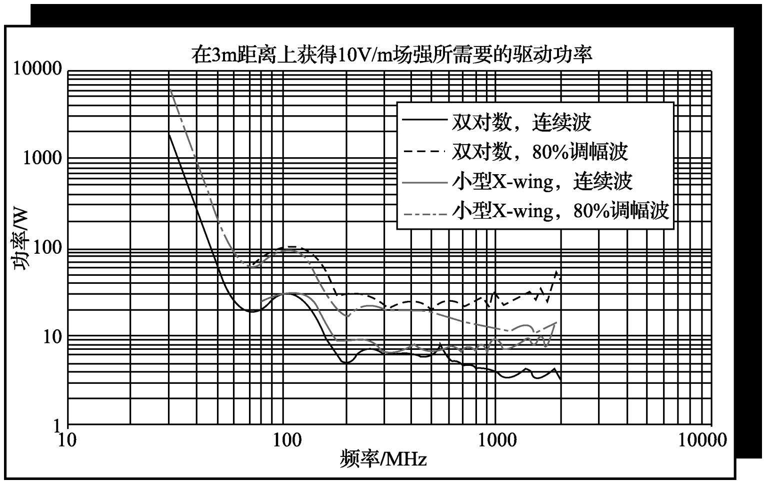



图 4-4-13　双对数天线根据频率不同所要求的功率也不同

相比，对瞬间功率的要求增加系数为 5. 1dB（即，3. 24 或 $1.8^2$ 倍）。图 4-4-14 显示了上述这个情况，并对这个值的得出做了简单计算。

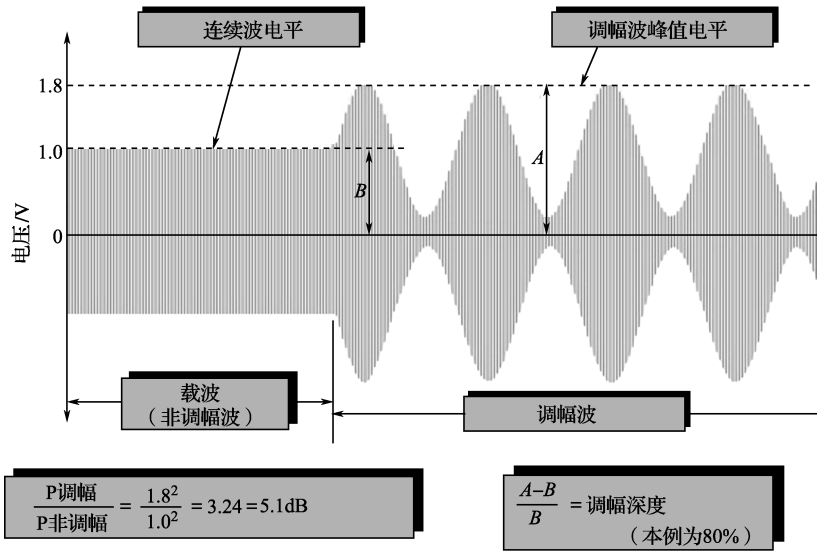



图 4-4-14　调幅波与非调幅波（连续波）

假如系统采用其他类型的换能器，诸如 TEM 室或带状线而不是一组天线，那么对一个给定的场强所要求的功率输出要低得多。因此这里在要对所使用的换能器类型和放大器输出功率之间直接做出权衡，以取得最佳的效价比折中方案。

在对一个功率放大器制定技术规范时，还应该考虑到下列的因素：

1）线性度：RF 抗扰度测试允许某种程度的失真，但不应超过所规定的失真度要求。因为这些失真会以测试频率的谐波出现并可能造成 EUT 的虚假响应。根据标准所规定的，失真产物相对载波应至少为 −15dB。

2）强度（坚实度）：放大器应有能力在满功率条件下继续运行。既不允许自身停止运行也不允许进入无穷的电压驻波比状态，也就是说不允许存在一个开路或短路负载。要知道，测试天线从来都不是十全十美的，测试工程师的工作实践也是如此！

3）功率增益：在整个频段内以及在具有一定的安全裕度条件下，从一个预定的输入信号电

平必须能够获得放大器的满功率输出。

4）可靠性和可维修性：在一个典型的测试措施中，有些放大器往往会处在测试或维修人员无法接近的位置。但当它们出现故障时，必须又要有某种程度的保证，可以通过各种途径迅速修复它们。

## 4.6.4　场强的监测

在测试过程中，最基本的一点是要能够保证在EUT位置上的具有正确场强。由于EUT本身和测试室内壁所引起的反射和场的畸变会造成与在自由空间中所预期的场强值有很大的不同。并且，这些值会随着频率段的扫描而发生变化。

通过使用一个宽带场强传感器可以对RF场进行监测。这个监测过程通常以采用小型双极天线和检测器在三个正交平面中重复使用来完成的。因此包括EUT的整个装置会敏感于任何极性的场。极端简单的传感器形式是由电池供电的，带有自身指示仪表的这样一个单元，从而测试人员可以连续地观察场强，并以手动方法来调整输出电平。一个较为精密的装置则使用光纤来传送传感器输出到显示器的数据。这样做的好处是，场强不会受到所使用的外部电缆的骚扰。场强传感器并不是那么特别线性的一个元器件，其中部分原因是由于它的简单性。所以，我们推荐要以与它们最为常用的场强、相同的场强为依据对它们进行校准。另外还要意识到的重要一点是在信号为一个调制信号的情况下，它们会给出读出误差。所以，在对它们进行精确的电平设置时必须使用一个非调制场。

EN61000-4-3中还对功率控制规定了可以使用的替代方法。这涉及要对空的测试室（没有EUT存在）进行预校准。首先在没有设置EUT的空测试室内在每个频率上，对产生一个给定场强所要求的功率进行逐个测定，然后再将EUT设置在测试室内，并在每个频率上施加与上述相同的功率做再次测定。这个方法的基本原理是我们所需要的只是取得由于EUT的存在对场的骚扰所造成的面值（差值）。换句话讲，我们并不打算或试图通过监测并按照校准时EUT位置上的场去修正它们。代替的是，我们只是将不存在EUT时所测量到的场作为一个控制参数而已。

上述这个方法只有当场的均匀度非常接近所定义的均匀度时才是真正可行的。但要真正做到这一点，则会大大提高对测试室的吸波衬砌的要求。但在已具有一个设计良好的吸波室的条件下，这个方法是我们大力推荐使用的一个方法。但在使用这个方法时要注意两点：

1）在预校准测试中所要控制的参数最好是放大器的输出功率（正向功率），而不是馈送到天线的净功率。

2）倘若在引入EUT以后，并没有造成天线（辐射）特性的重大变化，并且天线特性又决定着最大可能分离距离的话。

## 4.6.5　换能器

正如前面所讨论过的，辐射场可以由天线产生。所以，也可以用你已有的相同天线进行辐射发射测试。比如双对数、双锥型和对数周期天线就是用于此目的几个很好的例子。由于这些天线对功率的承受能力会受到安装在天线馈电点上的平衡－非平衡变换器的限制，所以在使用中要确切了解这些天线在抗扰度测试过程中是否会遇到意外的电气损坏。这类变换器是一个有铁氧体芯的1∶1宽带变压器所构成。这将双极天线的平衡馈电信号转换成可以与同轴电缆的非平衡连接器相连接的非平衡信号（因此缩写为：bal-un）。它作为天线的一个组成部分，在购买天线时由供应商提供。在天线校准时，要将该变化器的耗损作为一个系数考虑其中，但通常这类变换器的损耗都非常小。但无论如何，向天线提供的功率总会有一部分转化成造成变换器芯和绕组发热的

热能。这就使得天线所能承受的最大功率受到了很大的限制。

宽带天线很容易形成，高电压驻波比，特别是在低频时的双锥形天线。这意味着有相当一部分的馈电功率被反射回信号源，而不是被天线发射出去。这进一步意味着在这些频率上天线发射效率的低下。图 4-4-15 显示了三种双对数天线的典型 VSWR 的频率响应曲线。由于人们对用于抗扰度测试的天线作了大量的改进，图中显示的加长型的（X－Wing）曲线要比标准型的天线约有了相当程度的改善。当用于辐射发射测试时，天线的平面极化要求完成两个测试：一个是水平极化测试，一个是垂直极化测试。

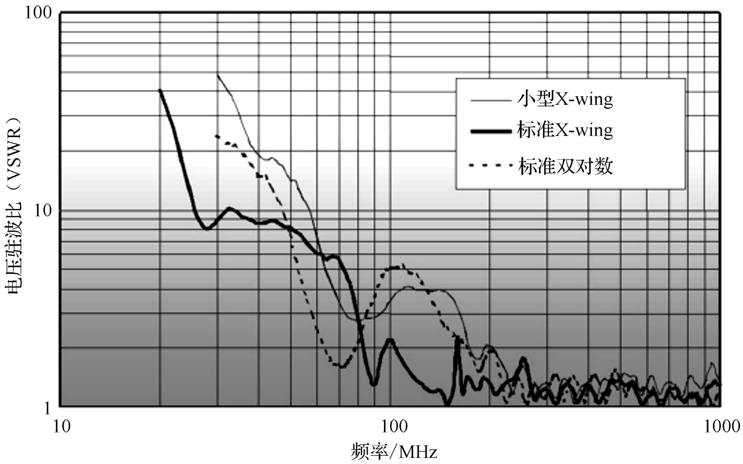



图 4-4-15　双对数天线的电压驻波比

## 4.6.6　测试设施

RF 抗扰度测试需要一个专门的测试区域。这个专门的测试区域也可以与发射测试共享。这就要求该区域中包括有 RF 场发生设备以及更为重要的是要求在一个屏蔽室内进行。

**屏蔽室**

在许多标准中都规定了覆盖整个频率段的 RF 抗扰度测试要在一个屏蔽室内执行以防止对其他无线电设备运行的干扰。所推荐使用的屏蔽室的屏蔽性能在频率为 10MHz～1GHz 范围内至少要有能力形成 100dB 的衰减，举例来讲，一个内部场强为 10V/m 的话，那么在屏蔽室外部所测量到泄漏场强应不会大于 40dBμV/m。这个屏蔽衰减能力取决于屏蔽室的构造方法：一个典型的高性能屏蔽室通常都是由预制的用钢木夹板方式建造。而夹板与夹板之间又以焊接或钳夹方式装配在一起。通风孔洞通常都会使用蜂窝状板面。而且这类屏蔽室基本上都不会设计有窗口。所有的进入屏蔽室的电气线路在进入屏蔽室前都要经过滤波。而人员和设备进出的门的结构是屏蔽室的关键组成部分。它通常都有一个以双面摩擦接触刃面的门来与它四周的柜相接触。而接触件大多都是由铍铜材料制成的指簧制成。

另外，屏蔽室还需要将测试和辅助仪器与 RF 场隔离。而互连接电缆在离开屏蔽室时，还应该完成自身的适当屏蔽和滤波。除上述外，制造厂商通常不会提供一个可拆卸的隔板。该隔板上通常也都会安装有可互换的 RF 连接器和已滤波电源以及信号用连接器。这对一个专业的测试实验室特别重要。因为它的不同客户很可能使用的是各种不同种类的信号和电源电缆和/或连接器。另外，测试实验室还必须能够为各个用户提供与之相适应的各类滤波器。除了进行 RF 抗扰度测试以外，由于一个屏蔽室都建立有自身的良好地参考面和电磁静区。所以它还可以适用于其他的一些 EMC 测试。下面的图 4-4-16 所示的就是一个典型屏蔽室的大致布局。

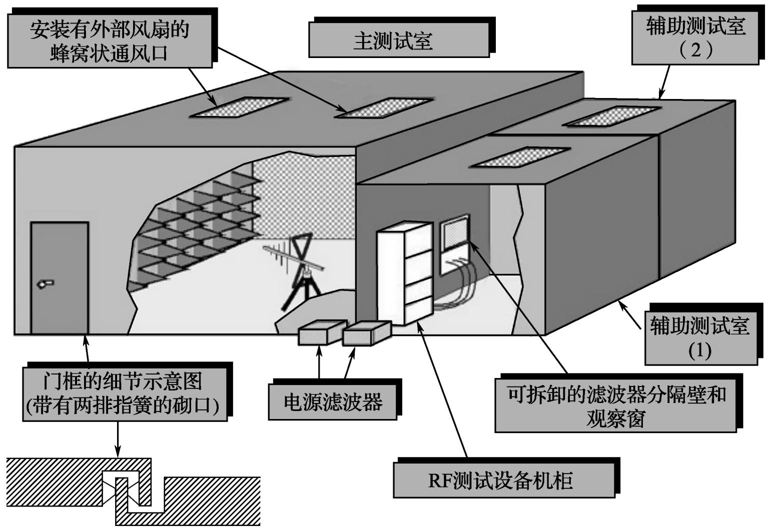



图 4-4-16　典型的屏蔽室设置

## 4.6.7　室谐振

任何普通屏蔽室（有时也称之为无衬砌屏蔽室）都会由于它的尺寸大小和在不同频率时的不同位置上呈现出场的峰值点和零点。屏蔽室越大，谐振频率（室谐振频率）就会越低。在屏蔽室内进行发射测试时，这个现象会引起一系列的问题。只是不同尺寸的屏蔽室发生谐振的频率不一样而已。例如，对于一个尺寸为 3m × 3.5m × 6m 的屏蔽室而言，估算的最低谐振频率约为 50MHz。

为了阻尼和/或抑制这些谐振，屏蔽室内部应衬砌有吸波材料。这类吸波材料通常是做成尖锥形的掺碳发泡材料。它的采用大大地降低了屏蔽室内壁的反射。倘若屏蔽室的所有内壁（包括地面）都衬砌有这类吸波器，人们通常称它为吸波室。例如，在进行符合性抗扰度测试时，就必须使用这类吸波室。倘若屏蔽室的地面没有衬砌吸波器的话，则称之为半吸波室。由这类吸波材料构成的吸波器价格非常昂贵。一个吸波室的造价将至少是一个普通屏蔽室造价的一倍。

另一种可供选用的吸波材料以及由它制成的吸波器是铁氧体和铁氧体贴面或铁氧体栅网。这些材料不仅已广泛获得使用，而且在抑制室谐振方面有着极好的性能。但铁氧体不仅也很昂贵而且很重。这会给安装和对它们形成机械支撑方面带来许多问题。现今，正日益广泛使用于现代测试设施的一个折中办法是将铁氧体和尖锥形吸波器结合使用于同一个屏蔽室。由于对较低频率的抑制将由铁氧体材料构成的吸波器承担，从而可以仅使用体积较小的尖锥形吸波器，这是因为它们仅承担对较高频率的抑制。这类新型的吸波室可以抑制高达 1GHz 频率的室谐振。

## 4.6.8　场均匀度

在较高频率下，由于测试室谐振所引起的驻波就能导致在一个相当小的容积内的场强有着明显差异。可以肯定讲，这样的容积可以甚至更小于 EUT 所占据的容积。作为对吸波衬砌有效性的实际测量，以及对实际测试中所使用的场强进行校准，EN61000-4-3 对场均匀度的测量作了具体规定。规定中指出，要将一个准平面区域分割成具有 16 个交叉点的网格状，并对这 16 个交叉点上的场强进行测量（请参阅图 4-4-17）。而且这个校准测量要是在没有 EUT 存在的情况下进行。而且该网格化平面相对应于 EUT 的前表面位置。规定还指出，倘若在 75% 的测量点上（即 12 点）所测量到敞场强允差（各点之间场强的相对差异）在 −0dB/ +6B 以内的话，则认为场均匀度是可以接受的。但若在测试报告中能加以特别说明的话，那么超过 +6dB 的允差也是允许的。

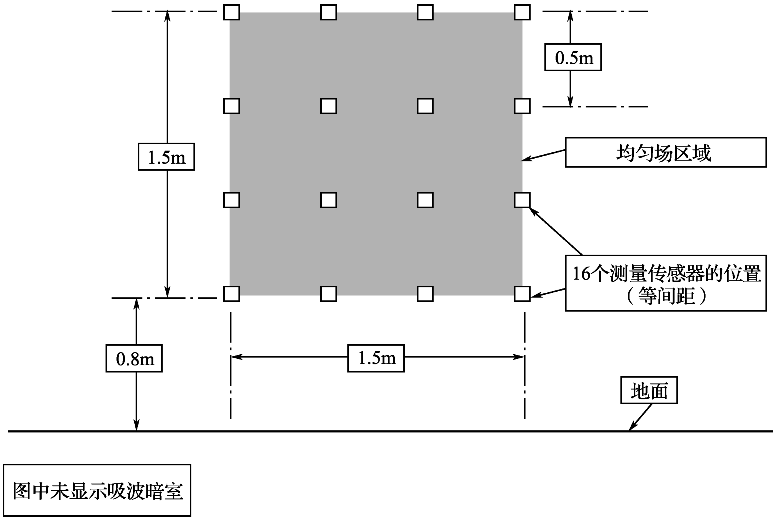



图 4-4-17　IEC61000-4-3 中规定的场均匀度测量区域示意图

采用上述的非对称允差方法（－0dB/＋6dB）是要保证所施加到 EUT 的场强在测试过程中决不会出现小于所规定的水平。但这样做也意味着高达系数为 2 的超值测试也是可能的。图 4-4-17 显示的是所推荐的场均匀度规范的几何学。对于较小的 EUT 来讲，较小的均匀面积，比如，在 1$m^2$ 区域中采用 3×3 个测量点则也是可以接受的。

## 4.6.9　辅助设备

除了 RF 测试设备以外，测试中还需要一套辅助设备。其中主要是要具有某种屏蔽室内部与其外部间进行通信联络的手段，以便在不影响或不被 EUT 影响的情况下以用来监测 EUT 的性能。诸如防 RFI 的 CCTV 设备、专用通信装置或者光纤数据通信连接。

## 4.6.10　测试方法

标准化抗扰度测试方法所关心的主要问题是必须确保测量的可重复性。往往由于未能确切定义对所涉及的一些主要参数进行特别的测试通过与否的临界值（阀值）确切定义，而使抗扰度测试复杂化。所以，在测试前应该做的是（希望如此），明确定义所要施加到 EUT 上的干扰电平以及 EUT 对干扰所应该做出的反应。在测试过程中，则要将注意力集中在保证所施加的电平尽可能的恒定，这就意味着施加（电平）的方式也应尽可能保持不变。

## 4.6.11　初步检查

执行某些初步检查是必须执行的。并要通过这些初步检查来发现最有疑问的 EUT 配置和操作模式。假如，希望可以相当宽松的裕度通过符合性测试的话，为了故意造成故障，可能需要有目的的施加明显大于所定义的场强从测试观点出发，希望以此使在最初所规定的 EUT 配置和运行条件下会造成在某些频率和电平上运行的变化（故障）。一旦发现一个敏感点，可以进一步通过改变 EUT 的定向、电缆布局、地系统和天线极化来找到在该频率上引起故障的最低电平。相类似的，也可以改变 EUT 运行模式来寻找最敏感的模式。假如这个过程不是测试仪器正常连续运行的一部分的话，那么有充分的理由要为此编写专用测试程序来连续地执行最为敏感的模式。

## 4.6.12　符合性测试

一旦 EUT 的灵敏配置被建立，就应该对它仔细加以说明，并在整个符合性测试过程中，严

格地保持它。在测试过程中改变配置会造成测试失去它的有效性。总之无论在什么时候，设备都应该尽可能地按照典型安装条件下进行测试。这包括在电缆增益保持在原位条件下，导线和电缆的连接都应该尽量接近正常应用时的运行状态。

正如在图 4-4-12 中所示的，暴露在测试场中的默认电缆长度为 1m，而超过的部分应在通过钳夹式铁氧体滤波后尽可能沿着吸波室的金属地面铺设（或壁）。但对布线方法已做出规定的情况下，那就应该按照已规定的方式去做。例如，在一般工程实践中，大都不会对过程控制 I/O 电缆的长度做出什么规定，所以我们在测试中就应采用它的默然值：1m。但在比如对一个打印机进行测试的场合，假如制造厂商业规定计算机与打印机的连接电缆长度为 2m 的话，并且倘若计算机也位于测试环境中时，那么在测试过程中打印机和计算机都应该设置在木制的测试台上，并且两者之间必须使用所规定的 2m 长的连接电缆。但假如计算机是设置在吸波室以外的话，打印机电缆则必须加以延长并与安装在屏蔽室壁上的穿壁式连接器相连接。此时所适用的暴露长度则应为默认的 1m 值。

假如 EUT 是落地式的（比如机柜式操纵台），它应按照与地面隔离的方式坐落在地面上。否则的话，它也应被设置在一个木制测试台面上。天线通常至少要离开 EUT 1m 远。但假如天线在更远的距离上仍能产生与上述相一致的适当场强的话，则距离更远一些会更好。这里推荐的距离是 3m。过于靠近会影响天线所形成的场强的均匀度。由于天线和 EUT 之间的互耦合，会使所使用的替代方法会失去原有的有效性。

在整个扫描过程中，要对所选择的代表 EUT 运行的参数于以监测。虽然测试工程师的眼睛仍然是最为普遍使用的监测仪器，但我们这里推荐使用与 EUT 相连接的自动数据捕获和分析系统。

对大多数的电子设备而言，总共需要完成 8 次扫描。在天线处在一个极化条件下，要对 EUT 的四个面向天线的表面分别逐个进行扫描。然后改变天线的极化条件。再次重复对 EUT 四个面的扫描。所以，总共要完成 8 次扫描。但假如设备有可能在任何平面方向上使用的话，比如一个电话手机。那么还应该对另外两个附加的方向面进行扫描。换句话讲，还要在手机的底部和顶部面对天线时进行扫描。这样一来，总扫描次数将增加至 12 次。

## 4.6.13　扫描速度和步进尺度

很明显，测试时间的长短以及测试所需的花费在很大程度上取决于扫描速度的选择。但扫描速度也会影响到 EUT 的性能。根据标准的规定，不论是手动还是自动扫描的信号发生器，它对整个输出频率范围的扫描时间不应长于 $1.5\times10^{-3}$ 十倍频/每秒。这个速度取决于 EUT 的响应速度和/或信号发生器的频率步进的尺度。在信号发生器能自动步进频率的话，典型的步幅为 1%。那也就是说，每个测试频率是前一个测试频率的 1.01 倍。所以说，这种步进是对数型的。

在步进应用中，至少要保证每一个步进留有足够的，让 EUT 做出反应的停留时间。后增的响应时间显然直接影响到整个测试时间的长短（测试时间的延长）。例如，测试的频率范围为 80～1000MHz，步进的步幅为 1%，停留时间为 3s。从理论上，整个测试时间应为 12.7min（然而在实际应用中，总的测试时间会受到控制软件的制约，所以，总的测试时间可长达 30min）。

但也有许多系统对扫描速度并不敏感。这是因为所施加的 RF 的解调倾向于会具有一个相当宽的带宽。再加上，由结构和耦合谐振所引起响应都是低 Q 值的，所以，会有几兆赫的宽度。但另一方面，一个 EUT 的一些对频率敏感的功能很可能具有非常窄的检测带宽，因此，所产生的响应仅在某些特定频率才会检测到。假如通过这些频率的扫描速度太快（或步幅太大），那么，可能会错过这些频率。所以，EUT 内部功能的宽带敏感性会比宽带的敏感性差 20～30dB。所以，掌握 EUT 内部功能的有关知识是测试人员应有的基本条件，否则的话很有可能需要更为复杂的测试步骤和方法。

# 第 5 章　传导抗扰度测试

## 5.1　传导抗扰度测试简介

连续地传导 RF 抗扰度测试涉及将 RF 电压或电流注入与被测设备（EUT）相关联的每根电缆。

传导 RF 抗扰度测试的目的是要模拟与无线电发射机以及在低频运行的 RF 制造设备靠近的 EUT 和与它相连接的电缆的抗扰度性能。倘若使用本篇前一章中所介绍的辐射 RF 抗扰度技术通常不太容易进行此类测试。由于在频率远低于 80MHz 时，在典型的测试设施中很难产生均匀场。况且在低于 80MHz 频率时，普通尺寸装置的抗扰度性能通常会与电缆间的耦合有关。因此在这样的频率条件下，选用电缆的传导测试来代替辐射方法是相当合理的。况且，传导 RF 抗扰度测试在正确执行情况下的花费也要比辐射 RF 抗扰度测试低。一个用于完整符合性测试的完整系统将不会超过 15，000 英镑。

EN61000-4-6 是产品系列或通用抗扰度测试最新协调标准所采用的传导 RF 抗扰度基本 EMC 测试方法。所以为了获得符合产品，这里所介绍的一些替代传导测试方法在实践中都会尽可能的沿用 EN61000-4-6 的方法学。

根据 EN61000-4-6，对一些小型产品应考虑采用范围为 150kHz ~ 230MHz 来作为传导测试的测试频率范围。但对一些较大的产品，测试的频率范围则为 150kHz ~ 80MHz。带有短电缆的小型产品可以不需要在低到 150kHz 频率上完成测试。在 EN61000-4-6 的附录 B 中，对测试频率范围和 EUT 的尺寸间的关系有着详细的讨论。但要记住，对一个给定类型的 EUT，采用规定了频率范围和测试电平的 EMC 指令协调标准（不论是产品系列还是通用的）会更为贴切些。一般来讲，当使用自申报符合程序来代替标准申报途径符合 EMC 指令时，将不允许自己选择频率范围。

EN61000-4-6 的不足之处是，它仅仅要求再测试中注入共模 RF，而未对可能会存在于电网电源和其他类型电缆中的差模 RF 进行测试。在频率低于 10MHz 以下时，差模噪声很可能是一个值得注意的问题。特别是所涉及的产品和开关电源与其他噪扰的技术共享用一个电网配电源的情况下，几乎肯定会是一个大问题。

在实际应用中，大多数传导 RF 测试方法的另一个不足是所有与产品相关联的电缆都会同时暴露在电平不断变化的 RF 传导噪声中。但大多数测试方法每次仅能对一根电缆形成注入。但客观现实是，由于不同电缆中的频率会很不相同，并会不可避免的引起交叉调制效应。但用于模拟的单频率测试方法则无法做到对所有的电缆或多个电缆同时形成注入。这是所有标准化传导测试方法的一大弱点。

然而，我们仍是有可能通过改进这里所要描述的测试方法来对差模抗扰度进行测试。并用相同的或不同的 RF 激发（源）同时对多根电缆进行测试以确保实际应用的可靠性。

在所有所涉及的辐射 RF 抗扰度测试方法中都存在下列几个主要问题：

1）如何将具有合理精度的 RF 电压（或电流）注入 EUT 电缆；

2）如何防止测试中的泄漏以及可能引起的干扰；

3）模拟和数字半导体对 RF 的非线性敏感度；

4）如何确定一个合理的工程裕度；

5）如何对 EUT 进行监测以判断并防止测试过程中它的性能下降超过允许范围。

在我们对测试方法本身进行正式讨论以前，先就上述这些问题进行讨论会大大帮助我们对测试方法讨论的理解。

### 5.1.1　注入一个合理精度的 RF 电压（或电流）

EN61000-4-6 分别就如何对它所采用的三个不同类型测试感应器进行电平设置步骤及校准做了介绍：

1）使用耦合-去耦合网络（CDN）的直接电压注入法；

2）使用 EM 钳的感应电压注入法；

3）使用大电流注入（BCI）的感应电流注入法。

在 EN61000-4-6 中所描述的校准步骤可用于许多这里所要介绍的替代方法。

### 5.1.2　防止泄漏

当将 RF 电压或电流注入电缆时，电缆可以起到类似一个天线的作用。并将它们以电磁辐射的方式再辐射（泄漏）出去。EN61000-4-6 中所推荐使用的耦合-去耦合网络（CDN）和电磁（EM）钳感应器会在它们的辅助设备一侧的电缆长度上（通常会较长）提供足够数量的去耦合，以防止这部分电缆上的泄漏，同时也保护了辅助设备。所以说在使用这两类感应器时，只有在 EUT 一侧的电缆上会具有高电平的 RF。但由于它们通常都会很短，所以在 80MHz 频率以下，它们不会变成非常有效的天线。

虽然电流注入（BCI）感应器会将相同的电流注入上述两侧的电缆中，但由于在辅助设备侧的电缆较长，所以在该侧电缆上的辐射也就可能要强一些，有时会强很多。这类泄漏可以通过在 BCI 感应器的非 EUT 一侧电缆上增设大量的、由两个中空半圆柱体构成的夹钳式铁氧体 RF 抑制器予以降低。这种抑制器的设置位置应尽量靠近感应器为好。通常，铁氧体的总长度为 20mm 也就足够了。

有些专家推荐，传导抗扰度测试应在屏蔽室或屏蔽帐篷中完成（假如封闭部分的尺寸类似于一个房间的大小，则不需要在其内部安装任何 RF 吸波器），以防止来自电缆/EUT 泄漏引起干扰问题。但另一些专家则认为泄漏似乎相当低，从而测试不需要在屏蔽室内进行。

也许最好的方式是，假如没有一个现成的屏蔽可用的话，首先应该了解在测试区域附近是否还有其他敏感的电子设备或无线电接收天线存在；其次是该传导测试是否要使用高激发电平（比如用于工业设备的）；第三，是否对大型 EUT 采用超过 80MHz 的测试频率或对任何尺寸的 EUT 采用超过 230MHz 的测试频率。假如上述的任何一项成立，那么最好将传导测试移至屏蔽室或屏蔽帐篷内进行。如前所述，屏蔽帐篷具有拆卸、搬迁和储存都很容易的优点。

### 5.1.3　模拟和数字半导体器件对 RF 的非线性敏感度

即使电子电路对场的变化的响应是线性的情况下，测试的可重复性就已是一个大问题了，更何况数字和模拟元器件对它们的响应是非线性的（典型的是平方律解调响应，有时称为平方律检波）。结果是注入的 RF 电压或电流电平或者 EUT 和它的电缆的设置稍有改变，就可以使顺利通过的测试变为测试失败，反之亦然。

关于上述问题以及测试可重复性和工程裕度两者之间所隐含的重要关联。已在本篇前面的第 4 章中的第 4.2.2 小节有过详细的讨论，这里不再重复。

EN61000-4-6 中使用的是调幅波：调制信号为 1kHz 的正弦波，调制深度为 80%。因为模拟和数字电路队 RF 的非线性响应，所以对一个 80% 调幅波的解调会增加 RF 电平（增加调幅波的峰值）。作为结果，而导致的电路误差可高达 224%。因此，这里所要描述的所有替代测试方法

都应该使用类似的调幅测试激发源。

### 5.1.4　确定一个工程裕度

即便是由一个被授权当局所认可的专业测试实验室来 完全按照 EN61000-4-6 的规定进行测试也仍不能保证在每次测试中，一个给定的 EUT 和它的电缆会暴露在完全相同的 RF 激发中（比如说在 ±3dB 以内）。仍然会由于模拟和数字电路对 RF 响应的非线性以及由于元器件和装配存在误差（对 EMC 来讲，它们是无法控制的因素），连续生产的产品总会具有不同的抗扰度性能，所以我们建议要对产品确定一个工程裕度。

当采用 EN61000-4-6 所规定的完整符合性测试方法时，测试一个产品样机时，应在测试电平设立为至少高于所规定值 6dB 以上时（比如，用 6V rms 来代替 3V rms），产品仍能满足所要求的功能技术规范。当使用的测试方法与 EN61000-4-3 方法相比有明显差别的话，正如在图 4-5-1 中所示的，我们推荐建立一个更宽的工程裕度。

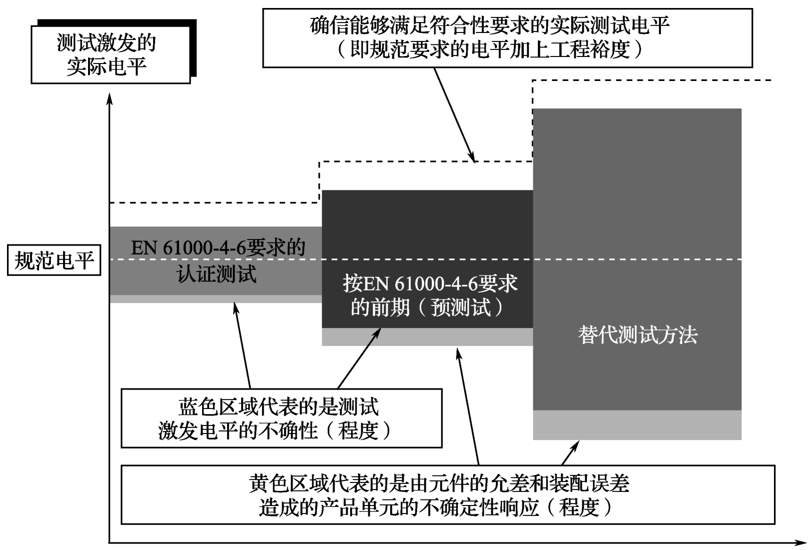



图 4-5-1　工程裕度的重要

从前一章的讨论中我们已知道，使用替代的辐射抗扰度测试方法虽然可能会节省成本，但往往会导致留有过高的工程裕度（有时称之为度工程或量工程）。在使用替代测试方法时，要使产品在具有必要的工程裕度条件下通过测试所造成的花费的增加要与在加权情况下与进行原有测试所需费用做出比较，以达到既能有适当的工程裕度下通过测试，成本又不会过高。

### 5.1.5　对 EUT 性能进行监测，以便防止它的性能在测试过程中会下降过多

允许在传导 RF 抗扰度测试时和测试以后功能性能的下降的程度往往在产品系列本身的标准中（有时称为商规，比如 EN55024）已有所规定。但假如采用的是通用标准，比如 EN55082-1 或 EN55082-2 的话，所有所需要做到的是产品的性能不会比产品制造厂商所提供的数据手册中给出的最低技术规范标准更差即可。当然这个要向用户提供的产品技术规范是要以一个给定的使用市场环境可以接受为先决条件的。

在本篇前一章的第 4. 2. 5 小节中曾就考虑过如何对产品的功能性能进行测试。特别是假如产品是要在没有安装吸波器的屏蔽室内完成测试情况下的问题作过较为详细的讨论。所以这里不再

重复。

## 5.2　替代的感应器和测试方法

替代的传导 RF 抗扰度测试用感应器和测试方法都可以用于本篇第 1 章就介绍过的所有 6 种测试目的。就其中的有些测试目的而言，这里所要描述的替代方法与 EN61000-4-6 方法相比，都会有它自身的优点。

就除了符合性测试或预符合性测试以外的所有其他测试而言，采用的是否是一个已校准测试并不重要，因为对国家物理标准来讲，采用未校准的定量测试进行研究性测量是不允许的。但它对要求具有可重复的所有测试则却是很重要的（采用一个已校准测试）。所以要求所使用的测试设备和测试方法学具有一致性。有关这一点的更为详细讨论，请参阅后面的第 5.5 节。

在一个抗扰度测试失败后对产品进行修复工作时，你已大致了解到 EUT 是在哪些频率上没有通过测试的，因此仅需要在这些频率上进行重复测试就能迅速发现问题所在。然而，假如你在试图修复已知的抗扰度问题时对产品和/或与它相关的电缆做出任何改动的话，你则必须在整个频率范围内重新完成测试。原因很简单，万一你所做的一切只是对问题的重新调谐，结果是问题完全有可能会再次出现在不同频率和/或频率段上。

在进行设计和研制测试期间，要尽可能再现被测电路的最终装配（比如屏蔽、大地搭接、与金属物体或金属结构间的距离等）。这是因为在最终产品的构成状态中所存在的杂散电感和电容可以对电路的 RF 性能起到决定性的影响。因此在测试文件中（照片将会更为有用）要尽量仔细地记录测试装置装配和设置的所有细节。

### 5.2.1　近场探头

在本篇前面第 1 章中的第 1.1 节和图 4-1-1，图 4-1-2、图 4-1-3 和图 4-1-4 中所介绍的近场磁场和电场探头都可以用来为 RF 抗扰度测试中的骚扰源进行定位。它们在和 PCB 和 IC 设计和研制测试中以及在一个正式的抗扰度测试中用来发现和确定抗扰度问题源中的确十分有用。

虽然环探头只是产生局部场而不是直接将电压或电流注入一个电路，但在传导 RF 抗扰度测试中它们仍然可以用来有效地找出哪些电路、晶体管或 IC 是 EUT 中的薄弱环节（点）。在频率范围为 10～100MHz 情况下，所需要的环探头的直径大约为 50mm 左右。当频率低于 30MHz 时，使用多匝的环探头来代替尺寸庞大的单匝探头，在不提高功率放大器的输出功率时，仍可以对 EUT 施加较高的 RF 激发电平。有关近场探头的使用读者可以参阅本篇上一章中的第 4.3.1 小节的有关介绍。

### 5.2.2　电压注入探头

类似于本篇第 1 章图 4-1-2 中的针状探头可以用来直接将 RF 信号注入导体和元器件引线。它们也是 IC 和 PCB 设计和研制中以及用来确定造成符合性测试失败问题所在部位的很有用的工具。

当将它们用来对电网电源和其他高电压导体注入时，它们需要使用一个高压 Y 类电容。在频率高到 1MHz 时，所使用的电容值大约为 100nF 左右。在频率高到 10MHz 时，则可以使用大约在 10nF 左右的电容以及在 100MHz 时的 1nF 电容。假如由于电容的介入，而使负载影响到电路的运行，那么应该适当的减小所使用的电容值（比如分别减小到 1nF、100pF 和 10pF）。但在较低频率时，这样做很可能要求较高的 RF 驱动电压。有关这些探头使用的更多内容，请参阅本篇第 4 章的第 4.3.2 小节。

### 5.2.3 串扰注入技术

另外一个将 RF 注入电缆的注入技术是：

1）将驱动 RF 注入一根紧着要被真正注入的电缆；

2）驱动 RF 进入在 EN61000-4-4 中用来快速瞬态猝发测试的电容钳；

3）注入一段屏蔽的锁扣管（一种用拉链形成锁扣并形成屏蔽的电缆导管）或用铝/铜箔缠绕的电缆。关于这个技术的更多内容，请参阅本篇前面一章的第 4.3.3 小节。

### 5.2.4 有运行许可证的无线电发射机

倘若它们（有许可证的无线电发射机）工作在与传导测试相同的频段上，那么它们也可以用于传导测试。它们的使用方法与用于辐射 RF 抗扰度测试时完全相同。所以，它们在使用中会有着与后者有着相同的问题和限制。

### 5.2.5 大电流注入（BCI）

BCI 不仅是一个非常有用的测试方法，而且它的应用也非常简便。只要将它的电流注入感应器［它基本上就是一个简单的 RF 电流变换器（有时称为电流互感器）］夹钳在被测电缆上即可。在航空、军事和汽车工业中它是一个很受欢迎并常被采用的技术。在这些工业的 EMC 标准中（比如民用航空的 DO160；DEF STAN（英国国防标准）59-41 的 DCS02 测试的第三部分；汽中工业中采用的 SAEJ1113-4 和 ISO11452-4：1995）。它也是 EN61000-4-6 中所介绍的一种用于符合性测试的替代方法。本章后面还要就它作进一步的介绍。

显然，飞机和汽车都不可能会有拖在它们后面的电网电源或数据电缆。但航空、军事和汽车工业仍然愿意使用 BCI 方法是因为它们能保证这些工业的整体产品在安装有新型的电子系统以后仍是能满足整体辐射抗扰度测试要求。它们既被大量用于设计和研制测试，也被大量用于最终的符合性测试。

这里所要做的只是将飞机、坦克车或汽车（不论什么车辆）暴露在 RF 场中，并测量因此而进入它们的接线装置中的 RF 电流。然后，对每个装置计算出它们各自的比例因数（scaling factor）。并据此来计算装置中的 RF 电流值。比如说，在一个给定频率下，该车辆需要承受 30V/m 的场强，那么可以使用计算出来的比例因数对相应的线束中的 RF 电流大小进行计算，并将计算结果（RF 电流）来作为与那些线束相连接的电子单元的测试技术规范。

英国的 Warwick 大学的 Rover 高技术中心编制了一套软件。该软件系统可以用来控制对一个电子系统电缆的 BCI 测试，并通过对测试结果的分析来给出一个统计上很有可能通过整个车辆辐射场测试的新系统。

当然，这个技术也可以应用于其他工业领域来节省系统集成的花费和帮助提高一个项目的（EMC）符合性程度。它也可以用在一个装置中来帮助定位造成符合性测试失败的单个线束和/或也为寻找出造成符合性测试失败的、与该线束相连接的单个电子单元提供了保证。

我们将上面所描述的那一类传统的 BCI 测试方法图示于图 4-5-2 中。图中，一个 RF 电流感应器（一个夹钳式元器件）是用来将一个电流感应到被测电缆中，而图中的第二个夹钳式 RF 电流感应器是用来对电缆中的所注入的 RF 电流进行采样而设立的。它将所获得的采样以信号方式反馈回信号发生器或功率放大器的控制电路，以确保无论电缆的 RF 阻抗处在什么条件下都能注入所规定的电流。这个类型的 RF 电平控制系统经常被称之为调整环。

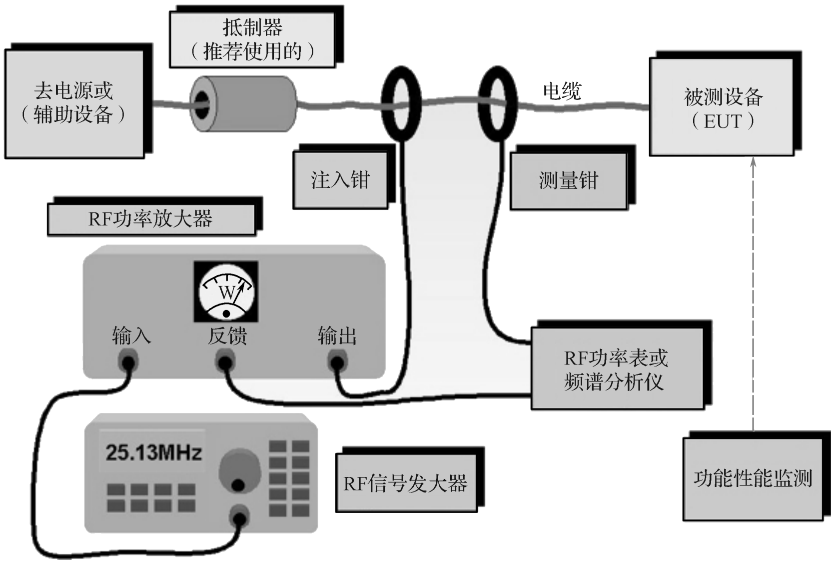



图 4-5-2　传统 BCI 测试方法
（图中所示为手动方法，计算机替代方法）

有好几家公司（比如 EMC Hire Ltd）就生产有用于 BCI 测试的专用 BCI 感应器。图 4-5-3 中显示了两种由 Rovel 高技术中心研制的、用于汽车线束的 BCI 探头。一个探头由一个 RF 功率放大器来驱动并产生注入电流，第二个探头用于调整环。

当将本篇第 1 章中所介绍的自制电流探头用于 BCI 测试中时，虽然既可以用来作为电流注入钳也可以用来作为读出电流钳（监测钳），但在频率低于 10MHz 以下时，它们不会那么有效。一般地讲，要使它们在频率低于 10MHz 以下时仍具有良好的注入和读出性能的话，它们需要采用由相当大的铁氧体和/或具有良好低频性能的铁氧体材料制成。多匝钳可以避免所需要的高压驱动（意味着更为昂贵的 RF 放大器）。假如希望将频率范围下延到 100kHz 以下时，硅-铁合金、钼金属或其他类型材料制成的钳心的性能会优于铁氧磁心。

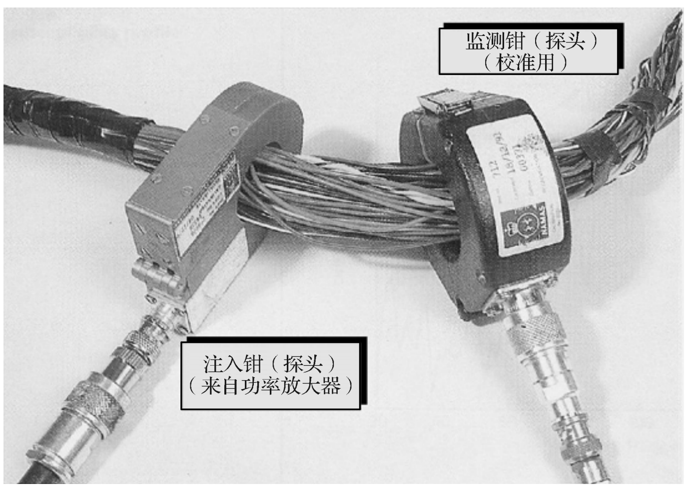



图 4-5-3　带有校准环的 BCI 测试装置的照片
（Rover 先进技术中心，Warwick 大学）

电流钳通常都会尽可能的设置在靠近电缆进入 EUT 的位置上。这样做的好处是在它们进入到 EUT 电路以前电缆的损耗不会对较高频率造成衰减。

BCI 的典型使用是将一个共模电流注入一根电缆或一个电缆束以模拟一个辐射照射 RF 场。但它也可以用在一根电缆或一束电缆中的单个导体上来模拟传导差模骚扰。例如，来自连接到相同导体上的其他电子单元的骚扰就是后者的情况。它在制定产品的传导 RF 发射技术规范时非常

有用。比如说，在对一个新的、与已有测量仪器享用同一个 AC 或 DC 配电网络的开关电源制定技术规范时就非常有用。

当使用 BCI 来作为一个 EUT 的辐射场测试的替代方法对 EUT 外部的电缆进行测试时，为了简化起见，可以假定电缆的共模阻抗为 150Ω。此时，只要将 V/m 除以 150 就可以很容易地将 V/m场强转换成以安培（A）rms 为单位的注入电流。因此这里的转换系数是 6 ~ 7mA/（V/m）。因此，3V/m 的场强可以考虑为与 18 ~ 21mA rms 的注入 RF 电流等效。

在电缆存在谐振的场合，上述的 150Ω 共模 RF 阻抗也许不成立。因为在谐振情况下，阻抗既可以变得很高也可以变得很低。采用调整环的 BCI 测试结果可以由于电缆的谐振的存在而愚弄了测试人员。这是因为高阻抗谐振可以引起 RF 功率放大器的大幅度提升以试图获得所规定的测试电流。为此恐怕要求一个非常大功率的放大器才有可能避免波形的削弱。这个情况对大多数的实际电磁环境来讲是不现实的。并且还会由此而造成严重的超值（过）测试的可能。

因此，假如 RF 功率放大器的输出电压上升太多，就必须降低注入电流。这就要求使用一个示波器、RF 电压表或频谱分析仪来对 RF 功率放大器的输出进行监测。虽然往往有可能只需要使用功率放大器的输出功率指示仪表（假如功率放大器本身带有一个的话）即可。但要注意的是：有些这类指示仪表的读出只是输出电压（事实上有许多就是如此），而不是实际输出功率。

仅仅试着使输出电压不要超过规定的值的几个百分点就可能会导致测试时间的延长。因此，最好是预先设置具有较大的工程裕度，从而避免造成太大的超值（过）测试（比如说工程裕度设置为 +100%），并使用具有足够大额定功率的 RF 功率放大器。即便在绝大多数情况下，我们并不会使用它的全部功率，但我们仍需要一个额定功率足够大的放大器，其目的是要能够获得必需的输出电压。

与上述相类似，与实际应用中的相比一个低阻抗电缆谐振能造成测试电流过低，并由此造成使用的测试值过低（欠测试）的情况（虽然在使用每 V/m 的场强时，6 ~ 7mA 的注入电流在大多数应用中显然是已足够了，而不必过于担心是否会出现欠测试的情况）。但是在使用 BCI 来模拟差模传导骚扰的场合，比如说，使用同一个电网分配网络电源运行的开关电源（来代替模拟外部场的影响），噪声的源阻抗有时的确会很低，特别是频率在 1MHz 以下的情况。因此注入一个低阻抗谐振的电流会变得很高。这一点在制订测试计划时是所必须考虑到的。从而应选用具有足够额定功率的功率放大器和 BCI 感应器。

EN61000-4-6 和 DEF STAN 59-41 DC S02 都试图通过使用一个替代方法来建立 RF 驱动电平，以回避传统 BCI 的超值（过渡）测试/测试不足（欠测试）的问题。并同时试图彻底消除调整环。

这个替代方法可以简单描述如下：首先在各个测试频率上将所希望的测试电流注入到一个短（非谐振）电缆时所需要的驱动电压记录在案（该短电缆终止于校准用 50Ω 终端器）；然后，只要将与每个测试频率一一对应的驱动电压简单的逐个重新播放进入要测试的实际电缆即可。根本不需要使用调整环中的第二个探头。将 BCI 用于符合性测试的更为详细的内容，请参阅本章后面的有关内容。

当然，所谓的置换法也意味着，在被测电缆的实际电流与在标定用短电缆中所产生的标定电流很可能会有相当大的差异。但这个测试方法在使用中出现超值（过度）测试的可能性很小，所以可以比较放心地讲，他更代表 EUT/电缆在 RF 场中的实际暴露状况。这个方法在用于辐射场的符合性测试时更加接近于 EN61000-4-3 所使用的方法。因此单凭这一点就可以讲，当将 BCI 作为一个替代方法于辐射场测时（比如大装置的现场测试）将是有好处的。有些测试实验室早就知道，当进行与符合性相关的测试时，使用调整环方法会造成测量误差，而上述的置换法则不会。而且在 EN61000-4-6 中也明确地指出了这一点。因为一个产品的 CE 标志所代表的完全是产

品制造厂商的责任（跟它们所使用的测试实验室无关），所以，测试前检查所选用的测试实验室采用的是何种测试方法永远都是一个良好的工程实践。

假如使用 BCI 来模拟来自共享同一个电网电源设备的差模传导骚扰时，恐怕还要根据具体的应用对上面所描述的置换方法（以及后面还要介绍的）做些修改。在有些应用中也许调整环可能会更适合一些。因为在符合性测试中没有要求进行这些测试（至今），所以也就没有标准方法可遵循。

在使用 BCI 方法时所出现的一个问题是它没有方向性（没有指向特性）。因此在用它进行测试时对辅助设备上运用的要求与被测试 EUT 本身的要求一样。在辅助设备很敏感（耐受性很差）的场合，它可以通过在 BCI 注入感应器的辅助设备一侧安装一个 200mm 或更长的夹钳式铁氧体抑制器来形成某种程度的保护（对辅助设备）。在屏蔽室内用 BCI 进行测试时，应将辅助设备设置在屏蔽室的外部。并通过安装在屏蔽室分隔壁上的穿壁式滤波器的连接器来完成 EUT 和辅助设备间的互连接。这样做也是一个保护辅助设备的好方法。但在使用的是特制的 150Ω 室引出型滤波器情况下除外。因为这些特殊滤波器将会明显地改变电缆的共模阻抗，并使所进行的测试及其结果根本就不具有任何代表性。

尽管在频率超过 100MHz 时使用传导测试方法来模拟辐射场的暴露状况会存在有许多问题，但 BCI 方法仍经常在频率高达 400MHz 的应用中使用。即便辐射测试并不适合的大型产品情况下也是这样（比如现场辐射抗扰度测试）。当电缆被 RF 激励时会有与它们相关的场的存在。这些场可以很容易寻找出 EUT 本身的薄弱位置。虽然它们基本上是以无法控制的方式出现的。为了将 BCI 方法用于高达 400MHz 的同时仍使它具有某种程度的可重复性，主要的是要保证被测电缆稳定的处在电流感应器的中心部位。假如被测电缆没有用填充发泡材料使其固定于中心部位，那么要想其他的办法或适当的中心固定装置将其固定于感应器的中心部位。装置本身的可在复原程度、以及特别是电缆的布线、钳的设置位置和与金属结构间的距离也都是影响测试可重复性的非常重要的因素。要记住，在 400MHz 频率上，半波长为 37. 5cm。在频率从它的最低逐步上升到它的最高的 400MHz 过程中，它的波长将从它的最长缩短到最短的 75cm（所以它的半波长就为 37. 5cm）。与此同时，一个谐振电缆的阻抗也将从它的最小值达到它的最大值。

将大量的 RF 功率注入典型的 BCI 钳可以使它变得非常之热，甚至于导致它的损坏。DRA 公司（现在是 QinetiQ 公司）研制了一种不使用铁氧体的 BCI。它可以承受频率从 10kHz ~ 400MHz 的高频率而不会过热。

## 5. 2. 6　用一个 CDN 直接注入

在 EN61000-4-6 中就使用耦合-去耦合网络（CDN）来直接注入 RF 电压进入被测电缆作出了规定。并对 CDN 方法进行了详细介绍。我们在本章的后面部分也还要对这个方法做进一步的讨论。

一个典型的 CDN 的价格大约在 500 英镑左右。但按照 EN61000-4-6 中的规定可以很容易制作一个自用的 CDN。图 4-5-4 中显示的就是一个自制的 CDN 内部结构的例子。它在频率高到 230MHz 时仍能工作得很好。虽然初看起来它有些零乱，但它甚至比许多专用的 CDN 不仅工作的更好，而且它在 RF 装配结构上应该说也比多数后者更为合理。在使用中，图 4-5-4 中的自制 CDN 的地平面是通过它的编织带来与背面敷有导电胶的铜质地参考面完成搭接的。因此当将它使用于危险电压时，若直接接触 CDN 中的电路也会造成人身伤害的危险。所以，它（CDN）应采用一个塑料盒或接大地的金属盒加以覆盖。CDN 像所有其他感应器一样在正式使用前要经过校准。倘若自己拥有一个校准用 RF 发射测量设备的话，可以很容易地采用 EN61000-4-6 中介绍的方法对 CDN 进行校准。CDN 也可以很容易地使用一个带宽至少比测试频率范围宽 50% 的示波

器来进行校准。但要注意的是，当使用 EN61000-4-6 中所介绍的校准技术来计算在示波器或频谱分析仪上看到的电压都是一件需要一定技巧的工作。因此需要对观察和计算要给予特别的关注，以了解并掌握应用中所发生的情况。

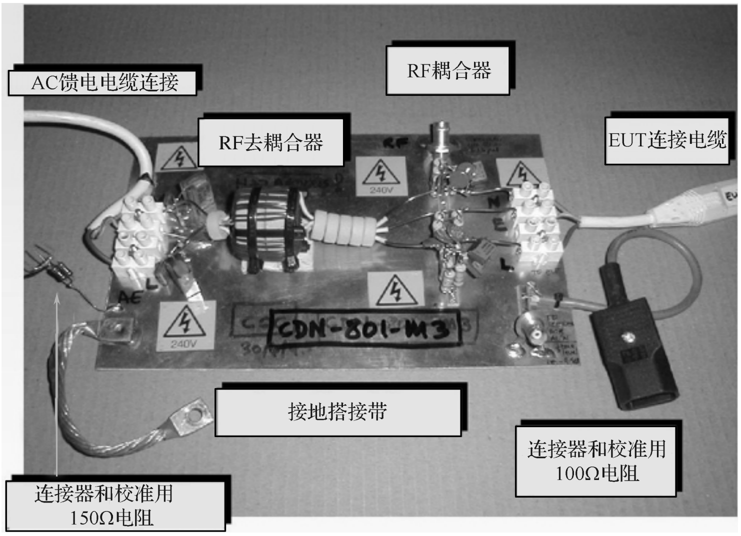



图 4-5-4　一个自制的 CDN-M3

（用于 L、M、E 三线馈电和类似的电缆）

不要忘记，CDN 所承受的功率可以达好几瓦。所以要保证按照应用的不同来选择它们所使用电阻的额定功率。大多数具有制作 CDN 经验的人都一定会经历并闻到过电阻烧焦的味道。许多 EMC 测试工程师也一定熟悉这类气味。因为在应用中，他们大多会倾向于使用比简单传导抗扰度测试所要求的更强大的功率放大器。在无意识的将这类放大器输出功率设置在满功率状态下可以立即将 CDN 的烧毁。

CDN 作为一个用于辐射测试方法的替代方法可以应用于比 EN61000-4-6 所规定方法的更高的频率上。例如，在应用于研制、QA 测试或者大系统的现场测试时，大多数商品化的 CDN 通常仅规定使用于频率不高于 80MHz 的应用中（虽然也有一些规定可使用于频率高到 230MHz 的应用）。Richard Marshall Ltd 公司研制生产的一种称为通用 CDN（请参阅图 4-5-5）所规定的应用频率高达 500MHz。而且，它既可以用于屏蔽电缆也可以用于非屏蔽电缆的测试；电缆即可以是只有一根导体的电缆也可以是具有若干导体的电缆。

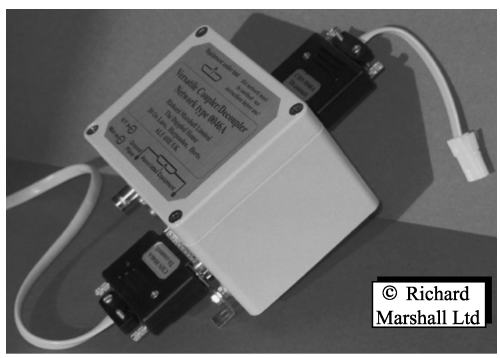



图 4-5-5　多用途 CDN

为了获得相同的场强电平，IEC 标准所使用的用于传导测试的电压与在辐射测试中所用的 V/m 场强相同。然而，传导测试电平规定为伏特 emf（电动势）（V）。它代表的是施加在一个开路负载上的电压值。所以在实际应用中，从 150Ω 源阻抗施加并进入 EUT 的共模阻抗上的实际电压要比前者低。

请读者记住，虽然在使用非调制场或波形时所规定使用的场强单位是 V/m，但同样是在非调制场或波形时，在传导抗扰度测试中则规定使用的是方均根电压。然而大家都知道，在实际辐射或传导抗扰度测试中应该使用的则是调制场或波形（推荐使用的是 1kHz，调幅深度为 80% 调幅

波）。由于它们存在有较高的峰值，所以测量到的可以是很不相同的方均根电压值。

当使用 EN61000-4-6 进行与符合性相关的测试时，类似对使用前面所介绍的 BCI 置换法时所作的一些说明同样也适用于 CDN。

## 5.2.7　电磁钳

在 EN61000-4-6 中也对电磁钳的使用做了规定。最初的 EM 钳是由瑞士的 PTT 公司所研制开发的。它将 RF 电压通过感应方式引入到被测电缆中。它所使用的是感性和容性耦合相结合的感应方式。在 EN61000-4-6 中已对 EM 钳测试方法做了详细介绍。本章的后面的有关完整符合性测试一节也还会涉及这个方法。

EM 钳的最初型号所规定的最高使用电压为 100V（方均根值），使用的频率范围为 150kHz ~ 1000MHz。因此它可以作为一个替代方法用于辐射测试。例如，用于研制、QA 测试或大型系统的现场测试等。假如打算将一个 EM 钳用在如上述的最高测试电平或上述频率范围时，最好要考虑并检查它是否满足最初的瑞士 PTT 的技术规范而不是它的工程值（Value engineered）。通常所使用的 EM 钳仅适用于频率范围为 80 ~ 230MHz，测试电平仅为 10V（方均根值）的应用。

一个新 EM 钳的价格大约在 2，000 英镑左右。但在 EN61000-4-6 中非常仔细地介绍了 EM 钳的构成细节，所以任何动手能力强的 EMC 工程师都可以自制，并节省大量的开支（假如他们有时间这样做的话）。

如前一节所指出的，当使用 EN61000-4-6 作为基本方法来进行与符合性相关的测试时，类似在使用 BCI 作为替代方法时所作的一些说明同样也适用于 EM 钳。

## 5.2.8　有关测试装置的一些注意事项

为了要使传导抗扰度测试具有良好的可重复性，对测试装置的构成必须加以严格控制。所有与 EUT 有关的电缆以及 EUT 本身在地参考平面以上的设置高度（经常约为 100mm）要尽量保持恒定。这里所指的地参考平面是处在 EUT 下部，并延伸超过其四边至少 200mm 的一个参考面。

在测试中涉及的所有电缆的另一些端头（非 EUT 的连接端）要么终止于一个耦合/去耦合网络，要么是一个所规定的辅助设备。否则要以可控制的方式终止于地参考平面，并以此来代表 EUT 所计划使用的状态（经常规定使用的是一个 150Ω 共模电阻）。

CDN 是相对较为昂贵的一个元器件。为了满足各个用户的不同应用需要，专业实验室要备有各种不同种类的 CDN。虽然，在 EN61000-4-6 中推荐使用的感应器是 CDN，但有些测试实验室仍愿意采用 EM 钳或 BCI 以避免必须备有成打不同类型的 CDN。使用不同类型的感应器于相同的 EUT 会导致不同的测试结果。因此会发现，不同的实验室所得出的结果也各不相同。文献（Brian Jones. 《Subjecting failure modes in immunity tests to uncertainty analysis》）中就这个不确定性源做了一些有用的说明。

前面已提到过，大多数类型的 RF 功率放大器对终止的需要（这里不考虑特殊设计的，用于非匹配负载的放大器）。根据 EN61000-4-6 所构成的，包括一个 100Ω 串联阻抗和其他类型的感应器的 CDN 很可能会具有非 50Ω 阻抗。这个非 50Ω 阻抗可以引起与来自（50Ω 输出阻抗的）RF 功率放大器的电缆相关的频率脉动。虽然我们知道，在非匹配负载终端上的反射是一个问题，但它通常可以通过在非常靠近感应器位置上连接一个与 RF 驱动相串接的 50Ω 的，6dB 直通线（Through-line。有时也称为通过线）衰减器加以解决。采用这个衰减器的另外一个更为重要原因是要保证由 CDN 所看到的驱动阻抗保持接近于 50Ω，从而维持 150Ω 的测试源阻抗。图 4-5-6 显示的是一个典型的专用的 6dB 直通线衰减器。它的额定功率为 20W。

在串联有直通线衰减器后，需要增加 RF 功率放大器的额定功率以补偿衰减器所造成的损耗。同时，最好选用能承受放大器最大输出功率的直通线衰减器，以避免由于超过它的耗散功率而造成对它的损坏的可能。

因为在进行传导 RF 测试期间 EUT 并不需要搭接到地参考面，所以注入一个电缆的信号具有通过其他电缆泄漏的倾向。因此对一个电缆端口进行的测试（比如电网电源端口）有可能会同时揭示所有其他电缆端口的薄弱点。当使用传导 RF 测试于设计/研制、修复或 QA 目的时，这是一个可以节省大量时间的非常有价值的特点。



图 4-5-6　一个 20W、50Ω、6dB 直通线衰减器

在使用屏蔽电缆的场合，通常只将传导电压或电流注入到电缆的屏蔽中。然而，假如屏蔽不在 EUT 上终止的话（这完全有可能发生在采用单端屏蔽终止安装技术的情况中），将 RF 直接注入到电缆的芯线也许可以更好的模拟实际应用环境，而完全忽视非终止屏蔽的存在。对于 BCI 和 EM 钳注入法来讲，这可能意味着，要准备一个特殊的电缆。然而对 CDN 注入法来讲，这可能意味着要使用一个非屏蔽电缆来作为测试样品。

## 5.3　信号发生器和功率放大器

### 5.3.1　替代类型的信号发生器

使用 EN61000-4-6 的符合性测试对所要求使用的 RF 信号发生器的技术规范做出了规定。信号发生器频率的增加要按照规定的阶跃步幅和停留时间进行。在进行低成本测试以及在设计/研制、故障搜寻或 QA 的测试中，若仅使用一个手动调谐的简单 RF 信号发生器也许会对大多数测试人员具有一定的吸引力。但是在考虑到由此所导致的测试时间的延长，节省开支的吸引力将会在相当程度上丧失。对有些测试类型而言，特别是在使用近场探头时，而覆盖的频率范围又是在比如 150kHz ~ 80MHz（或更高）这样的宽范围的场合，仍使用一个手动调谐的信号发生器来进行测试的话，所需要的时间将会使上述的节约变得不切实际。

可喜的是，在过去的 20 年中所设计生产的大多数 RF 信号发生器都具有某种程度的自动化功能。比如即便是不那么昂贵的发生器也都会具有在两个频率间的自动模拟扫频功能（或数字合成阶跃或称步进功能），加上它们中的大多数也都会具有各种有用的调制波输出功能（调幅和/或调频）。老式的 Marconi 2022 和类似的型号就具有所有上述所要求的功能从而节省了大量的测试时间。

在测试中使用一个在所感兴趣的频率范围内具有自动扫频或步进功能的信号发生器会特别有用。当使用近场探头时，扫频速率应该足够快以便在探头处于每个位置上时能完成多次扫描。但是也不能太快，以避免出现电路没有足够的响应时间来对一个特定问题频率做出反应。对一个手动调谐发生器而言，可采用的一个替代方法是把信号发生器调谐在一个频率上，然后用探头以真正物理意义上的扫描方式对 EUT 进行扫描。接着将发生器调谐到另一个频率上，再次重复上述步骤。并继续这样做直至完成对整个所关心频率范围的扫描。不言而喻，这个过程将非常耗时。

包括有频谱分析仪的跟踪发生器有时也可以用来作为扫频信号发生器用于传导抗扰度测试。可惜的是，它们不具有调制功能。在对有些类型的产品进行测试时（比如带有数字 I/O 的纯数字产品），调制功能可能并不那么重要。因此通过简单地将测试电平增加 80% 可能会允许我们使用一个跟踪发生器。然而，对大多数的产品，特别是那些带有模拟功能的产品来讲，则很可能需要

一个外接的 RF 调制器。代替使用正弦波调制，使用以 1kHz 开关速率方式来完成对 RF 载波的开关是一种远为简单的技术。但要记住，首先把 RF 电平增加 80%。

一种可以代替使用带有扫频或步进频率功能发生器的设备是一个宽带噪声发生器。比如 RF 梳状波发生器或用于比较噪声发射器（CNE）或等效类型设备中的随机噪声发生器。CNE（或等效的）通常被购来用于代表测试场地发射特性的。虽然它们的输出频谱可能不那么平坦，但它们重复性能好。

测试工程师可以很容易地设计并装配他们自用的梳状波发生器。对于一个输出频率最高为 100MHz 的梳状波发生器来讲，它们采用的典型做法是将一个处在 100kHz ~ 1MHz 之间的方波通过一个高速开关元器件来产生一个谐波带宽很宽的基本开关速率。根据经验公式：$f=1/\pi t$，该快速开关器的最大上升和下降时间（$t$）决定了梳状波的最高频率（$f$）。因此比如，根据上式，若一个接近于 100MHz 的上端频率所需要的上升/下降时间为 3ns。请读者注意，对于一个信号摆幅为 5V 的信号来讲，为了获得等于或小于 3nS 的上升/下降时间，将会要求对所需要的 RF 设计和装配技术给予特别的关注才行。

要使梳状波发生器在一个高频率下获得高信号电平是有困难的。原因是因为一个方波的傅里叶（Fourier）级数的谐波幅值是按照 20dB/10 倍频速度自然下降的。在快速开关后面接入一个单极高通滤波器将有助于对上述的下降进行补偿，从而可以形成较为平坦的幅频（幅度的频率响应）特征。但该滤波器能够做到这一点是以衰减低频成分为代价的。例如开关速率为 1MHz，而在频率为 100MHz 时要求的电平为 1V（方均根值）的话，那么要么快速开关必须大约在 100V 左右上运行，要么在高通滤波器后面还要跟随一个 RF 功率放大器。假如快速开关运行限值为 5V 的话，RF 功率放大器将需要具有 30dB 的增益。图 4-5-7 显示了这样一个梳状发生器的框图。并且还显示了每一级上可期望获得的频谱的类型。

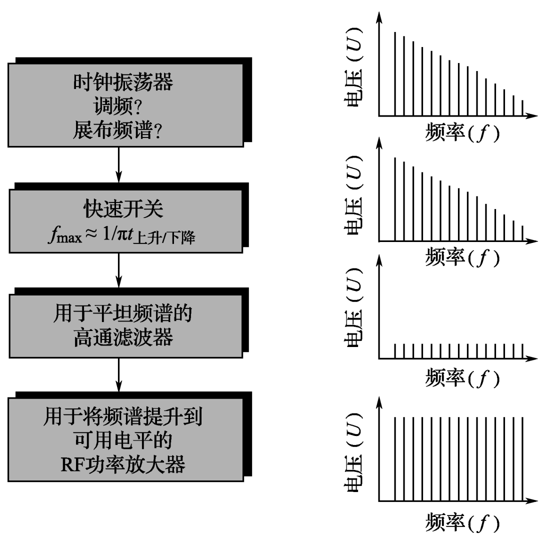



图 4-5-7　一个梳状波发生器框图和各级频谱响应

这里，在梳状波形的频率间隔和 RF 放大器增益或基波开关电压之间存在有一个折中的问题。在保持设计简单的前提下，又要避免高压开关或高增益 RF 放大，最好是设置若干个开关速率段（比如 10kHz、100kHz 和 1MHz）以覆盖不同的频率范围（比如分别为 100kHz ~ 1MHz、1 ~ 10MHz 和 10 ~ 100MHz）。对许多应用来讲，这些梳状间隔是足以胜任的。但是要更加完善的话，则要求用（比如说）±6% 调制度的调制信号来调制开关频率，并填充梳状齿之间的空隙。也有可能要使用日益普及的扩展频谱时钟发生器来代替。当然，前提是这个扩展频谱时钟发生器有能力将时钟频率展开这么高的百分数。

来自一个 CNE 的（或其他噪声发生器）的输出应该通过一个宽带 RF 放大器与负载隔离。该宽带放大器应该在所要求的频率范围内有足够的功率去驱动一个环探头。假如要求的话，还可以在 CNE 输出和放大器的输入之间安装一个滤波器来限制测试的频率范围。

Schaffner EMC Ltd 公司（现在为 Schaffner EMC system Ltd）曾经出售一种称为 NSG420 的产品。该产品使用一个基于一个带有调频时钟的移位寄存器的伪随机信号发生器去驱动最大为 320mW（方

均根值）的输出。它的功率放大器通过一个在原理上类似于在图 4-1-5（本篇第一章中）所显示的自制的电流探头（当然已实现了更为专业化的）来驱动一个电流通过一个铁氧体耦合钳。而 EUT 电缆被置放在该钳中，并同时经受宽频谱 RF 的激励。该宽频谱 RF 在 1 ~ 10MHz 范围内具有平坦的频谱。该产品还为用户提供一个电平控制，并用一个条形显示器来显示耦合电平。

在设计/研制、生产过程的 QA 或现场测试中，NSG420 是一个相当有用的低成本产品。它可以帮助测试人员寻找和识别“小捣蛋们”所造成的问题。可惜的是 Schaffner EMC Ltd 不再生产该产品。一个脑子灵活的电子设计师在不会花费太多元器件的基础上应该有能力自行设计和制作出相类似的产品。

甚至用一个快速猝发发生器来驱动环探头和电流探头也可以在某种程度上来对典型传导抗扰度测试所覆盖的频率范围进行测试。从而从你自己已拥有的设备中获得某些有价值的数据信息。

在本篇前面的第 3 章中的图 4-3-7 和第 3. 1. 4 小节中显示并描述了如何用振颤继电器来代替快速瞬态猝发发生器。工程师们仅需稍微化一点精力就完全可以使用它来作为一个随机噪声发生器，并用它去驱动一个传导 RF 抗扰度感应器。但要注意的是，在它的火花触点上产生的随机噪声频谱可以毫不夸张地讲，可以跨越从 DC 到可见光（甚至超过可见光）谱的整个范围。因此可能要求采用某些滤波措施。

### 5. 3. 2　RF 功率放大器

使用 EN61000-4-6 来测试在家用、商业和轻工业环境中所要求的 3V（方均根值）电平要求功率放大器的额定功率大约在 2 ~ 3W 之间。对用于 10V（方均根值）工业电平中的功率放大器所要求的额定功率则在 15 ~ 20W 之间。

基于 EN61000-4-6 所使用的 150Ω 阻抗的简单计算结果所得出的功率额定则要比上述的值低很多。这通常是因为，首先，没有考虑到 6dB 的直通线衰减器的损耗。其次，要求功率放大器具有接近四倍的功率来放大一个 80% 调幅的 RF 波形的峰值。第三，RF 放大器的最大输出功率额定通常是按某种程度的压缩方式给出的。因此为了获得峰值测试电平，所需要的功率要大得多。

为了获得 6dB 的超值（过）测试（这是为了在一个正式的符合性测试过程中能获得一个良好的工程裕度所必需的），所要求的 RF 功率将是四倍于上述给出的值。也就是很可能需要的是 45 或 50W 的功率放大器才能按 EN61000-4-6 所规定的，在使用 CDN 条件完成对工业产品的测试。

与 EN61000-4-6 中介绍的 CDN 相比，其他类型的感应器都不那么有效。在相同的实际测试电平条件下，典型的 EM 钳会要求比使用一个 CDN 高出 3 ~ 4 倍的 RF 功率。由于 BCI 钳具有更高的损耗，所以它们的效率更为低下。换句话讲，它们所要求的功率更高。

在使用高功率放大器时的一个注意事项是，所有的感应器、终端电阻或直通线衰减器都应按照放大器的满功率进行额定。大多数专用 CDN 的额定值通常都不会比工业电平抗扰度测试的 10V（方均根值）高太多。若要替换一个被烧毁的 CDN 的费用会很高。所以，若可以自制则最好。

## 5. 4　替代测试方法与 EN61000-4-6 方法间的相关性

在一个测试失败以后，若将一个替代辐射 RF 抗扰度测试方法用于设计、研制或修复中时，可重复性是一个非常重要的问题（即便它的结果与 EN61000-4-6 不相关）。关键是所有这些测试都需要严格按照经过仔细设计和步骤进行，以保证获得良好的可重复性。

当把替代方法用来作为 QA 过程的一个组成部分、检查所作的变更、小部分更新或改动时，推荐采用一个“金产品”来充当测试设备和测试方法的校准用标准装置。我们从前面的讨论早

已知道，“金产品”技术的使用可以降低 EMC 测试设备的成本，并且可以在很高置信度的情况下使用较快的测试方法。在本篇前面的第 1 章第 1.1.9 节中我们已就如何使用“金产品”相关性方法作过详细介绍，这里就不再重复。

假如使用替代方法是为了获得申报符合 EMC 指令要求的话，那么“金产品”方法更是这里大力推荐的方法。在没有一个“金产品”或相类的基础（或标准）来将实际使用的替代方法与适当的符合性测试之间形成相关关系的话，在施加的又是粗略的过测试电平时，替代方法给出的置信度是随机的。而且这样做还会导致产品成本大幅度上升。

一个测试方法所使用的适当的测试感应器的方法学越是接近 EN61000-4-6 所规定的，就越有可能获得良好的相关性。因此使用一个近场探头（比如说）的测试（结果）恐怕仅能相关与一个特定产品的某个特定构成层次上。然而使用一个伪随机噪声源［而不是一个阶跃（步进）频率源］的 EM 钳测试可能仅能够与享用相同电子技术和装配/构成方法的，来自同一个制造厂商的一个产品范围相关。

## 5.5　现场测试

Tim Williams 和 Keith Armstrong 在他们的 EMC for Systems and Installations 一书的第 10 章第 10.2.5 小节中介绍了用于传导抗扰度测试的现场测试方法。它与 EN61000-4-6 中所使用的三种方法没有什么太大的不同。但 BCI 是现场测试中最容易采用的一种。因为它对电缆造成的骚扰最小。

现场测试的一个问题是，要试图按照 EN61000-4-6 中所规定的来安排一个地平面是不切实际的。而这样做（没有地平面存在）所造成的结果是寄生现象会在较高的测试频率情况下对测试结果造成明显的影响。这是因为对这些杂散寄生现象往往无法进行有效的控制。虽然对个别采用技术构成文件进行申报的装置来讲经常是可以接受的，但将它用在不同场地上来对相同的或类型相似的装置预估传导抗扰度往往不会那么令人满意。

读者一定还记得，对飞机或其他运输车辆系统，某些机械或工艺控制系统以及置入体内的电子元器件（比如心脏起搏器）的干扰可以造成严重后果，甚至造成生命危险。所以必须采取适当的预防措施以保证人身安全。理所当然的也还要考虑到在现场测试时出现的干扰不会造成重要经济损失的可能。

在现场传导 RF 抗扰度测试期间会所引起相当严重的辐射发射的场合（即被注入导体的长度长于所测试的最高频率波长的 1/10 时），也许需要对被测试系统用屏蔽帐篷加以屏蔽。在测试所引起的辐射发射不会牵连到安全问题和经济损失时，而且又没有采用屏蔽帐篷的场合，仍可能首先需要获得国家无线电通信局（英国）所颁发的特别许可证。

## 5.6　完整的符合性传导 RF 抗扰度测试

EN/IEC61000-4-6 为无线电射频场所引入的传导骚扰的抗扰度测试做了定义。但 EN/IEC61000-4-6 是一个非常复杂的标准，非常容易被误解。本节将尽量使用简化的语言来对该标准做出解释并逐步地引导读者深化对它的最困难部分的理解。同时还要向读者重点介绍标准的主要要求。假如你实际上就是要对一个 EUT（除了非常简单以外）进行完整的符合性测试的话，几乎可以肯定地讲，在测试过程中会要做出一些困难的选择和/或折中或在一定程度上不得不偏离标准。对某些要求的基本原理的充分理解可以使你有能力在测试过程中根据自己的了解做出决定。

## 5.6.1　发生器

对一个测试系统队发生器的基本要求一是要能在 150kHz ~ 80MHz 频率范围内产生一个具有足够幅值的调幅 RF 信号，二是要在该频率范围内具有扫频和频率阶跃的能力。对有些发生器，上述的上限频率要求可以延伸到230MHz。系统通常都会使用一个标准 GPIB 控制信号发生器来向具有所要求输出功率电平的宽带线性功率放大器馈送信号。表 4-5-1 给出了取决于感应器的，用于一个 10V（第三等级）测试所需要的功率电平。标准调幅信号和过去一样，是一个 1kHz 的正弦波，调幅波的调幅深度为 80%。

系统所使用的放大器必须是线性的。只有这样它才不会造成调幅波形的失真，也不会引入对所需要胁强频率的谐波。对谐波幅值所做的规定为 −15dB（与载波相关的分贝值）。换句话讲，谐波幅值应该在整个测试范围内，比所需要的频率信号电平低 15dB（不论放大器的负载条件如何）。

放大器的输出可以直接耦合到电缆的感应器。但正如我们将要看到的，感应器的共模源阻抗将会受到驱动阻抗（应该为 50Ω）的影响。为了获得一个精确的共模阻抗，对这个 50Ω 阻抗必须加以仔细控制。但问题是放大器本身的输出阻抗可以在很宽的范围内变化。为了解决这个问题，必须在放大器的输出和感应器之间插入一个至少为 6dB 的衰减器。很自然的，这意味着放大器输出功率在到达感应器以前，其中的 3/4 将要损耗在这个衰减器上。因此正如前面我们曾提到过的，放大器的输出功率必须是四倍于在没有衰减器情况下对输出功率的要求。所允许的这个系数列于表 4-5-1 中。

**表 4-5-1　10V 电动势所要求的功率电平**（摘自 IEC61000-4-6 表 E.1）

| 感应器类型 | 耦合系数/dB | 要求的放大器功率输出/W |
|---|---|---|
| CDN | 0 | 7 |
| 电流钳（5∶1） | −14 | 176 |
| EM 钳 | −16 | 28 |

## 5.6.2　感应器

标准中允许使用三种类型的感应器：

1）耦合/去耦合网络（CDN）；

2）EM 钳；

3）电流注入钳（探头）。

标准还允许直接注入。所谓的直接注入是指通过一个电阻直接将电流/电压耦合到屏蔽电缆的屏蔽上。但在这种情况下，标准还规定必须使用一个附加的去耦合网络。这个做法往往都会结合到用于特殊屏蔽电缆所设计 CDN 中。

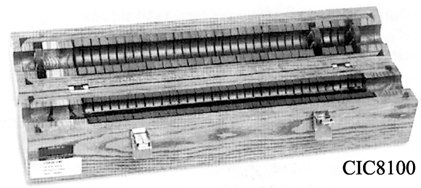
正如从表 4-5-1 中所看到的，CDN 感应器要求的功率最小，并且是最为确定的方法。因为它能自动并精确地控制注入源阻抗（请参阅表 4-5-2 中的规定），并且衰减是朝着辅助设备端口端（AE）的，也就是远离 EUT 的电缆端的。所以，它是这里所推荐选用的感应器。但由于在使用中它需要与电缆中的每根导体形成直接连接。所以，对每个不同类型的被测电缆它要求使用一个特殊类型的网络。

**表 4-5-2　共模源阻抗技术规范**

| | 0.15 ~ 26MHz | 26 ~ 80MHz |
|---|---|---|
| 在输入端口，AE 端口（开路和短路）具有 50Ω $\|Z_{CE}\|$ | 150Ω ± 20Ω | 150Ω + 60Ω − 45Ω |

由于 CDN 是一种侵入式的方法，它可能会对电缆所携载的信号产生明显的影响，特别当信号是宽带信号的情况。所以要为有些类型的电缆，特别是那些 AC 电源和 DC 电源电缆、低频信号电缆、音频电通信电缆以及许多其他普通类型的屏蔽电缆准备各种各样的 CDN，以便供测试选用也是相当合理的。假如作为一个制造厂商的工程师，你清楚地知道你只需要对哪些类型的电缆进行测试，因此只需准备几种可能需要的 CDN 就可以了。但对大多数专业测试实验室来讲事情就没有那么简单了。

对那些不适合使用 CDN 的电缆（CDN 是否适用则完全取决于测试人员）可以试着采用前面提到的另外两种非侵入式感应器注入法：EM 钳和电流注入钳（探头）方法。虽然图 4-5-8 中所显示的 EM 钳看起来类似于用于发射测试的铁氧体吸收钳，但它的确是专门设计用于上述这类测试的。事实上，两者之间有着相当大的区别。在标准的附录 A 中对它有所介绍。并且为测试人员提供了使用 EM 钳的两种耦合方式：




图中显示的为产品的开启状态

图 4-5-8　一个 EM 钳的照片

（由 Schaffner EMC System Ltd 生产）

1）通过围绕电缆，钳夹一串铁氧体的电感耦合；

2）沿着钳的长度上的紧耦合电极形成的电容耦合。

这两种耦合模式的设计特点是用来给出明显的（在有些频率上可以优于 10dB）方向性（具有定向功能）。所以为钳的辅助设备（AE）端形成了合理的去耦合。由于这两种耦合模式不需要与被测电缆形成连接，所以，在必须对许多不同类型电缆进行测试的场合这两种模式采用的非常普遍。况且正如在表 4-5-1 中所示，它们的有效性也相当合理。虽然如此，但它们对共模阻抗的控制与 CDN 方法相比相差甚远。况且它们的定向性和有效性在较低频率上下降的很快。

第三种方法是使用电流注入钳。这个方法等效于在前面所描述的 BCI（电流注入）法。这种探头使用简便。但与上述其他方法相比，效率不如后者。而且它需要一个较大的功率放大器。它所能提供的是完全没有方向性的或无法队共模阻抗进行控制的设置。因为上述原因，它只应在没有其他替代方法可用的场合时使用。

针对 EM 钳和电流探头方法，标准中指出，辅助设备（AE）作为测试的一个组成部分，不仅应该呈现正确的 150Ω 共模阻抗，而且该 150Ω 共模阻抗还应不受其他因素的影响而发生变化。在实际应用中，光就获得一个 150Ω 共模阻抗来讲就不是那么一件容易并保证做得到的事。在标准中描述了通过使用带有去耦合网络（由组合宽带铁氧体装配而成）以及 CDN 的组合来获得这个 150Ω 阻抗值的方法。在复杂的或多个 AE 的情况下，这种组合会变得笨重且不切实际。并且测试方法的修改还会涉及需要使用一个附加的监测用电流探头。

## 5.6.3　校准和电平要求

IEC61000-4-6 测试的基础方法是置换法。具体的做法是：在不存在 EUT 的情况下，将按照进入一个固定阻抗的胁强（电流或电压）完成校准（标定）。然后，按照相同功率电平的频率响应再将胁强（电流或电压）注入 EUT 本身。这个方法避免了由于 EUT 共模阻抗端口阻抗变化而出现的无法确定的峰值和静零。然而，它要求发生器系统和感应器部分具有良好的稳定性。这也意味着，不同感应器之间的差异可以造成测试缺乏可再现性（可重复性）。换句话说，感应器的选择和它们的质量对形成各测试实验室通用的标准化测试都是至关重要的。

图 4-5-9 显示的是用 CDN 方法的校准装置。同样的装置也适用于 EM 钳。在对该装置进行改造以后，也适用于电流注入钳。CDN 的两端分别终止于 AE 端口和 EUT 端口。两个端口要分别将

所有的导线短接并与一个 150Ω 负载串接（请参阅图 4-5-9）。CDN 的输入端口和它的测试端口以相同方式馈电。在它的输入端口串接有一个 150Ω 的电阻以代替 AE 或电网电源，并以此来为 CDN 设置一定的电平。EUT 端口（测试端口）的负载是由测量仪器的 50Ω 输入阻抗加上一个 50Ω ~ 150Ω 转换器构成。这个转换器只需由一系列简单的 100Ω 电阻所构成。虽然这个由一系列电阻和有关的连接元件所构成的只是一个非常简单的装置（转换器），但要知道，它的精度却是所建立设置电平精确程度的基础（它的精度决定了设置电平的精度）。所以，要保证它在整个应用频率范围和功率电平上能维持恒定。

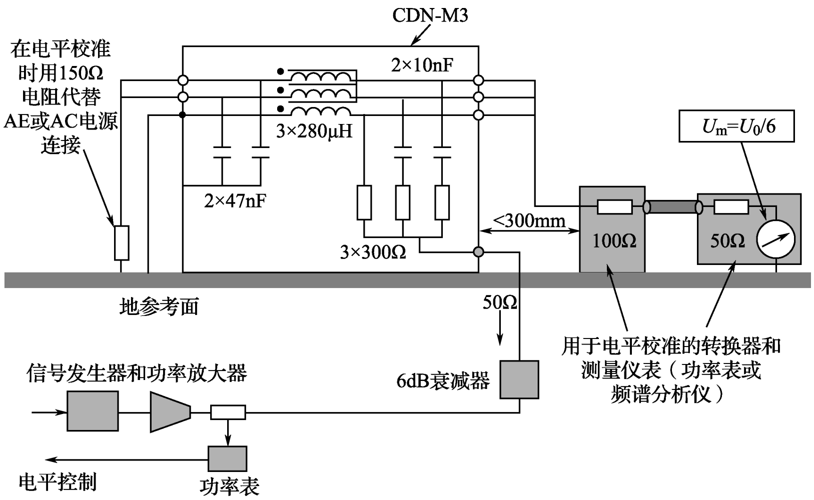



图 4-5-9　EN61000-4-6 CDN 校准用电路图

规定使用的测试电压电平单位是 V（电动势值）（标准电压电平是 1V、3V 或 10V）：这个电平代表的是进入一个开路负载的电压。它既不是实际施加到 EUT 上的电压，也不是在校准期间在测量仪表上所观察到电压。因为在校准期间源和负载阻抗是已知的，所以可以对一个施加的电动势电平所指示的（代表的）实际电压加以计算。对 CDN 的校准装置而言，我们已知道，它的源阻抗为 150Ω，负载阻抗也是 150Ω。而测量仪器的输入阻抗是 50Ω。在考虑到 50 ~ 150Ω 转换器的存在情况下，显示电压必须先乘以 3，而后再要乘以 2 以达到开路电压。因此，显示值是所期望的胁强电平的 1/6。由于电流探头校准装置使用的是一个 50Ω 系统而不是上面的 150Ω 系统，并且不涉及 50 ~ 150Ω 之间的转换，因此，显示值仅是胁强电平的一半。

一旦在每个频率上建立起功率电平所要求的胁强电平，它会被储存在软件中，并且在实际测试中再现。由于在校准期间不采用调制（波），所以，测试电平规定为非调制电压。但在实际测试期间所施加的则是调制电压。标准允许在信号发生器的输出设定为调制电压电平。当然这是假定功率放大器具有足够的（恰当的）线性度和稳定度。许多测试软件包在功率放大器和输出端使用一个耦合器，以监测和控制所测量到的输出功率。这个装置消除了放大器的增益漂移的影响。上述两种方法都是标准中所允许采用的方法。

显见置换法是一个开放环（方法）。在测试期间没有对实际施加电平进行检查的要求。虽然一个精心设计的测试设施可能会留有一个监视器，它也仅仅是为了观察是否有未预见情况的发生而已。因为置换法本身的性质，在监视器上的显示也就与预期的胁强电平没有什么真正的联系。

但是在万一使用的是钳注入场合，而又无法获得 150Ω 的 AE 共模阻抗，标准中的第 7.3 条款要求在测试扫频期间对所施加的电流进行监测。在必要时，还要对注入 150Ω 的共模阻抗的电流进行限制。比如在 10V 电平时为 6.67mA。这样做是为了防止当 EUT 的共模阻抗远小于 150Ω

时出现超值（过）测试情况。但它并不代表全封闭环的测试情况。

## 5.6.4　测试装置

图 4-5-10 显示了一个用于 EN61000-4-6 的符合性传导 RF 抗扰度测试的装置。该测试装置的最重要的一点是要控制由感应器、EUT 以及它的 AE 所形成的共模阻抗。并还要保证避免电缆谐振的出现。为了获得上述的要求，首先要求在整个测试区域有一个恰当的地平面，并按规定将 EUT 置于地平面以上 10cm 的高度上。假如使用的是钳注入，AE 也应该设置在相同的高度上。该地平面是所施加电压的参考面，因此 CDN 和 EM 钳都必须与它完成搭接（推荐采用直接固定螺栓）。因为测试频率要延伸到 80MHz 频率上，搭接中不允许出现任何电感。就 EMC 的目的而言，地平面本身并不需要与外部地形成连接。但为了安全起见，建议将它与测试设施的大地相连接。

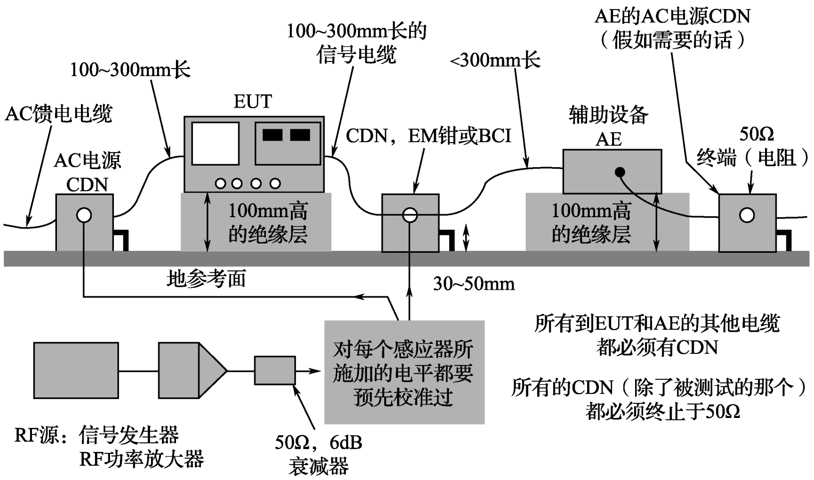



图 4-5-10　EN6100-4-6 测试装置

电缆谐振是一个潜在的严重问题。1/4 波长的距离就可以将一个短路阻抗转换成一个开路，从而整个改变了装置的耦合特性。在频率为 80MHz 时的 1/4 波长长度是 94cm。所以，在测试环境中的任何电缆在长度上都不允许接近这个长度，即便它们不属于被测电缆范围也不行。标准坚持认为：被测电缆、耦合/去耦合元器件与 EUT 间的距离应在 10 ~ 30cm 之间，并且电缆本身应始终保持在地平面上部的 3 ~ 5cm 高度上。同时还要求它们不仅尽可能的短，而且不允许集束在一起。当使用电流注入钳时，在探头另一侧的电缆长度（AE 侧）也不应超 30cm 长。

假如在 EUT 上有多个电缆端口，那么只需在其中几个上进行测试即可。因为通过 EUT 内的 2 ~ 5 个电流通路就可以激发其他的端口。虽然在标准中没有就选择测试端口提供任何指导性语言，但此时应按照选择最为敏感的配置进行测试。在测试期间，其他电缆要么应被断开，要么与去耦合网络隔离。在正常安装中若存在将几个电缆用电缆套管套在一起的情况，就测试目的而言，可以把它们当作一个电缆来对待。对 EUT 上分开设立的大地端子也应该像对待所有其他电缆端口一样，要对它们加测试，而最容易的方法就是使用一个单线 CDN。

手提式元器件和键盘需要使用一个“人造手”进行测试。它实际上就是一个模拟手地间阻抗的简单 RC 网络。由几个互连接单元组成的 EUT 应该将每个单元考虑为自为一体的 EUT 来进行测试，而将其他单元作为该被测试 EUT 的 AE 来对待。但假如它们间的互连接电缆都不超过 1m，它们可以被看做是 EUT 的内部电缆，而不需要对这些电缆进行测试。在构成 EUT 的各个分 EUT 被组合并靠近在一起设置在离地参考面 10cm 的绝缘支架上时，那么只需要对外部电缆进行测试。

# 第 6 章　现场 EMC 测试方法

## 6.1　简介

本章所要介绍的现场 EMC 测试方法适用于产品在现场运行状态下对它的发射和抗扰度的测试。而不是正常情况下在测试实验室内执行的 EMC 测试。下列是使用这些测试方法的几个例子：

1）用于设备的预符合或诊断测试。而后这些被测设备还要在实验室内，按照 EMC 指令（89/336/EEC 或 2004/108/EC）所规定的 EMC 标准进行符合性测试。

2）用于获得支持符合 89/336/EEC 指令的 EMC 技术构成文件测试结果的测试，或用于按照 2004/108/EC 规定向认证机构（EU 的）提交技术文件的测试。

3）作为验收程序的一部分，用于对购买设备、系统或装置的测试。

4）用于诊断实际应用中的干扰问题（以判断和决定问题是出在源还是 EUT 本身）的测试。

注：在设备或系统需要具有高可靠性；可以可靠地承受各种不同的环境或者会对法定计量或安全性造成影响（包括对安全性有关的和安全是关键的）等情况下，仅靠这里所介绍的这些测试本身是不恰当的。所以在上面诸情况下，还要用其他测试来完成测试结果的相互验证。

对那些由于它（们）所具有的物理参数的特殊性，而无法或不允许在正常测试场地或在它（们）的最终运行场地进行 EMC 测试的工业设备来讲，目前仍没有哪个 EMC 协调标准可以用来证明它（们）符合 EMC 指令 89/336/EC。

这里所要介绍的是基于工业通用标准 EN61000-6-2 和 EN61000-6-4，并由英国 Cherry Clough 咨询公司所制定的一个标准。它是针对那些物理参数不允许在正常 EMC 测试场地进行测试的工业设备而制定的最低标准。根据 EMC 指令 89/336/EEC 的第一个文本的第 10.2 条款的规定，这个标准可以认可作为一个技术构成文件（TCF）。

不论是否需要涉及认证机构，将它应用于现场测试中来作为 EMC 指令 204/108/EC 第二文本的符合性的基本（标准）都是很有用的。

将这个标准（或任何其他现场 EMC 测试方法）作为现场测试基础来申报符合 EMC 指令时，被测 EM 现象以及对它们所要测试的频率和测试电平应该与计划中 EUT 运行的位置和/或场所的正常 EM 环境相符合。我们会在有机会时向读者介绍如何对一个 EM 环境进行评估。

在涉及高可靠性、合法计量或安全性的场合，EM 环境的评估还应该考虑到所有合理的可预见 EM 现象和出现最恶劣情况的频率范围、幅值和其他特性（比如调制频率、多重干扰源等）。

一个可以用于所有可能发生的 EM 现象的现场测试标准将一定会是很厚的一大本。但这不是本章的目的。这里所要介绍的标准将仅限制在通用 EMC 标准 EN61000-6-2 和 EN61000-6-4 所覆盖的 EM 现象。请读者注意的是，即便是在这样的限制下，这里所介绍的标准也未必足以让 EMC 合格验证机构和认证机构完全满意。他们很有可能会要求看到更多的已经对 EM 环境完成评估的证据，以及这些评估结果与实际执行测试现场间的相关性。

在执行任何一个这些测试以前，要与 EMC 合格验证机构（TCF 程序应按照 89/336/EEC 规定完成）或 EMC 认证机构（根据 2004/108/EC，它仅是一个可选项。也就是说，测试人员也可以不选）进行沟通，以确定它们对使用本标准符合他们的要求。在执行一个项目或产品测试中，应尽可能早的取得上述两个机构的认可，并按照它们的标准规范进行测试。而不是仅在完成测试后

简单地向他们提交测试报告。

这里介绍的这个标准是以那些对用于 EMC 符合性现场测试还不那么熟悉的人员为主要对象的。对那些 EMC 测试专家而言可能会显得有些累赘。但笔者想根据原丛书以及本书的初衷，还是以尽可能详尽的方式以及通俗的语言来介绍和解释复杂的 EMC 现象和对它们进行的测试恐怕更为合适些。

## 6.2　范围

按照 EMC 指令 89/336/EC 中的第 10.2 条款的规定，这个标准中所制定的限值和测量方法作为一个技术构成文件（TCF）的组成部分适用于由一个 EMC 合格验证机构所规定的设备。

当然，如前所述，这些测试方法也可以用于其他目的。

## 6.3　参考标准

| | |
|---|---|
| EN 61000-6-2 | 通用标准：居住、商业和轻工业环境下的抗扰度 |
| EN 61000-6-4 | 通用标准：工业环境下的抗扰度 |
| EN61000-4-2 | 电磁兼容性（EMC）第 4 部分：测试和测量技术第 2 节：静电放电抗扰度测试 |
| EN61000-4-3 | 电磁兼容性（EMC）第 4 部分：测试和测量技术第 3 节：辐射、射频、电磁场抗扰度测试 |
| EN61000-4-4 | 电磁兼容性（EMC）第 4 部分：测试和测量技术第 4 节：电气快速瞬态/猝发抗扰度测试 |
| EN61000-4-5 | 电磁兼容性（EMC）第 4 部分：测试和测量技术第 5 节：浪涌抗扰度测试 |
| EN61000-4-6 | 电磁兼容性（EMC）第 4 部分：测试和测量技术第 6 节：传导骚扰，感应射频场的抗扰度测试 |
| EN61000-4-8 | 电磁兼容性（EMC）第 4 部分：测试和测量技术第 8 节：电源频率（工频）磁场抗扰度测试 |
| EN61000-4-11 | 电磁兼容性（EMC）第 4 部分：测试和测量技术第 11 节：电压骤降，短暂中断和电压波动的抗扰度测试 |
| EN55011 | 工业、科学和医疗（ISM）射频设备无线电骚扰特征限值和测量方法 |
| EN55022 | 信息技术设备的无线电骚扰限值和测量方法 |

## 6.4　定义

与 EMC 和相应的 EMC 现象相关的术语的定义可以在 EMC 指令 89/336/EC 和 CISPR 的出版物中找到。而两者之间出现差异时，应优先考虑 EMC 指令 89/336/EC 中对该术语的定义。

下列为本标准中所使用的术语及其定义：

| | |
|---|---|
| Port | 端口<br>特定装置和外部 EM 环境之间 的一个特别界面（接口）。 |
| Enclosure port | 机壳端口<br>装置上的物理端口（常称为“机壳端口”）通过这个端口，电磁波可以形成 对外部的辐射，或外部电磁波可以侵入装置。 |

| | |
|---|---|
| Cable Port | 电缆端口<br>把导体或电缆连接到装置的一个具体位置（点）。比如信号、控制和电源端口等。 |
| Functional earth port | 功能性大地端口<br>除了信号、控制或电源端口的另外一种电缆端口。它是除了用于电气安全以外目的的与大地相连接的一个端口。 |
| Signal Port | 信号端口<br>它是电缆与装置连接的一个端口。通过这个端口电缆将它所携载的信号以数据形式传递给装置。诸如数据总线、通信网络、控制网络等。 |
| Powder Port | 电源端口<br>它是一个将携载装置运行所需要电功率的导体或电缆连接到装置的端口。 |
| AM | 调幅<br>幅度调制。 |
| AMN | 仿真电源网络<br>仿真电源网络（有时称为人工电源网络）（正如 EN55011 所定义的）。有时其他的 EMC 标准（比如 EN55022）也将它称为一个 LISN（线阻抗仿真网络）或称为一个 V 网络。 |
| AV | 平均值<br>当将它用于一个检波器时，代表平均值。（它在 CISPR-16 中用来规定用于发射测量的一类检波器——平均值检波器）。 |
| BCI | 大电流注入<br>（请参阅 EN61000-4-6）。 |
| CDN | 耦合去耦合网络（请参阅 EN61000-4-6 的定义）。 |
| CNE | 比较噪声发射仪（器）。<br>请参阅下面有关 CSS 的解释。（严格地说，一个 CNE 输出的发射是一个宽带噪声型。而大多数其他 CSS 类型的比较信号源输出的发射经常是频率梳状型）。 |
| CRT | 阴极射线管 |
| CSS | 比较信号源<br>用来证实发射测试设备的现场性能以及/或用来判断天线位置是否符合辐射发射测试要求的比较用信号源。基本上相同的元器件有时也称之为比较噪声发射仪（CNE）；比较信号发生器（CSE）；发射参考源（ERS）；发射参考发生器（ERG）和参考信号发生器（RSG）等。在外界噪声很高的现场工作时，正如前面所指出的，经常推荐使用一个具有梳状频率输出的 CSS，以便用它来区分它的发射和噪声。 |
| CW | 等幅波<br>一个用作幅度调制的 RF 波形（载波）。 |
| EM | 电磁<br>通常它的频率覆盖范围为 0 ~ 400GHz。 |

EMC　电磁兼容性

一个元器件、设备或系统能在它周围电磁环境中满意运行的能力。这个能力应包括两个方面：

1）不会由于它的运行而对该环境中工作的任何其他产品造成所不能容忍的电磁骚扰；

2）它的运行不会受到它所处环境中的辐射或传导发射的影响。

EMCD　电磁兼容指令（如修正的 89/336/EEC）

全称为类似于成员国有关电磁兼容法规的，于 1989 年 5 月 3 日颁布的理事会指令 89/336/EEC。它公布在欧洲共同体正式出版物的 L139，23/05/1989 P. 0019-0026 中。修正的指令为 92/31/EEC（公报 L126 12. 05. 92 P. 11）和 93/68/EEC（公报 L220 30. 08. 93 P. 1），它也结合在 294A0103（52）中（公报 L001 03. 01. 94 P. 263）。修正的指令中还包括有 95/54/EC、99/5/EC 和其他系列产品的指令。

在英国，EMC 指令已被制定为法律并成为有效的法令。该法律的最早文本为 1992 年 10 月 28 的 EMC 电磁兼容（性）法规。它的编号为 1992 No 2372。它的后续修正指令分别为 1994 NO3080 EMC 电磁兼容（性）法规 1994（修正）以及 1995 No 3180 EMC 电磁兼容（性）法规 1996（修正）。它们都是英国的现行的有效法令。

Emissions　发射

任何所不希望的，可能会对其他电气和电子元器件、设备、系统和装置以及软件造成影响的信号。

ERS　请参阅 CSS

EUT　被测试设备

使用这个标准，在现场测试场地被测试的产品、设备、装置、系统或设施。

Immunity　抗扰度

一个电气或电子元器件、设备、系统或装置（或软件）在一个计划使用的电磁环境中运行，而不会出现不可接受的功能性能下降和功能丧失的能力。

LISN　线阻抗仿真网络

请参阅 AMN。

QP　准峰值（检波器）

（CISPR-16 所规定的用于发射测量的一种检波器）。

RF　射频

（通常指从 150kHz 起朝上延伸的频率）。

RSG　参考信号发生器。

（它是 CSS 或 ERS 的另一个名称）。

TCF　技术构成文件。

请参阅 EMC 指令的第 10. 2 条款中的定义。

## 6.5 场地的描述

测试现场的位置通常大多都处在工厂的制造区域，并经常都会非常接近其他工业设备。测试现场的典型位置是：

1）室内：工厂内的制造车间、半导体生产工厂、电站和其他设施等。

2）室外：水处理厂、起重机场、接入平台、机场和码头等。

## 6.6 验收标准

### 6.6.1 简介

在抗扰度测试中，验收标准被用来确定是否设备继续保持其原规定性能的一个标准。大型工业机械通常都会有许多不同的运行模式和输出，但一般地说，主功能只会有一种（比如一个钢铁厂将只生产卷钢）。

所以，对被测设备性能的评估将会基于它的主功能。比如，

1）被测设备变得不安全了；

2）主功能的中止（比如钢铁厂不再生产钢材）；

3）系统停机；

4）显示的控制数据出现波动。

### 6.6.2 检收标准

标准 A：系统按计划的方式继续运行。

标准 A 的例子：干扰信号对系统不产生任何影响。诸如不会影响到主功能性能的，造成显示或指示器暂时失效的轻微干扰是允许的。

标准 B：在测试后系统能继续运行。

标准 B 的例子：允许不影响主功能的参数显示的变化。主功能可以发生变化，但它必须可以在操作人员正常控制下予以恢复，而且被测设备不会由此而出现安全问题。

## 6.7 测试期间的条件和状况

设备必须按照用户安装和操作手册的规定完成安装和运行。

与上述条件之间出现任何偏差时，测试前应征求 Cherry Clough 咨询公司的意见，以保证出现偏差仍然保持在本标准所允许的范围以内。要将这些偏差记录在测试计划和测试报告中。

## 6.8 文件的编制

### 6.8.1 测试文件的编制

任何按这个标准执行的现场设备测试必须附有以下文件：

1）Cherry Clough 咨询公司的现场 EMC 标准。

2）基本测试方法标准（比如，EN55011、EN61000-4-2、EN61000-4-4、EN61000-4-6 等）。

3）通用测试标准（EN 61000-6-4 和 EN 61000-6-2）。

4）所使用的所有设备和元器件的校准数据，以验证测试设备的性能［比如比较信号源（CSS）、比较噪声发射器（CNE）或者发射参考源（ERS）］。

5）对被设备进行测试的 EMC 测试计划应包括下列详细内容：

① 被测设备的边界；

② 启动/关机的顺序；

③ 所有 RF 源的位置；

④ 电源、控制和信号电缆；

⑤ 对于每一个 EMC 测试：

a. 测试设备的位置；

b. 测试电平；

c. 被测设备的运行工作模式——性能和验收标准。

6）加上任何与所执行测试相关得其他信息。请读者记住，编制文件的主要目的是，假如要求的话，在未来的某个时间要能够精确的复现测试。

## 6.8.2　测试报告

测试报告至少应包括下列内容：

1. 引言

1）执行测试的缘由；

2）被测设备的唯一标识；

3）测试日期。

2. EMC 测试设备本身的细节

1）校准数据；

2）现场（测试）设备的检验结果。

3. 有关 EMC 测试人员的情况

4. 测试场地

1）布局的平面图；

2）天线位置；

3）金属结构；

4）测试人员的位置。

5. 测试方法

1）对每个所执行的测试必须能够提供足够的、可以重复测试的详细内容和资料；

2）被测设备的性能标准是如何测量的。

6. 测试结果

1）测量到的数据结果；

2）被测设备的运行模式；

3）观测值。

7. 所获得的结果是如何从诸如天线因子、不确性等形式的基本数据导出的例子

8. 测试装置的照片

9. 结论

10. EMC 测试报告

所有编制的与它有关的文件以及计算机数据文件至少要保留到已从 EMC 合格验证机构获得对 TCF 认可的评估为止。然而，这里极力推荐将最后一个交货设备的 TCF 递交给它的用户那天起，还要将所有这些文件和数据至少再良好的保存 10 年。这是因为万一欧共体的 EMC 符合性执法机构要对该产品或设备进行调查时，制造厂商和/或用户能够提交出已通过测试并符合 EMC 指令要求的原始证据。当然，它们的储存必须又是以在需要时随时都能很容易调出的方式为最佳。

## 6.9 适用范围

在有些情况下，要对某些端口进行测试很可能是既不切实际也不现实的。此时，测试计划中可以接受以下所列的简化测试方案。

### 6.9.1 简化测试条件 1

在所有的导线和电缆的连接和铺设都安装在一个封闭的金属机柜、金导管、金属线槽或其他封闭结构中的场合，所有这类结构的末端（两端）都要搭接到测试场地的公共搭接网络上（经常会不那么确切地称接地或接大地），并要将它们考虑为被测设备的组成部分。此时由于所有这些连接导线和电缆都可以被考虑为处在被测设备外壳的内部而不需要再对它们加以测试。

### 6.9.2 简化测试条件 2

在被测设备是由一个指定的连续在线的双转换型不间断电源（UPS）供电时，并且使用屏蔽电缆或者将电缆封闭在所有的端头都搭接到测试场地搭接网络的指定金属导管中的场合，那么不要求对被测设备的电网电源端口进行测试（即在被 UPS 调整以后）。

然而，此时对 UPC 的电网电源端口则要进行 EMC 测试。但 UPS 制造厂商提供的 EMC 符合性测试的证据是可信赖的情况除外。

### 6.9.3 简化测试条件 3

倘若被测设备由若干子系统所构成，并且具备对电压骤降和波动所要求的抗扰度的话，或是由指定的不间断电源供电的话，则可以不需要对电压骤降、丢失和波动进行测试。

例如，所要求的抗扰度可以通过对设计的评估中确定，或者可以从子系统制造厂商的 EMC 测试报告中确定。

### 6.9.4 简化测试条件 4

能用于连接长度超过 30m 的外部电缆的端口（取决于制造厂商的使用说明或实际安装情况）以及包括所有电网电源端口在满足下列条件时，则可以不需要包括在某些和全部的浪涌测试中：

1）就所购置设备单元上的所有端口而言，倘若制造厂商的 EMC 测试报告已指出这些端口满足所有浪涌要求。

2）要求用户安装适当的浪涌抑制装置的设备上的端口。

3）已设计有浪涌抑制电路以提供适当保护的端口。

4）倘若是由一个连续在线的双转换 UPS 向设备的电网电源端口供电的话，当在它的输入上进行浪涌测试时，通过测试并证明不会将任何浪涌电压转移到它的输出上（根据它的测试报告），该电网电源端口也可以排除在测试以外。

通过对设备电路以及浪涌保护电路设计的评估和审视，或根据所购买设备的单元的 EMC 测试报告就可以确定上列的简化测试条件是否已获得满足。

请注意，有些浪涌抑制措施仅能抑制线-线浪涌，而其他的一些类型则仅能抑制线-地浪涌。在一个浪涌抑制措施仅能控制其中一类浪涌的场合，那么只有这类浪涌才会被这里的简化测试所覆盖。

## 6.10　发射测试要求

### 6.10.1　简介

作为发射测试指南用的相关协调标准是 EN 61000-6-4。

由于测试场地环境的差异，测试方法和限值将不会完全按照该标准中所规定的执行。

在后面的第 6.13 节中将会就在给定测试环境的限制下如何应用这些测试进行描述。

### 6.10.2　验收准则

**6.10.2.1　线传导发射**（AC 电网电源）

当使用在第 6.13 节中介绍的应用准则或依照与 Cherry Clough 咨询公司的协议进行测量时，线传导发射电平应低于在 EN 61000-6-4（表 1）中所规定的限值。

**6.10.2.2　辐射发射**（机壳端口）

当使用第 6.13 节中介绍的验收准则或依照与 Cheery Clough 咨询公司的协议进行测试时，辐射发射电平应低于在 EN 61000-6-4（表 1）中所规定的限值。

## 6.11　抗扰度测试要求

### 6.11.1　简介

作为抗扰度测试指南用的相关协调标准是 EN 61000-6-2。

由于测试场地的环境差异，测试方法和限值将不会完全按照该标准中所规定的执行。

所列出的基本标准为 EN61000-4-X 标准的场合，所有这些标准都可以以等效的 IEC 系列中的 IEC 61000-4-X 标准所代替。

### 6.11.2　机壳端口

在小型组件、次级组件实际上可移动的话，以及/或者安全是关键的设备应该移至一个 ISO 17025 EMC 测试中心，并在那里根据基本标准进行测试。

**6.11.2.1　电源频率**（工频）**磁场**

基本标准：EN61000-4-8（尽量使用最新文本）。

频率范围：50Hz 或 60Hz（根据地区不同，使用适当者）。

电平：30A/m（AM）。

调制：调幅（AM），1kHz，80%。

测试应该根据不同地区，在当地所使用的电源频率上执行。仅计划用于两个最常用的电网频率中（50Hz 或 60Hz）的一个频率区域的设备，则仅需要在该频率上对其进行测试。

注：正如在 EN61000-6-2 中所描述的，这个测试仅适用于那些对磁场敏感的设备（或元器件）。

#### 6.11.2.2　电磁场

基本标准：EN61000-4-3（尽量使用最新文本）。

频率范围：80～1000MHz。

电平：10V/m（调制前）。

调制：调幅（AM），1kHz，80%。

注：在不触犯国家标准法（英国）情况下这个测试无法在现场执行。

#### 6.11.2.3　静电放电

基本标准：EN61000-4-2（尽量使用最新文本）。

电平：±1kV、±2kV、±3kV、±4kV，接触放电；

±2kV、±4kV、±6kV、±8kV，空气放电

（或依照与 Cherry clough 咨询公司达成的协议值）。

注：有些警报或安全系统可能要求将接触放电的测试电平提高到±6kV。这一点应包括在 EMC 测试计划中。

### 6.11.3　信号、数据和控制端口

#### 6.11.3.1　简介

这些测试包括了频率延伸后的测试，以覆盖设备机壳对辐射场的抗扰度（测试）。

注：只要是在实际可行的场合，就应该应用简化测试1 和/或简化测试2。并在测试报告中予以注明。

#### 6.11.3.2　频率范围为 150kHz～80MHz 的测试

基本标准：EN61000-4-6（尽量使用最新文本）。

电平：10V（调制前），共模进入 150Ω（或依照与 Cherry Clough 咨询公司达成的协议值）

调制：调幅（AM），1kHz，80%。

测试方法：（大）电流注入、EM 钳或 CDN。

#### 6.11.3.3　频率范围为 80～400MHz 的测试

按照测试计划中所规定的、在 400～1000MHz 频率范围之间确定一些标定频率点或频段来作为目前和未来测试场地上产生实际场强的标定频率（比如固定无线电、移动无线电、雷达发射机或 ISM 设备等的发射频率）。

基本标准：EN61000-4-6（尽量使用最新文本）。

电平：10V/m。

调制：按照测试计划中所确定的方式。

测试方法：（大）电流注入、EM 钳或 CDN。

替代方法：使用已确认的无线电发射机或 ISM 设备来代表被测设备计划运行场所的电磁环境来进行抗扰度测试。

#### 6.11.3.4　快速瞬态/猝发

基本标准：EN61000-4-4（尽量使用最新文本）。

电平：±5kV 和±1kV，或依照与 Cherry Clough 咨询公司达成的协议值。

方法：电容钳。

#### 6.11.3.5　浪涌

限制：仅适用于按照制造厂商的技术规范所规定的、长度长于 30m 的电缆。

基本标准：EN61000-4-5（尽量使用最新文本）。

电平：±5kV 和 ±1kV 线-地间，或依照与 Cherry Clough 咨询公司达成的协议值。

方法：信号线对地直接注入。

## 6.11.4　输入和输出 DC 电源端口

### 6.11.4.1　简介

这些测试包括了频率延伸后的测试，以覆盖设备机壳对辐射电磁场的抗扰度（测试）。

注：只要是在实际可行的场合，就应该应用简化测试 1、简化测试 2 和/或简化测试 4。并在测试报告中予以注明。

### 6.11.4.2　频率范围为 150kHz～80MHz 的测试

基本标准 EN61000-4-6（尽量使用最新文本）。

电平：10V（调制前），共模进入 150Ω；或依照与 Cherry Clough 咨询公司达成的协议值。

调制：调幅（AM），1kHz，80%。

测试方法：大电流注入、EM 钳或 CDN。

### 6.11.4.3　频率范围为 80～400MHz 的测试

按照测试计划中所规定的，在 400～1000MHz 频率范围之间确定一些标定频率点或频段来作为目前和未来测试场地上实际产生场强的标定频率（比如固定无线电、移动无线电、雷达发射机或 ISM 设备的发射频率）。

基本标准：EN61000-4-6（尽量使用最新文本）

电平：10V/m

调制：按照测试计划中所确定的方式。

测试方法：（大）电流注入、EM 钳或 CDN。

替代方法：使用已确定的无线电发射机或 ISM 设备来代表被测设备计划运行场所的电磁环境来进行抗扰度测试。

### 6.11.4.4　快速瞬态/猝发

基本标准：EN61000-4-4（尽量使用最新文本）。

电平：±5kV、±1kV、±1.5kV 和 ±2kV；或依照与 Cherry Clough 咨询公司达成的协议值。

方法：直接注入。

### 6.11.4.5　浪涌

基本标准：EN61000-4-5（尽量使用最新文本）。

电平：±0.25kV 和 ±0.5kV，线-线和线-地；或者依照与 Cherry Clough 咨询公司达成的协议值。

方法：直接注入。

## 6.11.5　输入和输出 AC 电源端口

### 6.11.5.1　简介

这些测试包括了频率延伸后的测试，以覆盖设备机壳对辐射场的抗扰度（测试）

注：只要在实际可行的场合，就应该应用简化测试 1、简化测试 2、简化测试 3、或简化测试 4。并在测试报告中予以注明。

### 6.11.5.2　频率范围为 150kHz～80MHz 的测试

基本标准：EN61000-4-6（尽量使用最新文本）

电平：10V（调制前），共模进入 150Ω；或者依照与 Cherry Clough 咨询公司达成的协议值。

调制：调幅，1kHz，80%。

测试方法：大电流注入、EM 钳或 CDN。

#### 6.11.5.3　频率范围为 80～400MHz 的测试

按照测试计划中所规定的、在 400～1000MHz 频率范围之间确定一些标定频率点或频段来作为目前或未来试场地上实际产生场强的标定频率（比如固定无线电、移动无线电、雷达发射机或 ISM 设备的发射频率）。

基本标准：EN61000-4-6（尽量使用最新文本）。

电平：10V/m

调制：按照测试计划中所确定的方式。

测试方法：电流注入、EM 钳或 CDN。

替代方法：使用已确认的无线电发射机或 ISM 设备来代表被测设备计划运行场所的电磁环境来进行抗扰度测试。

#### 6.11.5.4　快速瞬态/猝发

基本标准：EN61000-4-4（尽量使用最新文本）。

电平：±0.5kV、±1kV、±1.5kV 和 ±2kV；或依照与 Cherry Clough 咨询公司达成的协议值。

方法：直接注入。

#### 6.11.5.5　浪涌

基本标准：EN61000-4-5（尽量使用最新文本）。

电平：±0.5kV、±1kV、±1.5kV 和 ±2kV 线-地以及 ±0.5kV 和 ±1kV，线-线（在每个电网电源周期的 0°、90°、270°上）；或依照与 Cherry Clough 咨询公司达成的协议值。

方法：直接注入。

#### 6.11.5.6　电压骤降/电压中断

基本标准：EN61000-4-11（尽量使用最新文本）。

电平：按照测试计划中所定义的值。

方法：按照测试计划中所定义的方法。

### 6.11.6　功能性大地端口

#### 6.11.6.1　简介

这些测试包括了频率延伸后的测试，以覆盖设备机壳端口对辐射场的抗扰度（测试）。

注：只要在实际可行的场合，就应该应用简化测试 1、简化测试 2、简化测试 3 和/或简化测试 4。并在测试报告中予以注明。

#### 6.11.6.2　频率范围为150kHz～80MHz 的测试

基本标准：EN61000-4-6（尽量使用最新文本）。

电平：10V（调制前），共模进入 150Ω；或者依照与 Cherry Clough 咨询公司达成的协议值。

调制：调幅（AM），1kHz，80%。

测试方法：（大）电流注入、EM 钳或 CDN。

#### 6.11.6.3　频率范围为 80～400MHz 的测试

按照测试报告中所规定的、在 400～1000MHz 频率范围间确定一些标定频率点或频段来作为目前或未来测试场地上实际产生场强的标定频率（比如固定无线电、移动无线电、雷达发射机或 ISM 设备的发射频率）。

基本标准：EN61000-4-6（尽量使用最新文本）。

电平：10V/m。

调制：按照测试计划中所确定的方式。

测试方法：（大）电流注入、EM 钳或 CDN。

替代方法：使用已确认的无线电发射机或 ISM 设备来代表被测设备计划运行场所的电磁环境来进行抗扰度（测试）。

### 6.11.6.4　快速瞬态/猝发

基本标准：EN61000-4-4（尽量使用最新文本）。

电平：±0.5kV 和 ±1kV；或者依按照与 Cherry Clough 咨询公司达成的协议值。

方法：直接注入。

## 6.12　发射测量的应用说明

由于一个被测设备的物理限制（比如尺寸、电源、伺服要求等）而无法在基本标准所规定的测试场地进行测试时，唯一可用来收集被测设备 EMC 性能数据的方法是在一个非标准测试环境对它进行测试。也只有这样才有可能获得足够的 EMC 数据。并将数据呈报 EMC 合格验证机构（Competent Body），该机构将根据所呈报的数据来评估被测设备是否符合 EMC 环境的保护要求。

在有可能对设备在它的最终运行位置上进行测试的场合，就有可能使用 IEC/EN550 来对它的发射进行测试。对许多产品而言，这也的确是一个可行的方案。

大家都知道，绝大多数工业产品在被拆卸和装运到它们的最终目的地以前，是在制造厂商完成设计、制造、装配，并通过试运行的。在实践中，为了确保设备具有所要求的性能以履行合同中的规定并符合法规要求，制造厂商被要求在装运它们的设备以前要对其 EMC 发射性能进行检验。

向合格附件（发射测量应用注释）将会识别出与测试一个设备相关的一些主要问题。而这里的测试是指在一个非理想场地，按照基本标准 EN55011（可替代的有 IEC 55011，CISPR11）所执行的测试，而不是按照其他什么方式进行的测试。这是读者必须充分理解和认识到的。

### 6.12.1　执行测试的人员

现场测试的非标准测试的性质以及随之而来的，要求对测试计划、测试电平和测试方法做出的改变，加上为了解决与由测试的具体位置、场所和被测产品运行环境所带来的相关困难等因素，所以要求执行测试的工程师具有对所涉及的测试方法和该测试方法所依从的基本原理有充分的理解。一个 EMC 工程师要获得这个水平的知识，在正常情况下，通常需要具有至少 5 年左右的测试实验室环境中工作的经验和一年以上在非标准或研制环境中对产品进行测试的工作经历。

### 6.12.2　测试计划和测试报告

由于商业和其他的考虑，EMC 测试通常会被安排在设备试运行完成的现场或就近的场所进行。

为了测试能按预先制定的计划进行，要保证被测设备、测试场地和测试设备在测试前就一切准备就绪。一个预先制定好的测试计划应该包括并涉及所有下列项目：

1）所要编制文件的范围；

2）术语、定义和参考文献和资料；

3）对所选用设备的描述；
4）总的测试策略；
5）最差情况下的测量；
6）合同中所要求的特殊 EMC 测试；
7）与标准测试方法之间的差异（假如有这样的差异存在的话）；
8）发射测试；
9）抗扰度测试；
10）EMC 测试标准；
11）设备的配置；
12）被测设备的运行方法；
13）测试期间对被测设备的功能性能的监测；
14）所要执行的 EMC 测试；
15）测试报告的编制要求。

在下面的介绍中，在必要时会对测试计划或测试报告中某些要求的个别测试以醒目的文字说明方式标出，以引起读者的注意。

## 6.12.3　执行发射测试前 EMC 测试设备的检验

根据定义，现场测试显然不可能在测试实验室内执行。因此不得不将测试设备搬运到测试现场。在运输期间，设备有可能会受到损坏。所以在执行每个现场测试前要求对设备是否能正常运行进行检验。

这类检验过程有两部分组成：

**1. 直观检查是否存在由运输造成的损坏**

在发射测试设备已被运送到测试现场后，要对所有测试设备以及它们的运输包装进行直观检查以核实它们是否在运输过程中受到损坏。

**2. 使用一个已校准过的信号源（CSS）对测试设备的性能进行检查**

发射测量设备的性能检查最好使用一个比较信号源（CSS）、一个比较噪声发射器（CNE）或一个发射参考源（ERS）。而所使用的源应是在现场测试以前，刚在所要使用测试场地被测量过，并证实满足 EN55011 要求。在现场测试场地必须具有现成可使用的 CSS 的校准结果。

有关现场性能检验方法的更为详细的讨论将在下面给出。

每个所执行的现场检验的描述，包括证实测试设备是否工作正常的检验都必须包括在 EMC 测试报告中。

被发现存在有运输损坏的设备，或发现不能按要求执行测量的设备不允许用于现场测试。即便这样做意味着测试的推迟（由于要更换、修理和重新校准设备）。

### 6.12.3.1　检验传导发射设备

**1. 检验 CSS 和频谱分析仪**

用来检验来自 CSS（或者 CNE，ERS）的传导发射的现场测试设备，在用于现场测试以前首先要用频谱分析仪加以测量。要求测量的结果能证实完全满足用于传导发射的 EN55011 的现场测试要求。在测量中要求使用一个短长度的 BNC-BNC 电缆来连接 CSS 和频谱分析仪。这里所使用的 CSS 不一定要是与用来对辐射发射设备检验的相同单元。

在对 CSS 校准期间，必须使用一个峰值检波器在频率范围为 150kHz ~ 100MHz 内对 CSS 的输出电压进行测量。另外在测量中，必须要使用一个准峰值检波器来完成单个校准测量。而在

5.000MHz 上的校准测量则要使用一个平均值检波器来完成。

当接收机或频谱分析仪在现场测试场地被卸下并安装后，必须立即用它们对 CSS 的输出直接进行测量。此时所使用的短 BNC-BNC 电缆必须与原来用于校准的完全相同或者就是原来的那一根。测量所获得的电平必须与最近刚在 EN55011 测试场地所执行的 CSS 校准时所获得的电平相比较，以检查接收机或频谱分析仪是否工作正常。

假如结果与在 EN55011 测试场地所测量到的结果相同（在 ±2dB 以内），那么 CSS 和接收机/频谱分析仪均可以认为工作正常。然而假如有问题，那么问题既可以是来自 CSS 也可以是来自接收机/频谱分析仪。甚至是错误（或损坏）的电缆所造成的。此时，需要做的是换用另一根短电缆将 RF 信号发生器的输出连接到频谱分析仪的输入，以检查分析仪的读出是否具有与发生器输出相同的电压和频率（电压在 ±3dB 内，频率在 ±2% 内）。通过这样一个逐步排除的过程，测试人员很快就会发现问题出在哪个设备上（或电缆）。

**2. 检验仿真电源网络**（AMN）

用来执行传导发射测量所使用的 AMN 首先必须在 EN55011 所规定的测试场地进行校准。所使用的是一个如图 4-6-1 所示的标准的测试对象。这个测试对象可以是任何 EUT，只要在测试中一直使用相同的就可以。但在实践中，最为常用的是一个带有固定负载的开关电源（转换器）。

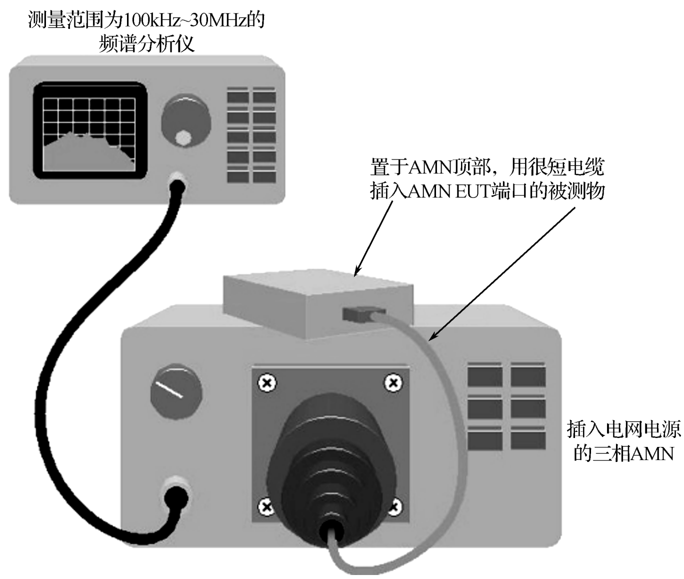



图 4-6-1　检验 AMN 的测试装置

可以以很低的价格从市场上购买到小型开关模式转换器（比如一个输入为 230V，输出为 12V、1A 的，用来驱动一个 12V 的照明灯的开关电源）。但有些测试器使用它们的 CSS 电池充电器（以恒定电流向插入的 CSS 充电）。为了改善可重复性能，在测量期间，AC 电源到测试对象的电源电缆应尽可能的短（通常应短于 200mm）。并且测试对象应安置在 AMN 顶部的中间部位。

频谱分析仪要设置在使用一个 9kHz 或 10kHz 分辨带宽（RBW），并只用峰值检波器对 100kHz～30MHz 频率范围进行测量。对于一个单相的 AMN，所测量的是相线和中线上的发射。而在 AMN 是三相的情况下，只对三相中的其中一个相线再加上一个中线上的发射进行测量就足够了。

将测试设备运至现场测试场地并重新安装起来。在它们能够通过工作正常的检查后，要再次用 AMN 对同一个测试对象用与前面完全相同的方法进行测量。若两次测量结果具有超过 ±3dB 差异则说明 AMN 有问题。

**3. 电压和电流探头的检验**

假如使用电压和/或电流探头进行传导测量，那么要使用 CSS 来对它们都进行检验。如前述相同，首先要在 EN55011 所规定的传导发射测试场地进行，然后再在现场测试场地进行。

电压探头是用来对 CSS 的 BNC 输出直接进行测量的。并用频谱分析仪在频率范围为 100kHz ~30MHz 内对探头的输出完成测量。这里不准备对这个测试装置作更进一步的描述和讨论。

一个电流探头（通常称为电流测量钳）同样可以用于 BCI 测试。虽然它们往往与上述的电压钳是相同种类的钳，但在实际应用时，不一定非要是同一个钳。

电流测量钳通常是安装在用来检验 BCI 电流注入钳的校准夹具上的。该校准夹具由来自 CSS 的一个 BNC 连接器输出的参考信号馈电。而电流测量钳的输出由频谱分析仪在 150kHz ~ 30MHz 频率范围上进行测量。图 4-6-2 所示的就是这个测量装置的实例。

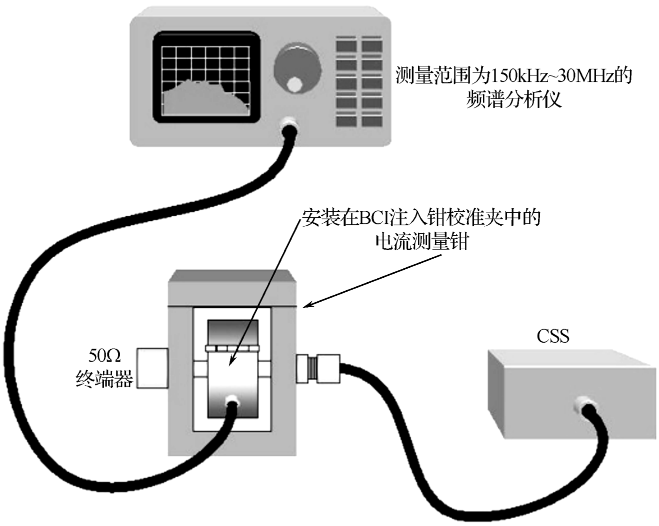



图 4-6-2　检验用电流测量钳

一个 RF 信号发生器的输出可以用来代替 CSS 来产生用于校准夹具的参考信号。此时，每十倍频检验一个频率点就已足够了。但前提是，最低频率（150kHz）和最高频率（30MHz）也要包括在检验频率之列。

假如电流测量钳还要用于抗扰度测试的话，那么将测量频率延伸至 150kHz ~ 400MHz 范围（或者延伸到抗扰度测试中所使用的最高频率）可以节省很多时间。当然，请记住，不论使用的是那个最高频率，30MHz 仍然应该是被测频率中的一个。

最后，在对被测设备测试以前，还要将在测试实验室使用上述两种钳的测量结果（理想的是在设备刚被校准过，并且还未被用于其他测试）与在现场测试场地所做的完全相同的测试的测量结果进行比较。当比较结果证实不论使用那一种钳的误差都不超过 ±3dB 的话，那么现场测量结果可以认为合格。

**4. 为验证过程和结果编制文件**

EMC 测试报告必须包括并证实在将传导发射测试设备运抵现场测试场地后仍能正常工作的文字记载。所有来自这些检验的结果（包括频谱分析仪的显示）都要在测试报告中编号记录在案并存档，以备在未来必要时可以很容易的加以检索。

### 6.12.3.2　辐射发射设备的检验

用来检验现场辐射发射测试设备的，来自 CSS（或 CNE 或 ERS）的辐射发射首先必须使用一个峰值检波器对它进行测量以完成对它的校准。上述校准测量所使用的测试场地必须完全满足 EN55011 辐射发射场地的要求。测量距离为 3m。所使用的为天线的一个极化方向。

这里所使用的 CSS 并不一定要就是用于检验传导发射测试设备所使用的同一个 CSS。

在 CSS 的校准期间，必须使用一个峰值检波器在整个频率范围（30 ~ 1000MHz）来对 CSS 的辐射发射完成测量。另外，还要使用一个准峰值检波器在 100.0MHz 频率点上执行一次单一的校准测量。

在天线处在一个极化方向条件下，上述过程会导致并可以绘制出一个校准的 CSS 发射的频率响应曲线，加上一个点频率的准峰值测量。

在将接收机或频谱分析仪以及天线运到现场测试场地后，必须将天线设置在距 CSS 3m 远的距离上，并使用接收机或频谱分析仪对 CSS 的辐射发射进行测量。在对整个装置进行布局设置时，要特别注意使 CSS 和天线尽量远离任何墙壁和金属物体。这样做的目的是为了使其尽可能近似于 EN55011 中对测试场地所规定的要求。此时还要注意所采用的天线极化（方向）应与原来校准 CSS 时所使用的极化方向相同。

在整个频率范围（30 ~ 1000MHz）上所测量到的峰值检波器电平图谱必须还要与在 EN55011 测试场地上所获得的 CSS 最新校准图谱相比较。同样，准峰值检波器在 100.0MHz 频率点上所测量到的结果也必须要与在 EN55011 测试场地上所获得的 CSS 最新校准测量中再该点上的测量结果相比较。

上述的两个比较结果必须包括在 EMC 测试报告中。这其中还要包括有关辐射发射测试设备已经检验并工作正常的结论。

#### 6.12.3.3　导线和电缆的检验

由于导线和电缆在运输过程中很容易遭受损坏，所以在运抵测试场地时应该对它们做直观的检查。首先应将检查的注意力集中在导线和电缆的破损或弯曲过度、损坏或松动的连接器处等。不应该再继续使用有疑问的电缆和/或连接器。

可以通过用被测 RF 电缆将信号发生器或 CSS 与频谱分析仪连接起来的方法来对它（被测电缆）进行测试。这和对衰减器进行检验所使用的方法相同。另一方面，我们都知道，使用于射频频率的电缆都会造成信号的损耗。特别是在频率很高并且电缆又很长的情况下损耗会更为严重。所以，在使用所有这些电缆前都要事先进行检验和校准。倘若在任何频率上，预估的衰减会超过 3dB 者不应使用。

### 6.12.4　传导发射测试

#### 6.12.4.1　对测试计划和测试报告的要求

1）对被测量电源电缆做出说明。

2）测量方法的选择（包括选择的理由）。

① 仿真电源网络（AMN）。

② 电压探头；

③ 电流测量钳；

④ 测量接收机的选择（假如使用的测量接收机不是基本标准中介绍的话，要附有选用的理由）。

在对测量结果作出后期处理时要考虑到：比如 AMN 校准因数；在 AMN 和接收机或频谱分析仪之间的任何瞬态限制元器件中的损耗的补偿；电缆因数；对来自电压探头或电流测量钳结果的校准数据等。其目的是通过这些后期处理（修正）以判断测量结果是否真正符合基本标准中所规定的限值。

注：一般地说，在 EMC 测试报告以及与它有关的文件中（包括计算机数据文件）必须提供充足的技术内容和细节以便：

1）在未来的任何时候都可以对被测设备进行完全相同的重复测试。

2）证明设备的最恶劣发射仍低于 EN61000-6-4 所规定的限值。

### 6.12.4.2　检波器类型

EN55011 要求使用满足 CISPR16-1 要求的接收机、准峰值和平均值检波器执行测量。

问题：设备的操作以及其他的一些因素会限制可用于测量的时间。

此时，由于所需要的测量时间会过长而使得使用一个带有准峰值和平均值检波器 CISPR 接收机也许是不现实的。

指南：倘若测量（结果）与使用准峰值和平均值检波器的 CISPR 接收机所获得结果具有合理的相关性，那么也可以使用其他的测量仪器（比如频谱分析仪）。

一个峰值检波器的测量结果一般总是会大于或等于一个准峰值检波器的测量结果。因此，假如使用一个峰值检波器所获得的结果满足准峰值检波器的发射指标时，则可以断定准峰值指标已获得满足。

更进一步说，峰值和准峰值检波器的测量结果通常都会大于或等于一个平均值检波器的结果。因此，当使用一个峰值或准峰值检波器所获得的结果满足平均发射指标的话，则如上述相类似，也可以断定平均值指标已获得满足。

注：由于有些测试现场存在于高信号环境中，有时会造成一个没有安装预选器频谱分析仪的输入过载，而使它的测量精度下降（或不那么精确）。即便高信号是处在频谱分析仪测量频率范围以外，上述过载情况仍有可能发生。

所以必须采取一些预防措施（或要特别留心）以保证在高能量信号存在的外界条件下，仍能保持对信号的测量精度。

在频谱分析仪的 RF 输入端连接一个外接 10dB 衰减器（有时称为一个定值衰减器或缓冲器）是一个用来检验频谱分析仪输入是否过载的很好方法。假如 RF 过载影响到了测量，当接入一个 10dB 的外部衰减器时，有些或者所有被测信号的降低都将会大大超过 10dB（比如 30dB）。假如不存在过载的话，被测信号仅将降低 10dB 而已。

### 6.12.4.3　环境（外界）噪声

EN55011 要求使用一个仿真电源网络（AMN）来对环境（外界）噪声进行测量。其目的一是要用 AMN 为在跨接电源的测量点上提供一个定义的 RF 频率上的阻抗，同时还提供了与来自电源线上的环境噪声的隔离。

问题：在实践中，在电源线上所呈现的干扰电平很可能大大高于在典型 EMC 测试实验中所发现的值。

指南：将使用相同供电电源的设备全部关闭，并验证外界噪声电平是否低于限值。否则代替的（或同时）还要安装一个 RF 滤波器来将外界的噪声电平降到限值以下。

在外界噪声是窄带的场合，则要求通过改变频谱分析仪上的频率宽度（假如需要，还要改变分辨带宽和视频宽度），以拉近的方式来分辨更加接近噪声信号带宽的频率。在使用正常频率跨度时（150kHz ~ 30MHz），这样做的好处是可以监测来自被测设备的发射是否被外界噪声所掩埋。

注：本测试的意图是要证明，传导发射是低于这个标准中所规定的限值。假如不仅能够证明环境（噪声）电平处于所规定的限值以下，而且在被测设备开机并处于正常运行时所测量到噪声电平仍处于限值以下的话，那么就证明了被测设备的传导发射的确低于本标准所规定的限值以下。

#### 6.12.4.4　使用一个电压探头来代替一个 AMN

EN55011 要求使用一个由按 CISPR16-1 中所规定的，由 50Ω/50μH 构成的仿真电源网络对电网电源端头进行测量。

要求中指出，该仿真电源网络在跨接电源测量点上能够提供一个定义的 RF 频率上的阻抗。实际上，它不仅为在跨接电源的测量点上提供了一个定义的 RF 频率上的阻抗，同时还提供了与来自电源线上的环境噪声的隔离。

在无法使用仿真电源网络的场合，应该使用在 EN55011 的图 4 中所显示的电压探头。

问题：在实践中，假如按照 CISPR16-1 所规定的要求使用一个电流额定值为 100A 的 50Ω/50μH 仿真电源网络的话，不仅价格昂贵而且不便运输。

指南：虽然基本标准推荐使用一个仿真电源网络进行传导电压测量，但如上所述，也可以使用 EN55011 图 4 中所示的电压探头执行测量。

注 1：由于使用电压探头所获得的测量结果将会取决于 AC 电网电源的阻抗。在参照由计算得出电压探头对 50Ω 的测量以前，通过使用一个校准过的 RF 电流测量钳来测量电源中的 RF 电流来验证电网电源的阻抗的方法不仅可以接受而且应该说它也是一个很实用的方法。

注 2：如注 1 中所述，在无法通过直接与电源相连接来测量它的 RF 电流的场合，我们仍可以使用一个校准的 RF 电流测量钳来测量它的 RF 电流。然后通过假定源阻抗为 50Ω 的前提下将它转换成 RF 电压。

在实践中，由于电源阻抗会在一个很宽范围内波动，而导致不精确的测量结果。所以，在评估任何一个设备的性能时必须将这个因素考虑其中。

注 3：电压探头和电流测量钳通常都会给出远高于 AMN 对相同设备测量所获的结果。此时，假如下列两个条件获得满意的话，则前两个测量的测量结果是可接受的。

1）倘若设备应用于一个典型外界环境。

2）设备在上述条件下并没有产生明显使外界环境恶化的传导发射。

#### 6.12.4.5　确定最差运行模式

问题：在对一个设备的发射进行测试时，EN55011 要求该被测设备处在会引起最恶劣发射的正常运行模式。

指南：对每个被测电源电缆都要使用峰值检波器执行快速测试来判断哪一种（或几种运行模式的合理组合）运行模式将会形成最恶劣传导发射。

就每个被测电缆而言，在最差正常运行模式已被确认后，最终的传导发射测试必须采用这个模式（或几种模式的合理组合）。

### 6.12.5　辐射发射测试

#### 6.12.5.1　对测试计划和测试报告的要求

1）与被测设备相关的 RF 能量（频率和功率电平）的主要源的具体位置。

2）用于测量发射的测量天线位置最初选择过程的细节。

3）对如何使用测量天线来寻找最恶劣发射位置的描述。

4）测量接收机和天线的选择过程（假如在基本标准中没有包括有关测量仪器详细内容）以及在测试中选用它们的缘由。

5）对有关测量结果后处理以证明满足限值要求的细节（比如天线因子、电缆系数、距离的和非理想场地的修正等）。

注：一般地说，在 EMC 测试报告以及与它有关的文件中（包括计算机数据文件）必须提供

足够的技术内容和细节以便：

（1）在未来的任何时候都可以对被测设备进行完全相同的重复测试。

（2）证明设备的最恶劣发射仍低于 EN 61000-6-4 所规定的限值。

#### 6.12.5.2　检波器类型

EN55011 要求选用满足 CISPR16-1 要求的接收机和准峰值检波器来执行测量。

问题：设备的运行和其他一些因素可以对可用的测量时间形成制约。在这种情况下，由于执行测量所需要的时间（太长）而使得使用 CISPR 所规定的接收机和准峰值检波器变得不切实际。

指南：倘若其他的仪器（频谱分析仪）的测量结果可以证明与 CISPR 接收机和准峰值检波器所获得的测量结果具有良好的相关性的话，人们也可以使用其他的仪器。

一个峰值检波器的测量结果都会大于或至少等于一个准峰值检波器的测量结果。因此当使用一个峰值检波器所获得的测量结果满足准峰值发射技术规范的话，则可以断定准峰值的技术规范得以满足。

注：有些测试现场的外部环境本身就是一个高信号环境，此时所使用的频谱分析仪应带有一个预选器，否则很容易由于它的 RF 输入过载而使测量精度大大下降。即便这些高信号（频率）是处在频谱分析仪测量范围以外，上述情况仍可能会发生。所以必须采取预防措施以保证即便存在有其他高能量信号时仍能获得应有的测量精度。

采用在频谱分析仪的 RF 输入端串接一个外部 10dB 衰减器（有时称为一个定值衰减器或缓冲器）是一个用来检查它的 RF 输入是否过载的很好办法。假如 RF 过载对测量造成某种程度的影响的话，在接有 10dB 衰减器时，所有被测信号的测量结果都会具有远高于 10dB（比如 30dB）的衰减。但假如同样是接有 10dB 衰减器时，假如不存在过载的话，被测信号则仅会衰减 10dB。

#### 6.12.5.3　测量距离

EN55011 规定在执行测量过程中，被测设备与天线间的距离为 30m。

问题：由于测试场地的种种物理条件限制或存在有高外界（噪声）电平，很有可能无法在 30m 的距离上执行测量。

指南：假如由于高外界噪声电平或其他原因无法在 30m 距离上进行场强测量，则测量可以在如 10m 或 3m 这些较近的距离上执行。但必要时，要对测量结果作一些后期处理。

可以使用每增加十倍距离下降 20dB 这个反比系数将所测量到的数据归一化到所规定的距离 30m 以判断是否符合要求。（例如，将天线距离从 30m 缩短到 10m 意味着要比 EN 61000-6-4 所规定的发射限值高出 10dB。将该距离从 30m 缩短到 3m 距离意味着与 EN 61000-6-4 所规定的发射限值相比，测量结果将会有 20dB 的增加）。

另外，由于近场效应具有倾向于增加测量的结果的影响，应该特别小心正确处理在频率接近 30MHz 时，在 3m 距离上对大型装置的测量。

#### 6.12.5.4　测量的频率范围和带宽

问题：有时来自被测设备的发射会被高于对被测设备所规定的发射限值的外界信号所淹没（如前所述，在需要的场合，要根据天线的设置距离对这个限值进行修正）。当用频谱分析仪来对拥有运行许可证的模拟无线电或 TV 发射机进行测量时，若将频谱分析仪显示设置在正常量程（30～1000MHz），以及分辨带宽设置为 120kHz 时，经常会出现上述情况。

指南 1：在存在有上述问题并使用一个频谱分析仪来进行测量时，经常会有可能需要使用它的量程范围和带宽控制功能来放大并使它的显示更为接近外界信号（频率）以确定是否有非常接近外界信号的，来自被测设备的发射。

在来自被测设备的发射如此接近外界信号，以致自动准峰值测量的惯用程序不能正确的测量

设备的发射的场合，则应使用频谱分析仪零量程（零档位）模式的手动测量。

关于上述问题的更为详细的介绍，请参阅所使用的频谱分析仪所附带的应用手册。

指南2：有时，来自被测设备的一个窄带发射碰巧会与一个窄带外界信号完全吻合，此时要执行检波和测量是不可能的。但有时有可能从所出现和/或存在的其他窄带发射来推断它的存在。

例如：在25.0MHz、50.0MHz、75.0MHz、125.0MHz、150.0MHz和175.0MHz诸频率上检测到了来自设备的窄带发射，而在100.0MHz频率位置上刚巧存在有一个FM无线电广播电台，那么很可能可以断定有一个来自设备的100.0MHz发射的存在。

在这类情况下，我们甚至可以试着做出进一步的推断：倘若所有25.0MHz、50.0MHz、75.0MHz、125.0MHz、150.0MHz和175.0MHz频率上的发射值都处于限值线以下，那么可以在相当程度上断定100.0MHz发射也会处在发射限值以下。

### 6.12.5.5　对非理想测试场地评估

EN55011规定要将天线的物理中心设置在一个导电地平面以上2.0m±0.2m高度上来执行现场测量。它还规定测试场地要是一个平坦的场地，上空没有架空线以及附近不存在有任何反射结构，最后还要求场地要足够大以容纳在被测设备和测量天线位置间的正确分隔距离。

问题1：现场位置不能满足上述规定的测试场地要求是常有的事。虽然获得所规定的天线高度不是什么问题，但剩下的其他要求则往往无法得以满足。

指南1：首先要在一个测试场地对比较噪声发射器（CNE）、比较信号源（CSS）或发射参考源（ERS）在30～1000MHz频率范围，分别在3m和10m距离上，以及分别在天线的水平和垂直极化两个方向上完成测量。并要求测量结果完全满足EN55011的规定要求。

在每个天线位置上，在对每个最终现场测试以前，CNE、CSS或ERS应该被安置在被测设备顶部的最靠近天线的那一点上。并且要对30～1000MHz的整个频率范围内以及两个极化方向上的CNE的输出都记录下来（在这个测量期间，被测设备必须处在关机状态。不然被测设备本身和它的电缆则必须设置的与最终测试时的设置完全相同）。将上面两个测量所获得的数据进行比较（EN55011场地和设备现场）将可以让我们能够对每个测量天线位置进行一个定性评估。

对上述结果的评估可以揭示是否应该将修正系数（取决于频率）用于该测量，并从而将来自设备的发射可以与EN61000-6-4所规定的辐射发射限值进行切合实际的（或合理）比较。

假如被测设备本身是可搬动的或本身就是一个移动设备（比如它是一部汽车），那么在最终测试中要对所使用的每个天线位置都要进行测试场地性能的测量。请读者注意，此时所使用CNE、CSS或ERS对测试场地所执行的测量是在没有被测设备存在或电缆靠近的情况下完成的（理想的是至少在30m以外）。

在上述测量过程中，天线的位置和方向必须用耐磨的油漆或胶带精确的在地面上标出。其目的是当将被测设备设置在它的最终测试位置时可以精确的再现天线的位置和方向。

注1：假如被测设备是可搬动的或本身就是一个移动设备（比如一部汽车或一个可搬运到现场的设备），则可以将它移至一个没有金属体或表面反射的位置上，以尽量减少测量中所形成的误差。假如可能的话，任何所存在的金属壁应该离开被测设备四个边缘和测量天线至少10m远。

问题2：如何将在每个现场天线位置上用CNE、CSS或ERS所完成的测量结果与用相同的CNE、CSS或ERS按EN55011规定的测量所获得的结果进行比较？

指南2：理想条件下，来自一个天线位置的，用CNE、CSS或ERS所获得的测量结果应被输入到一个计算机电子数据表，并采用曲线拟合程序（比如在Excel中的多项式程序或在Graphic Analysis软件中曲线拟合选项）。然后，再用这个曲线与EN55011测试场地的结果进行比较，以判断该天线位置上所给出的结果是否可用。

但经常还可以直接采用直视检查的方法来对在一个天线位置上所获得的来自 CNE、CSS 或 ERS 的现场测量结果与来自 EN55011 所规定的测试场地的结果进行比较。并对该天线位置的天线垂直极化和水平极化两个方向的适用性做一个快速定性评估。

出现下列的任何情况时，都是该天线位置不适用的标识。当与 EN55011 场地结果相比较的结果出现：

1）高度超过 20dB 的尖锐波峰或深度超过 20dB 的波谷。

2）谷波深度低于测量系统的噪声面（低于基底噪声）。

3）外界的噪声电平掩盖了对 EN61000-6-4 限值电平发射的测量。

按照上述方法做出对一个天线位置适用性判断还可以帮助我们导出该位置上的两个依赖频率的修正系数（一个用于水平极化，另一个用于垂直极化）。并用这两个修正系数来修正在该位置上所获得的对设备的测量结果。就这两个天线位置修正系数而言，它们必须像用天线修正系数用于天线一样，用于 RF 电缆。

注：发射宽带噪声的 CNE 经常无法在典型现场测试场地工作，或至少有相当的难度。一般地说，此时使用发射梳状窄带频率的 CSS 或 ERS 会容易得多。

注：在一个给定天线位置上，用峰值检波器来测量来自被测设备发射的结果若是低于 NE 61000-6-4 规定的限值的话（在考虑到天线位置的修正系数条件下），在最终的测试报告中没有必要显示计算的细节。此时，全部所要求的只是将所观察到的低电平发射详细信息记录在案就已足够了。

### 6.12.5.6　确定最恶劣发射时的天线位置

对于一个不设在旋转（测试）台上的被测设备而言，测量天线应被安置在方位角的各个点上（即在水平平面上的各个角度上），并使用水平和垂直两个天线极化方向来完成测量。进行测量时，要给予特别关注的是对所记录到的每个频率上的最大辐射和最高电平的方向。

问题：如何确定和测量来自一个大型固定设备在哪个方位角上出现最恶劣的情况，并以此确定最终测量时天线的设置（位置和方向）？

指南：在执行测试以前，所有在设备内会产生干扰的电气和电子单元的位置都应该按照产生发射的频率和电势进行分类。并按照上述所获得的数据来编制测试计划，以识别和确定最为可能接收到已辨认的潜在发射的天线位置。假如有要求的话，在安置天线以前使用简单的探头通过近场测量就可以证实干扰信号的存在。在测试期间，天线应在方角位内按照这些位置移动以识别和确定最恶劣的发射。并请参阅下面有关如何识别最差的运行模式。

### 6.12.5.7　识别和确定最差运行模式

问题：EN55011 规定，在对被测设备进行发射测试时，被测设备要在产生最恶劣发射模式条件下运行。

指南：使用峰值检波器在每个可能的天线位置上来执行快速测试，以识别在哪个运行模式下（或几个合理运行模式组合下）会形成最恶劣的辐射发射。用于最终辐射发射测试所使用的运行模式和天线位置必须就是那些导致最差发射测量结果所识别的模式和位置。

就一个投诉设备而言，它的测试报告仅需要包括：

1）最差情况是如何识别和确定的。

2）在所测量到的最差发射情况下，设备发射仍处在 EN61000-6-4 限值以下。

### 6.12.5.8　降低测试场地的环境噪声

问题：虽然要求测试场地的环境噪声电平至少要比所规定的限值低 10dB，但在测试现场进行测量时往往会无法满足这个要求。

指南：假如被测设备是可搬动的或本身就是一个移动设备（比如一部汽车或一个可搬运到现场的设备），则可将它迁移到外界噪声电平较低的位置完成测试。如需要的话，可以使用车载或类似的发电机组来为新的测试位置提供电力。

较低的外界噪声电平不仅可以使所需执行的发射测试更为容易和迅速，而且可以对所获得的测量结果给出更高的置信度。

位于远离道路交通、铁路、工业和农业机械建筑、架空电话线路和功率线、机场、港口、广播发射机、军事基地和手提电话基站的乡村的位置通常是最佳的选择。沙漠、岛屿或山村（部分和全部被四周的山峰所包围的）则经常是最为安静的场所。

## 6.13　抗扰度测量的应用说明

由于物理上的实际限制（尺寸、电源、伺服要求等）而无法按基本标准中所规定的测试场地对设备进行测试时，那么，唯一可用来收集被测设备 EMC 性能数据，并呈递给一个 EMC 合格验证机构来评估它是否符合 EMC 环境保护要求的方法是在一个非标准测试环境中对设备执行测试。

在有可能按 EN61000-6-2 所规定的要求将被测设备作为一个独立的子系统，而且整体系统又是使用良好 EMC 制造实践由若干个这样的子系统构成的话，那么测试应该考虑这种选择。

但在实际生产流程中，如人们所知，大多数工业设备都是先在制造厂内用许多元器件和子系统组装而成的。而在运达至最终目的地之前，它们又是被拆卸开进行运输的。所以，在实践中由于执行合同要求和其他有关法规的原因，制造厂商在将一个整体设备拆开运送出厂以前，几乎毫不例外的必须要对整体设备进行一系列的测试，以保证该设备完全满足所要求的性能。

这个应用注释（说明）是按照在一个非理想测试场地，采用通用 EMC 标准所规定的要求来识别和确定一个被测设备所可能出现的主要问题为目的的。

### 6.13.1　对执行测试的工程技术人员的一点要求

由于现场测试的非标准性质以及由此而造成的一系列影响和结果，往往会要求对测试计划、测试电平和测试方法做出某些修改以解决与测试的实际场地和被测设备操作要求有关联的一些具体困难和问题。仅从上述这一点出发，就要求执行测试的 EMC 工程师对所涉及的和/或使用的测试方法以及这些测试方法所依据的基本原理有完整的理解。

这类知识的理解和掌握通常将会要求 EMC 工程师至少具有五年以上的在测试实验室工作环境的测试经验，以及一年以上在非标准或研制环境中对产品进行测试的经验。

### 6.13.2　测试计划

出于商业和其他的考虑，EMC 测试计划通常都会安排为在与对被测设备进行调试的同时进行相关的测量。但有时也会在调试全部完成后再以对其性能逐个测量的方式执行测试。

为了保证被测设备、测试位置和测试用设备能够按照测试计划的时间表安排就绪以随时可用，一个设计良好的测试计划中应包括并强调下列项目：

1）所要编制文件的范围。

2）术语、定义和参考文献和资料。

3）对所选用设备的描述。

4）总的测试策略。

5）最差情况下的测量。

6）合同中所要求的特殊 EMC 测试。

7）与标准测试方法之间的差异（假如有这样的差异存在的话）。

8）抗扰度测试。

① 设备性能标准；

② 设备的配置；

③ 被测试设备的运行和使用方法；

④ 被测试设备性能的监测；

⑤ 所要执行的 EMC 测试；

9）测试报告的编制要求。

在下面的介绍中，在必要时会对测试计划或测试报告中的某些要求的个别测试以醒目的文字说明方式标出，以引起读者的注意。

## 6.13.3　抗扰度测试设备的检验

根据定义，若测试无法在测试实验室进行的话，显然，测试设备将要被运送至某个测试场地完成测试。

由于在运输期间，测试设备可能受到损坏，所以在执行每个现场测试以前，要求对测试设备是否能够正常运行进行检验。就一套完整的现场抗扰度测试设备而言，在开始正式测试以前，在测试现场对它们进行性能的检验大约需要两个小时的时间。

不论是对测试设备的某个单项检验还是完成一个测试系统的检验都应由两个部分组成：

1）对由于运输可能造成的损坏的直观检查。

在抗扰度测试设备运抵现场测试场地后，应该对所有测试设备的运输包装执行直视检查，以确定没有由于运输而成的损坏。

2）使用下面各小节中描述的适当的方法对测试设备进行性能检查。

在出发前往现场测试位置以前，为了对测试设备进行检验，可能会要求设计一个固定装置或夹具。并且不仅要对测试设备进行必要的校准，甚至还可能会根据测试要求的不同添置一些附加的测试设备。由于上述原因，至少在执行最终现场测试以前的一个月就要对所要采用的检验方法进行仔细的研究。这样可以留有充分的准备时间或有时间添置附加的辅助设备等。

要将包括判断和证实测试设备能够正确运行和工作以及对每个所要执行的现场检验的具体细节都要写入在 EMC 测试报告中。

任何发现有损坏的设备，或发现不能按要求正常工作的测试设备都不能用于现场测试。即便这样做意味着将会推迟测试（由于设备的更换、修复或重新校准）。

### 6.13.3.1　工频磁场测试设备的检验

倘若在处置和运输期间没有发现产生（磁）场的线圈受到损坏或变形，则只要监测在它们内部流通的电流就已足够了。这是因为假如在该结构线圈中所流通的是为了获得正确场（强）所需要的已知正确电流值的话，况且如上所述在运输过程中，线圈结构既没有损坏也没有变形，那它所产生的磁场几乎肯定是正确的。或者说，人们没有理由怀疑它所产生磁场的正确性。

当然也可以使用一个商品化的磁场测量设备和/或元器件（市场上有多种此类设备和/或元器件）来证实它所产生磁场的正确性。使用一个测试线圈、AC 电压表、示波器（或一个低频频谱分析仪）也可以达到验证它所形成的磁场正确与否的目的。在将磁场发生设备在发往测试目的地以前也应该对它进行检验性的测量，并且该测量结果应该与通过数学计算所预估的场（强）

有很好的相关性（或一致性）。并以此来证实磁场发生器和测量设备（元器件）都能正常工作。为了进一步增加置信度，应该使用最近刚刚经过校准过的测量设备或元器件。

要将现场检验过程的细节以及判断测试设备是否能够正确运行和工作的检验结果写入 EMC 测试报告中。

**6.13.3.2　辐射抗扰度测试设备的检验（>400MHz）**

用于这个检验目的的测试设备所采用的要么是 BCI、EM 钳、单个的手持或移动发射机（器）；要么是用来模拟广播发射机的特殊设备、基站（手提电话）或 ISM 设备（正如在 EN55011 中所定义的）。

有关对 BCI 测试设备的检验，请参阅下一节。

有关对 EM 钳测试设备的检验所使用的方法与 BCI 的相同，只要将用 EM 钳代替 BCI 注入钳而已。

有关对手持式或移动式发射机（器）的检验，则只要检查在电池完全充电的状态下它们是否能成功地保持正常通话即可。它们在所有三个正交方向的 10cm 距离上所发射的电场应该应已在测试实验中测量过。在测试报告中一定会保留有对每个发射机（器）的测量结果。

有关对模拟广播发射机、基站或 ISM 设备这类特种设备的检验（正如在 EN55011 中所定义的），请参阅相关于该设备检验的 EMC 测试报告的内容。由于它们的多样性，无法在此一一列举。

要将现场检验过程的细节以及判断测试设备是否能够正确运行和工作的检验结果写入 EMC 测试报告中。

**6.13.3.3　传导抗扰度测试设备的检验（150kHz～400MHz）**

在测试现场使用的 BCI 测试设备必须按照后面有关小节中所描述的在实验室进行校准。校准后的结果必须提供给现场测试场地备用。

在现场测试场地必须备有可供使用的注入钳的校准夹具（装置）。并且正如后面小节中所描述的，在现场测量中所使用的 BCI 测试系统必须是在实验室装置上经过校准的。

为了节省现场检验时间，在现场检验期间没有必要对所有的频率阶跃（步进）都进行测试。但测试必须包括最高和最低频率在内（400MHz 和 150kHz）。再加上足够数量的其他频率点的测试以给出和增加对测试设备的置信度。经验指出，每十倍频的频率范围必须至少包括有一个测试频率点。

在现场测试场地对 BCI 测试设备所做的测量结果必须与它在测试实验所获得的校准结果相比较。假如两组测量结果的差异小于 ±3dB 的话，我们可以确信现场检验是成功的。

要将现场检验过程的细节以及判断测试设备是否能够正确运行和工作的检验结果写入 EMC 测试报告中。

**6.13.3.4　静电放电测试设备的检验**

在出发到现场测试场地以前，要对静电放电测试设备在测试实验中完成前期检验。理想条件下，最好能使用刚刚经过校准过，还未做过任何测试的 ESD 枪。此时，首先要做的是制作一个简单的，由塑料制成的 ESD 检验用固定夹具（装置），并用它将 ESD 枪的放电头固定在离开一个与大地相连接金属平板的 3mm 距离上。不允许有任何塑料件与 ESD 枪金属放电头之间的距离短于 8mm（用来固定接大地金属平板的部件除外）。

将已校准好的 ESD 枪的空气 放电端头正确的安置在上述所介绍的检验用夹具上。将 ESD 枪设置为在 +1kV 上，并试着接通电源（不论是交流供电，还是由电池供电）。在 1kV 电压上不应该有放电发生。然后逐渐升高电压直到放电刚刚开始形成。并将这个电压记录在案。上述这个过

程还必须在测试电压为负电压的条件下重复进行。最后，将放电头换成接触放电头再继续分别用正电压和负电压完成整个测试。所有上述的结果将会形成一个在该特定 ESD 检验固定夹具（装置）条件下所使用的特定 ESD 枪的校准测试报告。实际上，这个报告将仅能列出由该枪所显示的四个电压（当然在报告中还会包括有测试时的环境湿度、实验室的海拔高度、或者空气压力等其他环境条件）。枪的地导线的识别码以及它在测试期间的布局也必须写入夹具（装置）的校准报告中。

ESD 检验用夹具必须与 ESD 一起带到现场测试场地。因此在装运前最好是将该夹具以及它的校准报告一起装在 ESD 枪的包装盒内（包括枪的地导线）。

所有上述的设备在运抵并在现场测试位置上从新设置以后，还要再一次用与上述相同的方法和步骤作再次检验。所有所使用的必须就是原来的夹具，原来的地导线（完全相同的布局）。并再次按上述步骤记录各次 ESD 枪对接大地金属平板的起始放电电压（正负电压下的空气放电以及正负电压下接触放电）。

在现场所获得的这四个电压值要与在测试实验室对夹具校准期间所获得的值一一比较，并将差异记录在案。假如现场测试场地的高度和湿度是已知的，并且两者接近于在实验室校准测试时的值，若此时由于它们所造成的放电电压与前者相差在 ±300V 以内，则应考虑是可以接受的。但假如测试人员并不知道测试场地的高度和湿度是否与前者相同的情况下，那么只要两者间的差异不超过 ±600V，则也应考虑是可以接受的（显然，该差值是否可以接受在很大程度上会受到所估计的高度和湿度差异的影响）。

要将现场检验过程的细节以及判断测试设备是否能够正确运行和工作的检验结果写入 EMC 测试报告中。

### 6.13.3.5 快速瞬态猝发测试设备的检验

在出发到现场测试场地以前，要对快速瞬态猝发测试设备在测试实验中完成前期检验。理想情况是快速瞬态猝发（FTB）发生器刚刚经过校准，并且还未作任何其他测试。在测试实验室中，通过 FTB 发生器的输出直接将 ±1kV 的快速瞬态猝发注入 FTB 现场检验夹具来完成并获得实验室的校准（参考）测量和结果。

FTB 现场检验系统实际上就是一个简单的 BCI 检验系统。两者仅有的不同是，FTB 现场检验系统是由一根导线以及一个至少具有 26dB 衰减能力的，并能够承受 1kV 瞬态输入的 50Ω RF 功率衰减器来代替后者的 RF 源（信号发生器加上电源）所组成。FTB 发生器的输出导线通过一个串接的功率衰减器与安装在校准夹具内的注入钳直接相连接。图 4-6-3 所示的就是这样一个系统。

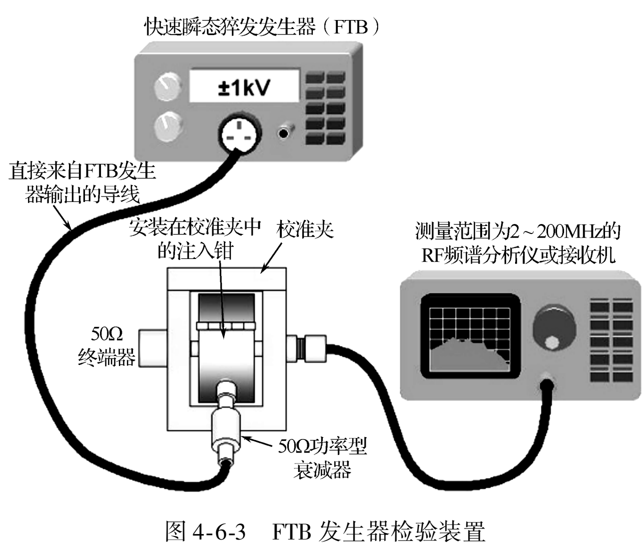



图 4-6-3　FTB 发生器检验装置

虽然 FTB 发生器的瞬态能量并不高，但它的电压却很高。所以能使用的 50Ω　RF 功率衰减器额定功率大约会需要 20W，以承受所出现的峰值电压。在选用衰减器时，最好使用一个示波器来检查它的输出端的峰值电压。这样做可以保证当来自 FTB 发生器的 1.2kV 电压加在它（衰减器）的

输入端时，它的输出就是按照它的衰减技术规范所预估的值。

50Ω 的 RF 功率衰减器以及在一个典型 BCI 注入钳中的损耗加在一起应该将加在频谱分析仪输入端上的电压限制在不超过 1V 的电平上（峰值幅度），以防止频谱分析仪的 RF 混合输入可能遭受到过电压的损坏。然而，在第一次测试以前，这里推荐根据 BCI 钳的转换系数（换算率）和频谱分析仪的最大输入电压来取得数据。然后再根据 FTB 发生器向 50Ω 负载馈送 1kV 峰值电压的能力来计算和检查是否需要使用衰减能力超过 26dB 的 RF 衰减器（请注意到，频谱分析仪本身的内置衰减装置不能用来增加它的最大输入电压额定值）。

在测试过程中，FTB 发生器瞬态猝发输出要设置在它的正常重复率上，而频谱分析仪则设置在频率范围为 2 ~ 200MHz 的峰值保持自由振荡模式。它的分辨带宽既可以是 100kHz 也可以是 120kHz。测试将不断继续进行直到在测量的频谱上不再观察到明显的进一步改变为止（这个过程所需要的时间应远低于 1min）。所获得的频谱显示结果应作为实验室参考（标准）结果加以储存，以备而后用来与现场检验结果进行比较。这里应该储存有两个实验室参考（标准）结果：一个是用于 + 1kV 的 FTB 设置，一个是用于 – 1kV 的 FTB 设置。两个结果都应该包括有频谱分析仪的完整设置细节。

FTB 检验用装置的导线、RF 功率衰减器和实验室参考结果必须与 FTB 发生器一起运送至现场测试场地。因此若能将导线、衰减器和实验参考结果与 FTB 发生器包装在一个包装箱内相信会大大有助于测试的顺利完成。

当 BCI 测试系统在测试现场已被验证不仅能工作，而且能正确地运行后，使用同一套 FTB 发生器、导线、RF 衰减器、BCI 校准装置和相同的频谱分析仪和设置（整个设置如前面的图 4-6-1 所示）就可以按照与上面所描述的相同步骤完成测试。

将在测试现场所获得的两个频谱显示结果（分别为 + 1kV 和 – 1kV）与实验室所获得的参考用结果进行比较，并将两者的差异记录在案。假如两者的差异值小于 ± 3dB，测试人员可以断定 FTB 发生器不仅工作正常而且完全符合要求。

最后，要将现场检验过程的细节以及判断测试设备是否能够正确运行和工作的检验结果写入 EMC 测试报告中。

### 6.13.3.6　浪涌测试设备的检验

首先需要的是：

1）制作设置一个浪涌检验装置（请参阅图 4-6-4）。

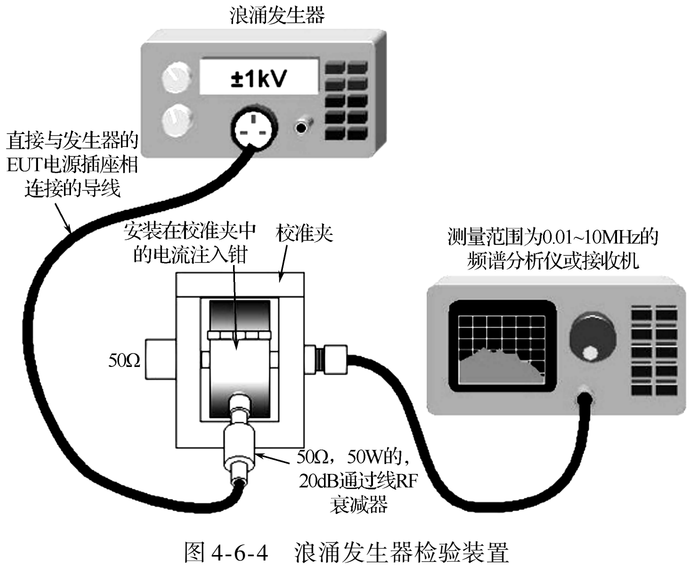



图 4-6-4　浪涌发生器检验装置

2）拥有在 ±1kV 上所获得的实验室参考结果。

然后采用上面所描述的，用于检验 FTB 发生装置完全相同的方法来完成浪涌测试设备的现场检验。

所不同的是，频谱分析仪要设置在 10kHz ~ 1MHz 的频率测量范围，分辨带宽设置则既可以是 10kHz 也可以是 9kHz。但此时很可能需要花费较长的时间才能获得一个合理的频谱显示。这是因为浪涌发生器的重复率要远低于 FTB 发生器的重复率。请参阅图 4-6-4 所示的用于此目的的整套装置图。

最后，要将现场检验过程的细节以及判断测试设备是否能够正确运行和工作的检验结果写入 EMC 测试报告中。

### 6.13.3.7　电网电源电压骤降和中断的测试设备的检验

在电压骤降和中断发生器运抵现场测试场地后，要在现场测试场地使用一个已校准过的示波器（为了安全起见，不仅要使用经过额定的测试探头对电网电源电压进行检测，同时还要采取所有必要的安全预防措施）来测试电压骤降和中断发生器的输出。

根据测试计划的不同要求，需要使用示波器对检验设备进行若干次测量（至少要在发生器的两种非常不同的设置上进行），并将测量结果与发生器的设置指示进行比较。并将两者间的差异记录在案。

最后，要将现场检验过程的细节以及判断测试设备是否能够正确运行和工作的检验结果写入 EMC 测试报告中。

### 6.13.3.8　电流测量钳的检验

在 BCI 测试中需要使用一个电流测量钳。相同的电流测量钳也可以用于传导发射测试。在对同一个设备进行上述的两种测量时，虽然往往会使用相同类型的电流测量钳，但它们并一定非要是同一个钳。

除了这里所使用的测量范围在是 150kHz ~ 400MHz 以外，用来进行抗扰度测试的钳可以使用与用于传导发射测试的钳的完全相同的方法进行检验（请参阅图 4-6-1）。

假如是在 400MHz 以上执行 BCI 测试的话，对测量钳检验所使用的频率也必须高到所使用的最高频率。在使用一个信号发生器而不是一个 CSS 来产生参考信号的话，和前面所介绍的相同，在每十倍频选择一个检验频率点就足够了。但前提是最低频率（150kHz）和最高频率（400MHz 或更高）都应包括在所要检验的频率以内。

### 6.13.3.9　RF 衰减器的检验

所有用于检验抗扰度测试设备测试性能的通过线 RF 衰减器也应该预先在现场测试场地进行检验。

通过将信号发生器或 CSS 的输出连接到频谱分析仪的输入很容易的就可以对这些衰减器进行检验性测试。所有要做的只是将通过线衰减器串接在两者之间，然后在整个频率范围内检查所测量信号是否形成所预估的衰减值（或是否等于衰减器的标称值）。

此时频谱分析仪要按照用于被测设备的测试计划设置所要测量的频率范围（从 100kHz 到所要求测量的最高频率）。

若使用的是信号发生器的话，它也可以设置的像频谱分析仪那样，在整个相同的频率范围上重复扫描。但这时仅在最高和最低频率点上执行测试就已足够了。

所允许偏离所使用衰减器衰减技术规范的最大误差为 ±1dB。

最后，要将现场检验过程的细节以及判断测试设备是否能够正确运行和工作的检验结果写入 EMC 测试报告中。

### 6.13.4　工频磁场抗扰度测试

这个测试仅适用于对磁场敏感的设备和/或元器件（正如在 EN 61000-6-2 中所描述的）。

在对这类设备和元器件测试以前，应该考虑在它们被组装和集成为一个最终设备以前，先对各个构成部件/单元分别进行测试。并要将所有采取的相关措施的细节都记载在技术构成文件中。

#### 6.13.4.1　对测试计划和测试报告的要求

特别应将下列信息的详细内容包括在测试计划中：

1）列出所有对磁场敏感的元器件以及它们在设备内所处的位置。

2）所使用的详细测试方法和测试电平。

注：一般地说，在 EMC 测试报告以及与它有关的文件中（包括计算数据文件）必须提供足够的技术内容和细节以便：

1）在未来的任何时候都可以对被测设备进行完全相同的重复测试。

2）在测试期间，要能证明设备的功能仍能保持在它们的正常功能性能技术规范以内。这其中还要考虑到所使用的测量设备功能性能的精度和仪器本身的可重复性能。

#### 6.13.4.2　使用替代的测试感应器

问题：正常情况下都会使用霍尔姆磁（Helmoltz）线圈或类似的感应元器件来执行电源磁场的测量。尽管这些测试也许可以在现场完成，但这些测试仍以在测试实验室内对小型设备进行测量为主。

指南：在确认设备的安全性能比任何其他性能都更为重要的条件下，这里极力推荐测试人员考虑采用与在 EN61000-4-8 中所规定的完全相同的测试方法。

所有可能会对 30A/m 的工频磁场敏感的设备中的元器件和单元应在设备设计图中标识出来，并以列表方式写入 EMC 测试报告中。

在理想情况下，所有涉及的上述元器件和单元都应该先从设备中移出，或至少采用技术规范与它们完全相同的元器件和单元，在测试台上，逐个将它们用于一个代表性的功能电路中，并使用正确的 IEC/EN61000-4-8 所规定的测试方式对它们进行测试。

在实践中无法执行上述方法时，应该使用下面所描述的替代方法。

**替代方法实例：**

在无法获得已知特性的适用线圈的情况下，测试人员可以自行设计并制作一个。通过使用本地电源（或使用一个输出为降压的调压变压器或一个安全隔离变压器）为一个单个便携式线圈供电可以计算出为了产生所要求磁场电平所需要的线圈匝数。并应该将线圈的详细计算过程和结果写入测试报告中。

在设计和制作完成后，将该线圈与本地电源相连接，然后将它移至对磁场敏感的元器件的邻近区域中的设备表面上，并在测试报告中记录设备性能所出现的偏差。在进行这类测试期间，线圈的平面应该与设备的表面始终保持平行。

上述线圈将会沿着它的旋转轴在接近它的平面位置上产生设计所应该获得的磁场（即沿着线圈中心线）。作为一个基本规则，由单个线圈所产生的场强（与线圈由多少匝构成无关）只有在沿着它的中线上，并等于线圈直径的 1/4 的距离内才会保持在设计的技术规范以内（即保持所应该获得的磁场）。因此一个直径为 1m 的线圈的最大使用距离仅为 250mm。

安全性：当自行设计和制作一个线圈时，在将它与电源相连接以及使用过程中要采取所有必要的安全措施。IEC61010-1 是相应的安全标准。它所规定的所有安全要求必须无一遗漏的加以执行。

使用一个由输出低于25V的隔离降压变压器供电的线圈将需要使用比直接由电网电源驱动的线圈更粗的漆包线，但所要求的匝数较少。使用由较低电压驱动的线圈的好处是可以消除许多线圈自身安全性的设计问题。

注：在EN55103-2的附录A以及一些军用标准中为读者提供有更多的有关磁抗扰度测试用线圈设计的知识。有兴趣的读者可以参考使用。

#### 6.13.4.3　对大型设备测试的考虑

问题：使用一个便携式单个线圈对电源磁场进行测试通常是沿着被测设备的表面完成的。由上述已知，在离开单个线圈平面的距离大于线圈直径1/4的距离上，线圈所产生的磁场场强将会降低到不可接受的（无法进行执行测试）程度。因此设备中的潜在磁敏感器件或单元若是处在一个大型设备内部的场合，很有可能使它处在过于远离测试线圈而无法感受到所规定的足够的场强强度。

指南：倘若所涉及设备的元器件或单元实际上是无法移动的话，则也许有可能使用一个与该元器件或单元完全相同的部件用IEC/EN61000-4-8所规定的方法对它进行测试。此时仍应该使用上面所描述的替代的便携式单个线圈方法。但要注意，要将线圈置于设备内部，并且所设置的方法应该以被测元器件或单元能够暴露在正确和必要的场强之下为原则。

由于该类线圈所产生的磁场在沿着线圈轴的方向上是有方向性的。因此只要实际上可行的话，就应该依次安排在三个相互垂直的方向上分别完成测试。

### 6.13.5　辐射RF电磁场抗扰度测试

这个测试是设计用来在一个吸波室（有时称为电波室、电波暗室等）中进行的。正常情况下，绝大多数国家的国家标准都不会允许在现场或屏蔽室外执行这类测试。因为测试时所产生的场会扰乱或中断当地的其他设备或通信。

当不允许执行或实际上无法执行辐射抗扰度测试时，则需要将传导抗扰度测试的频率（通常延伸到80MHz）延伸至400MHz或1000MHz。这里推荐延伸至1000MHz（1GHz）。

在设备仅能完成400MHz的测试时，并且它要在下列场所附近使用的话：

1）固定发射机或雷达站（比如TV广播、寻呼和手机基站、军事基地、机场、港口等）。

2）移动无线电或雷达发射机（比如手机、移动电话、步话机、车载移动无线电或陆基、海基和机载雷达等）。

3）在EN55011中所定义的ISM设备。

总之，假如设备明显暴露在频率高于400MHz的场合，下列是所需要做到的：

1）对于所有电缆端口（不论电缆的长度如何），传导抗扰度测试频率都要延伸超过400MHz并达到所确认的最高频率。其前提是：

① 可以获得这类传导注入感应器。

② 它们在这些频率上可以很好地工作。

③ 可以将它们用到该测试场地。

2）应该尽可能详细地列出对设备的安装要求。在确定附近就有正在运行的发射机或ISM设备的场合，要通过试验性测试证明并确保设备的性能没有出现明显的下降。

在诸如存在有步话机这类移动发射机的情况下，要用在现场实际使用的这类设备（移动发射机）来检验被测设备性能没有因此而下降。在执行这个测试时，不仅要对它们所使用的所有频道都完成测试，还应该是在它们的满功率运行条件下进行。在有要求的场合，恐怕还要使用经过改装的手持设备执行这些测试。在接近手持移动无线电发机的测试场合，Cherry Clough咨询公

司建议用户采用它所提供的一个测试方法。

事实上，在频率高于80MHz以上的传导抗扰度测试只是一种效果不那么好的辐射抗扰度测试的替代方法。随着频率的增加这种替代测试的效果会变得越来越差。这是因为，随着频率的不断升高，金属件间的连接、印制电路板和非常短的导线会逐渐变成非常有效的意外天线。因此，在频率高于1GHz以上地方使用EM钳方法执行传导抗扰度测试时，这里还推荐同时应用上述的所介绍的方法。

在（测试）场地暴露在工作频率高于1GHz或低于150kHz的固定的或移动式无线电或雷达发射天线的场合，由于两者都是效率很高的辐射场源（比如强度高于1V/m），场地测试的频率应该延伸到覆盖上述两个频率以外。虽然EN61000-6-2或EN61000-4-3中并没有覆盖这两个频率以外的频率。但这样做的目的是要保证符合EMC指令的保护要求。如果有关测试人员有兴趣和要求，Cherry Clough公司可以向他们提供用于评估包括来自固定和移动无线电和雷达源的场强电平一览表在内的电磁环境的评估指南。

**对测试计划和测试报告的要求**

在测试计划中应该包括下列的特定内容：

1）在设备附近的所有专用无线电或雷达发射机（不论是固定的还是移动的）或ISM设备所使用的频率和功率。

2）用来验证设备能够在上列发射机或ISM设备运行时能继续正常工作的测试方法。

注：一般地说，在EMC测试报告以及与它有关的文件中（包括计算数据文件）必须提供足够的技术内容和细节以便：

① 在未来的任何时候都可以对被测设备进行完全相同的重复测试。

② 在测试期间，要能证明设备的功能仍能保持在它们的正常功能性能技术规范以内。这其中还要考虑到所使用的测量设备功能性能的精度和仪器本身的可重复性能。

## 6.13.6　静电放电（ESD）抗扰度测试

基本标准EN61000-4-2允许在被测设备的最终配置中进行静电放电抗扰度测试。

### 6.13.6.1　对测试计划和测试报告的要求

注：一般地说，在EMC测试报告以及与它有关的文件中（包括计算数据文件）必须提供足够的技术内容和细节以便：

1）在未来的任何时候都可以对被测设备进行完全相同的重复测试。

2）在测试期间，要能证明设备的功能仍能保持在它们的正常功能性能技术规范以内。这其中还要考虑到所使用的测量设备功能性能的精度和仪器本身的可重复性能。

### 6.13.6.2　测试问题

问题：本标准所涉及的是安装后的测试（后安装测试），不是一个现场测试。

指南：本标准为在实验外进行ESD测试提供了一个测试装置（后安装测试）。所以在执行现场测试时应尽可能地按照这个测试方法进行。

注：EN61000-4-2中所描述的安装后测试（这里将要用它来作为一个现场测试）要求使用一个尺寸至少为0.3m×2m的一个地平面。

## 6.13.7　传导RF抗扰度测试

这个测试使用的是EN61000-4-6中所详细规定的方法。执行测试所使用的频率范围通常为150kHz～80MHz。为了达到这个测试方法标准所规定的目的，假如使用的是在EN61000-4-6中所

描述的电流注入法（BCI）则要将测试频率延伸至400MHz。或者在使用EM钳条件下，则要将测试频率进一步延伸至1000MHz。并以它们来代替在一个屏蔽室外执行辐射抗扰度测试。因为在上述这些延伸的高频率上，执行屏蔽室外的辐射抗扰度测试是不合法的。

在使用CDN的情况下，也许至少可能把测试频率范围延伸至230MHz。在频率超过230MHz以上时，则很有可能需要使用特别结构的CDN，并要求对其进行校准以证明它（们）的效能。

在将简化测试条件1和2应用到所有电缆端口上的场合（请参阅前面的第4.6.11节），本标准不要求对传导RF抗扰度执行测试。

**6.13.7.1 BCI与EM钳和CDN的对照**（比较）

在150kHz～80MHz的频率范围内使用CDN对AC电网电缆和DC电源电缆进行测试是EN61000-6-2（以及EN61000-4-6）中所规定的要求之一。然而，在有些（设备）安装场地上，实践中可能无法做到使用一个CDN进行测试。其原因不外乎：

1）电缆电压可能要比可以使用的CDN的额定值高出许多。

2）为了安装一个CDN，可能会不得不在一个完整装置上切断一根电缆（显然不希望这样做）。

3）没有足够剩余空间安装一个CDN。

在上述这些情况下，应该使用下面所描述的方法用BCI完成测试。

在选用BCI方法以前，这里极力向读者推荐：应按照EN61000-4-6所规定的测试方法在频率超过80MHz以上时使用CDN，或在频率超过1GHz时使用EM钳执行测试。其原因有二：

1）再考虑到改善测试精度和可重复性时，用上述方法完成的测试的变异度要小得多。

2）所要求的功率放大器的额定功率要低得多。从而不仅减小了尺寸，而且降低了成本和重量。

但如上所述在实际应用中很可能无法找到能在230MHz频率以上工作的很好的CDN，或在有些装置上没有足够的剩余空间来采用并安装一个CDN。

EM钳是一个长形的感应器。它的使用要求在它进入被测设备的那一位置上至少要有600mm长的可接入电缆。对有些装置来说，上述这个要求几乎肯定是不可能做到的。所以，此时应该使用在长度上要短得多的BCI感应器。因为此时它们是唯一适配的一类感应器。

**6.13.7.2 对测试计划和测试报告的要求**

在EN61000-4-6中就如何编制测试计划和测试报告作了详细的介绍。这里不再赘述。

注：一般地说，在EMC测试报告以及与它有关的文件中（包括计算数据文件）必须提供足够的技术内容和细节以便：

1）在未来的任何时候都可以对被测设备进行完全相同的重复测试。

2）在测试期间，要能证明设备的功能仍能保持在它们的正常功能性能技术规范以内。这其中还要考虑到所使用的测量设备功能性能的精度和仪器本身的可重复性能。

**6.13.7.3 使用CDN或EM钳的测试方法**

在EN61000-4-6中完整的描述了这些测试方法和它们的校准步骤。

在EN61000-4-6对EM钳方法缺乏某些特殊指导的场合，请参阅下节中所要描述的BCI测试方法。在使用一个EM钳来代替BCI电流注入感应器进行测试时，沿用BCI方法执行测试显然也是合乎情理的事。

**6.13.7.4 大电流注入（BCI）测试方法的使用**

问题：EN61000-4-6描述了三个测试方法。按优先顺序排列，它们分别如下：

1）CDN（耦合-去耦合网络）；

2）EM钳；

3）电流注入（BCI）。

指南：在意识到 BCI 方法被认为是三种方法中可重复性最差的一个的同时，它也是三个方法中灵活性最好的一个。电流注入钳可以以其他两种方法无法做到的，非常困难的方向上钳夹在被测电缆上。而且还可以使用第二个钳（称为测量钳）来实时控制注入被测设备的电流大小。

**所要求的 BCI 测试设备如下：**

1）覆盖所要求频率范围的信号发生器。

2）覆盖所要求频率范围的频谱分析仪。

3）适用于所要求频率范围的，额定功率为 5W 的 20dB RF 通过线衰减器。

4）覆盖所要求频率范围的，额定功率至少为 200W 的 RF 功率放大器。

5）覆盖所要求频率范围的 RF 电流注入钳。

6）覆盖所要求频率范围的 RF 电流测量钳。

7）一个用于固定 RF 电流注入钳的 50Ω 校准用夹具。适用的 50Ω 校准用固定夹具的构成细节由 IEC/EN61000-4-6 的附录 A 和图 A. 2 给出。但大多测试人员都会从电流注入钳供应商处直接购置。

**BCI 测试方法：**

① 计算所要求注入被测电缆的电流，并将计算细节和结果写入测试计划中。

通常都会假定一个电气电缆的 RF 特性阻抗为 150Ω（就它们的共模信号而言）。因此为了将一个共模 RF 电压指标转换成一个电流指标只要将该电压简单的除以 150 即可。

所以对于 EN 61000-6-2 所要求的 10V 辐射抗扰度测试电平而言，在对它进行调制前所要求注入被测电缆的电流将为 66. 7mA rms（94. 3mA 峰值）。在调制后所要求的峰值电流则为 170mA（340mA 峰—峰值）。

所以，在使用 BCI 来模拟（仿真）一个辐射抗扰度测试的场合，一般都可以假定，测试电流等于 V/m 指标除以 150Ω。

② 请按照图 4-6-5 在一个实验室中设置一个 BCI 测试系统并对它进行校准。此时所使用的最好是刚刚经过一个独立实验室校准过，还未进行过任何测试的测试设备。

BCI 测试系统的实验室校准步骤应按照下列三个步骤完成。

1）将用于 BCI 校准的设备的型号和生产序号记录下来，以保证在将所有设备移至现场 BCI 测试场地后，仍能使用原来的设备。

此时还应该记录下 RF 功率放大器的增益或电平控制的设置位置（假如放大器具有这些控制的话）。请记住，在对 BCI 校准过程中不要改变它（们）。

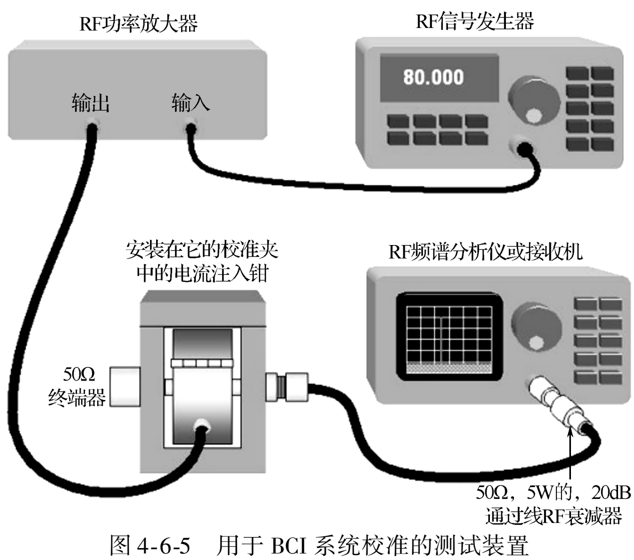


图 4-6-5　用于 BCI 系统校准的测试装置

将信号发生器的输出设置在调制深度为 80% 的调幅信号（AM），调制波为 1kHz 的正弦波。

将频谱分析仪设置在测量信号为毫伏级（mV）的电平上。并仅使用峰值检波器。

2）在每个被测频率上，调节信号发生器的输出直到频谱分析仪所测量到的注入电流的峰值电平等于所要求的电平（比如前面例子中的 170mA）。并将此时的频率和信号发生器的输出电平

记录下来。

注：频谱分析仪所测量到的电压仅为来自注入钳的注入电流在 20dB RF 功率衰减器的 50Ω 输入阻抗上所导致电压的 1/10。因此，所测量到的峰值注入电流应该等于频谱分析仪所测量到的电压除以 5。例如，一个 170mA 的峰值注入电流在频谱分析仪上所引起并测量到的电压为 850mV。

③ 此时要为信号发生器的一系列输出设置编制一个表格。表格中所列的为在每一个被测频率上，为所期望获得的注入电流电平的信号发生器输出设置。下表是一个这种表格的示例。表格中还应包括 RF 功率放大器增益控制设置以及所使用的设备的型号和产品序号。

**表 4-6-1　为被测频率、注入电流电平和发生器设置的一览表**

| 被测频率 /MHz | 所期望的注入电流电平 /mA | 发生器的输出设置（增益控制） | RF 功率放大器输出设置（增益控制） |
|---|---|---|---|
| 频率 1 | | | |
| 频率 2 | | | |
| ⋮ | | | |
| 频率 N | | | |
| 设备型号和产品序号： | | | |

3）用 BCI 测试方法测试一个电缆端口的测试装置显示于图 4-6-6 中。

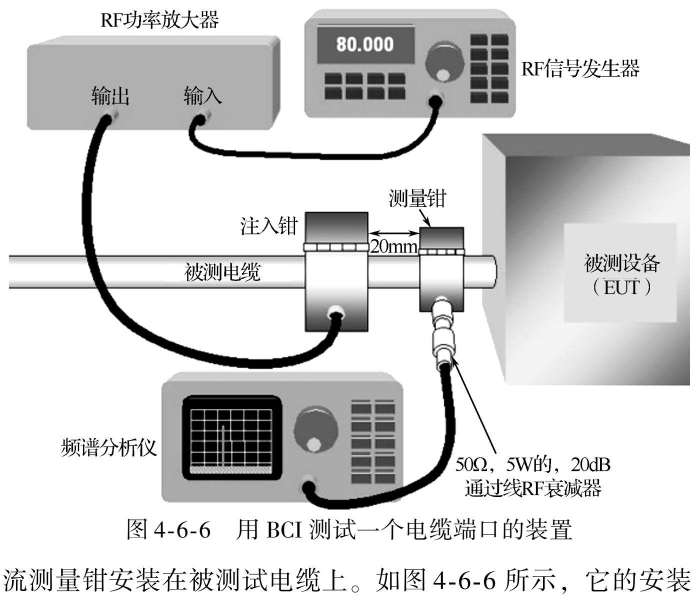



图 4-6-6　用 BCI 测试一个电缆端口的装置

接下来要将电流测量钳安装在被测试电缆上。如图 4-6-6 所示，它的安装位置应尽可能靠近进入被测设备的进入点处。要确保被测电缆位于钳的中心位置。若有必要可以使用非导电塑料发泡材料或橡胶材料将被测电缆固定在这个部位上。

最后将电流注入钳安装在被测电缆上。其位置大约应该置在距电流测量钳 20mm 处。正如前面一样，电缆也要位于钳的中心部位。

在使用与 BCI 校准中所使用的完全相同的全套设备前提下，在将信号发生器的输出连接到 RF 功率放大器的输入的同时，还要将 RF 功率放大器的输出连接到电流注入钳的输入端（如图 4-6-6 所示）。

将 RF 功率放大器的增益或电平控制装置设置在与 BCI 校准时所使用的完全相同的设置位置上。最后将频谱分析仪或接收机连接到电流测量钳的输出上（如图 4-6-6 所示）。

4）为了完整测试一个电缆端口，要对每个频率阶跃都要进行测试。

① 按照前面所绘制的表格中所列的各个频率，将信号发生器的输出设置到在对 BCI 校准时所确定的电平上。

② 使用频率分析仪和电流测量钳来监测电缆中的实际 RF 电流。这要求使用到测量钳的转换因数（换算率）（将电缆电流转换成在一个 50Ω 负载上的测量电压。有时称为感应器因数）。这个转换因数通常都可以从电流测量钳的校准曲线、校准图谱或校准因数表中找到。同时，请读者注意到这个转换因数不仅是一个随着频率变化而改变的变量。而且它还会受到 20dB 衰减器频率响应的影响。

③ 通过调节信号发生器的信号输出来满足下列两个所要求标准：

a. 假如测量钳的输出显示出注入电缆的 RF 注入电流低于 BCI 校准时的设置电平的话，那么这是可以接受的。

b. 假如测量钳的输出显示出实际上注入被测电缆的 RF 电流高于 BCI 校准时所设置的电平的话，降低信号发生器的输出直到测量钳指示出注入电流等于 BCI 校准时所设置的电平。

④ 注入电流进入电缆的时间（按照上面的设置）至少要为 EN61000-4-6 所要求的停留时间，以便能有足够时间来检测被测设备功能的变化。在停留时间结束时，将频率调整到下一个频率，然后重复步骤，直到完成所有所选定的频率点。

图 4-6-7 以一个流程图方式显示了上述步骤。

⑤ 下面是步骤 4 和图 4-6-7 中电平设置程序的一个解释性的文字表达。

对于一个进入 RF 注入钳的给定驱动电流，电缆或被测电缆的共模阻抗将决定注入被测电缆的实际 RF 电流。

在某些频率步进段上，一个电缆的共模阻抗可能会高于在 BCI 校准时所假定的值，而在其他一些频率阶跃上又会低于该假定值。一个较高的共模阻抗将导致在被测电缆中的注入电流低于前面校准时所设置的电平。倘若进入注入钳的驱动信号保持在前面校准时的电平上的话，那么这种状况是可以接受的。

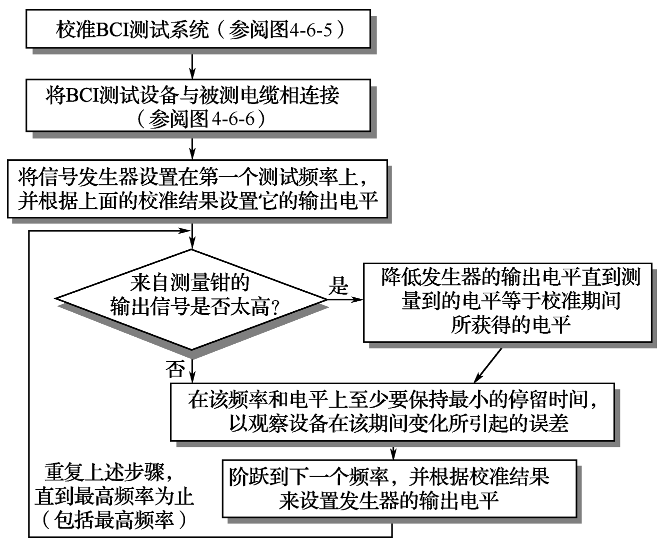



图 4-6-7　用 BCI 测试一个电缆端口的步骤

然而，一个低共模阻抗将导致进入被测电缆的注入电流的增加。这时可能会导致过测试，甚至可能会造成被测设备的损坏。若在每一个频率阶跃上，测量钳都测量到了超值输出，那么，注入电流应被降低到在 BCI 校准时所设置的电平值。为了做到这一点，只要通过降低信号发生器的输出，其结果也就降低了进入注入钳的驱动信号。

### 6.13.7.5　频率步进段的大小和停留时间长短的选择

问题：在传导抗扰度测试中如何选择所使用的频率步进段（有时称为频率步进、步幅等）和停留时间。

指南：使用 EN61000-4-6 中的指导原则，当要求时，将频率延伸至 400MHz 或 1000MHz（当

使用 EM 钳时)。

注：设备的有些响应较为缓慢的功能可能会要求在每个频率步进段上有较长的停留时间。所以在选择停留时间时，要考虑到如何能保证功能中出现的任何误差能被可靠的观察到。

**6.13.7.6　防止对其他设备形成干扰**

问题：不像 CDN 和 EM 钳测试方法，在将电流注入电缆中时 BCI 方法没有任何方向性。这意味着，与将注入电流注入被测设备一样，它可以从电缆的其他部分辐射出去，并引起对其他设备的干扰（特别是对无线电通信的干扰)。再加上，它还可以通过传导进入与电缆另一端连接的设备，并引起对该设备的干扰。

指南：因此在 BCI 测试过程中所引起的被测试设备的性能降级很可能是由于来自于电缆另一端相连接的设备的干扰。

所以，可以在 BCI 装置电缆上与被测设备相反的一端安装若干个铁氧体钳、套管等。它们应该用软铁氧材料构成。其目的是要使用它们来构成 RF 抑制器。它们可以从许多供应商（Fair-Rite、Steward、Ferrishield 等）购置，并且有大量不同规格和尺寸可供选择。

在涉及直径很大的电缆的场合，很可能无法使用（或无法获得）分成两半的钳夹铁氧体。此时可以考虑采用掺有铁氧体的箔状材料或加有屏蔽的拉链式屏蔽电缆套管，甚至还可以使用导线编织网缠裹电缆。

拉链式屏蔽电缆套管或编织网的使用仅能降低辐射干扰（而且只有在正确终止的情况下才能做到上述这一点)。但使用在设备上安装一个电网电源滤波器的办法则很可能使设备免受传导干扰而得到保护（假如设备具有正确的接地系统的话)。

## 6.13.8　测试

基本标准 EN61000-4-4 允许设备的快速瞬态猝发测试在它的最终配置执行。

EN61000-4-4 的第 7.3 节为测试人员提供了测试装置的完整细节。这里不再赘述。

在将简化条件 1 和简化条件 2 应用到电缆的场合（请参阅本标准的第 6.11 节)，不要求对快速瞬态猝发进行测试。

**6.13.8.1　对测试计划和测试报告的要求**

EN61000-4-6 中的第 8 节和第 9 节为测试人员给出了对测试计划和测试报告的详细要求。

注：一般地讲，在 EMC 测试报告以及与它有关的文件中（包括计算数据文件）必须提供足够的技术内容和细节以便：

1）在未来的任何时候都可以对被测设备进行完全相同的重复测试。

2）在测试期间，要能证明设备的功能仍能保持在它们的正常功能性能技术规范以内。这其中还要考虑到所使用的测量设备功能性能的精度和仪器本身的可重复性能。

**6.13.8.2　EN61000-4-4 的后安装测试方法的使用**

问题：EN61000-4-4 标准中所指的是对一个设备安装完成后的测试（后安装测试)，而不是一个现场测试。

指南：EN61000-4-4 标准中给出的是用于实验室外的快速瞬态猝发测试装置（安装完成后的测试)。因此在执行测试时应尽量按照该标准对装置的设置要求进行。

注：当需要在现场测试时，则至少要有一个 $1m^2$ 的地参考而可供使用，并且要求能够满足各种最小和最大距离的要求（请参阅 IEC/EN61000-4-4 中有关的详细介绍)。

**6.13.8.3　电源感应器的电容性注入**

EN61000-4-4 的第 7.2 节中指出，可以使用一个 33nF 的电容直接将脉冲连接到一个电源导体。

问题：但 EN61000-4-4 标准还指出，33nF 的电容只应在电源电流大于 100A 的情况下使用。

指南：在测试现场位置上，通过一个瞬态发生器将电源连接到工业设备不仅会很困难，而且也很危险。

在将符合安全规定的 33nF　Y1 或 Y2 电容连接到电源的每一个相线、中线和保护性大地（PE）的做法，可以允许在不中断电网电源条件下，依次将快速瞬态猝发发生器的输出直接连接到被测设备电源连接的每一个相。

下面的图 4-6-8 显示的是一个包括有 5 个所要求的 33nF 电容和一根转接电缆的一个开关盒的

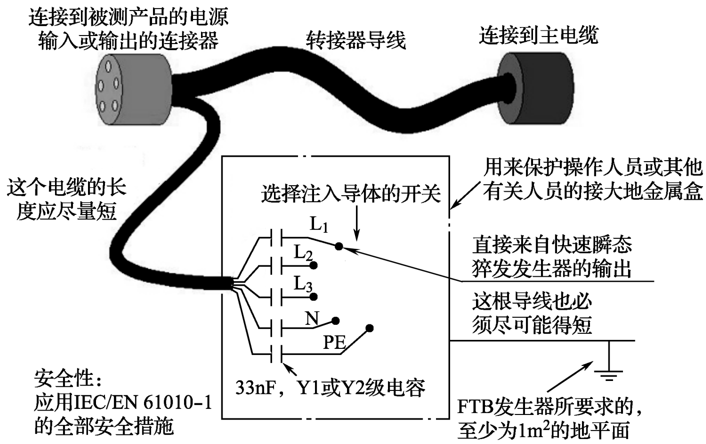



图 4-6-8　一个快速瞬态猝发现场注入转接器

示意图。它应该在完全符合 IEC/EN61010-1 最新文本的相应要求的条件下进行设计和构成。

安全注意事项：当工作在如电网电源这样的危险电压时，千万不要忘记采取所有必要的安全措施。工作人员必须是拥有相应操作许可证的或在具有许可证人员的直接指导下进行操作。

#### 6.13.8.4　在 I/O 和通信电缆上使用电容钳

在对一个大型设备进行测试时，由于诸如电缆的尺寸和电缆铺设等机械问题，大多数电缆的配置很可能都会超过 EN61000-4-4 中所规定的实验室测试装置布局范围。

问题：EN61000-4-4 的两个方法：

1）通过 100pF 电容的直接注入。

2）使用一个具有相同电容值的（从钳到电缆导体间的电容柔性（可弯曲）钳或柔性带来作为一个电容耦合钳。

指南：由于柔性钳使用方便和它的非侵入性质，这里推荐使用柔性钳。

柔性钳的校准细节应包括在测试报告中。

### 6.13.9　浪涌

浪涌测试被认为是最为有害的工业抗扰度测试。在对系统一级上进行测试的过程中，由于完全可能使元器件性能降级。并且随着时间的推移最终导致被测设备的失效。

在应用简化条件 4 的场合不要求对被测设备进行浪涌测试（请参阅本标准的第 6.11 节）。

基本标准 EN61000-4-5 所涉及的是设备在最终安装条件下的测试。所以，在现场测试期间，应用这些方法应该是最为合理的。

EN61000-4-5 的第 B.3.1 小节对测试电平和可能的测试配置制定了指导性的原则。

#### 6.13.9.1　对测试计划和测试报告的要求

EN61000-4-5 的第 8 节和第 9 节中给出了对编制测试计划和测试报告的详细要求。这里不再

赘述。

注：一般地说，在 EMC 测试报告以及与它有关的文件中（包括计算数据文件）必须提供足够的技术内容和细节以便：

1）在未来的任何时候都可以对被测设备进行完全相同的重复测试。

2）在测试期间，要能证明设备的功能仍能保持在它们的正常功能性能技术规范以内。这其中还要考虑到所使用的测量设备功能性能的精度和仪器本身的可重复性能。

**6.13.9.2　电容注入的使用**

问题：EN61000-4-5 中的图 6 和图 8 显示了在使用直接注入时的一个去耦合网络的使用。

指南：由于所要求的耦合网络尺寸的制约，要对用于大型设备电源上的一个去耦合网络进行现场测试是不切实际的。

所以，测试应通过使用一个 18μF 电容的直接注入方法执行。

要采取预防措施以保证组合波发生器所使用的与被测设备所使用的不是同一个电网电源。而且还要注意，被测设备的直接所在位置中的设备与被测设备也不是由同一个电网电源供电。其目的是要防止该设备在浪涌测试中不会同时也暴露在测试浪涌中。

安全注意事项：当工作在诸如交流电网电源或浪涌发生器输出这样的危险电压时，必须事先采取必要的安全预防措施。假如测试人员对有关安全事项不太熟悉的话，应由具有操作许可证的人员来执行测试，或至少要在他（们）的直接指导下进行。

## 6.13.10　电压骤降、丢失和中断

在执行这些测试过程中，一方面所使用的现场测试设备往往都会要求电源能够提供超过 50A 的电流（一般测试实验室通常无法向它提供如此大的电流）。但另一方面能够产生如此高幅值电流的设备和/或能够对如此高幅值的电流进行切换的设备通常又都不太可能是移动式的。因此它们在现场的使用又会有许多困难。

在可适用省略方案 3 的场合，不需要对被测设备进行电压骤降、丢失和中断测试。

**6.13.10.1　对测试计划和测试报告的要求**

EN61000-4-11 的第 8 节和第 9 节中给出了对编制测试计划和测试报告的详细要求。

注：一般地说，在 EMC 测试报告以及与它有关的文件中（包括计算数据文件）必须提供足够的技术内容和细节以便：

1）在未来的任何时候都可以对被测设备进行完全相同的重复测试。

2）在测试期间，要能证明设备的功能仍能保持在它们的正常功能性能技术规范以内。这其中还要考虑到所使用的测量设备功能性能的精度和仪器本身的可重复性能。

**6.13.10.2　测试电平和测试方法协议**

在要求对电压骤降、丢失和中断执行测试的场合，不论是对整个设备的测试还是对它的子系统或元器件层次上的测试，所使用的测试电平和测试方法都应详细的包括在测试计划中。并在测试前要与 Cherry Clough 咨询公司达成一致的协议。

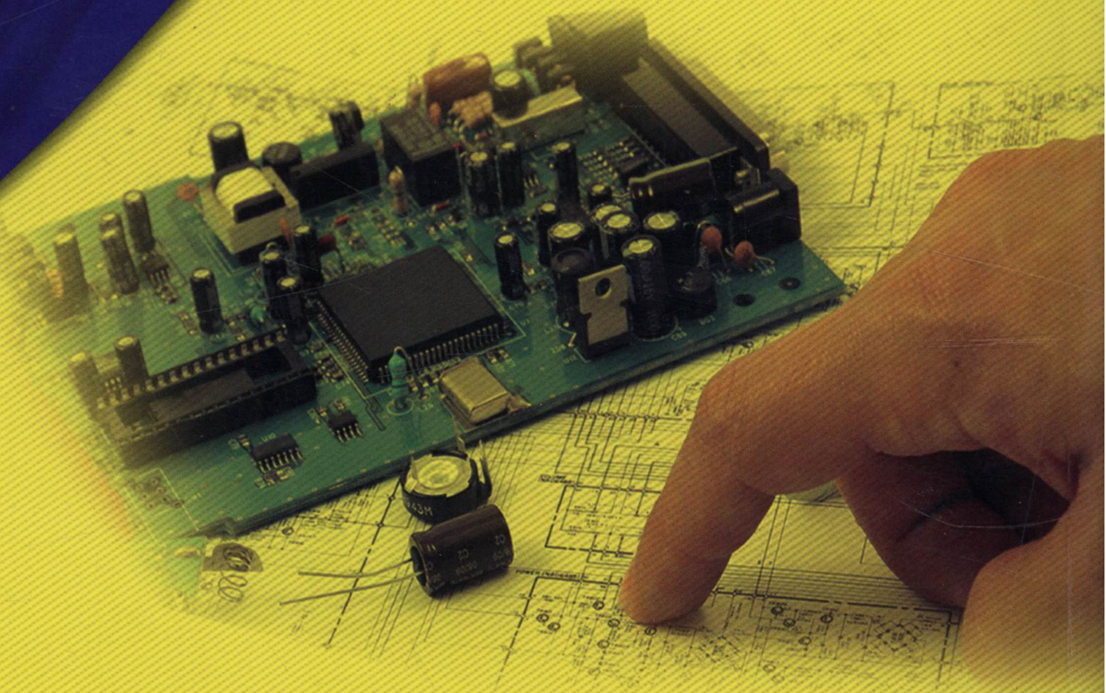
安全注意事项：这些测试只允许拥有许可证的，经过操作危险电压专门训练的测试人员执行。

电话服务
社服务中心：010-88361066
销售一部：010-68326294
销售二部：010-88379649
读者购书热线：010-88379203
网络服务
教材网：http://www.cmpedu.com
机工官网：http://www.cmpbook.com
机工官博：http://weibo.com/cmp1952
封面无防伪标均为盗版

为中华崛起传播智慧

地址：北京市百万庄大街22号
邮政编码：100037

策划编辑◎罗莉 / 封面设计◎陈沛



上架指导 工业技术／电气工程／电磁兼容

ISBN 978-7-111-42955-5

ISBN 978-7-111-42955-5

定价：89.90元